

# Rapport BE Architectures analogiques des systèmes embarqués

Zennaro Thomas

Bourlot Xavier

4AE-TP-SE4  
30 mai 2020

## Table des matières

<b>1</b>	<b>Introduction</b>	<b>2</b>
<b>2</b>	<b>PLL</b>	<b>2</b>
2.1	Spécifications . . . . .	2
2.2	Calcul des paramètres du montage . . . . .	3
2.2.1	Filtre passe bas . . . . .	3
2.2.2	Détermination du gain $K_D$ . . . . .	3
2.2.3	Détermination du gain $K_{VCO}$ . . . . .	3
2.2.4	Etage VCO . . . . .	4
2.3	Caractérisation du montage . . . . .	5
2.3.1	Régime statique . . . . .	5
2.3.2	Régime dynamique . . . . .	6
<b>3</b>	<b>Filtrage actif</b>	<b>8</b>
3.1	Spécifications . . . . .	8
3.2	Topologie . . . . .	8
3.3	Choix des composants . . . . .	8
<b>4</b>	<b>Projet</b>	<b>11</b>
4.1	Spécifications . . . . .	11
4.2	Architecture du système . . . . .	12
4.3	Déphaseur . . . . .	12
4.4	Amplification du signal en sortie du CPL . . . . .	13
4.5	Amplification du signal en sortie du filtre passe-bande . . . . .	14
4.6	Elimination de l'offset en sortie du filtre passe-bande . . . . .	14
4.7	Démodulation synchrone . . . . .	14
4.8	Amplification du signal en sortie du filtre de Chebychev d'ordre 4 . . . . .	15
<b>5</b>	<b>Conclusion</b>	<b>16</b>
<b>A</b>	<b>Annexes</b>	<b>17</b>
A.1	Schémas du récepteur . . . . .	17
A.2	Montage sur plaque d'essais . . . . .	18

# 1 Introduction

Dans le cadre du Bureau d'études "Architectures analogiques des systèmes embarqués", nous devons concevoir et implémenter un récepteur radio à changement de fréquence capable de démoduler un signal AM ou FM. Ce montage est réalisé sur plaque d'essais. Pour parvenir à ce résultat, nous allons notamment utiliser une boucle à verrouillage de phase (PLL). Cette dernière va permettre la démodulation en fréquence du signal. Un filtre actif sera également mis en oeuvre pour conserver l'information pertinente du signal AM/FM. Ces deux éléments seront étudiés séparément, puis nous passerons à l'étude du montage complet du récepteur radio.

## 2 PLL

Le premier composant du récepteur radio est une boucle à verrouillage de phase, dont le fonctionnement est présenté par le schéma ci-dessous.

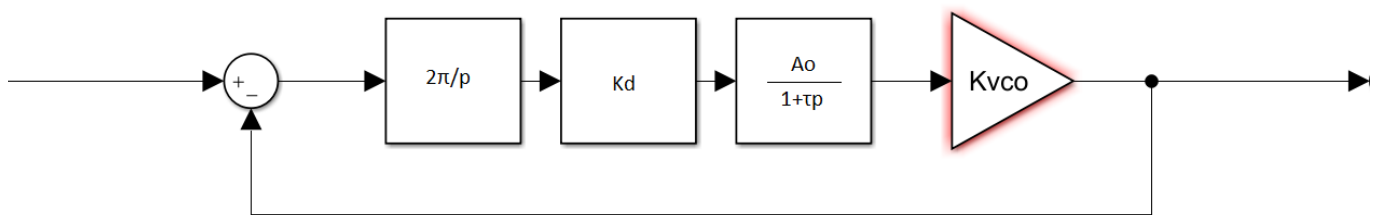


FIGURE 1 – Schéma fonctionnel de la PLL

### 2.1 Spécifications

- Fréquence porteuse :  $f_p = 60kHz$
- Déviation en fréquence :  $\Delta f_{MAX} = 1kHz$
- Domaine de fréquence du signal modulant :  $[20Hz, 3kHz]$
- Amplitude de la tension d'entrée :  $U_{e_{PLL}} = 2V$
- Marge de phase :  $45^\circ$

Ces spécifications répondent à la fois au cahier des charges pour la démodulation AM et FM.

## 2.2 Calcul des paramètres du montage

On cherche à déterminer les valeurs des composants sur la plaquette suivante :

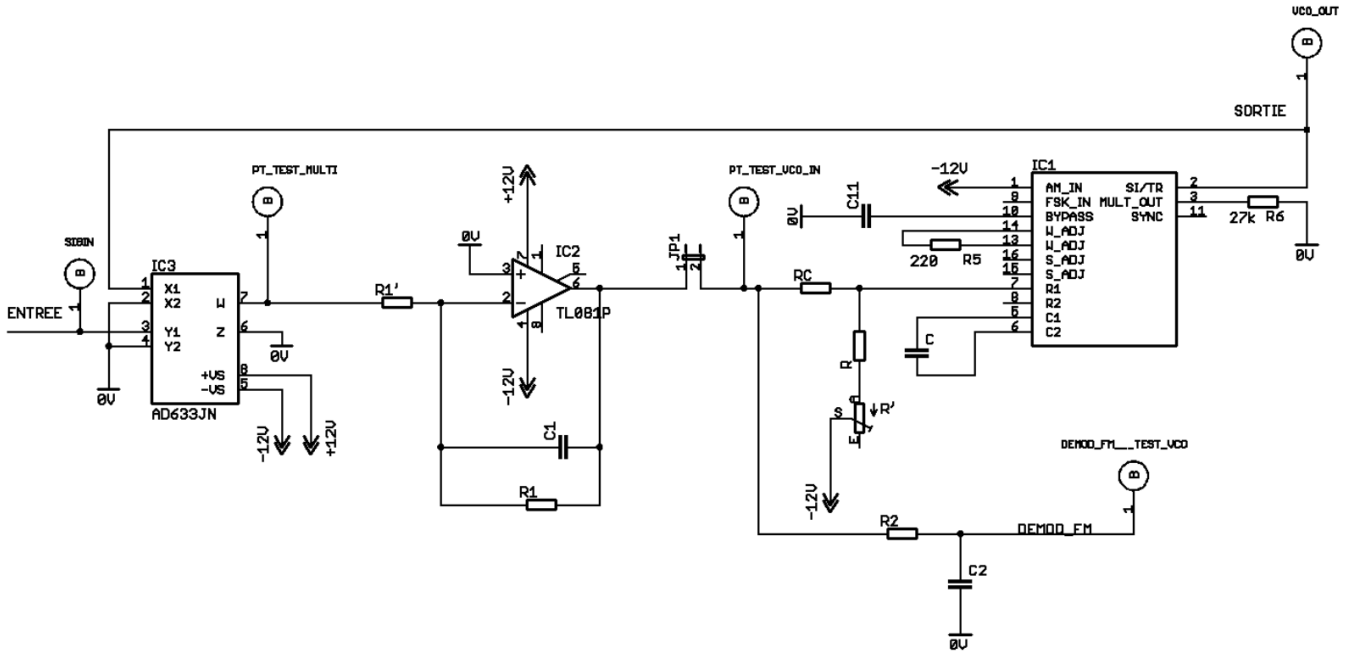


FIGURE 2 – Schéma de la maquette PLL

### 2.2.1 Filtre passe bas

Gain du filtre unitaire.

On prend  $f_c = 4kHz$ , d'où  $\frac{1}{2\pi f_c} = R_1 C_1$ . On choisit  $R_1 = R'_1 = 1k\Omega$  et  $C_1 = 39nF$

### 2.2.2 Détermination du gain $K_D$

On a  $G_m = \frac{1}{10} V^{-1}$  (datasheet de l'AD633).

$\hat{E} = 2V$  et  $\hat{S} = 2V$  (fixé par le XR2206).

d'où  $K_D = \frac{G_m \hat{E} \hat{S}}{2} = 0.2V/V$

### 2.2.3 Détermination du gain $K_{VCO}$

Pour déterminer le gain du VCO nous allons étudier la fonction de transfert en boucle ouverte. La spécification étant une marge de phase de  $45^\circ$ , nous cherchons la pulsation  $\omega_p$  qui le vérifie :

$$G_{BO}(p) = \frac{2\pi * K_D * K_{VCO}}{p(1 + \tau * p)} \quad \text{et} \quad -90^\circ - \text{Arctan}(\tau * \omega_p) = -180^\circ + 45^\circ = -135^\circ$$

$$\Rightarrow \text{Arctan}(\tau * \omega_p) = 45^\circ \Rightarrow \tau * \omega_p = 1 \Rightarrow \omega_p = \frac{1}{\tau} = 2\pi * f_c \approx 25,13.10^3 \text{rad/s}$$

D'où :

$$|G_{BO}(p) = 1 \Leftrightarrow \left| \frac{2\pi * K_D * K_{VCO}}{j\omega_p(1 + \tau * j\omega_p)} \right| = 1 \Rightarrow \frac{2\pi * K_D * K_{VCO}}{\omega_p(\sqrt{1 + \tau^2 * \omega_p^2})} = 1 \Rightarrow \frac{2\pi * K_D * K_{VCO}}{\sqrt{2} * \omega_p} = 1$$

$$\Rightarrow K_{VCO} = \frac{\sqrt{2} * f_c}{K_D}$$

Soit :  $K_{VCO} \approx 28.3kHz/V$  qui est équivalent à  $\approx 1kHz/35mV$

#### 2.2.4 Etage VCO

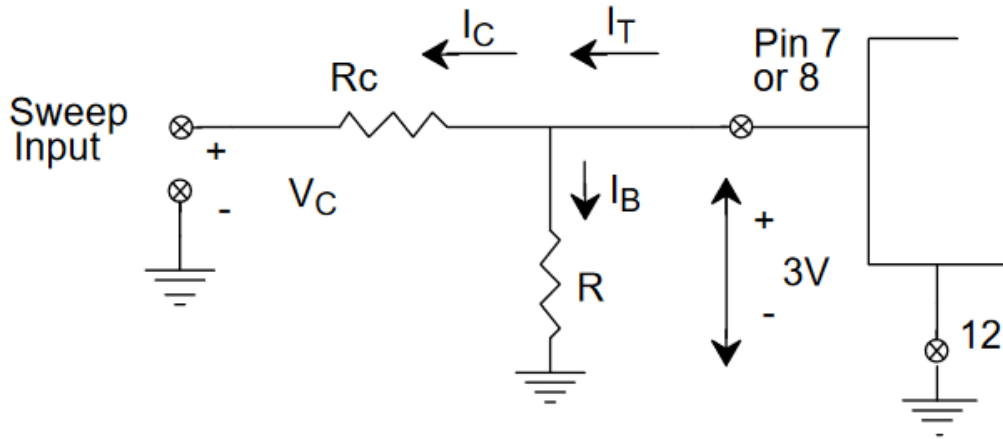


FIGURE 3 – Réglage en fréquence du XR2206

D'après la datasheet du XR2206, on a :

$$f = \frac{0.32 * I_T(A)}{C(F)} Hz \quad Or \quad I_T = I_B + I_C = \frac{3}{R} - \frac{9}{R_C}$$

Pour  $V_c = 0V$  on doit obtenir  $f = f_p = 60kHz$ , d'où :

$$R_C * C = \frac{0.32}{K_{VCO}} = 1.13 * 10^{-5} \Omega F \quad et \quad R * C = \frac{3}{\frac{9}{R_C * C} + \frac{60k}{0.32}} = 3.05 * 10^{-6} \Omega F$$

On choisit  $C = 1nF$  d'où  $R = 3.05k\Omega$  et  $R_C = 11.31k\Omega$

$R$  est composé d'une résistance fixe (ici  $2.2k\Omega$ ) et d'un potentiomètre de  $2k\Omega$  permettant un réglage fin de la fréquence libre.

$R_C$  est choisi à  $12k\Omega$ .

## 2.3 Caractérisation du montage

### 2.3.1 Régime statique

On règle d'abord en boucle ouverte la fréquence libre du VCO pour une entrée nulle (par l'ajustement du potentiomètre).

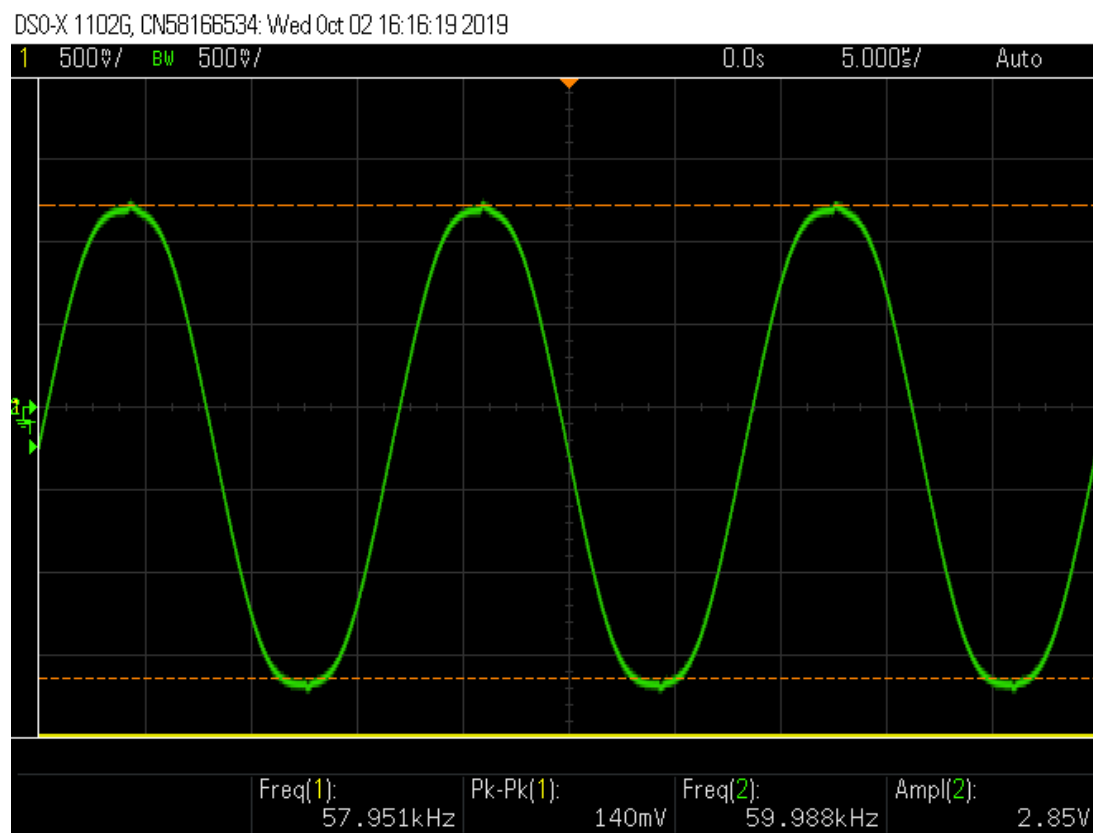


FIGURE 4 – VCO libre

En appliquant une tension de  $\pm 35mV$  en entrée du VCO on observe bien une déviation d'environ  $\pm 1kHz$ , conformément à la spécification sur  $K_{VCO}$  :

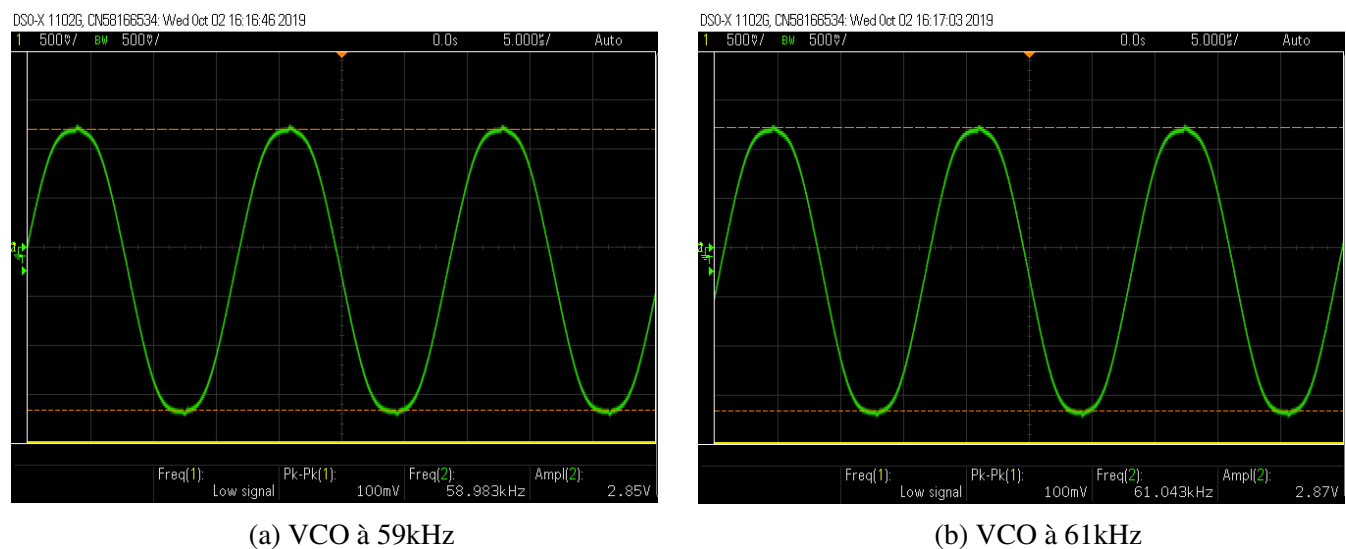


FIGURE 5 – Fréquence du VCO pour une entrée à  $\pm 35mV$

On boucle le système : la PLL est bien stable et verrouillée à  $60kHz$ . En jaune, le signal d'entrée à  $2V_{pp}$  et en vert la sortie du VCO.

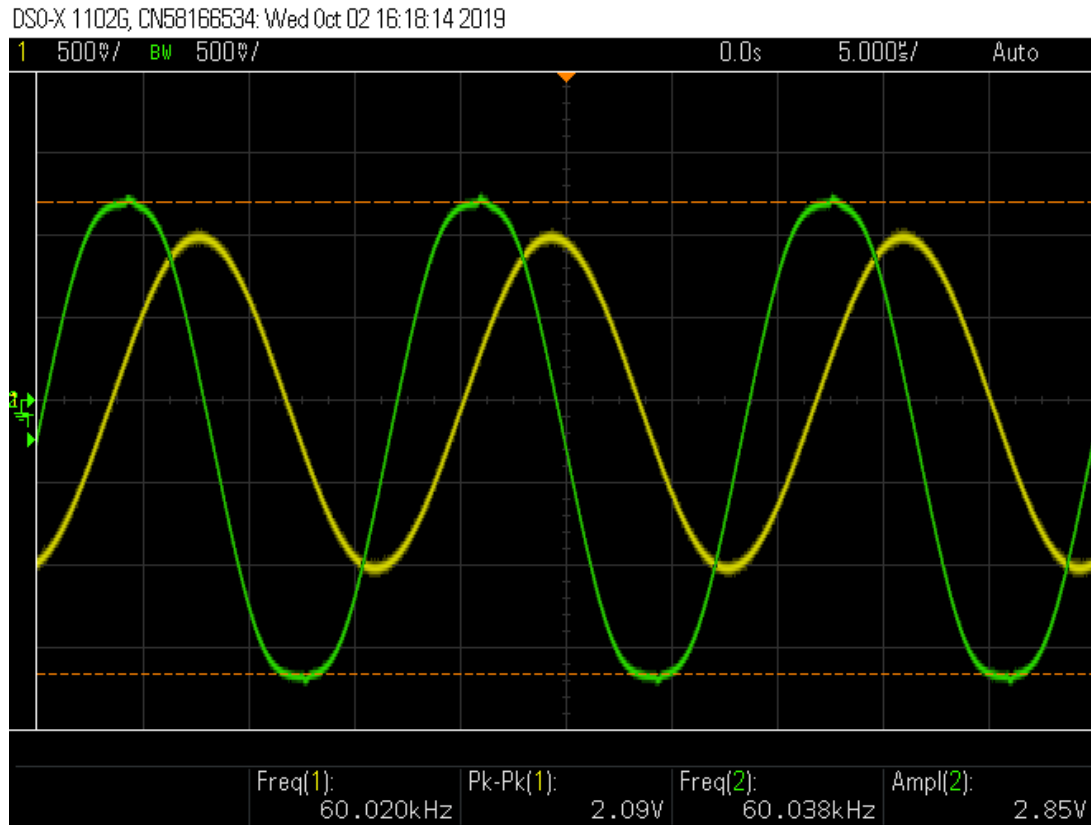


FIGURE 6 – Entrée / sortie de la PLL verrouillée à  $60kHz$

Concernant les fréquences de maintien et de capture, nous obtenons les plages suivantes :

$$f_{\text{maintien}} = [58,53kHz; 61,49kHz]$$

$$f_{\text{capture}} = [58,54kHz; 61,48kHz]$$

Nous remarquons que les deux plages de fréquences sont quasiment identiques. Nous obtenons une variation d'environ  $3kHz$  pour chacune de ces plages.

### 2.3.2 Régime dynamique

On module le signal de  $60kHz$  par une sinusoïde à  $100Hz$  et une déviation de fréquence de  $2kHz$ . On observe bien le signal démodulé à l'entrée du VCO.

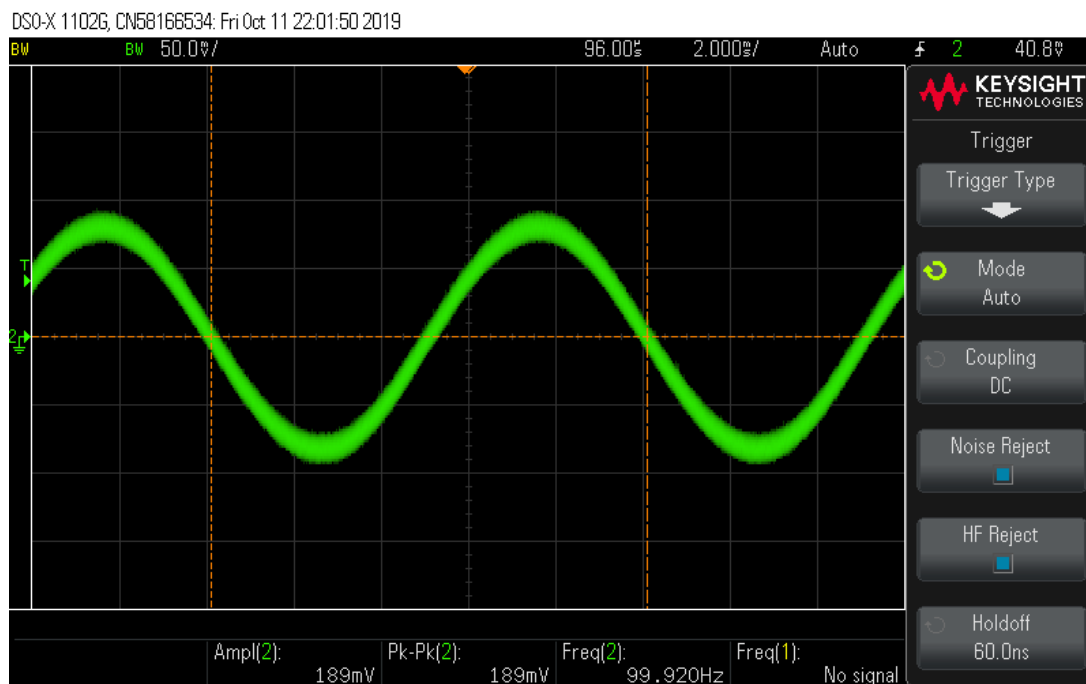


FIGURE 7 – Signal sinusoïdal démodulé ( $\Delta F = 2kHz$  et  $f_{mod} = 100Hz$ )

On augmente progressivement la fréquence de modulation jusqu'à atténuation de  $3dB$  du signal démodulé. La bande passante obtenue correspond aux spécifications.

Pour évaluer la marge de phase, on génère un signal FSK ( $60kHz$  modulé par un signal carré BF). La résonance atténuée (overshoot léger) sur les fronts montants du signal atteste d'une marge de phase suffisante pour le système.

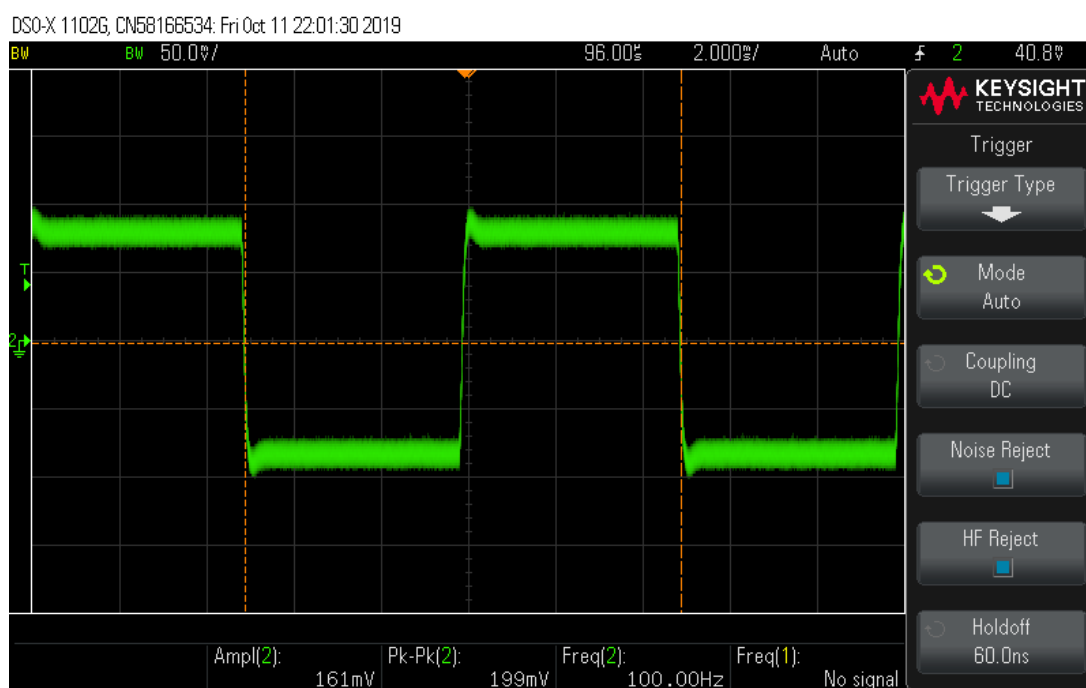


FIGURE 8 – Signal carré démodulé ( $\Delta F = 2kHz$  et  $f_{mod} = 100Hz$ )

## 3 Filtrage actif

### 3.1 Spécifications

- Fréquence de coupure :  $f_c = 4kHz$
- Type de filtre : Tchebychev
- Atténuation maximale à  $f_c$  :  $3dB$
- Atténuation minimale à  $f = 120kHz$  :  $60dB$

### 3.2 Topologie

Pour respecter la spécification d'une atténuation minimale de  $60dB$  à  $f = 120kHz$ , il est nécessaire de prendre un filtre actif d'ordre supérieur ou égal à 3. Par souci d'adaptation d'impédance, nous choisissons de réaliser plutôt un filtre d'ordre 4. En effet, nous allons prendre deux filtre actifs d'ordre 2 que l'on va associer en série : les filtres de Sallen Key d'ordre 2 sont idéaux pour ce type de problème. Pour éviter tout problème de propagation de résonance, nous allons mettre en tant que 1er étage, celui qui présente le coefficient d'ammortissement le plus grand.

Par la suite, nous allons dimensionner nos filtres.

### 3.3 Choix des composants

L'architecture du filtre utilisé est la suivante :

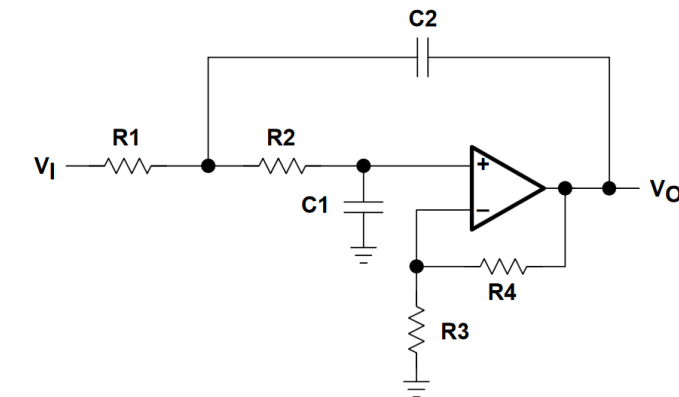


FIGURE 9 – Filtre Sallen-Key

On fixe un gain unitaire ( $R_3 = \infty$  et  $R_4 = 0$ ).

D'après les données d'une table de Chebychev à  $3dB$  d'oscillation en bande passante, nous obtenons les valeurs de coefficients suivantes :

	Etage 1	Etage 2
FSF (facteur d'ajustement de fréquence)	0.4426	0.9503
Q (facteur de qualité)	1.0765	5.577
z (facteur d'amortissement)	0.4645	0.0897

FIGURE 10 – Facteurs associés à chaque étage

A noter que  $Q$  est directement lié au coefficient d'amortissement  $z$  :  $z = \frac{1}{2Q}$ .

Afin de simplifier la détermination des 4 valeurs de composants nécessaires à chaque filtre, nous utilisons les paramètres  $m$  et  $n$ , tels que :

$$FSF * f_c = \frac{1}{2\pi * RC\sqrt{mn}} \quad \text{et} \quad Q = \frac{\sqrt{mn}}{m+1}$$



$m$  et  $n$  sont des coefficients de répartition entre les valeurs des résistances et capacités. On a :

$$\begin{cases} R_2 = R & \text{et} & R_1 = mR \\ C_1 = C & \text{et} & C_2 = nC \end{cases}$$

Et le couple  $RC = \frac{1}{FSF * f_c * \sqrt{mn}}$ .

Ainsi nous obtenons les valeurs suivantes :

	Etage 1	Etage 2
n	4.83	124.4
m	1.5	1
RC	3.34E-5	3.75E-6
$R_2(k\Omega)$	10	4.7
$R_1(k\Omega)$	15	4.7
$C_1(nF)$	3.3	100
$C_2(nF)$	15	0.82

FIGURE 11 – Valeurs de composants associées à chaque étage

Le schéma complet simulé sous Spice est le suivant :

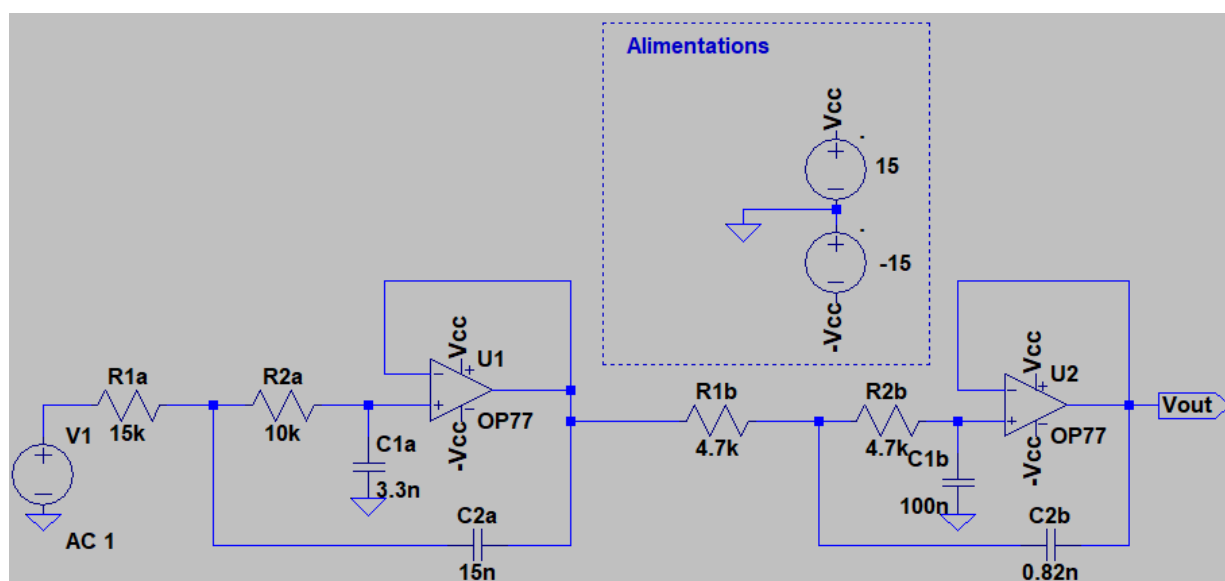


FIGURE 12 – Schéma Spice de notre filtre actif d'ordre 4

La réponse en fréquence ainsi obtenue est la suivante (en rouge la sortie du premier étage et en vert celle du deuxième étage) :

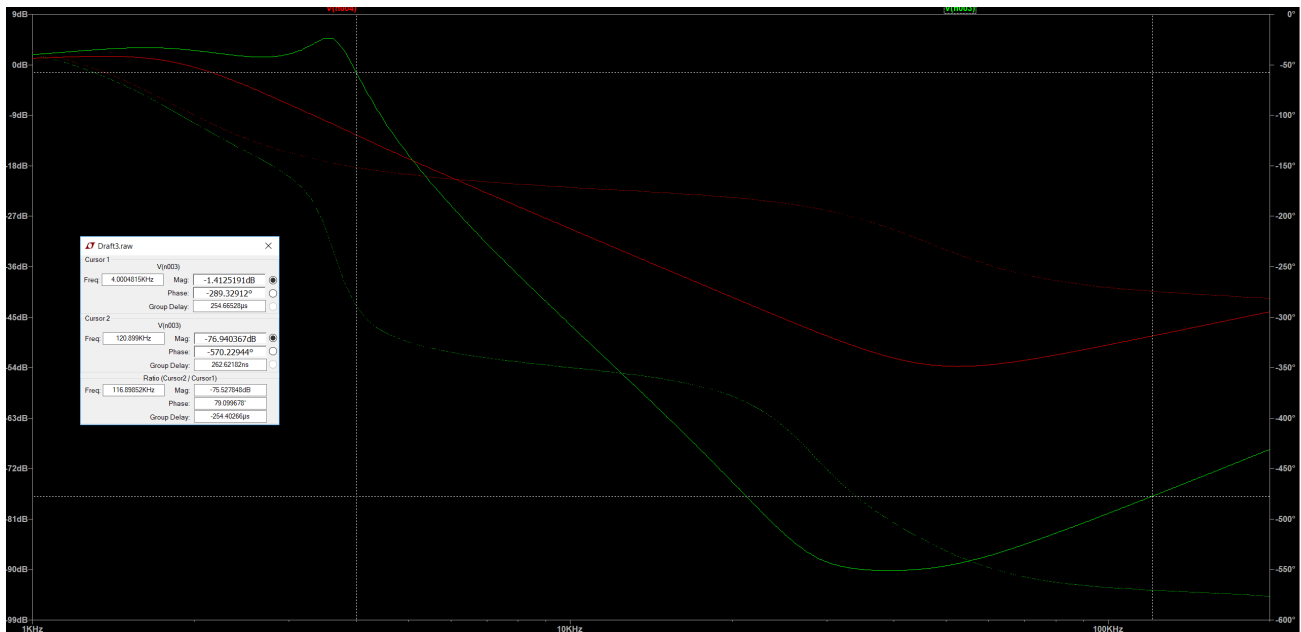


FIGURE 13 – Réponse fréquentielle simulée du filtre

Nous observons la présence de deux petites oscillations dans la bande passante qui sont caractéristiques des filtres de Chebychev. Par ailleurs, nous avons effectivement notre bande passante allant jusqu'à  $f_c = 4kHz$  mais aussi nous observons une résonance d'environ  $4dB$  qui est liée aux valeurs des coefficients d'amortissement.

Egalement, nous respectons l'atténuation minimale de  $60dB$  à  $f = 120kHz$  (en effet, autour de cette fréquence, nous obtenons  $77dB$ ).

Le montage expérimental présente une fréquence de coupure à  $4.14kHz$ .

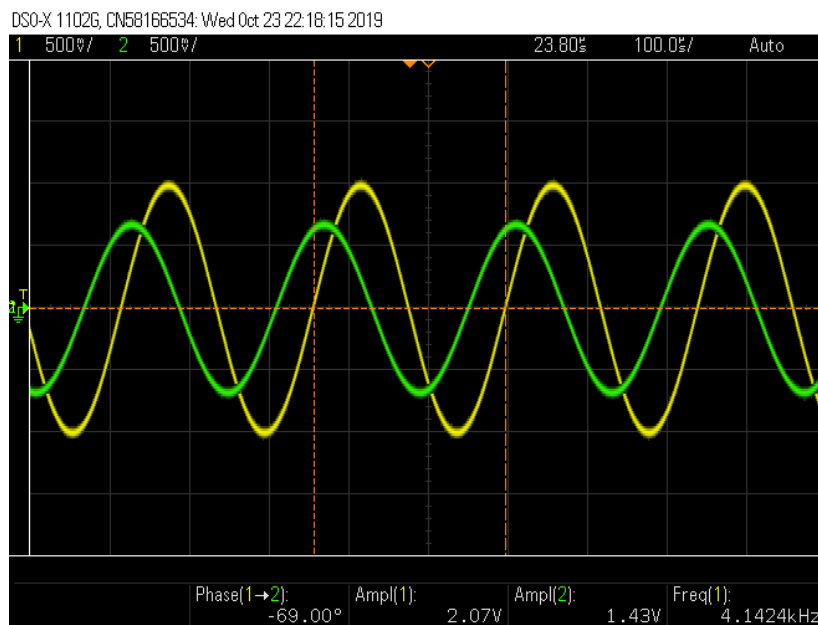


FIGURE 14 – Réponse temporelle du filtre à  $f_c$

La réponse du filtre en conditions réelles est la suivante (en jaune le signal d'entrée AM  $120\text{Hz}$ , présentant une composante à  $120\text{kHz}$  et en vert la sortie du filtre) :

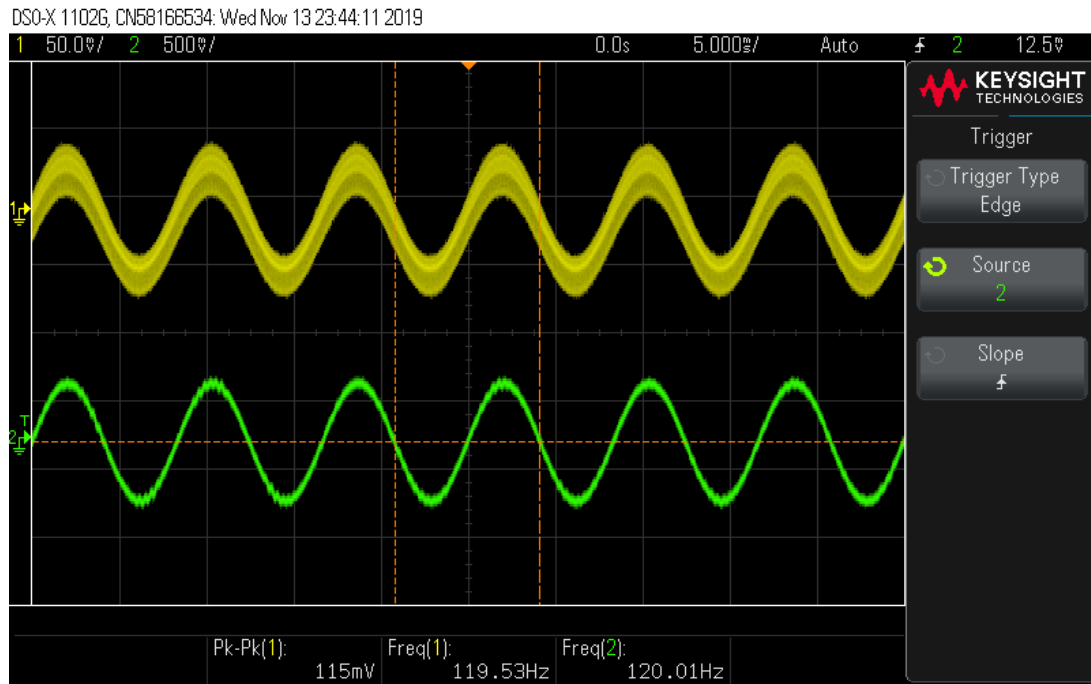


FIGURE 15 – Réponse temporelle du filtre

## 4 Projet

### 4.1 Spécifications

- Signaux modulés
  - Fréquence porteuse :  $80\text{kHz}$  à  $200\text{kHz}$
  - Amplitude des signaux injectés dans le canal :  $2\text{Vpp}$  max
  - Amplitude des signaux récupérés du canal via module CPL :  $200\text{mVpp}$  max
- Signaux AM
  - Indice de modulation :  $50\%$  à  $120\%$
  - Bande passante information :  $20\text{Hz}$  à  $3\text{kHz}$

L'indice de modulation étant supérieur à  $100\%$ , on ne peut utiliser une démodulation par détection d'enveloppe. Une démodulation synchrone sera donc utilisée.

- Signaux FM
  - Déviation de fréquence :  $1\text{kHz}$
  - Bande passante information :  $20\text{Hz}$  à  $3\text{kHz}$

La déviation en fréquence nous indique la plage de maintien requise pour la PLL.

- Partie HF et fréquence intermédiaire
  - Filtrage d'entrée HF : aucun
  - Fréquence intermédiaire :  $60\text{kHz}$
  - Réglage  $F_{OL}$  : Par GBF
  - Niveau GBF signal OL :  $6\text{Vpp}$
- Démodulation
  - Type : AM / FM
  - Choix AM/FM : interrupteur à bascule

- Partie BF
  - Niveau de tension max : réglable 4Vpp
  - Fréquence de coupure -3dB : 3kHz
  - Impédance dynamique de sortie :  $< 100\Omega$
  - Courant maximum :  $\pm 5mA$

## 4.2 Architecture du système

L'architecture du système est présentée sous forme de diagramme bloc en annexe (cf Fig.21).

Le schéma électrique complet est également présent en annexe (cf Fig.22).

La conception de la PLL et du filtre de Chebychev correspondent déjà à ce cahier des charges. On s'intéresse donc maintenant aux éléments de liaison du montage permettant d'assurer la compatibilité en tension/phase entre les différents étages.

## 4.3 Déphaseur

On cherche à concevoir un déphaseur de  $90^\circ$  pour la démodulation AM.

La fréquence du signal est de 60kHz.

On propose le schéma suivant :

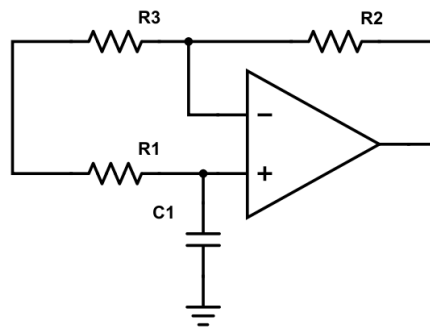


FIGURE 16 – Déphaseur à 60kHz

Pour obtenir un gain unitaire, on prendra  $R_3 = R_2 = 10k\Omega$ .

Un déphasage de  $90^\circ$  s'obtient pour  $f = \frac{1}{2\pi R_1 C_1}$  d'où  $R_1 = 2.7k\Omega$  et  $C_1 = 1nF$

La réponse temporelle du montage réel est la suivante (en jaune l'entrée, en vert la sortie) :

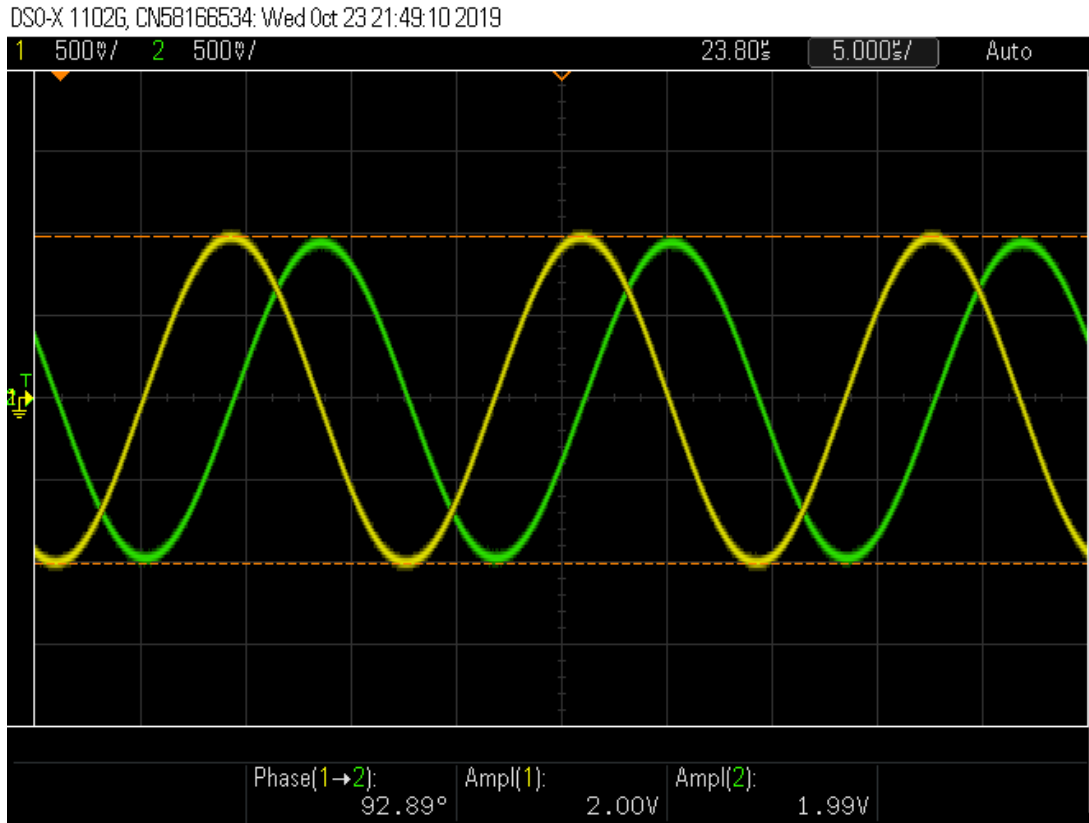


FIGURE 17 – Réponse temporelle du déphaseur

#### 4.4 Amplification du signal en sortie du CPL

L'amplitude des signaux récupérés via le module CPL est de  $200mV_{pp}$ . Par ailleurs, le GBF doit générer un signal d'amplitude  $6V_{pp}$ . Etant donnée que la multiplication des signaux à travers le multiplieur *AD633JN* doit permettre d'obtenir un signal d'amplitude  $2V_{pp}$ , il est nécessaire d'amplifier le signal en sortie du module CPL. En tenant compte du facteur  $\frac{1}{10}$  du multiplieur, nous devons obtenir un gain tel que :

$$K * e_1 * e_2 * \frac{1}{10} = 2 \Rightarrow K = \frac{20}{6*0.2} \Rightarrow K = 16,67$$

L'amplificateur opérationnel utilisé est cependant limité en produit gain bande (3MHz). Pour des fréquences allant jusqu'à 200kHz, le gain maximum réalisable est de 15. Par précaution, nous décidons de prendre au maximum 15 qui sera réalisé avec un montage non inverseur avec  $R_2 = 12k\Omega$  et  $R_1 = 0.820k\Omega$ .

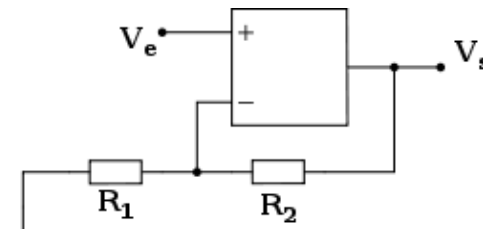


FIGURE 18 – Montage non inverseur pour  $K = 15$

## 4.5 Amplification du signal en sortie du filtre passe-bande

Nous avons constaté une atténuation significative du signal après filtrage (amplitude obtenue :  $230mV_{pp}$ ). Pour palier à ce problème, nous avons décidé d'ajouter un gain de telle sorte que nous ayons une amplitude d'environ  $4V_{pp}$  en entrée de la PLL.

$$K = \frac{4}{0.230} = 17,39, \text{ on choisit } 18.$$

Pour réaliser ce gain, nous choisissons un montage non inverseur (comme précédemment) avec cette fois-ci  $R_2 = 27k\Omega$  et  $R_1 = 1.5k\Omega$ .

## 4.6 Elimination de l'offset en sortie du filtre passe-bande

Le filtre passe-bande nous a généré un offset important : environ  $450mV$ . Il est primordial de supprimer cette composante continue car celle-ci interfère considérablement dans la démodulation AM/FM du signal. Pour cela, nous ajoutons 2 filtres passe-haut positionnés sur chacune des entrées du multiplieur (cf schéma complet du récepteur en Annexe A.1).

Nous optons pour deux filtres passifs de type  $CR$  ayant comme fréquence de coupure  $10kHz$ .

Il est important de prendre en compte les courants d'entrée du multiplieur, et de choisir un couple RC avec une impédance de sortie relativement faible. Nous aurons donc :  $RC = \frac{1}{2\pi * f} \Rightarrow RC = 1.6 * 10^{-5}s$   
Soit :  $R = 10k\Omega$  et  $C = 1.6nF$ .

Le résultat en sortie de la démodulation AM/FM est satisfaisant : nous observons un offset de seulement  $20mV$ .

## 4.7 Démodulation synchrone

On injecte un signal AM à une fréquence de modulation de  $2kHz$  à  $80\%$  (pour le taux de modulation). On observe en sortie du multiplieur une raie à environ  $1kHz$  (battement de fréquence) et une autre autour de  $120kHz$ .

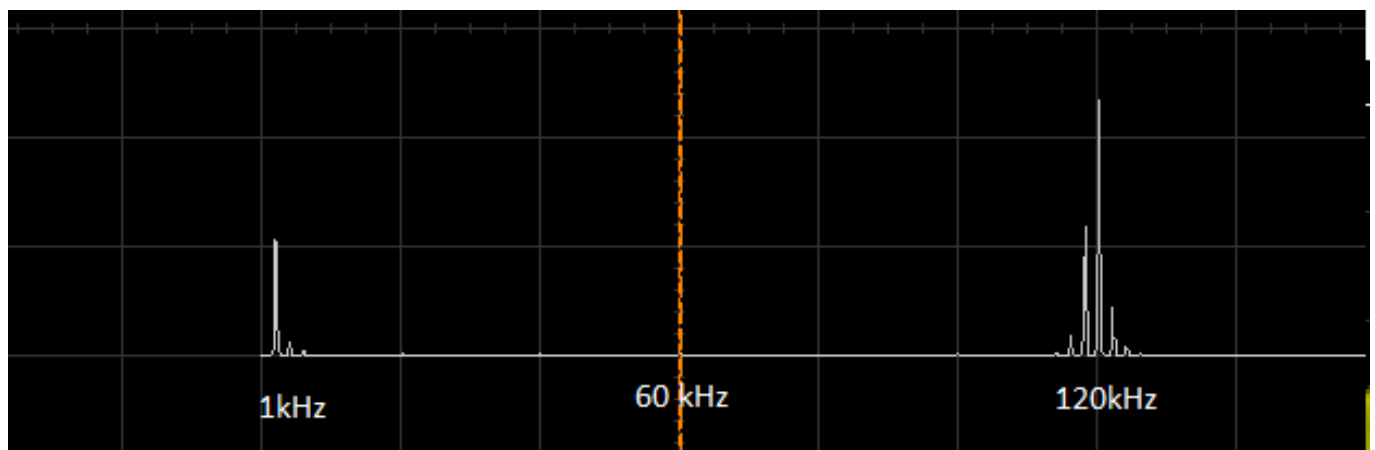


FIGURE 19 – FFT en sortie de M3

Le signal temporel obtenu en sortie finale est le suivant :

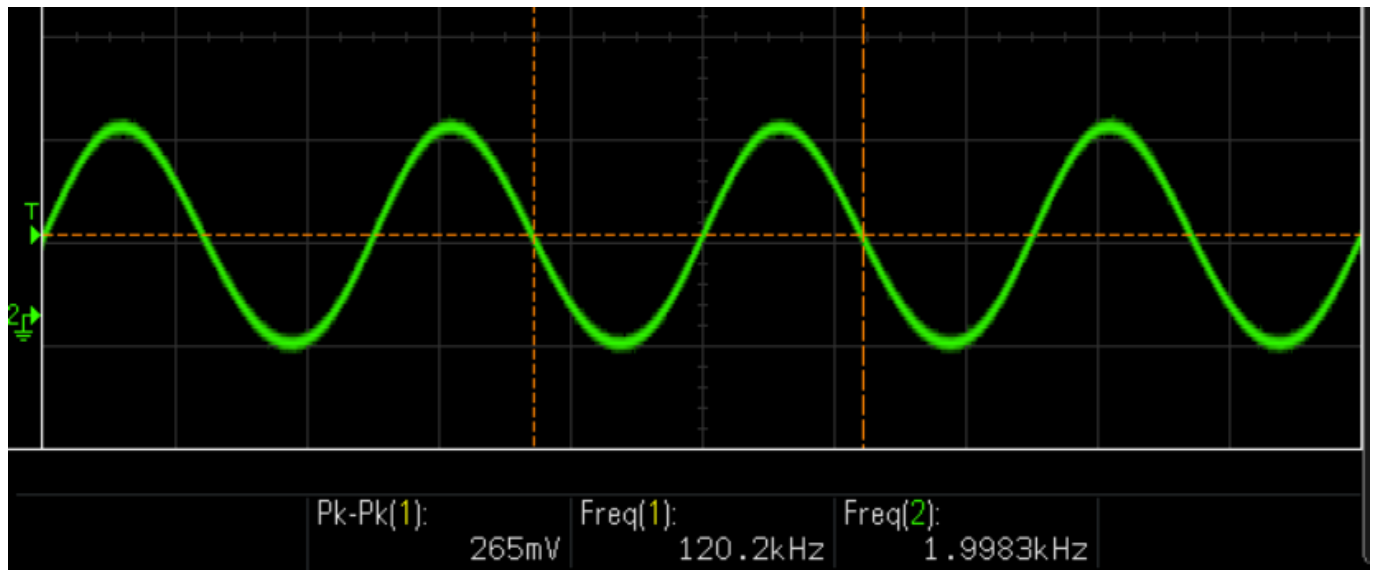


FIGURE 20 – Signal en sortie du filtre de Chebychev

#### 4.8 Amplification du signal en sortie du filtre de Chebychev d'ordre 4

Le cahier des charges impose une amplitude du signal en sortie du récepteur de  $2V_{pp}$ . Or nous avons seulement  $180mV_{pp}$ . Pour cela, nous ajoutons un gain de 11 réalisé avec un montage non inverseur avec  $R_2 = 100k\Omega$  et  $R_1 = 10k\Omega$ .

## 5 Conclusion

Ainsi, nous avons pu réaliser avec succès un récepteur AM/FM respectant le cahier des charges. Les éléments du schéma bloc ont été testés individuellement puis validés dans le montage général (photo du montage en annexe). Les démodulations AM et FM ont été testées avec des signaux audios via le canal de transmission disponible en séance de TP et la bande passante désirée a été confirmée. Par ailleurs, les tests avec injection de signaux sinusoïdaux en entrée du montage donnent également des résultats satisfaisants : les signaux sont parfaitement démodulés aussi bien en FM qu'en AM avec une amplitude adéquate. Nous avons donc pu aborder à travers ce TP des techniques de filtrage actif et de modulation/démodulation synchrone analogique (détection hétérodyne). La réalisation de ce projet nous a permis d'assembler plusieurs blocs fonctionnels entre eux et d'être confrontés à des problèmes d'adaptation entre les blocs (impédance et offsets par exemple). Egalement, ce bureau d'études nous a permis de consolider nos connaissances en termes de conception et réalisation de circuits électroniques en lien direct avec des problématiques de traitement du signal.



## A Annexes

## A.1 Schémas du récepteur

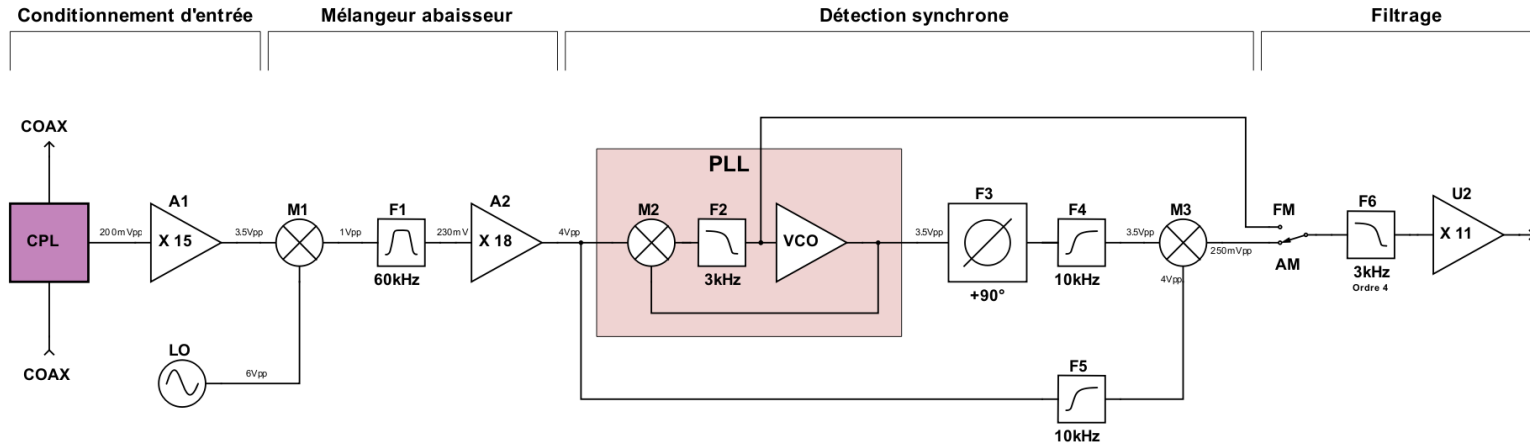


FIGURE 21 – Schéma bloc du récepteur

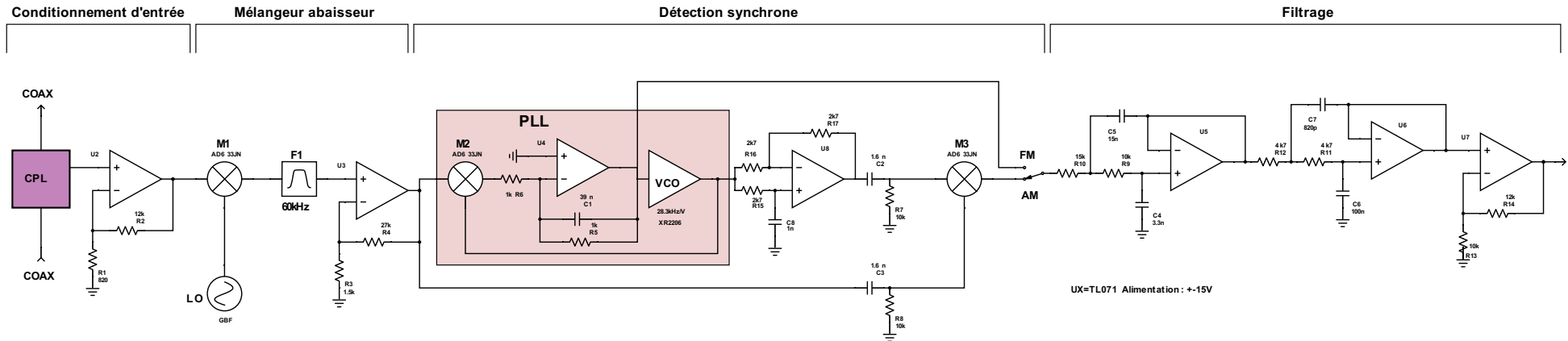


FIGURE 22 – Schéma électrique du récepteur

## A.2 Montage sur plaque d'essais

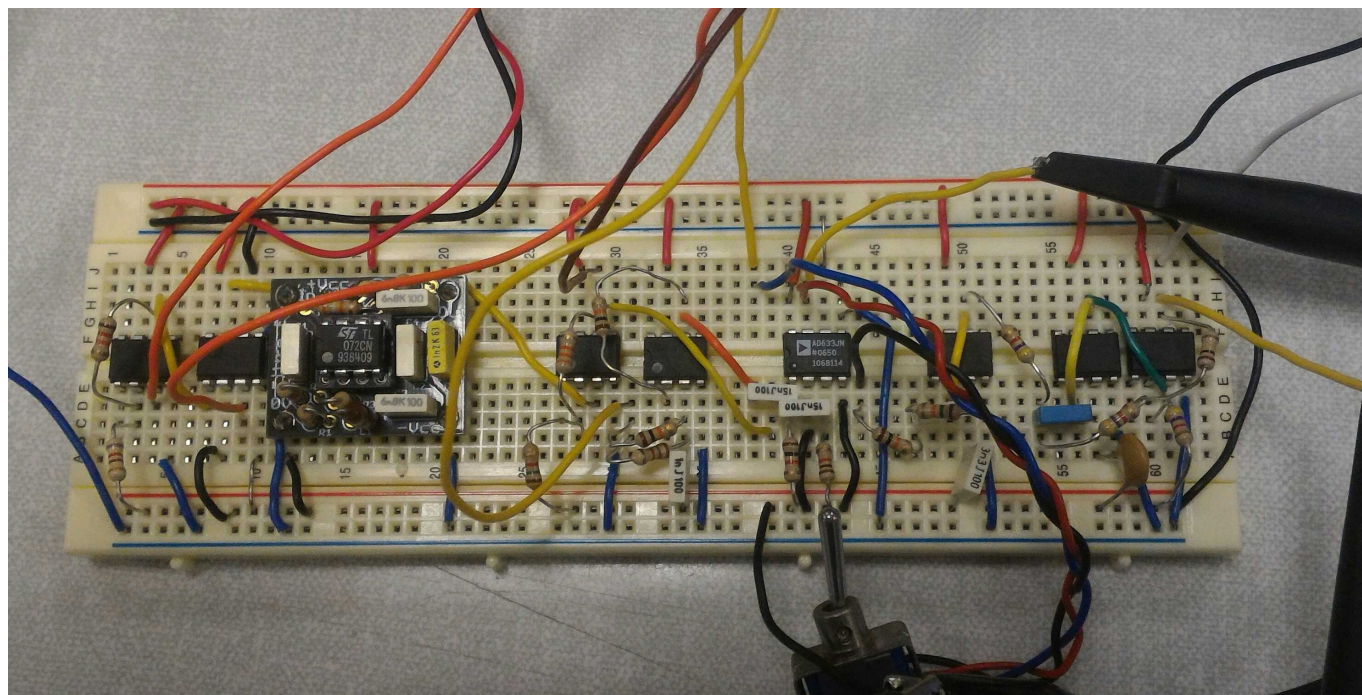


FIGURE 23 – Montage sur plaque d'essais