

### Exercices TD 3 – Circuits séquentiels

- **Exercice 1** – Avec l’aide des tables de vérité pour les bascules (flip-flop) RS, D et JK:

1.1 Obtenez la table de transition pour chaque bascule.

1.2 Dessinez le circuit logique (logigramme) et vérifiez que chaque circuit suit la table de transition obtenue.

- **Exercice 2** – Vous voulez concevoir le diagramme d’états d’un système d’impression avec code d’accès. L’imprimante reçoit à son entrée une série de chiffres tapée séquentiellement sur un clavier numérique. Si la bonne séquence de chiffres (2,7,1,8) est fournie, l’impression est faite, sinon la machine revient à un état d’attente. Concevez le diagramme d’états de Moore pour cette machine.

- **Exercice 3** – Nous voulons construire un compteur modulo 5 asynchrone. Un compteur asynchrone n’utilise pas le même signal horloge, et ainsi le changement d’état n’est pas synchronisé. Les états et sorties sont par exemple la suite en décimal (0, 1, 2, 3, 4, 0,..., 4, 0, 1, ...). Pour cela vous allez utiliser des bascules JK (la sortie change d’état avec front descendant d’horloge) et d’autres portes logiques combinatoires basiques (AND, OR, NOT). Ces bascules ont aussi une entrée CLR, qui permet de mettre à zéro l’état de la bascule.

3.1 Définissez la machine d’état de Moore pour ce système.

3.2 Construire la table de transition pour ce compteur.

3.3 Vérifiez que ce compteur peut-être construit avec l’enchaînement de 3 bascules et avec  $J=K=1$  pour chaque bascule (mode asynchrone).

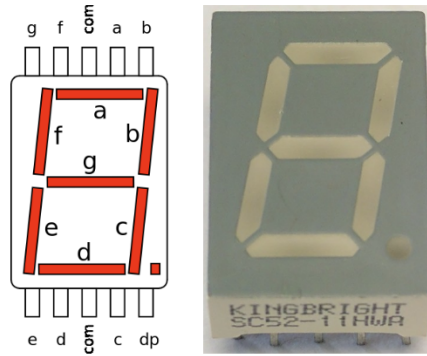
3.4 Trouver l’expression logique pour l’activation de CLR en fonction des sorties de chaque bascule.

3.5 Avec inspiration du compteur synchrone (modulo 8) vu en cours, proposez maintenant un circuit synchrone pour ce système.

- **Exercice 4** – Proposez une machine d’état, la table de transition et le circuit qui réalise un conteur synchrone modulo 10. Vous pouvez utiliser des bascules JK avec front montant.

- **Exercice 5** – Proposez la table de transition et le circuit qui réalise un conteur régressif synchrone modulo 8. Vous pouvez utiliser des bascules JK avec front montant.

- **Exercice 6** – Nous souhaitons concevoir un circuit pour contrôler un display avec **7 segments**. La figure ci-dessous indique la numérotation standard des segments afficheur :



Le circuit que nous voulons développer utilise comme convention que l'activation de chaque segment est faite avec niveau haut (valeur 1 en sortie sur le segment correspondant indique qu'il sera allumé). Nous voulons construire un circuit permettant d'afficher uniquement les lettres *A*, *b*, *C*, *d*, *E*, *F* comme dans la figure suivante :



Ces lettres seront représentées à l'aide des **codes BCD invalides** (soit les valeurs en binaire de 10 à 15), selon la correspondance suivante :

$$10 \rightarrow A, \quad 11 \rightarrow b, \quad 12 \rightarrow C, \quad 13 \rightarrow d, \quad 14 \rightarrow E, \quad 15 \rightarrow F.$$

Comme cet display n'est pas utilisé pour les chiffres, les sorties pour les codes BCD de 0 à 9 seront considérés comme états non valides (sorties indifférentes). Vous devez considérer les entrées BCD avec 4 bits (*A*, *B*, *C*, *D*) et les sorties comme les segments : *a*, *b*, *c*, *d*, *e*, *f*, *g*. Ainsi pour ce problème :

**6.1** Construire la table de vérité.

**6.2** Obtenir les expressions booléennes simplifiées avec table de Karnaugh pour les sorties *a*, *c*, *f* et *g*.

**6.3** À partir des fonctions logiques simplifiées obtenues précédemment, dessiner le schéma logique pour les segments *a*, *c*, *f* et *g*.

Maintenant nous allons concevoir un circuit séquentiel qui sera mis avec le circuit précédent de sorte que les lettres sont affichées successivement en boucle. Pour cela nous allons utiliser un signal de clock de 1Hz et vous voulez que chaque lettre soit affiché pendant 5s.

**6.4** Définissez la machine d'état de Moore pour ce système.

**6.5** Définissez la table de transition.

**6.6** Construisez un circuit synchrone avec des bascules JK pour modéliser ce problème.