

**Contrôle Terminal – Circuits logiques combinatoires et séquentiels**

Durée 1h40 – Documents, calculatrice, ordinateur et téléphone portable ne sont pas autorisés.  
Cette épreuve contient 24 questions, avec un total de 28 points (questions 4.4 et 5.6 valent trois points chacune), donc avec 8 points en bonus.

• **Exercice 1 – Questions génériques**

**1.1** Combien de valeurs peuvent être représentées avec 1 byte (un octet) ? Et combien de valeurs peuvent être représentées un numéro en hexadécimal avec trois chiffres ?

**1.2** Quelle est la représentation du décimal 25 en base 5 avec 4 chiffres ? Et en hexadécimal avec deux chiffres ?

**1.3** Quels sont les avantages de la représentation binaire signée en complément à deux par rapport à la représentation binaire signée exacte ?

**1.4** Indiquez au moins deux manières pour montrer que deux fonctions logiques sont équivalentes.

**1.5** Quelle est la principale différence d'un circuit séquentiel et d'un circuit combinatoire ? Indiquer au moins deux types de dispositifs de base qui sont utilisés pour la construction des circuits séquentiels.

• **Exercice 2 –** Un nombre binaire de quatre bits est représenté comme  $A_4A_3A_2A_1$ , où  $A_1$  est le bit le moins significatif. Vous voulez concevoir un circuit logique S qui fournit un niveau HAUT en sortie ( $S = 1$ ) chaque fois que le nombre binaire d'entrée  $A_4A_3A_2A_1$  est supérieur à 0010 et inférieur à 1000.

**2.1** Obtenir la table de vérité pour le circuit S.

**2.2** Écrire la forme canonique SDP.

**2.3** Obtenir la fonction logique la plus simple avec la table de Karnaugh (utilisez la forme SDP).

**2.4** Concevez le circuit (logigramme) de l'item précédent avec portes logiques OR (OU), AND (ET) et NOT (NON).

• **Exercice 3 –** Nous aimerais projeter un circuit M qui réalise la multiplication arithmétique décimale de deux nombres entiers positifs. Ce circuit reçoit les deux nombres en binaire de deux bits chacun ( $X_1X_0$ )<sub>2</sub> et ( $Y_1Y_0$ )<sub>2</sub>, où  $X_0$  et  $Y_0$  sont les bits les moins significatifs, et donne comme sortie le résultat de la multiplication avec quatre bits ( $Z_3Z_2Z_1Z_0$ )<sub>2</sub>,  $Z_0$  étant le bit le moins significatif. Ce circuit aura donc quatre entrées et quatre sorties. Par exemple avec ( $X_1X_0$ ) = (01) et ( $Y_1Y_0$ ) = (10), donne comme résultat  $M(X_1X_0Y_1Y_0) = (Z_3Z_2Z_1Z_0) = (0010)$ .

**3.1** Quelle est la valeur maximale en binaire que ce circuit donnera comme résultat ?

**3.2** Obtenir la table de vérité pour l'énoncé de ce problème. Vous devez considérer  $X_1X_0Y_1Y_0$  comme l'ordre des bits d'entrée dans la table et les quatre sorties dans l'ordre  $Z_3Z_2Z_1Z_0$ .

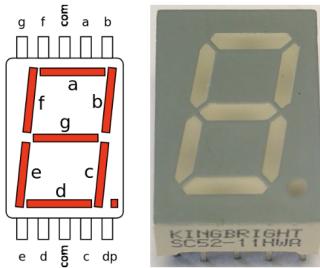
**3.3** Écrire la forme canonique SDP pour la sortie  $Z_1$ .

**3.4** Obtenir la fonction logique la plus simple pour la sortie  $Z_1$  avec la table de Karnaugh (utilisez la forme SDP).

**3.5** Concevez le circuit (logigramme) de l'item précédent avec portes logiques OR (OU), AND (ET) et NOT (NON).

• **Exercice 4** – Nous voulons construire un compteur décroissant modulo 7 synchrone. Les états et sorties sont par exemple la suite en décimal (... , 6, 5, 4, 3, 2, 1, 0, 6, 5, 4, 3, ...). Pour cela vous allez utiliser des bascules JK (la sortie change d'état avec front montant d'horloge) et d'autres portes logiques combinatoires basiques (AND, OR, NOT). Ces bascules ont aussi une entrée CLR, qui permet de mettre à zéro l'état de la bascule si CLR est en valeur HAUT.

- 4.1 Définissez la machine d'état de Moore pour ce système.
  - 4.2 Construire la table de transition pour ce compteur.
  - 4.3 Trouver l'expression logique pour l'activation de CLR en fonction des sorties de chaque bascule.
  - 4.4 (3 points) Construisez un circuit synchrone avec des bascules JK pour ce problème. Présentez les tables de Karnaugh pour trouver les fonctions logiques et circuits des entrées pour chaque bascule.
- **Exercice 5** – Nous souhaitons concevoir un circuit pour contrôler un display avec **7 segments**. La figure ci-dessous indique la numérotation standard des segments afficheur :



Le circuit que nous voulons développer utilise comme convention que l'activation de chaque segment est faite avec niveau haut (valeur 1 en sortie sur le segment correspondant indique qu'il sera allumé). Nous voulons construire un circuit permettant d'afficher uniquement les lettres *A*, *b*, *C*, *d*, *E*, *F* comme suit :



Ces lettres seront représentées à l'aide des **codes BCD invalides** (soit les valeurs en binaire de 10 à 15), selon la correspondance suivante :  $10 \rightarrow A$ ,  $11 \rightarrow b$ ,  $12 \rightarrow C$ ,  $13 \rightarrow d$ ,  $14 \rightarrow E$ ,  $15 \rightarrow F$ . Comme cet display n'est pas utilisé pour les chiffres, les sorties pour les codes BCD de 0 à 9 seront considérés comme états non valides (sorties indifférentes). Vous devez considérer les entrées BCD avec 4 bits (*A*, *B*, *C*, *D*) et les sorties comme les segments : *a*, *b*, *c*, *d*, *e*, *f*, *g*. Ainsi pour ce problème :

- 5.1 Construire la table de vérité.
  - 5.2 Obtenir les expressions booléennes simplifiées avec les tables de Karnaugh pour les sorties *a* et *e*.
  - 5.3 À partir des fonctions logiques simplifiées obtenues précédemment, dessiner le logigramme pour les segments *a* et *e*.
- Maintenant nous allons concevoir un circuit séquentiel qui sera mis avec le circuit précédent de sorte que les lettres sont affichées successivement en boucle. Pour cela nous allons utiliser un signal de clock de 1Hz et vous voulez que chaque lettre soit affiché pendant 1s.
- 5.4 Définissez la machine d'état de Moore pour ce système.
  - 5.5 Définissez la table de transition. Vous devez considérer les états actuels non utilisés comme ayant des états futurs indifférents.
  - 5.6 (3 points) Construisez un circuit synchrone avec des bascules JK avec front montant pour modéliser ce problème. Présentez les tables de Karnaugh pour trouver les fonctions logiques et circuits des entrées pour chaque bascule.

Bonne épreuve !