

13. COMPONENTES SEMICONDUTORES RÁPIDOS DE POTÊNCIA

Este capítulo apresenta, de forma resumida, as principais características dos dispositivos semicondutores de maior uso na construção de fontes chaveadas: diodos de junção e Schottky, transistores MOSFET e IGBTs. Não serão abordados os transistores bipolares de potência, pois os mesmos já não têm aplicação em novos projeto de fontes chaveadas, embora ainda sejam usados em projetos mais antigos e de menor exigência de desempenho.

13.1 Diodos de Potência

Um diodo semicondutor é uma estrutura P-N que, dentro de seus limites de tensão e de corrente, permite a passagem de corrente em um único sentido. Detalhes de funcionamento, em geral desprezados para diodos de sinal, podem ser significativos para componentes de maior potência, caracterizados por uma maior área (para permitir maiores correntes) e maior comprimento (a fim de suportar tensões mais elevadas). A figura 13.1 mostra, simplificada, a estrutura interna de um diodo.

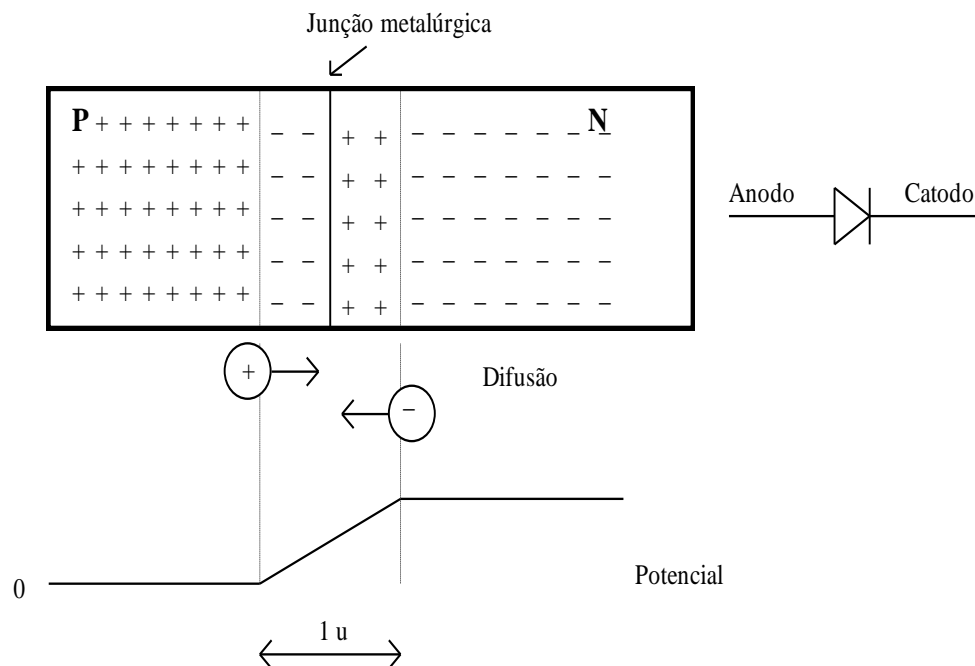


Figura 13.1. Estrutura básica de um diodo semicondutor

Aplicando-se uma tensão entre as regiões P e N, a diferença de potencial aparecerá na região de transição, uma vez que a resistência desta parte do semicondutor é muito maior que a do restante do componente (devido à concentração de portadores).

Quando se polariza reversamente um diodo, ou seja, aplica-se uma tensão negativa no anodo - região P - e positiva no catodo - região N, mais portadores positivos (lacunas) migram para o lado N, e vice-versa, de modo que a largura da região de transição aumenta, elevando a barreira de potencial.

Por difusão ou efeito térmico, certa quantidade de portadores minoritários penetra na região de transição. São, então, acelerados pelo campo elétrico, indo até a outra região neutra do dispositivo. Esta corrente reversa independe da tensão reversa aplicada, variando, basicamente, com a temperatura.

Se o campo elétrico na região de transição for muito intenso, os portadores em trânsito obterão grande velocidade e, ao se chocarem com átomos da estrutura, produzirão novos portadores, os quais, também acelerados, produzirão um efeito de avalanche. Dado o aumento na corrente, sem redução significativa na tensão na junção, produz-se um pico de potência que destrói o componente.

Uma polarização direta leva ao estreitamento da região de transição e à redução da barreira de potencial. Quando a tensão aplicada superar o valor natural da barreira, cerca de 0,7 V para diodos de Si, os portadores negativos do lado N serão atraídos pelo potencial positivo do anodo e vice-versa, levando o componente à condução.

Na verdade, a estrutura interna de um diodo de potência é um pouco diferente desta apresentada. Existe uma região N intermediária, com baixa dopagem. O papel desta região é permitir ao componente suportar tensões mais elevadas, pois tornará menor o campo elétrico na região de transição (que será mais larga, para manter o equilíbrio de carga).

Esta região de pequena densidade de dopante dará ao diodo uma significativa característica resistiva quando em condução, a qual se torna mais significativa quanto maior for a tensão suportável pelo componente. As camadas que fazem os contatos externos são altamente dopadas, a fim de fazer com que se obtenha um contato com característica ôhmica e não semicondutor (como se verá adiante nos diodos Schottky).

O contorno arredondado entre as regiões de anodo e catodo tem como função criar campos elétricos mais suaves (evitando o efeito de pontas).

No estado bloqueado, pode-se analisar a região de transição como um capacitor, cuja carga é aquela presente na própria região de transição.

Na condução não existe tal carga, no entanto, devido à alta dopagem da camada P+, por difusão, existe uma penetração de lacunas na região N-. Além disso, à medida que cresce a corrente, mais lacunas são injetadas na região N-, fazendo com que elétrons venham da região N+ para manter a neutralidade de carga. Desta forma, cria-se uma carga espacial no catodo, a qual terá que ser removida (ou se recombinar) para permitir a passagem para o estado bloqueado.

O comportamento dinâmico de um diodo de potência é, na verdade, muito diferente do de uma chave ideal, como se pode observar na figura 13.2. Suponha-se que se aplica uma tensão v_i ao diodo, alimentando uma carga resistiva (cargas diferentes poderão alterar alguns aspectos da forma de onda).

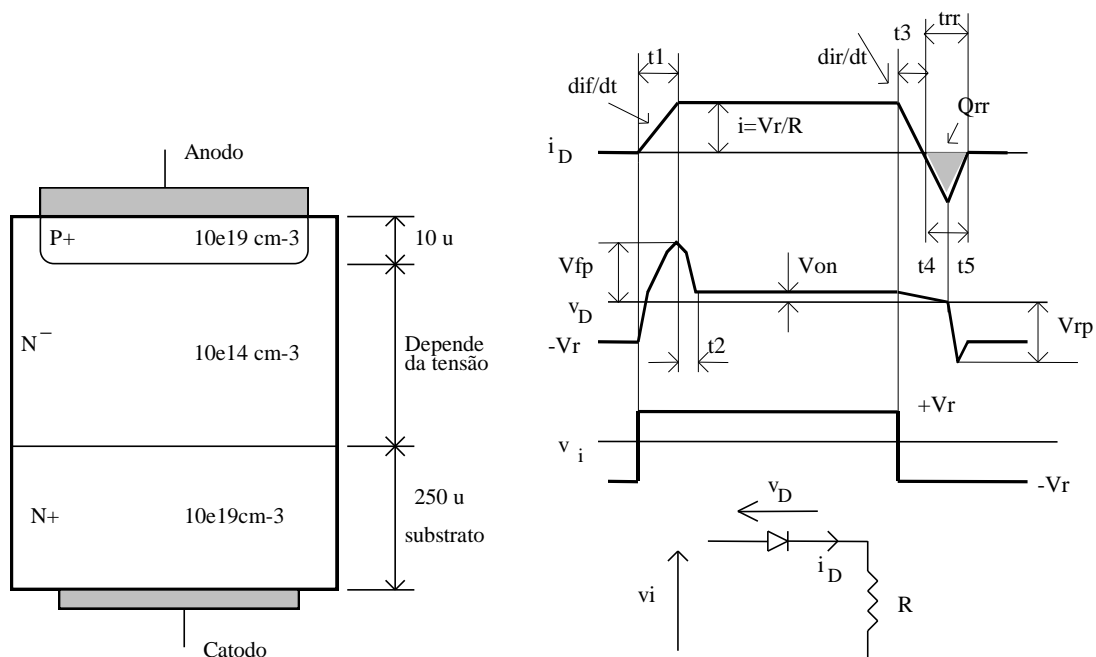


Figura 13.2. Estrutura típica de diodo de potência e formas de onda típicas de comutação de diodo de potência.

Durante t_1 , remove-se a carga acumulada na região de transição. Como ainda não houve significativa injeção de portadores, a resistência da região N- é elevada, produzindo um pico de tensão. Indutâncias parasitas do componente e das conexões também colaboram com a sobre-tensão. Durante t_2 tem-se a chegada dos portadores e a redução da tensão para cerca de 1V. Estes tempos são, tipicamente, da ordem de centenas de ns.

No desligamento, a carga espacial presente na região N- deve ser removida antes que se possa reiniciar a formação da barreira de potencial na junção. Enquanto houver portadores transitando, o diodo se mantém em condução. A redução em V_{on} se deve à diminuição da queda ôhmica. Quando a corrente atinge seu pico negativo é que foi retirado o excesso de portadores, iniciando-se, então, o bloqueio do diodo. A taxa de variação da corrente, associada às indutâncias do circuito, provoca uma sobre-tensão negativa.

Diodos rápidos possuem t_{tr} da ordem de, no máximo, poucos micro-segundos, enquanto nos diodos normais é de dezenas ou centenas de micro-segundos.

O retorno da corrente a zero, após o bloqueio, devido à sua elevada derivada e ao fato de, neste momento, o diodo já estar desligado, é uma fonte importante de sobre-tensões produzidas por indutâncias parasitas associadas aos componentes por onde circula tal corrente. A fim de minimizar este fenômeno foram desenvolvidos os diodos “soft-recovery”, nos quais esta variação de corrente é suavizada, reduzindo os picos de tensão gerados.

A figura 13.3 mostra resultados experimentais de um diodo de potência “lento” (retificador) em um circuito como o da figura 13.2, no qual a indutância é desprezível, como se nota na figura (a), pela inversão quase imediata da polaridade da corrente. A corrente reversa é limitada pela resistência presente no circuito. Já na entrada em condução, a tensão aplicada ao circuito aparece instantaneamente sobre o próprio diodo, o que contribui para limitar o crescimento da corrente. Quando esta tensão cai, a corrente vai assumindo seu valor de regime.

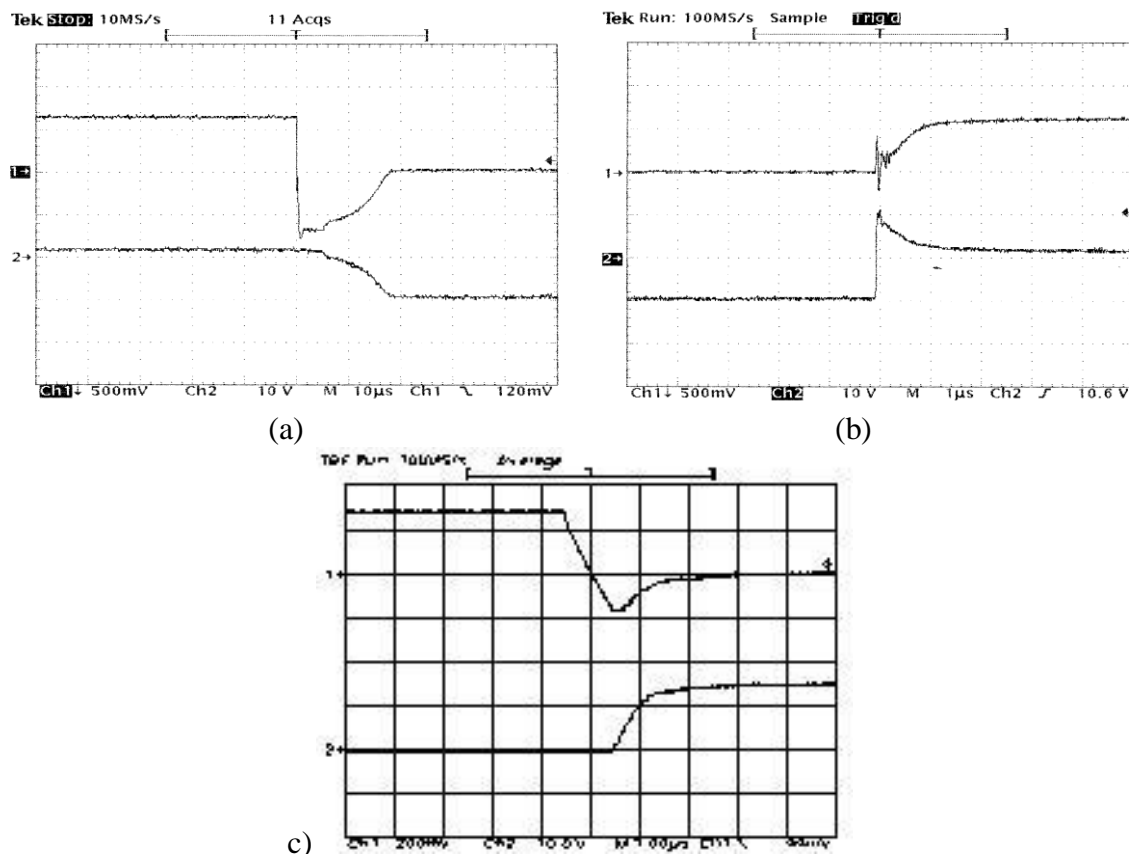


Figura 13.3 - Resultados experimentais das comutações de diodos: (a) desligamento de diodo lento; (b) entrada em condução de diodo lento; (c) desligamento de diodo rápido.

13.2 Diodos Schottky

Quando é feita uma junção entre um terminal metálico e um material semicondutor, o contato tem, tipicamente, um comportamento ôhmico, ou seja, a resistência do contato governa o fluxo da corrente. Quando este contato é feito entre um metal e uma região semicondutora com densidade de dopante relativamente baixa, o efeito dominante deixa de ser o resistivo, passando a haver também um efeito retificador.

Um diodo Schottky é formado colocando-se um filme metálico em contato direto com um semicondutor, como indicado na figura 13.4. O metal é usualmente depositado sobre um material tipo N, por causa da maior mobilidade dos portadores neste tipo de material. A parte metálica será o anodo e o semicondutor, o catodo.

Numa deposição de Al (3 elétrons na última camada), os elétrons do semicondutor tipo N migrarão para o metal, criando uma região de transição na junção.

Note-se que apenas elétrons (portadores majoritários em ambos os materiais) estão em trânsito. O seu chaveamento é muito mais rápido do que o dos diodos bipolares, uma vez que não existe carga espacial armazenada no material tipo N, sendo necessário apenas refazer a barreira de potencial (tipicamente de 0,3 V). A região N tem uma dopagem relativamente alta, a fim de reduzir as perdas de condução, com isso, a máxima tensão suportável por estes diodos é de cerca de 100 V.

A aplicação deste tipo de diodos ocorre principalmente em fontes de baixa tensão, nas quais as quedas sobre os retificadores são significativas.

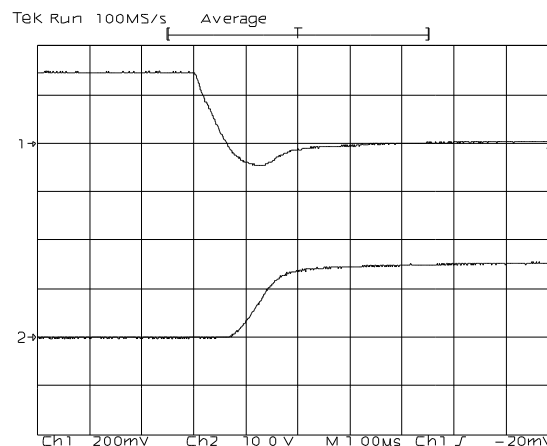
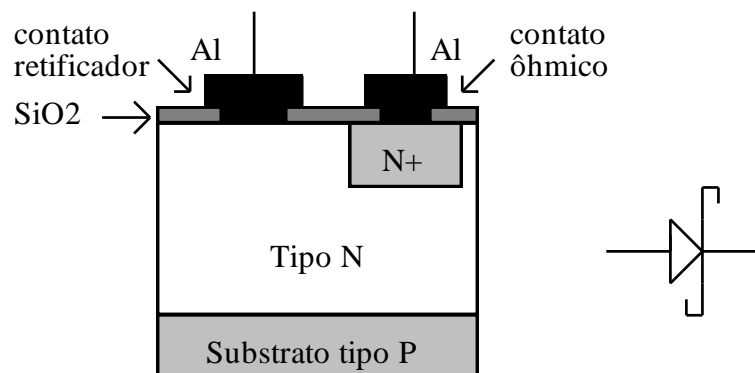


Figura 13.4 - Diodo Schottky construído através de técnica de CIs e formas de onda típicas no desligamento.

13.3 Transistor Bipolar de Potência (TBP)

Os transistores bipolares foram os primeiros dispositivos de estado sólido criados. Inicialmente foram construídos em germânio, mas como tal elemento apresenta grande variação de parâmetros com a temperatura, seu uso como componente de potência não era possível. Com a tecnologia de silício foi possível desenvolver os transistores bipolares de potência (TBP), que, de certa forma, permitira a emergência de toda tecnologia de fontes chaveadas.

Com o surgimento dos transistores MOSFET e, posteriormente, dos IGBTs, não houve posteriores desenvolvimentos nos TBPs, de modo que seu desempenho, atualmente, é inferior aos dos outros transistores de potência. No entanto, continua-se a utilizar tal dispositivo, principalmente em aplicações que não exijam maiores desempenhos em termos de perdas e velocidade, o que se deve ao seu custo menor em relação aos outros dispositivos.

13.3.1 Princípio de funcionamento

A figura 13.5 mostra a estrutura básica de um transistor bipolar.

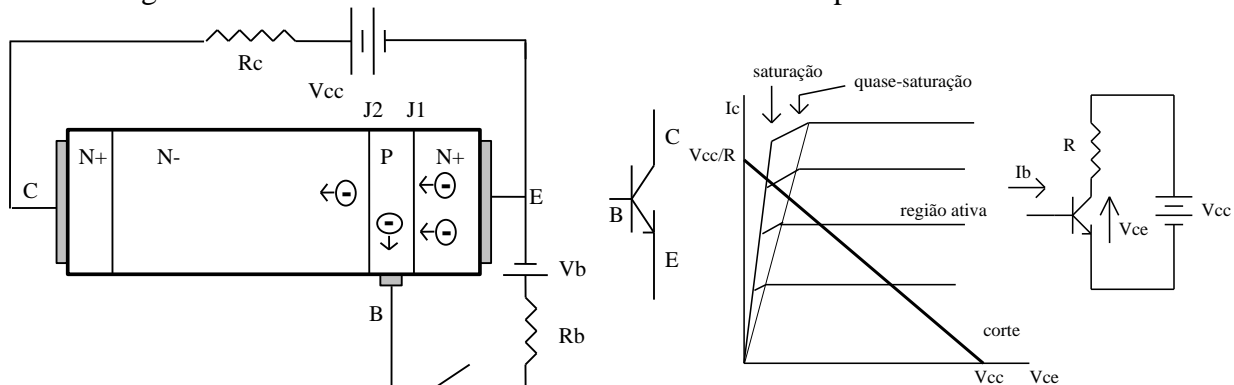


Figura 13.5 - Estrutura básica de transistor bipolar tipo NPN, seu símbolo e característica estática com carga resistiva.

A operação normal de um transistor é feita com a junção J1 (B-E) diretamente polarizada, e com J2 (B-C) reversamente polarizada.

No caso NPN, os elétrons são atraídos do emissor pelo potencial positivo da base. Esta camada central é suficientemente fina para que a maior parte dos portadores tenha energia cinética suficiente para atravessá-la, chegando à região de transição de J2, sendo, então, atraídos pelo potencial positivo do coletor.

O controle de V_{be} determina a corrente de base, I_b , que, por sua vez, se relaciona com I_c pelo ganho de corrente do dispositivo.

Na realidade, a estrutura interna dos TBPs é diferente. Para suportar tensões elevadas, existe uma camada intermediária do coletor, com baixa dopagem, a qual define a tensão de bloqueio do componente.

A mínima queda de tensão v_{ce} ocorre quando o transistor está na chamada região de saturação (caracterizada pelo fato de ambas junções ficarem diretamente polarizadas). Às baixas perdas de condução nesta situação contrapõe-se o fato de que, no momento do desligamento do TBP haver um significativo atraso entre o comando de base e o efetivo aumento da tensão v_{ce} , decorrente da necessidade do desaparecimento dos portadores minoritários da região do coletor (lacunas injetadas pela base).

Para minimizar tal atraso normalmente impede-se que o TBP entre na região de saturação, atuando na assim chamada região de quase-saturação, na qual a junção J2 não chega a ficar diretamente polarizada, minimizando a quantidade de portadores minoritários no coletor.

O TBP não sustenta tensão no sentido oposto porque a alta dopagem do emissor provoca a ruptura de J1 em baixas tensões (5 a 20 V).

O uso preferencial de TBP tipo NPN se deve às menores perdas em relação aos PNP, o que ocorre por causa da maior mobilidade dos elétrons em relação às lacunas, reduzindo, principalmente, os tempos de comutação do componente.

13.3.2 Métodos de redução dos tempos de chaveamento

Um ponto básico é utilizar uma corrente de base adequada, como mostra a figura 13.6. As transições devem ser rápidas, para reduzir os tempos de atraso. Um valor elevado I_{b1} permite uma redução de t_{ri} . Quando em condução, I_{b2} deve ter tal valor que faça o TBP operar na região de quase-saturação. No desligamento, deve-se prover uma corrente negativa, acelerando assim a retirada dos portadores armazenados.

Para o acionamento de um transistor único, pode-se utilizar um arranjo de diodos para evitar a saturação, como mostrado na figura 13.7.

Neste arranjo, a tensão mínima na junção B-C é zero. Excesso na corrente I_b é desviado por D2. D3 permite a circulação de corrente negativa na base.

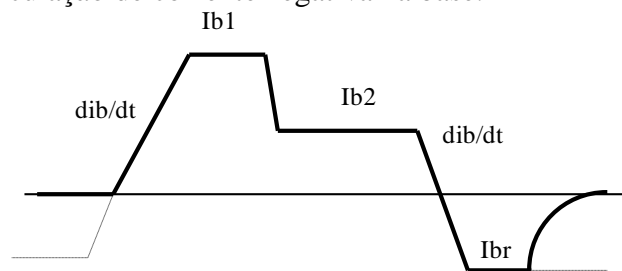


Figura 13.6 Forma de onda de corrente de base recomendada para acionamento de TBP.

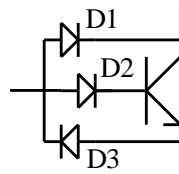


Figura 13.7 Arranjo de diodos para evitar saturação.

13.3.3 Conexão Darlington

Como o ganho dos TBP é relativamente baixo, usualmente são utilizadas conexões Darlington (figura 13.8), que apresentam como principais características:

- ganho de corrente $\beta = \beta_1(\beta_2 + 1) + \beta_2$
- T2 não satura, pois sua junção B-C está sempre reversamente polarizada
- tanto o disparo quanto o desligamento são sequenciais. No disparo, T1 liga primeiro, fornecendo corrente de base para T2. No desligamento, T1 deve comutar antes, interrompendo a corrente de base de T2.

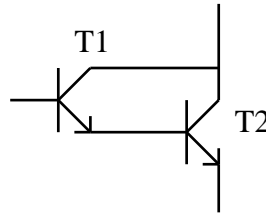


Figura 13.8 Conexão Darlington.

Os tempos totais de comutação dependem, assim, de ambos transistores, elevando, em princípio, as perdas de chaveamento.

13.4 MOSFET

13.4.1 Princípio de funcionamento (canal N)

O terminal de *gate* é isolado do semiconductor por SiO_2 . A junção PN- define um diodo entre *Source* e *Drain*, o qual conduz quando $V_{ds} < 0$. A operação como transistor ocorre quando $V_{ds} > 0$. A figura 13.9 mostra a estrutura básica do transistor.

Quando uma tensão $V_{gs} > 0$ é aplicada, o potencial positivo no *gate* repele as lacunas na região P, deixando uma carga negativa, mas sem portadores livres. Quando esta tensão atinge certo limiar (V_{th}), elétrons livres (gerados principalmente por efeito térmico) presentes na região P são atraídos e formam um canal N dentro da região P, pelo qual se torna possível a passagem de corrente entre D e S. Elevando V_{gs} , mais portadores são atraídos, ampliando o canal, reduzindo sua resistência (R_{ds}), permitindo o aumento de I_d . Este comportamento caracteriza a chamada "região resistiva".

A passagem de I_d pelo canal produz uma queda de tensão que leva ao seu afunilamento, ou seja, o canal é mais largo na fronteira com a região N+ do que quando se liga à região N-. Um aumento de I_d leva a uma maior queda de tensão no canal e a um maior afunilamento, o que conduziria ao seu colapso e à extinção da corrente! Obviamente o fenômeno tende a um ponto de equilíbrio, no qual a corrente I_d se mantém constante para qualquer V_{ds} , caracterizando a região ativa do MOSFET. A figura 13.10 mostra a característica estática do MOSFET,

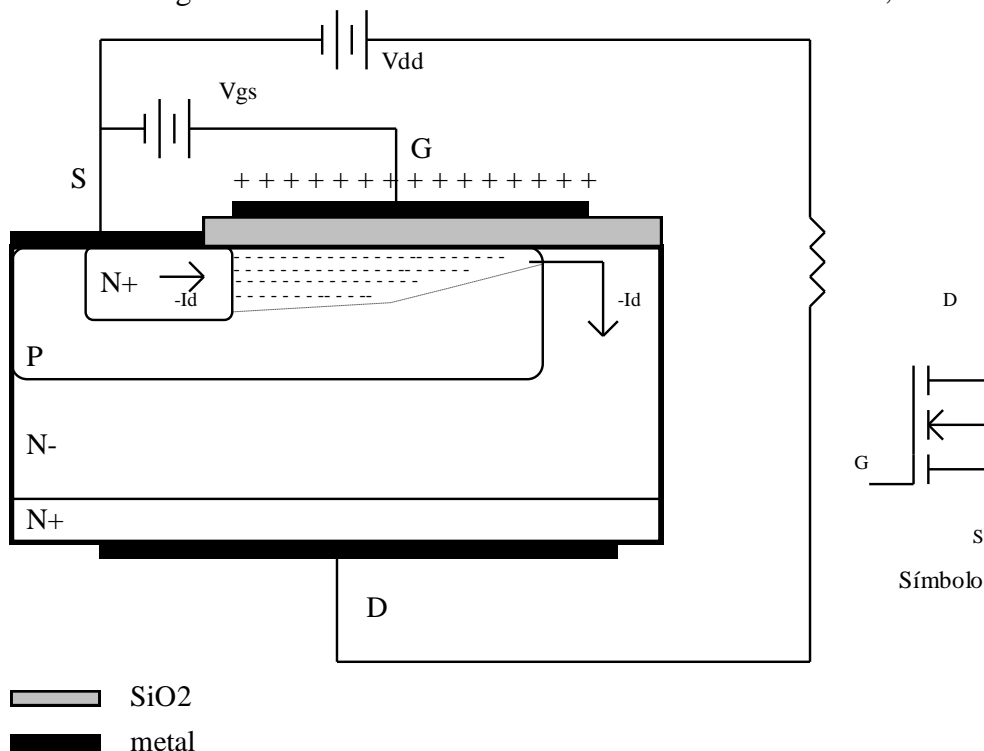


Figura 13.9 Estrutura básica de transistor MOSFET.

Uma pequena corrente de *gate* é necessária apenas para carregar e descarregar as capacitâncias de entrada do transistor. A resistência de entrada é da ordem de 10^{12} ohms.

Estes transistores, em geral, são de canal N por apresentarem menores perdas e maior velocidade de comutação, devido à maior mobilidade dos elétrons em relação às lacunas.

A máxima tensão V_{ds} é determinada pela ruptura do diodo reverso. Os MOSFETs não apresentam segunda ruptura uma vez que a resistência do canal aumenta com o crescimento de I_d . Este fato facilita a associação em paralelo destes componentes.

A tensão V_{gs} é limitada a algumas dezenas de volts, por causa da capacidade de isolamento da camada de SiO_2 .

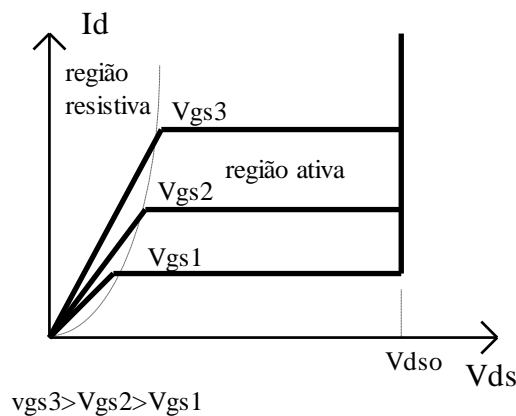


Figura 13.10 Característica estática do MOSFET.

13.4.2 Área de Operação Segura

A figura 13.11 mostra a AOS dos MOSFET. Para este componente não existe o fenômeno de segunda ruptura (típico dos componentes bipolares), pois a um aumento de temperatura tem-se um aumento na resistência do caminho condutor de corrente, o que tende a distribuir igualmente a corrente por toda área condutora do dispositivo.

Para baixas tensões tem-se a limitação da resistência de condução.

A: Máxima corrente de dreno contínua

B: Limite da região de resistência constante

C: Máxima potência (relacionada à máxima temperatura de junção)

D: Máxima tensão V_{ds}

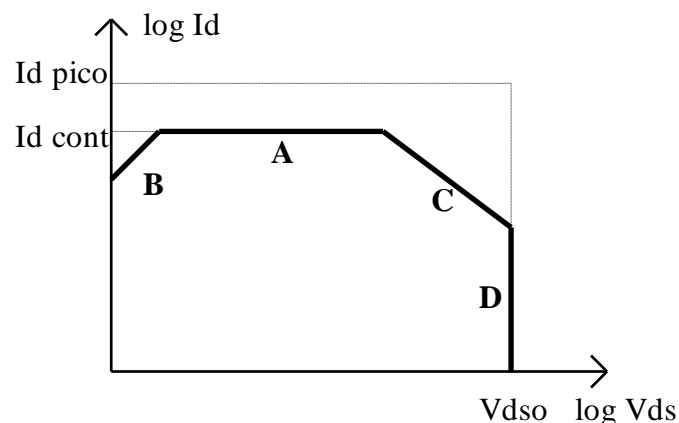


Figura 13.11 AOS para MOSFET.

13.4.3 Característica de chaveamento - carga indutiva

a) Entrada em condução (figura 13.12)

Ao ser aplicada a tensão de acionamento (V_{gg}), a capacitância de entrada começa a se carregar, com a corrente limitada por R_g . Quando se atinge a tensão limiar de condução (V_{th}), após t_d , começa a crescer a corrente de dreno. Enquanto $I_d < I_o$, D_f se mantém em condução e $V_{ds} = V_{dd}$. Quando $I_d = I_o$, D_f desliga e V_{ds} cai. Durante a redução de V_{ds} ocorre um aparente aumento da capacitância de entrada (C_{iss}) do transistor (efeito Miller), fazendo com que a variação de V_{gs} se torne muito mais lenta (em virtude do "aumento" da capacitância). Isto se mantém até que V_{ds} caia, quando, então, a tensão V_{gs} volta a aumentar, até atingir V_{gg} .

Na verdade, o que ocorre é que, enquanto V_{ds} se mantém elevado, a capacitância que drena corrente do circuito de acionamento é apenas C_{gs} . Quando V_{ds} diminui, a capacitância dentre dreno e *source* se descarrega, o mesmo ocorrendo com a capacitância entre *gate* e dreno. A descarga desta última capacitância se dá desviando a corrente do circuito de acionamento, reduzindo a velocidade do processo de carga de C_{gs} , o que ocorre até que C_{gd} esteja descarregado.

Os manuais fornecem informações sobre as capacitâncias operacionais do transistor (C_{iss} , C_{oss} e C_{rss}), mostradas na figura 13.13, as quais se relacionam com as capacitâncias do componente por:

$$C_{iss} = C_{gs} + C_{gd}, \text{ com } C_{ds} \text{ curto-circuitada}$$

$$C_{rs} = C_{gd}$$

$$C_{oss} \simeq C_{ds} + C_{gd}$$

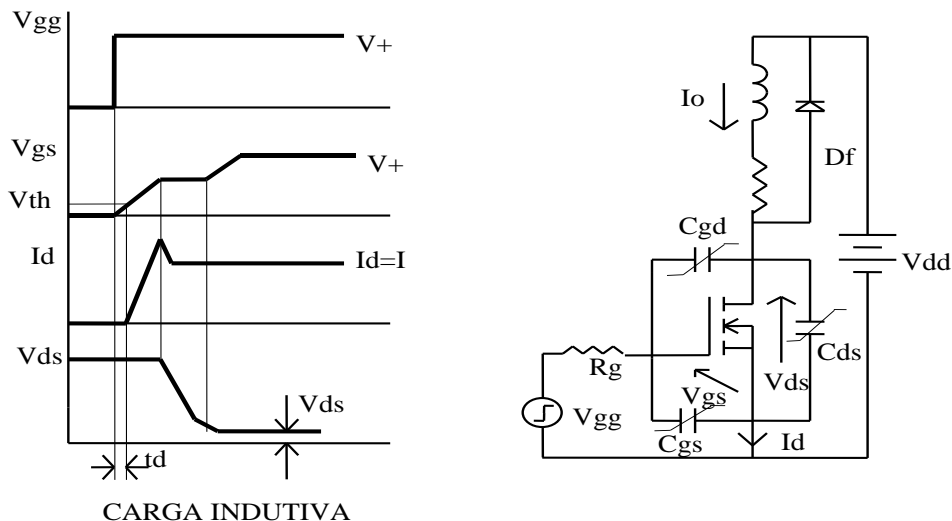


Figura 13.12 Formas de onda na entrada em condução de MOSFET com carga indutiva.

b) Desligamento

O processo de desligamento é semelhante ao apresentado, mas na ordem inversa. O uso de uma tensão V_{gg} negativa apressa o desligamento, pois acelera a descarga da capacitância de entrada.

Quando em condução, os MOSFETs não apresentam cargas minoritárias estocadas, ou seja, não há acúmulo de elétrons na região P, nem de lacunas na região N. A condução é feita toda com base na formação do canal, assim que o canal se desfaz, pela retirada da polarização do *gate*, a condução cessa.

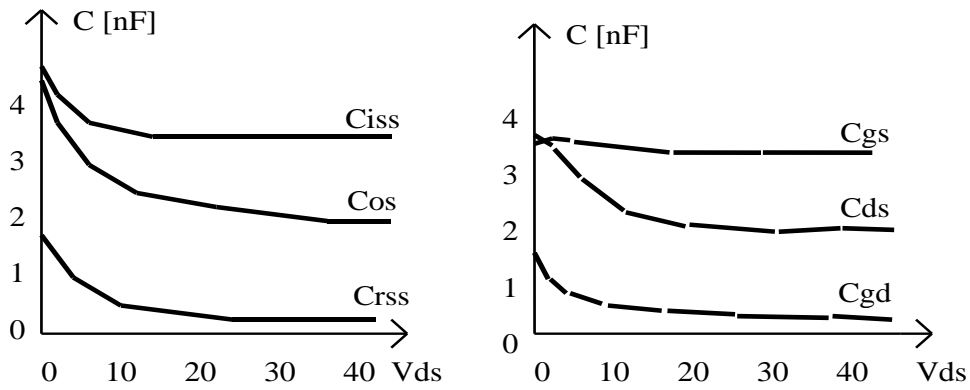


Figura 13.13 Capacitâncias de transistor MOSFET.

O principal problema dos MOSFET, especialmente os de alta tensão (centenas de Volts), é o elevado valor da resistência R_{DS} , quando em condução. Isto provoca uma queda de tensão significativa, levando a importantes perdas de condução.

13.5 IGBT (*Insulated Gate Bipolar Transistor*)

O IGBT alia a facilidade de acionamento dos MOSFET com as pequenas perdas em condução devido a uma mudança na estrutura do componente.

13.5.1 Princípio de funcionamento

A estrutura do IGBT é similar à do MOSFET, mas com a inclusão de uma camada P+ que forma o coletor do IGBT, como se vê na figura 13.14.

Em termos simplificados pode-se analisar o IGBT como um MOSFET no qual a região N-tem sua condutividade modulada pela injeção de portadores minoritários (lacunas), a partir da região P+, uma vez que J1 está diretamente polarizada. Esta maior condutividade produz uma menor queda de tensão em comparação a um MOSFET similar.

O controle de componente é análogo ao do MOSFET, ou seja, pela aplicação de uma polarização entre *gate* e emissor. Também para o IGBT o acionamento é feito por tensão.

A máxima tensão suportável é determinada pela junção J2 (polarização direta) e por J1 (polarização reversa). Como J1 divide 2 regiões muito dopadas, conclui-se que um IGBT não suporta tensões elevadas quando polarizado reversamente.

Os IGBTs apresentam um tiristor parasita. A construção do dispositivo deve ser tal que evite o acionamento deste tiristor, especialmente devido às capacitâncias associadas à região P, a qual se relaciona à região do *gate* do tiristor parasita. Os modernos componentes não apresentam problemas relativos a este elemento indesejado.

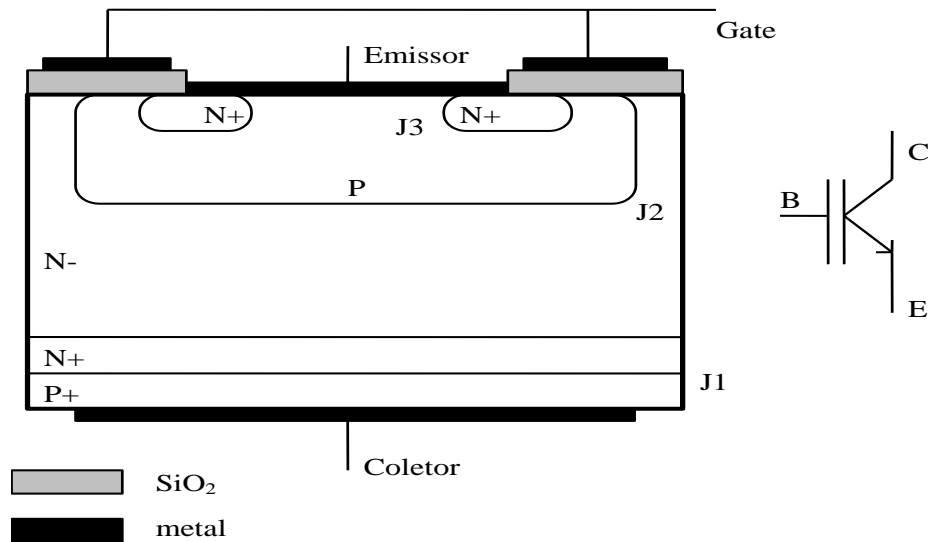


Figura 13.14 Estrutura básica de IGBT.

13.5.2 Características de chaveamento

A entrada em condução é similar ao MOSFET, sendo um pouco mais lenta a queda da tensão V_{ce} , uma vez que isto depende da chegada dos portadores vindos da região P+.

Para o desligamento, no entanto, tais portadores devem ser retirados. Nos TBPs isto se dá pela drenagem dos portadores via base, o que não é possível nos IGBTs, devido ao acionamento isolado. A solução encontrada foi a inclusão de uma camada N+, na qual a taxa de recombinação é bastante mais elevada do que na região N-. Desta forma, as lacunas presentes em N+ recombina-se com muita rapidez, fazendo com que, por difusão, as lacunas existentes na região N- refluem, apressando a extinção da carga acumulada na região N-, possibilitando o restabelecimento da barreira de potencial e o bloqueio do componente.

13.6 Alguns Critérios de Seleção

Um primeiro critério é o dos limites de tensão e de corrente. Os MOSFETs possuem uma faixa mais reduzida de valores, ficando, tipicamente entre: 100 V/200 A e 1000 V/20 A.

Já os TBP e IGBT atingem potências mais elevadas, indo até 1200 V/500 A. Tais limites, especialmente para os IGBTs têm se ampliado rapidamente em função do intenso trabalho de desenvolvimento que tem sido realizado.

Como o acionamento do IGBT é muito mais fácil do que o do TBP, seu uso tem sido crescente, em detrimento dos TBP.

Outro importante critério para a seleção refere-se às perdas de potência no componente. Assim, em aplicações em alta frequência (acima de 50 kHz) devem ser utilizados MOSFETs. Em frequências mais baixas, qualquer dos 3 componentes pode responder satisfatoriamente.

No entanto, as perdas em condução dos TBPs e dos IGBTs são sensivelmente menores que as dos MOSFET.

Como regras básicas: em alta frequência e baixa potência: MOSFET

em baixa tensão: MOSFET

em alta potência: IGBT

em baixa frequência: IGBT

custo mínimo, sem maiores exigências de desempenho: TBP

13.7 Circuitos amaciadores (ou de ajuda à comutação) - "snubber"

O papel dos circuitos amaciadores é garantir a operação do transistor dentro da AOS, especialmente durante o chaveamento de cargas indutivas, de forma a minimizar a potência dissipada sobre o componente.

13.7.1 Desligamento

Objetivo: atrasar o crescimento de V_{ce} (figura 13.15)

Quando V_{ce} começa a crescer, o capacitor C_s começa a se carregar (via D_s), desviando parcialmente a corrente, reduzindo I_c . D_f só conduzirá quando $V_{ce} > V_{cc}$.

Quando o transistor ligar o capacitor se descarregará por ele, com a corrente limitada por R_s . A energia acumulada em C_s será, então, dissipada sobre R_s .

Sejam as formas de onda mostradas na figura 13.16. Considerando que I_c caia linearmente e que I_L é constante, a corrente por C_s cresce linearmente. Fazendo-se com que C_s complete sua carga quando $I_c = 0$, o pico de potência se reduzirá a menos de 1/4 do seu valor sem circuito amaciador.

13.7.2 Dimensionamento simplificado de circuito amaciador de desligamento

Considerando que I_o é constante, a tensão por C_s cresce linearmente, durante um tempo t_r , especificado pelo projetista para um valor próximo do tempo de crescimento da tensão sem o amaciador.

O valor de R_s deve ser tal que permita toda a descarga de C_s durante o mínimo tempo ligado do transistor e, por outro lado, limite o pico de corrente em um valor inferior à máxima corrente de pico repetitiva do componente. Deve-se usar o maior R_s possível.

Os valores da capacitância e da resistência (e sua potência) são dados, respectivamente por:

$$C_s = \frac{I_o \cdot t_r}{V_{cc}} \quad (13.1)$$

$$\frac{V_{cc}}{I_{d_{pico}}} \leq R_s \leq \frac{\delta_{min}}{3 \cdot f_s \cdot C_s} \quad (13.2)$$

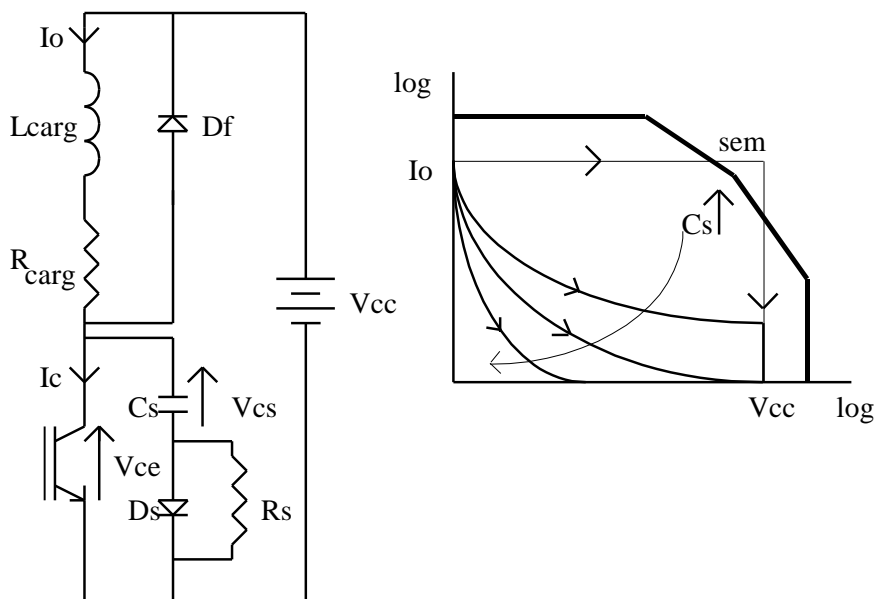


Figura 13.15 Circuito amaciador de desligamento e trajetórias na AOS

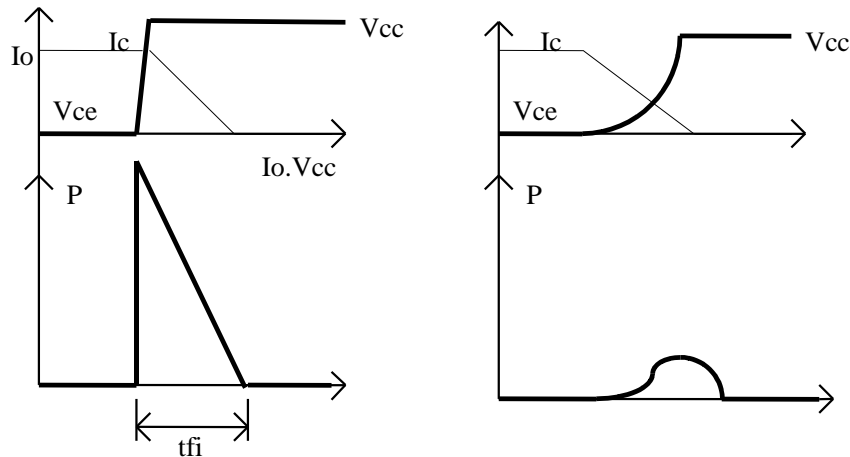


Figura 13.16 Formas de onda no desligamento sem e com o circuito amaciador.

$$P_{Rs} = \frac{C_s \cdot V_{cc}^2}{2} \cdot f_s \quad (13.2)$$

f_s é a frequência de chaveamento,

I_{Dpico} é a máxima corrente de pico repetitiva suportável pelo transistor

δ_{min} é o mínimo ciclo de trabalho especificado para o conversor (tipicamente alguns %, para fontes de tensão ajustável).

As figuras a seguir mostram o efeito da inclusão de um *snubber* de desligamento em um conversor *buck*..

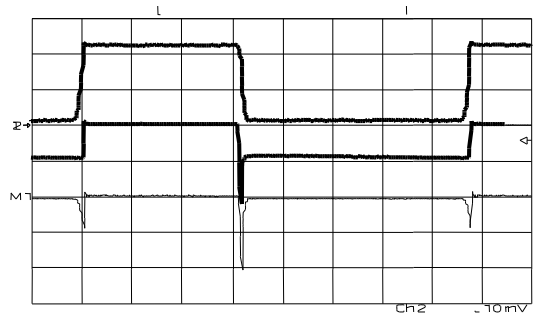


Figura 13.17 De cima para baixo: Tensão V_{DS} , corrente I_D (invertida) e potência instantânea no transistor (invertida).

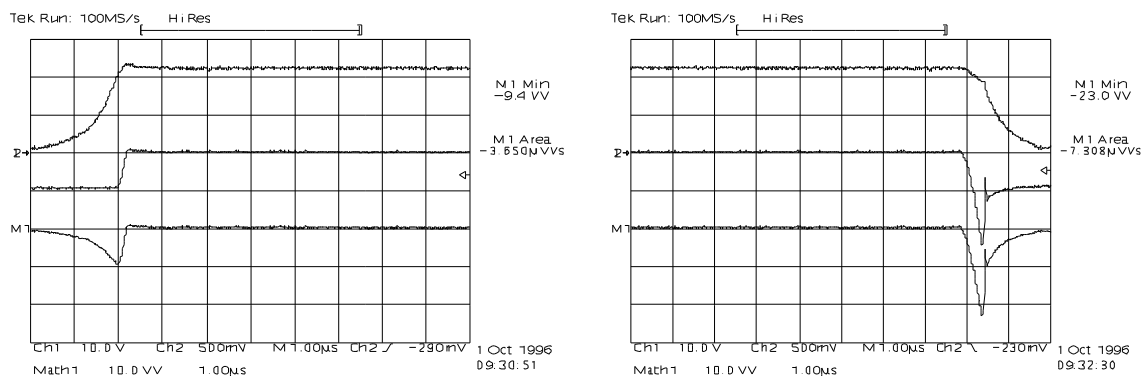


Figura 13.18 Detalhe do desligamento (esq.) e entrada em condução (dir), sem *snubber*.

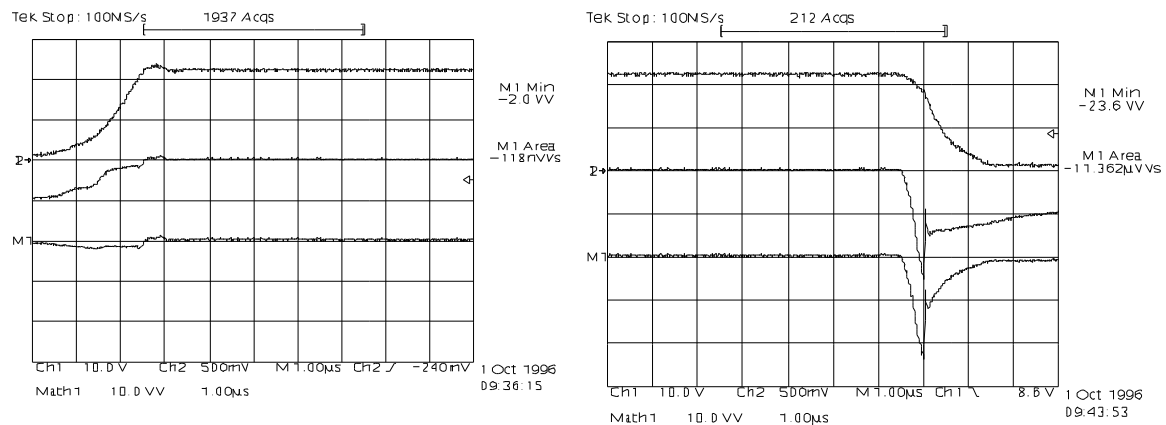


Figura 13.19 Detalhe do desligamento (esq.) e entrada em condução (dir), com *snubber*.

13.7.3 Entrada em condução

Objetivo: reduzir V_{ce} e atrasar o aumento de I_c (figura 13.20)

No circuito sem amaciador, após a entrada em condução do transistor, I_c cresce, mas V_{ce} só se reduz quando D_f deixar de conduzir. A colocação de L_s provoca uma redução de V_{ce} , além de reduzir a taxa de crescimento de I_c .

Normalmente não se utiliza este tipo de circuito, considerando que os tempos associados à entrada em condução são bem menores do que aqueles de desligamento. A própria indutância parasita do circuito realiza, parcialmente, o papel de retardar o crescimento da corrente e diminuir a tensão V_{ce} . Inevitavelmente, tal indutância irá produzir alguma sobre-tensão no momento do desligamento, além de ressoar com as capacitâncias do circuito.

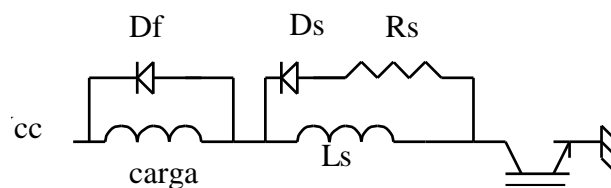


Figura 13.20 Circuito amaciador para entrada em condução.

Esta mesma análise é válida para os TBP e MOSFET.

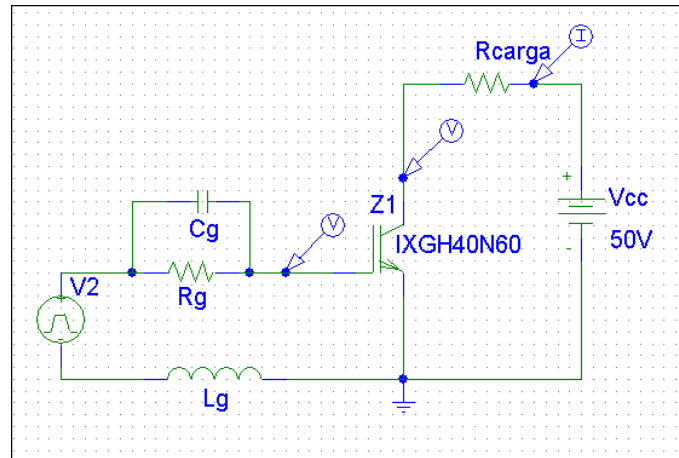
13.8 Referências Bibliográficas

- N. Mohan, T. M. Undeland and W. P. Robbins: “Power Electronics - Converters, Applications and Design”, John Wiley & Sons, Inc., Second Ed., 1995
- Tsuneto Sekiya, S. Furuhashi, H. Shigekane, S. Kobayashi e S. Kobayashi: “Advancing Power Transistors and Their Applications to Electronic Power Converters”, Fuji Electric Co., Ltd., 1981
- Edwin S. Oxner: “MOSPOWER Semiconductor”, Power Conversion International, Junho/Julho/Agosto/Setembro 1982, Artigo Técnico Siliconix TA82-2
- B. Jayant Baliga: “Evolution of MOS-Bipolar Power Semiconductors Technology”, Proceedings of the IEEE, vol 76, no. 4, Abril 1988, pp. 409-418

- Bimal K. Bose “Power Electronics - A Technology Review”, Proceedings of the IEEE, vol 80, no. 8, August 1992, pp. 1303-1334.
- C. G. Steyn; J. D. van Wyk: Ultra Low-loss Non-linear Turn-off Snubbers for Power Electronics Switches. I European Conference on Power Electronics and Applications, 1985.

13.9 Exercícios

1) Considere o circuito mostrado abaixo, relativo ao acionamento de um IGBT.



Utilizando o PSpice, (versão Evaluation/Student ou Profissional) (análise Transient), simule o circuito nas seguintes abaixo. A fonte V2 produz um pulso que varia de -10 V a $+10\text{ V}$, com tempo de subida de 10 ns , tempo alto de 10 us e período de 20 us , $R_{\text{carga}}=2\text{ }\Omega$. Simule 50 us .

- $L_g=0$, $R_g=100\text{ }\Omega$, sem o capacitor
- $L_g=0$, $R_g=10\text{ }\Omega$, sem o capacitor
- $L_g=0$, $C_g=20\text{ nF}$, $R_g=100\text{ }\Omega$
- $L_g=1\text{ nH}$, $C_g=20\text{ nF}$, $R_g=100\text{ }\Omega$

Verifique e analise as formas de onda da tensão de coletor do IGBT, da corrente da carga, da tensão entre gate e emissor, e a tensão da fonte V2. Analise também a potência instantânea sobre o transistor ($V_{ce} \times I_c$). Analise com se alteram os resultados em função dos diferentes circuitos de acionamento.

A versão Evaluation do Pspice pode ser obtida em:

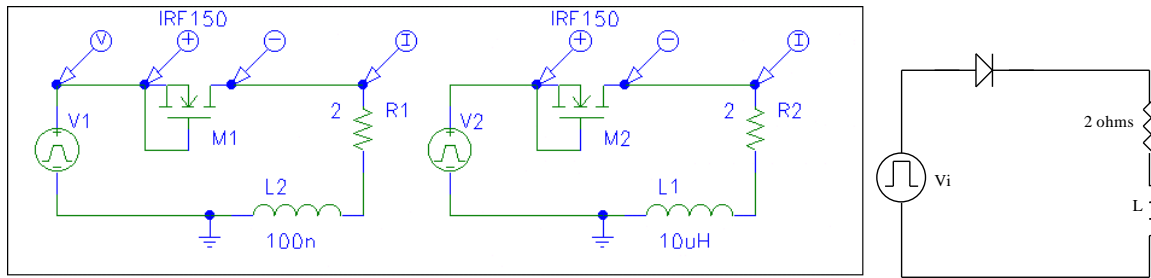
<http://www.dsce.fee.unicamp.br/~antenor/ee831.html>

2) Os circuitos abaixo utilizam o diodo reverso presente no MOSFET, de modo que se comportam como o circuito equivalente indicado na sequência.

Simule em Pspice. Analise e comente o comportamento da corrente e da tensão sobre este diodo em ambos os circuitos, especialmente no desligamento.

A tensão V_i é um pulso quadrado que varia de -10 V a $+10\text{ V}$, numa frequência de 25 kHz . Os tempos de subida e de descida devem ser de 1 ns .

A modelagem do dispositivo pode não representar perfeitamente o que acontece num componente real, devido, principalmente, aos fenômenos não-lineares presentes num dispositivo e que não são facilmente implementados no modelo. Um bom modelo deve, no entanto, ser capaz de reproduzir as principais características do componente.



3) Considere o circuito abaixo e a forma de onda da corrente pelo transistor. Esboce, indicando os valores pertinentes, as formas de onda das tensões v_d , v_o e da corrente pelo diodo. Considere que o diodo se comporta como uma chave que não apresenta queda de tensão quando conduz e que muda de estado instantaneamente.

