

Fontes Chaveadas

Prof. Dr. Sérgio Takeo Kofuji

4.1 INTRODUÇÃO

As tecnologias atualmente empregadas na construção de fontes de tensão são basicamente três: ferro-ressonante, linear e chaveada.

4.1.1 FONTES FERRO-RESSONANTES

As fontes ferro-ressonantes se baseiam no princípio de ferro-ressonância e são compostas basicamente por um transformador operando com o secundário saturado. Operando em saturação, a densidade de fluxo no secundário é praticamente constante, fazendo com que a tensão de saída permaneça constante mesmo com variações (tipicamente da ordem de +15%) da tensão de entrada.

Embora a eficiência (parcela da potência total de entrada que é efetivamente transferida à carga) deste tipo de fonte seja elevada (da ordem de 70 a 80%), têm a desvantagem de em geral serem volumosas e pesadas.

4.1.2 FONTES LINEARES

As fontes de tensão linear empregam elementos de controle que, colocados em série ou em paralelo com a carga, fazem a tensão nesta permanecer constante. A figura 1a mostra uma fonte série empregando um transistor como elemento série de controle. Em geral não é possível manter a tensão VCE baixa, fazendo com que haja uma grande perda de potência no transistor.

A figura 1b mostra umas fontes paralelas com transistor, que em geral é utilizada apenas para pequenas correntes de carga.

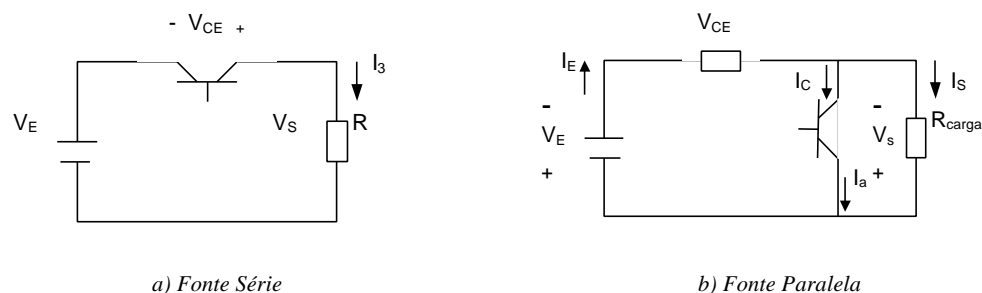


Figura 1 Tipos de Fontes Lineares

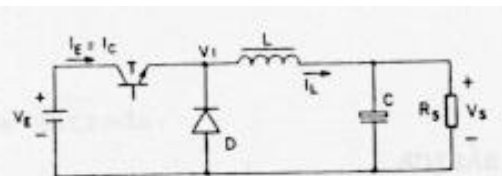
Apesar de proverem excelente regulação, as fontes de tensão lineares vem sendo cada vez menos utilizadas na prática, devido ao fato de apresentarem baixa eficiência. Em fontes lineares é difícil evitar que uma apreciável parte da potência de entrada seja dissipada pelo elemento de regulação, tornando difícil e onerosa sua construção para elevadas potências. Além disso, as fontes lineares ocupam grandes dimensões físicas devido à necessidade de dissipação de potência e provável utilização de um volumoso transformador de entrada para isolação e transformação de tensão da entrada.

4.1.3 FONTES CHAVEADAS

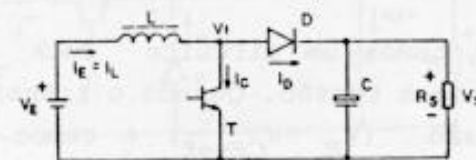
As fontes chaveadas são idealmente não dissipativas e, assim como as fontes ferro-ressonantes, provem elevada eficiência (70% ou mais).

A figura 2 mostra algumas configurações básicas de fonte chaveada. Neste tipo de circuito, o elemento série funciona como chave. Utilizando-se um transistor bipolar como elemento série, a idéia é que ele opere ora em corte (quando então a corrente I_C é quase nula), ora em saturação (quando então a tensão V_{CE} é quase nula).

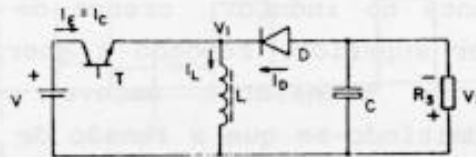
a) Buck



b) Boost



c) Buck-Boost



2 - Tipos Básicos de Fontes Chaveadas

Assim, o produto $V_{CE} \cdot I_C$ que corresponde à potência dissipada pelo transistor em condução permanece sempre baixo aumentando a eficiência da fonte. Evidentemente, na prática a potência no elemento série não é totalmente nula, mas através de técnicas de circuito e adequada escolha de componentes esta potência pode ser reduzida a valores relativamente baixos em comparação com a dissipada nas fontes lineares.

É importante destacar, entretanto, que a ondulação de saída em fontes chaveadas é muito maior em relação às fontes lineares (quase uma ordem de grandeza).

Nas três configurações da figura 2, o indutor atua como elemento de armazenamento de energia, transferindo energia da fonte de entrada para a carga de saída.

A configuração *Buck* é empregada regulada menor do que a de entrada. A configuração *Boost* em contrapartida é utilizada para se obter aumento de tensão. Já a configuração *Buck-Boost* é utilizada para se obter inversão de tensão.

Nas três configurações, o capacitor não é propriamente parte essencial do circuito é utilizado apenas para filtrar as componentes alternadas de tensão na saída.

4.2 FONTE BUCK

4.2.1 OPERAÇÃO BÁSICA

Na figura 3 temos um circuito *Buck* e as formas de onda típicas de corrente e tensão. Quando o transistor conduz, no ponto A temos uma tensão ($V_E - V_{CEsat}$) e temos o diodo reversamente polarizado. Há circulação de corrente pelo transistor e pelo indutor. A corrente no indutor cresce de um valor inicial não nulo até um valor superior, repondo a energia perdida durante o período em que o transistor esteve cortado (corrente de magnetização). Admitindo-se que a tensão de saída é constante, as correntes isso lineares e, portanto a variação de corrente no período é dada por:

$$\Delta I_L = I_{mg} \cong \frac{(V_E - V_S)T_{on}}{L} = \frac{V_e d(1-d)}{Lf} \quad (1)$$

Quando o transistor é colocado em corte, para não haver interrupção na corrente pelo circuito, o indutor força a condução do diodo (conhecido como diodo de retorno, pois tem a função de prover caminho de corrente para o indutor durante o período de corte do transistor), fazendo a tensão no ponto A ficar fixa em -0,6 Volt. Neste trecho a corrente no indutor decresce fornecendo energia à carga de saída (corrente de desmagnetização). A variação de corrente é dada por:

$$\Delta I_L = I_{dmg} \cong \frac{V_E - T_{OFF}}{L} = \frac{V_S(1-d)}{Lf} \quad (2)$$

Observe que estas correntes dependem apenas da tensão de entrada e da tensão de saída, sendo completamente independentes da corrente média no indutor ou corrente de carga de saída. Ou seja, a ondulação de corrente no indutor não depende da corrente de carga de saída. Se reduzirmos a corrente de carga, a corrente média no indutor deverá cair, mas a ondulação de corrente no indutor deverá se manter inalterada.

Supondo que a resistência série do indutor é desprezível, temos que a tensão CC no resistor de carga será dada pelo valor médio da tensão de entrada.

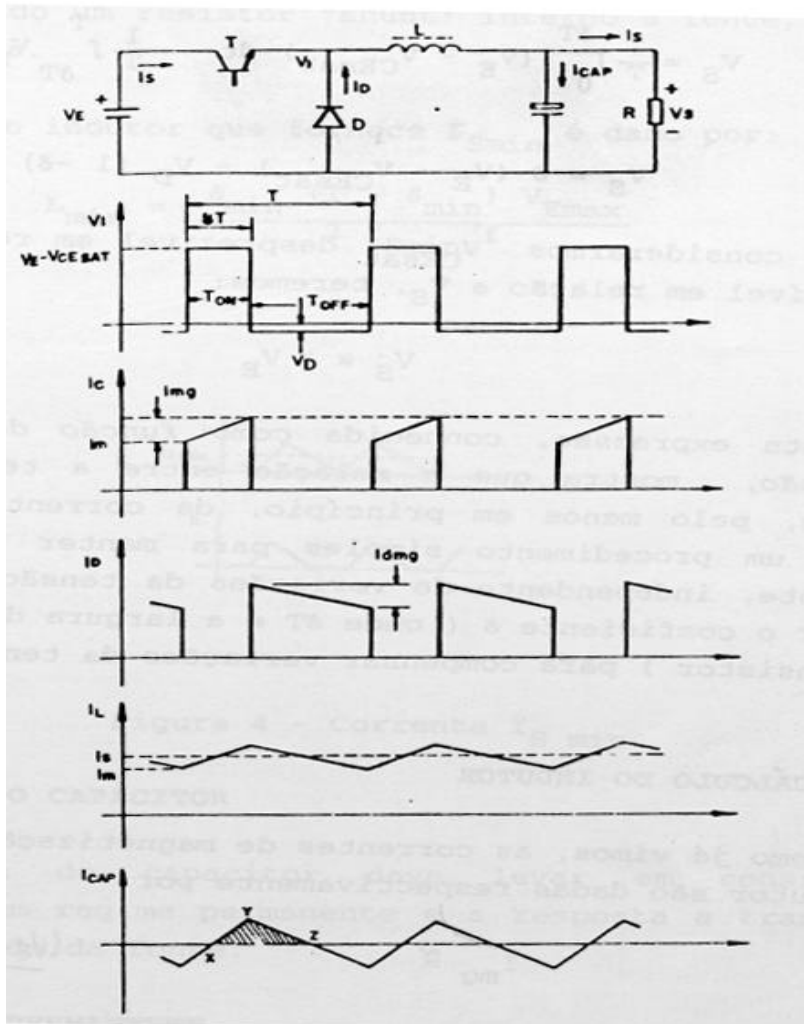


Figura 3 - Corrente e tensões em uma Fonte BUCK

$$V_S = \frac{1}{T} \int_0^T V_A(t) dt \quad (3)$$

Sendo $V_A = V_E - V_{CEsat}$ Para $0 < \tau \leq \delta T$

$V_A = -V_D$ Para $\delta T < t \leq T$

e $0 < \delta \leq 1$

$$V_S = \frac{1}{T} \int_0^{\delta T} (V_E - V_{CEsat}) dt - \frac{1}{T} \int_{\delta T}^T V_D dt \quad (4)$$

$$V_S = d(V_E - V_{CEsat}) - V_D(1-d) \quad (5)$$

Se considerarmos V_{CEsat} desprezível em relação a V_E e V_D desprezível em relação a V_S , teremos

$$V_S = dV_E \quad (6)$$

Esta expressão, conhecida como *função de transferência de conversão*, mostra que a relação entre a tensão de saída não depende, pelo menos em princípio, da corrente de saída, e nos sugere um procedimento simples para manter a tensão de saída constante, independente de variações da tensão de entrada: basta ajustar o coeficiente δ (onde δT é a largura do pulso de controle do transistor) para compensar variações da tensão de entrada.

4.2.2 CÁLCULO DO INDUTOR

Como já vimos, as correntes de magnetização e desmagnetização do indutor são dadas respectivamente por:

$$I_{mg} \cong \frac{(V_E - V_S)T_{on}}{L} \cong \frac{V_E d(1-d)}{Lf}$$

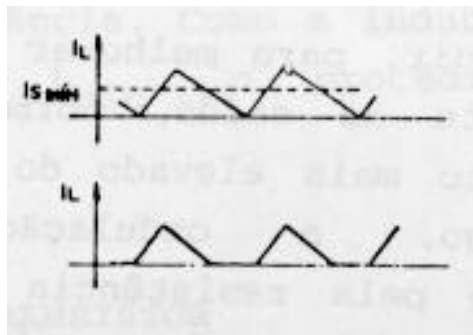
$$I_{dmg} \cong \frac{V_S T_{OFF}}{L} = \frac{V_S (1-d)}{Lf}$$

Se reduzirmos excessivamente a corrente de carga de saída, a corrente no indutor poderá chegar a se anular. Esta situação, que corresponde ao limiar do modo de operação contínuo, corresponde a:

$$I_{Smin} = \frac{d(1-d)V_E}{2Lf} \quad (7)$$

Para evitar que a corrente de saída caia abaixo de I_{Smin} ; em geral é colocado um resistor “shunt” interno à fonte, em paralelo com o capacitor.

O valor do indutor que fornece I_{Smin} é dado por:



$$L_{min} = \frac{d_{min}(1-d_{min})V_{Emax}}{2I_{Smin}f} \quad (8)$$

Figura 4 - Corrente I_{Smin}

4.2.3 CÁLCULO DO CAPACITOR

A escolha do capacitor deve levar em consideração o comportamento em regime permanente e a resposta a transientes de corrente de saída da fonte.

4.2.3.1 REGIME PERMANENTE

Podemos calcular a ondulação de saída fazendo a integral da corrente no capacitor mostrada na figura 3. Assim:

$$\Delta V_C = \frac{d(1-d)V_E}{8LCf^2} \quad (9)$$

Esta expressão permite, para um dado valor de ΔV_C , calcular o valor do capacitor a ser colocado em paralelo com a carga:

$$C \geq \frac{d_{\min}(1-d_{\min})V_{E\max}}{8L\Delta V_C f^2} \quad (10)$$

Na prática, o valor de ondulação de saída é muito maior do que o estimado pela expressão [9] devido ao fato dos capacitores apresentarem uma resistência série ESR (*Equivalent Serie Resistance*), que faz somar à ondulação da expressão [9] uma ondulação triangular que acompanha a corrente de magnetização e desmagnetização do indutor. Esta ondulação é dada por:

$$\Delta V_{ESR} = I_{mg} \cdot ESR \quad (V_{p-p}) \quad (11)$$

Como veremos a seguir, para melhorar a resposta da fonte a transitórios de corrente de saída, normalmente utilizamos um capacitor de valor muito mais elevado do que o calculado pela expressão [10]. Logo, a ondulação de saída será dada predominantemente pela resistência série do capacitor e podemos estimar seu valor máximo pela seguinte equação:

$$\Delta V_{ESR\max} = 2.I_{S\min} \cdot ESR \quad (12)$$

4.2.3.2 RESPOSTA A TRANSIENTES DE CORRENTE

Na determinação da função de transferência de conversor, supõe-se que eventuais variações da corrente de saída fossem absorvidas pelo indutor e capacitor de modo a manter a tensão de saída constante. No entanto, se analisarmos o que ocorre no instante da variação da corrente de saída, observaremos pequenas perturbações na tensão de saída, conforme ilustrado na figura 5.

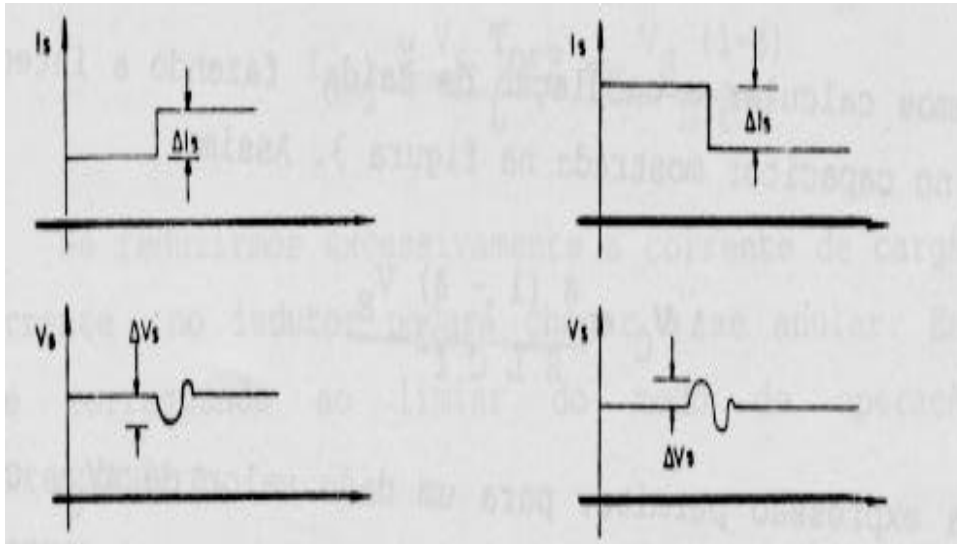


Figura 5 - Resposta a Transientes de Corrente

A subtensão ΔV_{S1} e a sobretensão ΔV_{S2} podem ser calculadas a partir das seguintes expressões:

$$\Delta V_{S1} = \frac{d_{\max} L \Delta I_S^2}{(1 - d_{\max}) C V_S} \quad (13)$$

$$\Delta V_{S2} = \frac{L \Delta I_S^2}{C V_S} \quad (14)$$

Em ambas as equações fica claro que para reduzirmos a perturbação da tensão de saída, ou reduzimos a indutância ou elevamos a capacitância. Como a indutância não pode ser reduzida abaixo do valor L_{\min} , o procedimento usual é elevar a capacitância.

2.4 - ESCOLHA DO TRANSISTOR

a) tensão $V_{CE\text{máxima}}$

$$BV_{CEO} > 1,2(V_{E(\max)} + V_D) \quad (15)$$

b) Corrente I_C

$$I_{C(\max)} > 2I_{S(\max)} \quad (16)$$

c) Potência

A potência dissipada no transistor é dada pela soma da potência dissipada no período de condução e da potência dissipada no chaveamento (comutação).

$$P_T = P_{T\text{cond}} + P_{T\text{chav}} \quad (17)$$

A potência dissipada na condução pode ser calculada pela seguinte expressão:

$$P_{Tcond} = V_{CEsa} \cdot I_S \cdot d \quad (18)$$

Para calcular a potência dissipada na comutação, vamos nos reportar às curvas de corrente I_C e tensão V_{CE} mostrados na figura 6. Na comutação do corte para a saturação do transistor, inicialmente a corrente I_C sobe quase linearmente até atingir o valor I_S , mas a tensão V_{CE} permanece em V_E pois o diodo permanece conduzindo suprimindo corrente ao indutor. Após a corrente I_C atingir I_S , a tensão V_{CE} cai até o valor V_{ceSat} . Fazendo uma aproximação triangular (figura 7), temos:

$$P_{TCH(on)} = V_E I_S \frac{t_s}{2T}$$

Na comutação para o corte podemos também utilizar a aproximação triangular (figura 6), pois inicialmente a corrente I_C permanece constante em I_S enquanto a tensão V_{CE} sobe quase linearmente até atingir V_E . Depois a corrente I_C cai até zero.

Temos:

$$P_{TCH(off)} = V_E I_S \frac{t_q}{2T}$$

Finalmente, temos:

$$P_{TCH} = V_E I_S \frac{(t_s + t_q)}{2T} \quad (19)$$

Na figura 6, considera-se:

t_{si} = tempo de subida da corrente I_C

t_s = tempo total da comutação do transistor para o estado de saturação

t_{qi} = tempo de queda da corrente I_C

t_q = tempo total da comutação do transistor para o estado de corte

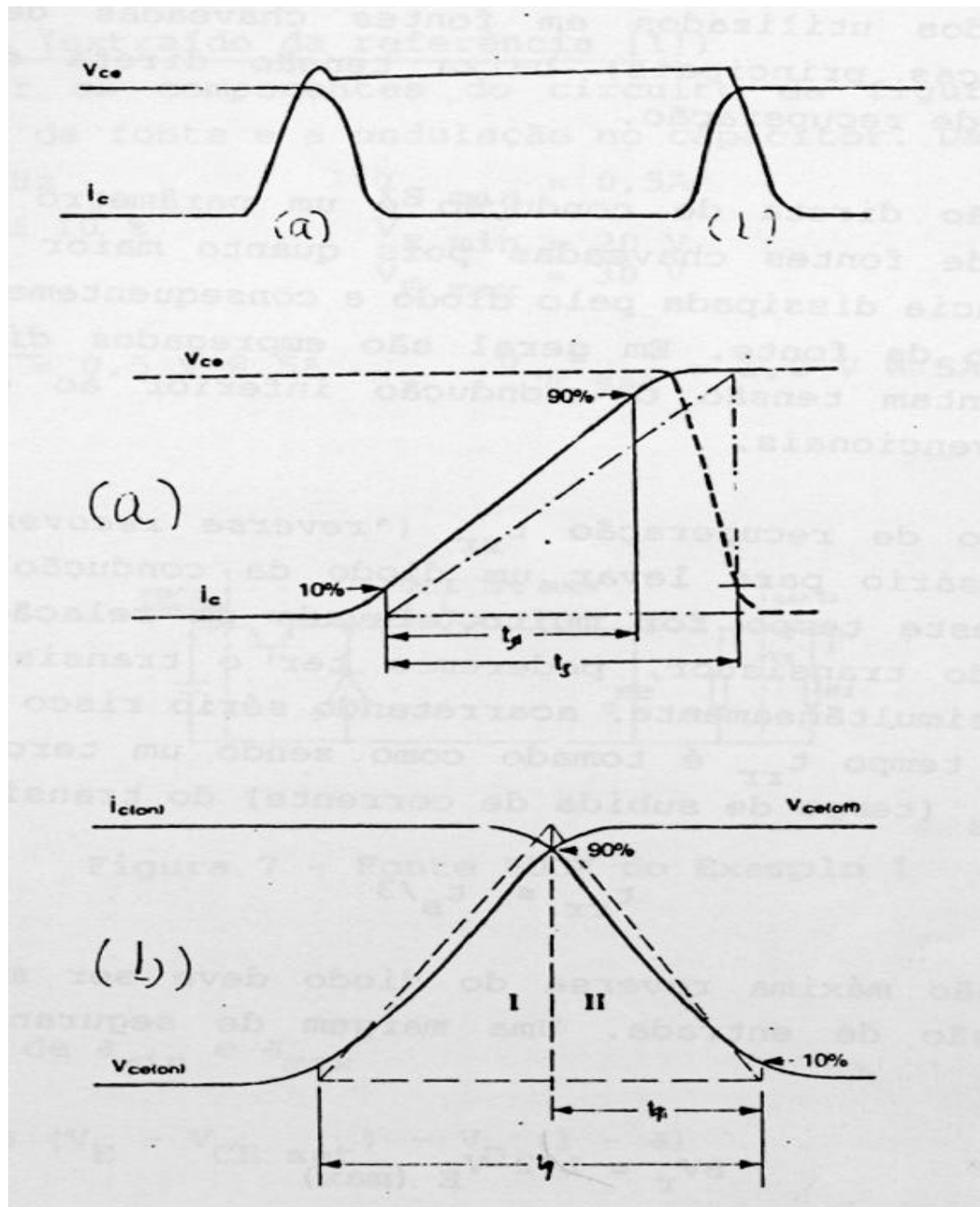


Figura 6 - Formas de onda de I_C e V_{CE} no chaveamento

O transistor deverá ainda apresentar tempos de comutação reduzidos de forma a minimizar a potência dissipada na comutação

$$t_s + t_q \leq 2Ty \quad (20)$$

Onde $\psi = \frac{P_{TCH}}{P_s}$

4.3 ESCOLHA DO DIODO

Os diodos utilizados em fontes chaveadas devam ter duas características principais: baixa tensão direta de condução e baixo tempo de recuperação.

A tensão direta de condução é um parâmetro importante na construção de fontes chaveadas pois quanto maior for V_D , maior será a potência dissipada pelo diodo e consequentemente menor será o rendimento da fonte. Em geral são empregados *diodos Schottky* pois apresentam tensão de condução inferior ao dos diodos de silício convencionais.

O tempo de recuperação t_{rr} (*reverse recovery time*) é o tempo necessário para levar um diodo da condução ao estado de corte. Se este tempo for muito elevado em relação ao tempo de subida t_s do transistor, poderemos ter o transistor e o diodo conduzindo simultaneamente, acarretando sério risco ao transistor. Em geral o tempo t_{rr} é tomado como sendo um terço do tempo de comutação t . (tempo de subida de corrente) do transistor.

$$t_{rr} \leq \frac{t_s}{3} \quad (21)$$

A tensão máxima reversa do diodo deve ser maior do que a máxima tensão de entrada. Uma margem de segurança de 20 % é aceitável.

$$BV_r \geq 1,2V_{E(max)} \quad (22)$$

O diodo deve ser especificado de forma a que a máxima corrente direta seja pelo menos o dobro da corrente máxima de

$$I_F \geq 2I_{S(max)} \quad (23)$$

EXEMPLO 1 (extraído da referência [1])

Especificar os componentes do circuito da figura 7. eficiência da fonte e a ondulação no capacitor. Dados:

$$f_{ch} = 20 \text{ KHz}$$

$$V_S = 12 \text{ V} + 10\%$$

$$I_{Smin} = 0,5 \text{ A}$$

$$\text{Suponha } V_d = 0,5 \text{ V @ } 5$$

$$I_{Smin} = 5 \text{ A}$$

$$V_{Emin} = 20 \text{ V}$$

$$V_{max} = 30 \text{ V}$$

$$V_{CEsat} = 1,0 \text{ V @ } 5 \text{ A}$$

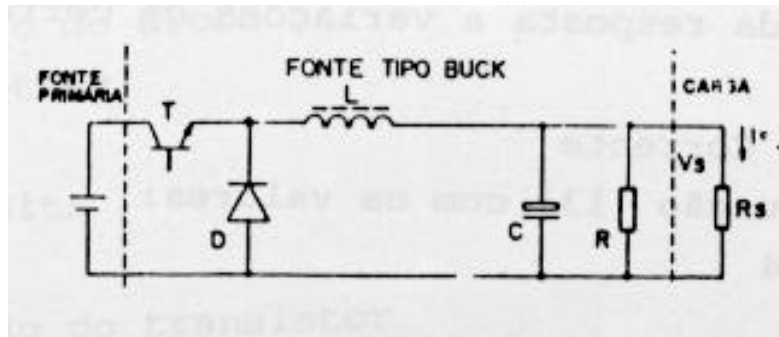


Figura 7 - Fonte BUCK do Exemplo 1

Solução:

a) Cálculo de δ_{\min} e δ_{\max}

$$V_s = d(V_E - V_{CEsat}) - V_D(1-d)$$

$$V_{E\max} = 30V \Rightarrow d_{\min} = 0,42$$

$$V_{E\min} = 20V \Rightarrow d_{\max} = 0,64$$

b) Cálculo de indutância

$$L = \frac{d_{\min} n (1 - d_{\min}) V_{E\max} T}{2 I_{S\min}}$$

$$L = 365,4 \text{ mH}$$

c) Cálculo do Capacitor

Inicialmente, vamos estimar o valor do capacitor pela equação [20], supondo a ondulação $\Delta V_C = 100 \text{ mV}$ Assim,

$$C = 61,7 \text{ } \mu\text{F}$$

Vamos utilizar um capacitor cerca de 10x maior, para que só a componente de tensão devido à resistência série do capacitor influa na ondulação. Assim, escolheremos o valor de $680 \mu\text{F}$ para o capacitor.

d) Verificação da resposta a variações de corrente.

d.1) Aumento de Corrente

Utilizando a equação [13] com os valores:

$$\delta_{\max} = 0,64$$

$$L = 370 \text{ } \mu\text{H}$$

$$\Delta I_S = 5 \text{ A}$$

$$C = 680 \text{ } \mu\text{F}$$

$$V_S = 12 \text{ V}$$

obtemos: $\Delta V_S = 1,9 \text{ Volts}$

Como está especificado a tolerância da tensão de saída em 10%, este valor encontrado (1,9V) ultrapassa o nível tolerável da tensão de saída (11,2V). Devemos então encontrar qual o valor do capacitor que permita variações de corrente sem que a tensão de saída ultrapasse os valores especificados.

Vamos supor que a variação de tensão no capacitor, devido à variação de corrente, seja de 0,6 Volts (metade do especificado: 1,2 Volts).

Aplicando a equação [13], obtemos o novo valor de capacitor, que é $C = 2284 \mu\text{F}$. O valor comercial é $2200 \mu\text{F}$.

d.2) Diminuição de corrente

Utilizando a equação [14] com os seguintes valores:

$$L = 370 \mu\text{H}$$

$$\Delta I_S = 5 \text{ A}$$

$$C = 2200 \mu\text{F}$$

$$V_S = 12 \text{ V}$$

$$\text{obtemos } \Delta V_S = 0,35 \text{ Volts}$$

e) Cálculo da ondulação

Como o valor da capacitância de saída é muito maior do que o calculado, a componente principal da ondulação será causada pela resistência ESR do capacitor. Supondo que $ESR = 0,1 \text{ n}$ e aplicando a equação [12], obtemos:

$$\Delta V_{ESR} = 2 I_{S \min} ESR = 0,1 V_{pp}$$

g) Especificação do diodo (diodo schottky)

$$I_F > 10 \text{ A}$$

$$V_r > 36 \text{ Volts}$$

h) Especificação do transistor

$$t_s + t_q \leq \frac{P_{TCH}}{P_S} \cdot 2T$$

$$I_{Cmax} > 10 \text{ A}$$

$$BV_{CEO} > 36 \text{ Volts}$$

$$\text{supondo } P_{TCH} = 1 \text{ W} \quad \text{e sendo } T = 50 \mu\text{s}, \text{ temos}$$

$$t_s + t_q \leq 1,67 \mu\text{s}$$

4.4 CIRCUITO DE CONTROLE

Até agora vimos que para manter a tensão de saída estável, basta que se varie a largura de pulso AT para compensar variações da tensão de entrada. O circuito que gera os pulsos de controle do transistor é conhecido como circuito de controle da fonte chaveada.

O circuito de controle é basicamente um oscilador tipo PWM (Pulse Width Modulator), no qual a largura dos pulsos de saída é controlada por um sinal de controle. Este sinal é gerado por um amplificador de erro a partir da diferença entre uma tensão de referência constante e uma amostra da tensão de saída. Há portanto um processo de realimentação negativa que faz com que variações na tensão de saída sejam compensados através da variação da largura de pulso do sinal de controle do transistor.

Na figura 8 temos o diagrama de blocos de um circuito de controle PWM. A parcela da tensão de saída αV_s é comparada com a tensão de referência V_{REF} para obter o sinal de erro V_{erro} que por sua vez controla a largura de pulsos δT do oscilador PWM. No caso da tensão de saída desejada ser igual à tensão V_{REF} , α é igual a 1.

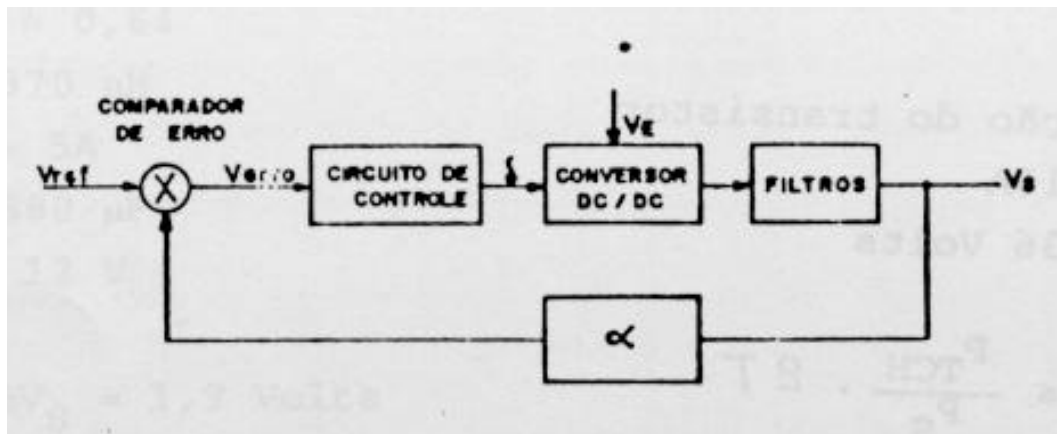


Figura 8 - Diagrama de Blocos de uma Fonte Buck

4.5 DESCRIÇÃO DO TL494

Atualmente são disponíveis comercialmente diversos circuitos integrados de controle PWM, facilitando enormemente a construção de fontes chaveadas. Na figura 10 temos o diagrama de blocos do CI TL494 (ou $\mu A494$) que é um dos CIs mais utilizados para a construção de fontes chaveadas e é o que será utilizado neste experimento.

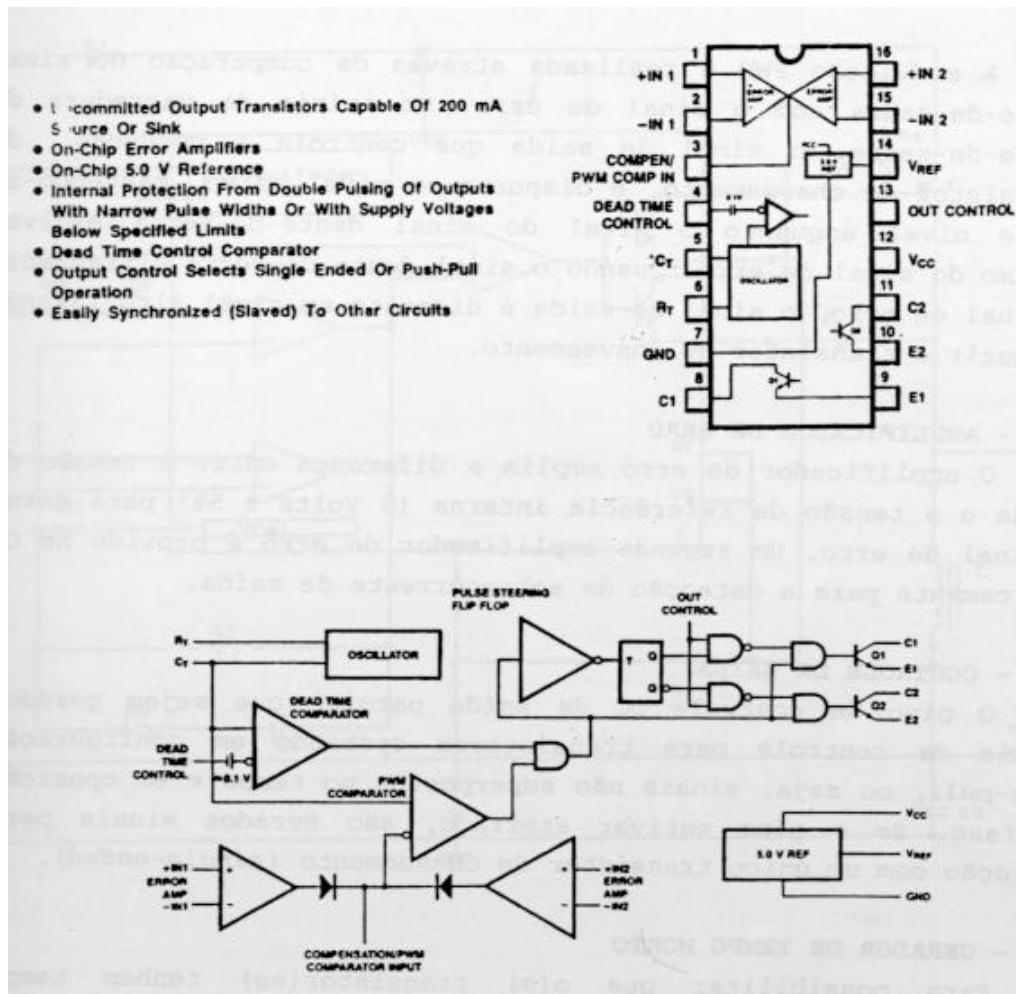


Figura 9 - Diagrama de Blocos do CI TL494

4.6 OSCILADOR DENTE-DE-SERRA

O oscilador dente-de-serra interno do TL494 é programável, sendo a frequência determinada por um capacitor CT e um resistor RT externos. A escolha de CT e RT para uma dada frequência de chaveamento é feita de um gráfico fornecido pelo fabricante. Para o Motorola TL494 a frequência é dada aproximadamente por:

$$f_{osc} = \frac{1,1}{R_T C_T} \quad (24)$$

A modulação PWM é realizada através da comparação do sinal dente-de-serra com o sinal de erro. No início da varredura do dente-de-serra, o sinal de saída que controla a condução do transistor de chaveamento é disposto em nível baixo, mantendo-se neste nível enquanto o nível do sinal dente-de-serra estiver abaixo do sinal de erro. Quando o sinal dente-de-serra ultrapassar o sinal de erro, o sinal de saída é disposto em nível alto fazendo conduzir o transistor de chaveamento.

4.7 AMPLIFICADOR DE ERRO

O amplificador de erro amplia a diferença entre a tensão de saída e a tensão de referência interna (5 Volts \pm 5%) para gerar o sinal de erro. Um segundo amplificador de erro é provido no CI tipicamente para a detecção de sobrecorrente de saída.

4.8 CONTROLE DE SAÍDA

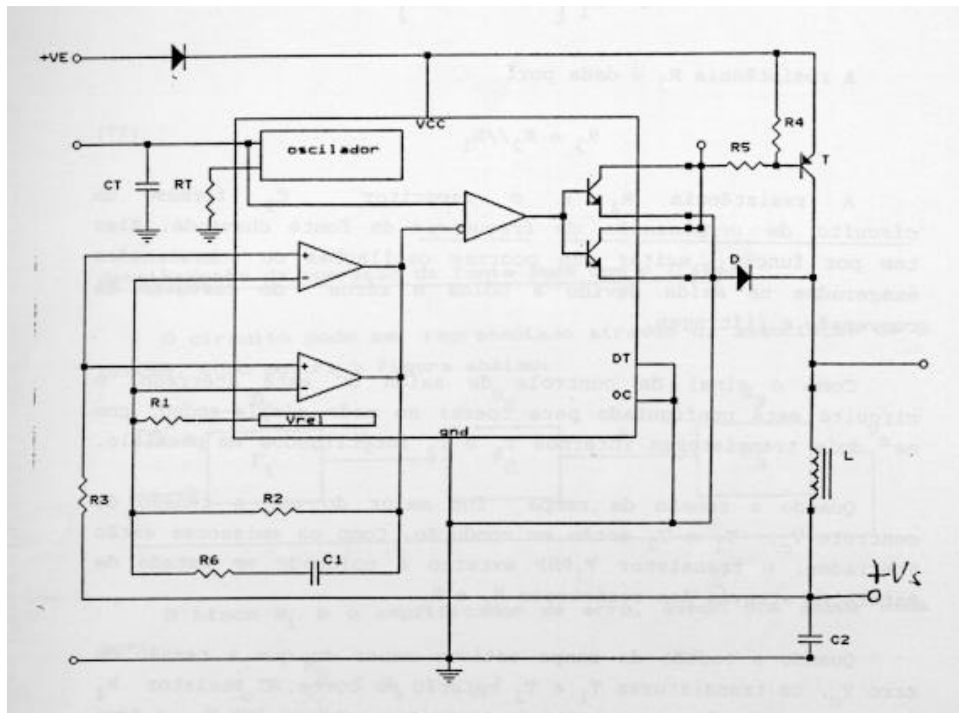
O pino de controle OC de saída permite que sejam gerados sinais de controle para transistores operando em configuração push-pull, ou seja, sinais não superpostos no tempo e em oposição de fase. Se o pino estiver aterrado, isso gerados sinais para operação com um único transistor de chaveamento (single-ended).

4.9 GERADOR DE TEMPO MORTO

Para possibilitar que o(s) transistor(es) tenham tempo suficiente para cortar e saturar, o ciclo útil (duty cycle) é limitado através da inserção de um tempo morto (dead time). O tempo morto é aproximadamente 3 a 5% se o controle de tempo morto estiver aterrado. Podemos variar o tempo morto ajustando a tensão do terminal de controle de tempo morto.

4.10 EXEMPLO DE I_R CIRCUITO BUCK COM O TL494

A figura 10 ilustra um típico circuito Buck com o TL494, onde $V_s = V_{ref} = 5\text{volt}$



A figura 10 circuito Buck com TL494

A tensão de erro V_c é dada por:

$$V_c = \left[1 \frac{R_2}{R_1} \right] V_s - \frac{R_2}{R_1} V_{ref} \quad (25)$$

$$V_c = \frac{R_2}{R_1} [V_s - V_{ref}] \quad (26)$$

A resistência R_3 é dada por:

$$R_3 = R_2 // R_1 \quad (27)$$

A resistência R_4 e o capacitor C_2 formam um *circuito de compensação de frequência da fonte chaveada*. Ele tem por função evitar que ocorram oscilações ou sobretenções exageradas na saída devido a pólos e zeros do circuito de conversão e filtragem.

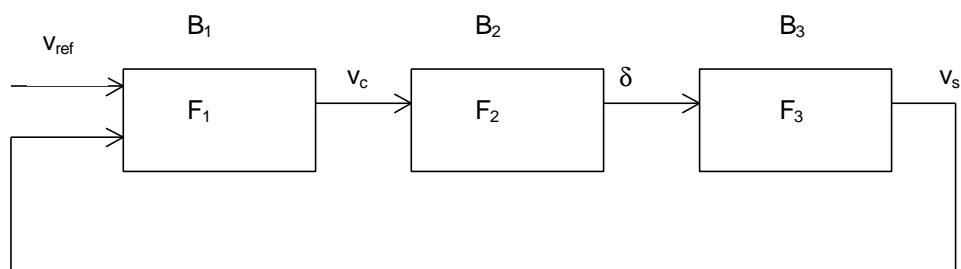
Como o sinal de controle de saída OC está aterrado, o circuito está configurado para operar no modo single-ended, com os dois transistores internos T_1 e T_2 interligados em paralelo.

Quando a tensão da rampa for maior do que a tensão de controle V_c , T_1 e T_2 estão em condução. Como os emissores estão aterrados, o transistor T3PNP externo é colocado em estado de saturação através dos resistores R_4 e R_5 .

Quando a tensão da rampa estiver menor do que a tensão de erro V_c , os transistores T_1 e T_2 estarão em corte. O resistor R_4 deve neste caso forçar o corte do transistor externo PNP T_3 , e deve ser suficientemente baixo para retirar rapidamente as cargas armazenadas em saturação na base de T_3 e reduzir o tempo de queda de corrente I_c .

Detalhamento da operação da fonte Buch com o TL494:

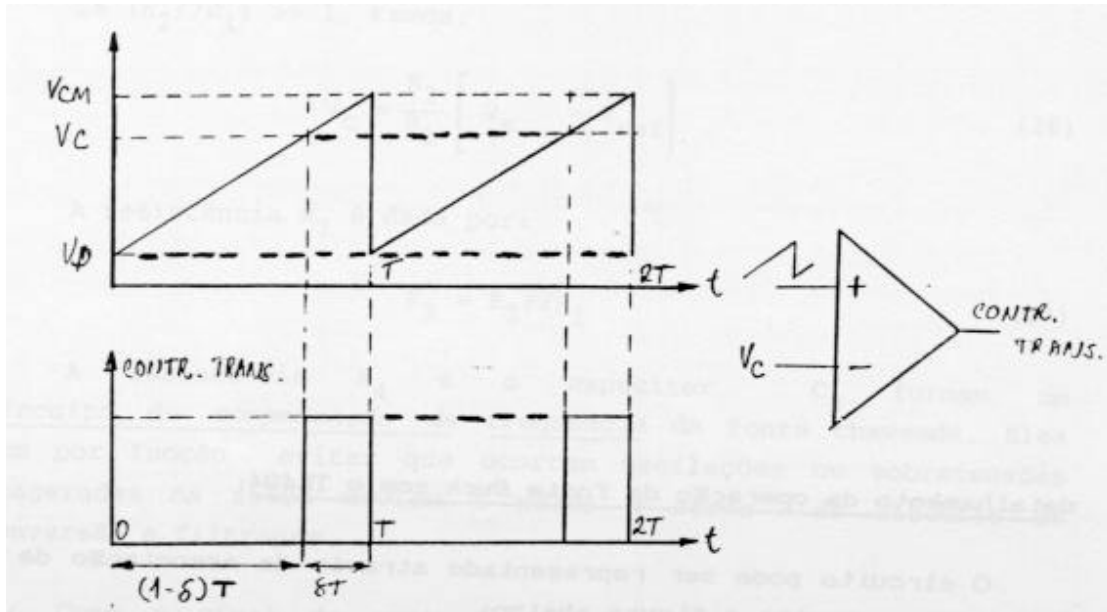
O circuito pode ser representado através da oscilação de 3 blocos, como mostra a figura abaixo:



O bloco B1 é o amplificador de erro, sendC sua salda dada por:

$$V_c \cong \frac{R_2}{R_1} (V_s - V_{ref})$$

O bloco B₂ e o gerador PWM, que consiste basicamente de um comparador em cujas entradas temos aplicado o sinal de erro V_c e a rampa gerada pelo oscilador deslocado de 0,7 Volt. Como mostra a figura abaixo. Enquanto a tensão da rampa for menor do que a tensão do sinal de erro a saída do comparador permanecerá em 0. Quando a rampa atingir um nível maior ou igual à tensão de erro, a saída do comparador vai para o nível alto, permanecendo neste estado até o reinício do ciclo.



Portanto, podemos escrever que:

$$(1 - d) = \frac{V_C}{V_{CM}}$$

O Bloco B₃ é o conversor CC-CC e como já vimos anteriormente, a tensão de saída é relacionada com o fator δ pela seguinte expressão.

$$V_S = dV_E$$

Portanto, podemos escrever que:

$$V_S = dV_E$$

$$V_S = V_E \left[1 + \frac{V_C}{V_{CM}} \right]$$

$$V_S = V_E \left[1 - \frac{R_2}{R_1} (V_S - V_{ref}) \frac{1}{V_{CM}} \right]$$

$$V_S = \left[1 + \frac{V_E}{V_{CM}} \frac{R_2}{R_1} \right] = V_E \left[1 + \frac{V_{ref}}{V_{CM}} \frac{R_2}{R_1} \right]$$

considerando $\frac{V_E}{V_{CM}} \frac{R_2}{R_1} \gg 1 \dots$

e $\frac{R_2}{R_1} \frac{V_{ref}}{V_{CM}} \gg 1 \dots$

temos finalmente $V_S = V_{ref}$