

5. CONVERSORES COM OUTRAS TÉCNICAS DE COMUTAÇÃO SUAVE

5.1 Características desejáveis de topologias com comutação suave

Os processos de comutação não-dissipativa, também chamada de comutação suave, podem, em princípio, ser classificados em dois grupos, de acordo com o modo em que ocorram as mudanças de estado das chaves: anulação da corrente (ZCS: *zero current switching*), ou anulação da tensão (ZVS: *zero voltage switching*).

Em geral, ZVS é preferível ao ZCS para altas frequências. A razão relaciona-se com as capacitâncias intrínsecas do interruptor. Quando a chave é ligada sob corrente nula, mas com uma tensão em seus terminais, a carga armazenada nas capacitâncias internas é dissipada sobre o componente. Este fenômeno se torna mais significativo em frequências muito elevadas. Por outro lado, nenhuma perda ocorre em ZVS.

Tipicamente, conversores ZCS são operados até frequências de 1 a 2 MHz, enquanto os ZVS podem atingir 10 MHz, em baixas potências.

Existe uma infinidade de topologias propostas na literatura que permitem obter comutações suaves dos interruptores. Uma questão que se coloca, assim, é como compará-las.

São indicados a seguir alguns critérios que podem ser levados em consideração.

- Comutações ZVS são, em princípio, preferíveis para os componentes com maior capacitâncias (MOSFET);
- Comutação ZCS é preferível para componentes com "rabo de corrente" (IGBT);
- A quantidade de novos elementos ativos (principalmente transistores) deve ser mínima;
- A quantidade de elementos indutivos adicionais deve ser mínima;
- A quantidade total de novos elementos deve ser mínima;
- Caso existam transistores adicionais, eles devem, preferivelmente, estar no mesmo potencial de acionamento de um dos transistores da topologia original;
- O sinal de comando do(s) transistor(es) adicional(is) deve, de preferência, ser síncrono com o sinal de um dos transistores originais. Se puder ser o mesmo sinal, melhor;
- A topologia modificada deve permitir comutação suave para todos os componentes ativos, inclusive os adicionais;
- O circuito modificado deve, preferivelmente, continuar operando com o mesmo tipo de modulação do circuito original;
- O circuito adicional não deve promover aumento nas exigências de tensão e de corrente dos componentes do circuito original;

5.2 Conversores quase-ressonantes

Os conversores quase-ressonantes procuram associar as técnicas de comutação suave presentes nos conversores ressonantes às topologias usualmente empregadas em fontes (*buck*, *boost*, *Cuk*, etc.) [5.1].

Os conversores quase-ressonantes associam às chaves semicondutoras um circuito ressonante (composto por um indutor e um capacitor) de modo que as mudanças de estado das chaves ocorram sempre sem dissipação de potência, seja pela anulação da corrente (ZCS), seja pela anulação da tensão (ZVS) [5.2].

A figura 5.1. mostra as estruturas das chaves ressonantes, as quais, substituindo os interruptores nas topologias básicas, permitem operá-los sempre com comutação suave.

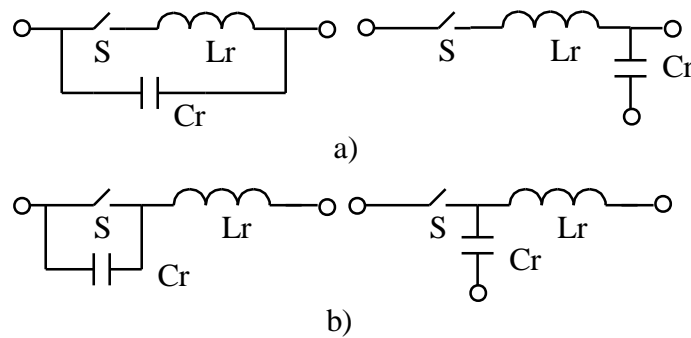


Figura 5.1. a) Interruptores ressonantes a corrente zero (ZCS)
 b) Interruptores ressonantes a tensão zero (ZVS)

Se o interruptor ZCS é implementado de modo a que seja possível a passagem de corrente apenas num sentido, ele é dito de meia-onda. Se a corrente puder circular com ambas polaridades, tem-se o interruptor de onda completa, como se vê na figura 5.2.

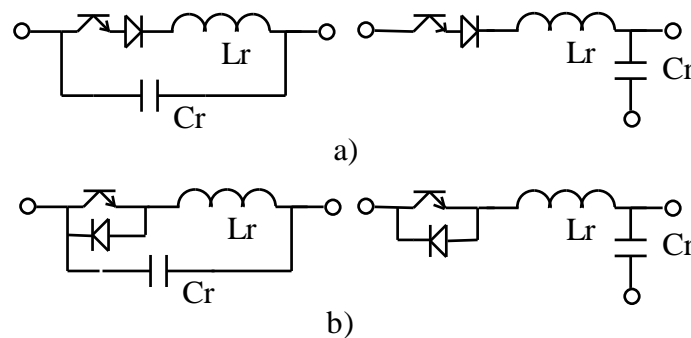


Figura 5.2. Interruptores ZCS com:
 a) Configuração de meia-onda e b) configuração de onda completa

Da mesma forma que para os interruptores ZCS, os ZVS tem as configurações de meia-onda (nas quais a tensão sobre o interruptor só pode assumir uma polaridade) e de onda completa (quando ambas polaridades são possíveis de serem suportadas pelo interruptor), como se vê na figura 5.3.

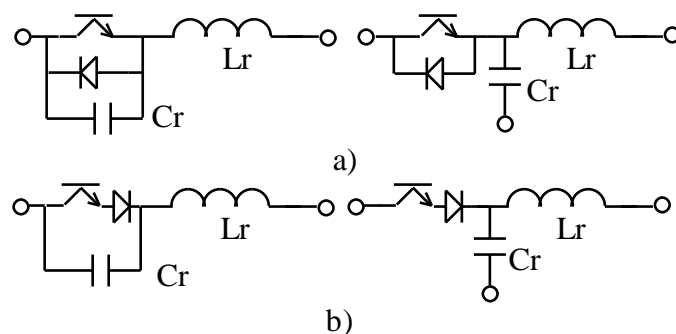


Figura 5.3. Interruptores ZVS com:
 a) Configuração em meia-onda e b) em onda completa

A figura 5.4. mostra algumas das topologias básicas quando convertidas para operar com ZCS e ZVS. Note-se que a única alteração é a substituição do interruptor simples pelos interruptores descritos anteriormente.

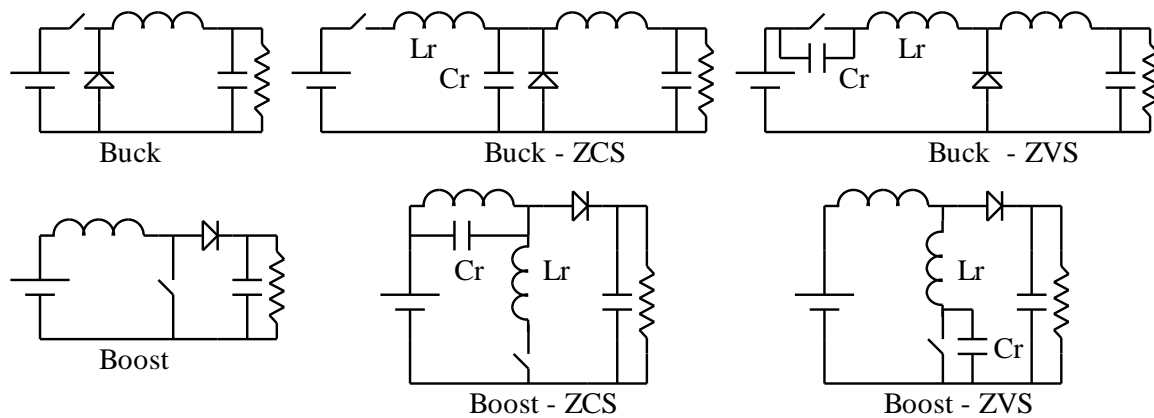


Figura 5.4. Conversores *buck* e *boost* nas configurações básica, ZCS e ZVS

5.3 Conversores operando com ZCS

Neste tipo de conversor, a corrente produzida em uma malha ressonante flui através da chave, fazendo-a entrar e sair de condução sob corrente nula.

Considerando um conversor abaixador de tensão (figura 5.5), a chave simples é substituída por uma outra que é associada ao capacitor C_r e ao indutor L_r . O indutor de filtro é suficientemente grande para considerar-se I_o constante.

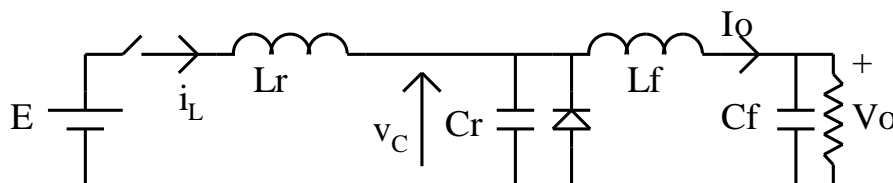


Figura 5.5. Conversor *buck* - ZCS

5.3.1 Conversor de meia-onda

A figura 5.6. mostra as formas de onda para o conversor operando com um interruptor de meia-onda.

Com a chave aberta, I_o flui pelo diodo e v_C e i_L são nulas. Em t_0 a chave é ligada e i_T cresce linearmente. Enquanto $i_T < I_o$ o diodo continua a conduzir. Em t_1 , $i_T = I_o$, o diodo desliga e se inicia a ressonância entre L_r e C_r .

O excesso de i_T em relação a I_o circula por C_r , carregando-o. Em t_1' tem-se o pico de i_T e $v_C = E$. Em t_1'' i_T se torna menor que I_o e $v_C = 2E$. A corrente i_T continua a cair e a diferença para I_o é suprida pela descarga de C_r . Em t_2 i_T vai a zero e a chave desliga naturalmente, já que não há caminho para a inversão da corrente. A partir deste momento deve ser removido o sinal de acionamento do transístor.

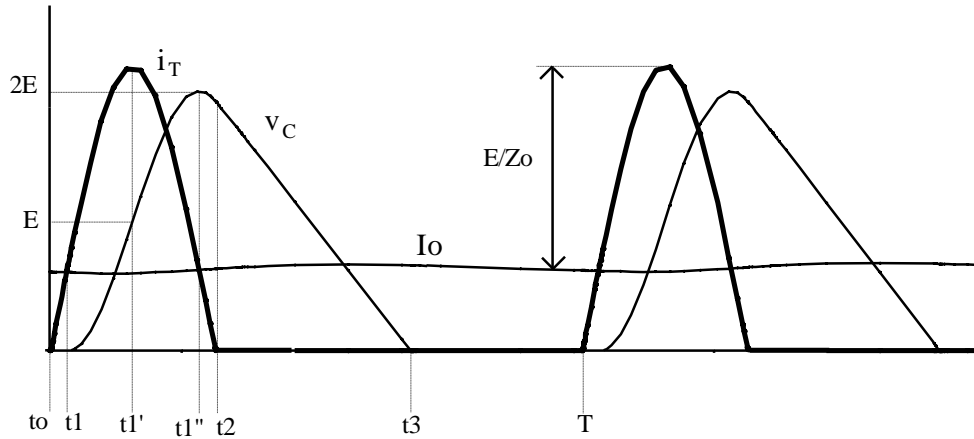


Figura 5.6. Formas de onda para conversor *buck*, ZCS, meia onda

Entre t_2 e t_3 C_r se descarrega a corrente constante. Quando sua tensão se anula o diodo torna a entrar em condução.

As equações pertinentes ao circuito são:

$$\omega_o = \frac{1}{\sqrt{L_r \cdot C_r}} \quad (5.1)$$

$$Z_o = \sqrt{\frac{L_r}{C_r}} \quad (5.2)$$

O intervalo no qual o indutor se carrega linearmente é:

$$t_1 = \frac{L_r \cdot I_o}{E} \quad (5.3)$$

A evolução da corrente durante o intervalo ressonante é:

$$i_L = I_o + \frac{E}{Z_o} \cdot \sin[\omega_o \cdot (t - t_1)], \quad \text{para } t_1 < t < t_2 \quad (5.4)$$

A corrente pelo interruptor se anula em:

$$t_2 = \frac{a \sin\left[\frac{-Z_o \cdot I_o}{E}\right]}{\omega_o} + t_1 \quad (5.5)$$

A tensão presente no capacitor ressonante neste instante é:

$$v_C(t_2) = E\{1 - \cos[\omega_o \cdot (t_2 - t_1)]\} \quad (5.6)$$

A descarga linear do capacitor obedece à seguinte equação:

$$v_C = v_C(t_2) - \frac{I_o}{C_r} \cdot (t - t_2), \quad \text{para } t_2 < t < t_3 \quad (5.7)$$

A tensão se anula em:

$$t_3 = t_2 + \frac{v_C(t_2) \cdot C_r}{I_o} \quad (5.8)$$

Note que V_o é a tensão média sobre o capacitor C_r (pois a tensão média sobre L_f é nula). Como a forma de v_C depende a corrente I_o , a regulação deste circuito (em malha aberta) não é boa. Registre-se ainda que o capacitor fica sujeito a uma tensão com o dobro da tensão de entrada, enquanto a corrente de pico pela chave é maior do que o dobro da corrente de saída.

A tensão de saída é dada por:

$$V_o = \frac{1}{T} \left\{ \int_{t_1}^{t_2} E \cdot \{1 - \cos[\omega_o \cdot (t - t_1)]\} \cdot dt + \int_{t_2}^{t_3} \left[v_C(t_2) - \frac{I_o}{C_r} (t - t_2) \right] \cdot dt \right\} \quad (5.9)$$

Nota-se a dependência da tensão de saída com a corrente de carga (que é a que descarrega o capacitor C_r entre t_2 e t_3). A figura 5.7. mostra a variação de V_o (normalizada em relação à tensão de entrada) com a corrente (normalizada em relação à corrente de pico do circuito ressonante). Assim, é necessária a presença de uma carga mínima de modo que se proceda à descarga de C_r dentro do período de chaveamento.

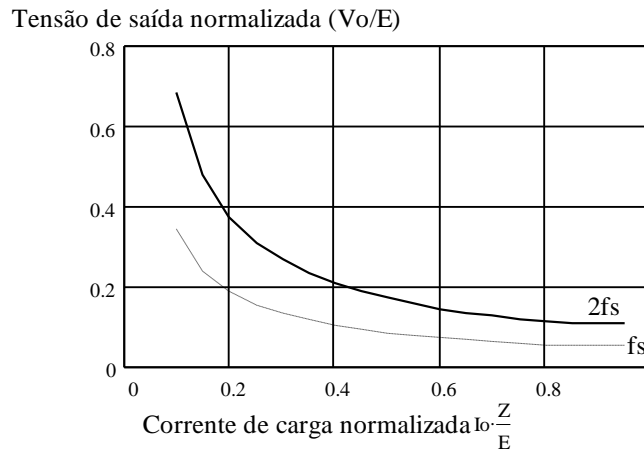


Figura 5.7. Variação da tensão de saída com a corrente da carga.

O funcionamento da topologia se dá com um tempo fixo de condução de transistor (entre t_0 e t_2). A variação da tensão de saída é feita variando-se a taxa de repetição da condução do transistor, ou seja, por modulação em frequência.

A figura 5.8. mostra a variação da tensão de saída (normalizada) com a variação da frequência de chaveamento (normalizada em relação à frequência de ressonância), para diferentes valores de corrente de carga (normalizada em relação a E/Z_o).

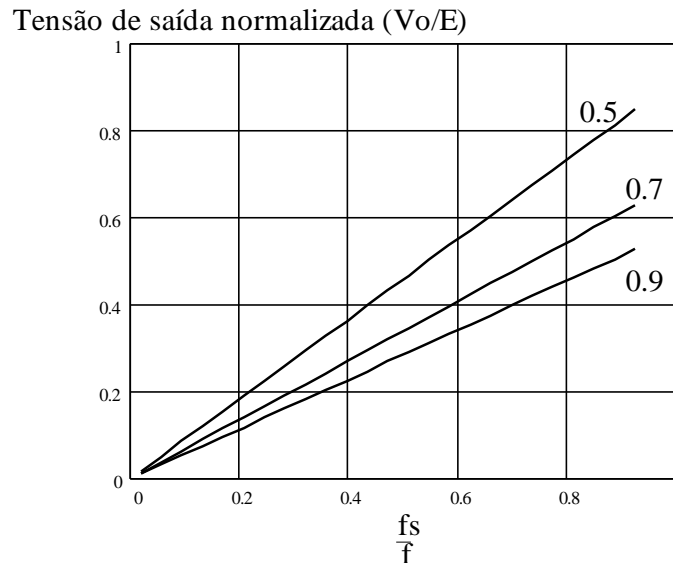


Figura 5.8. Variação da tensão de saída com a frequência de chaveamento, para diferentes correntes de carga.

Para que seja possível a ocorrência de comutação não-dissipativa, é necessário que o valor de pico da senóide de corrente, E/Z_o , (que se inicia em t_1) seja maior que I_o , uma vez que isto garante que a evolução de i_T se fará de modo a inverter sua polaridade (veja eq. 5.4).

Uma outra possibilidade de se obter um circuito ZCS é mostrada na figura 5.9., alterando-se a posição do capacitor. Neste caso a máxima tensão sobre o capacitor fica limitada a $\pm E$. A figura 5.10. mostra as formas de onda pertinentes.

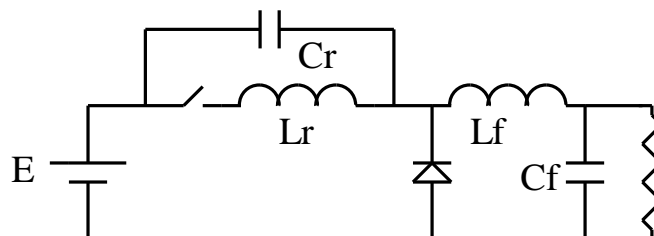


Figura 5.9. Conversor *buck*-ZCS

5.3.2 Conversor de onda completa

Uma alteração neste circuito e que melhora sua regulação, tornando a tensão de saída menos dependente da corrente I_o , consiste na inclusão de um diodo em anti-paralelo com o transístor, de modo que seja possível a inversão da corrente i_T , prosseguindo o comportamento ressonante por quase todo o ciclo. A descarga linear de C_r só ocorrerá quando se anular i_T , o que ocorrerá para um valor muito menor de v_C , em relação ao caso anterior.

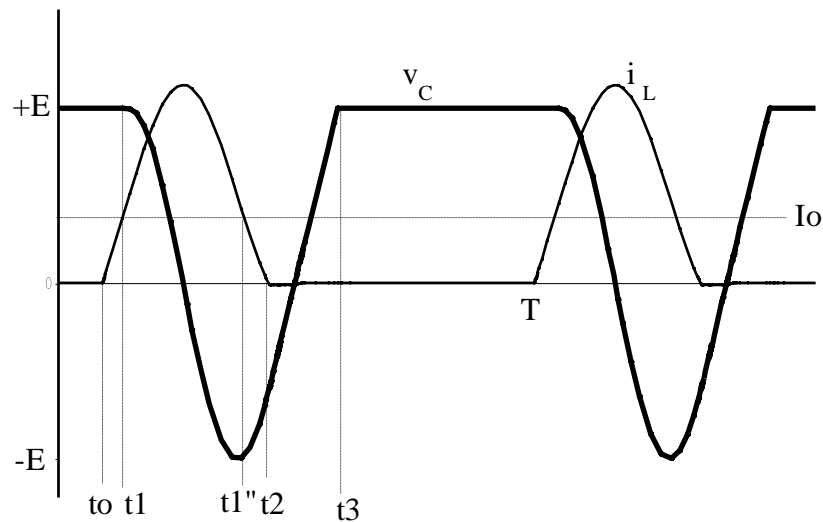


Figura 5.10. Formas de onda do conversor *buck-ZCS* modificado.

As equações são as mesmas descritas anteriormente, apenas o instante t_2 é obtido para um ângulo maior que 270° (no caso de meia-onda o ângulo é menor do que 270°).

A figura 5.11. mostra as formas de onda. Nota-se a redução expressiva do intervalo linear de decaimento da tensão no capacitor, o que contribui decisivamente para a redução da influência da corrente de saída sobre a tensão.

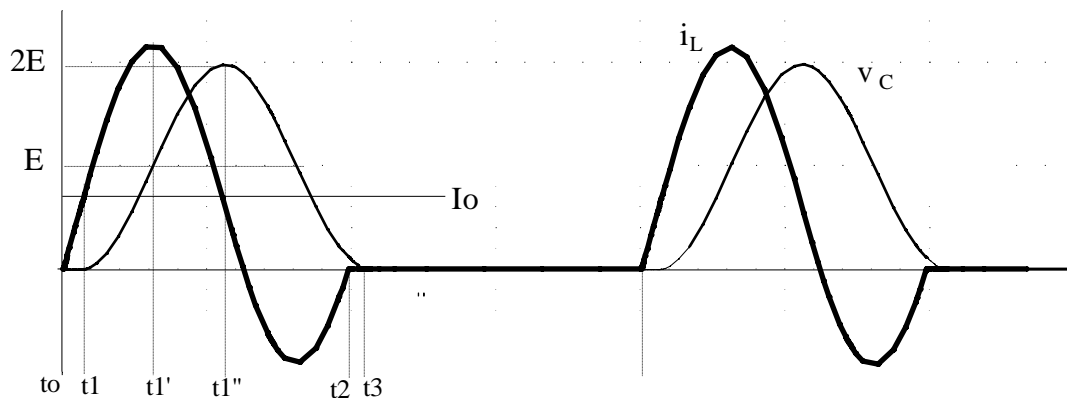


Figura 5.11. Formas de onda da corrente e da tensão nos componentes do circuito ressonante

A figura 5.12. mostra a variação da tensão de saída (normalizada em relação à tensão de alimentação) com a corrente de carga (normalizada em relação à corrente de pico do circuito ressonante), para dois valores de frequência de chaveamento. Obviamente o comportamento é muito mais independente da corrente do que o caso do conversor de meia-onda.

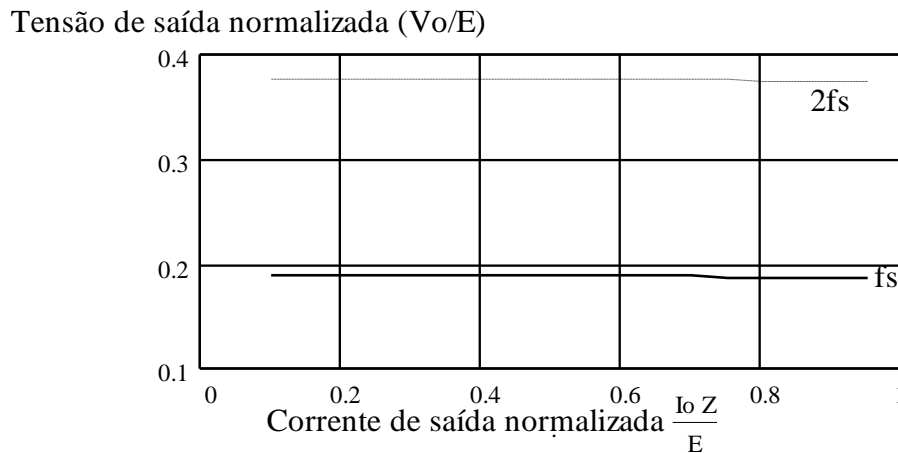
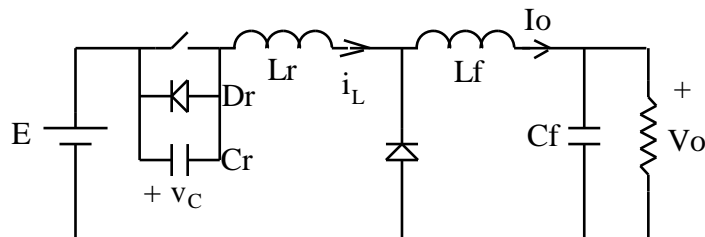


Figura 5.12 Variação da tensão de saída com a corrente de carga.

5.4 Conversor operando com ZVS

Nestes conversores o capacitor ressonante produz uma tensão nula sobre a chave, devendo ocorrer o chaveamento sob esta situação.

O circuito mostrado é de uma topologia abaixadora de tensão. O funcionamento é de meia-onda, uma vez que o diodo não permite a inversão da tensão no capacitor. A corrente de saída pode ser considerada constante (L_f grande o suficiente) durante o intervalo em que ocorre a ressonância entre L_r e C_r .

Figura 5.13. Conversor *buck*-ZVS

A figura 5.14. mostra as formas de onda do circuito ressonante.

Inicialmente, pela chave circula I_o , mantendo $v_C=0$. Em t_0 a chave é aberta sob tensão nula.

A tensão v_C cresce linearmente (com o capacitor sendo carregado por I_o) até atingir a tensão de alimentação E ($t=t_1$). Neste instante o diodo de circulação, D , fica diretamente polarizado e passa a conduzir. C_r e L_r então iniciam sua ressonância.

A corrente i_L diminui, enquanto a corrente que circula por D vai crescendo complementarmente, a fim de perfazer I_o . Em t_1' , $i_L=0$ e v_C atinge seu pico, $v_C=E+Z_o.I_o$.

Em t_1'' $v_C=E$ e $i_L=-I_o$. Em t_2 , $v_C=0$ e não se inverte por causa do diodo Dr , que entra em condução, permanecendo assim enquanto a corrente i_L for negativa (até t_2'). Entre t_2 e t_2' , i_L varia linearmente.

O sinal de comando para a entrada em condução do transistor deve ser aplicado durante a condução do diodo, de modo que, apenas a corrente pelo indutor ressonante se inverta, em t_2 , o transistor entre em condução. A corrente continua crescendo de forma linear, até atingir I_o , em t_3 , desligando o diodo de livre-circulação.

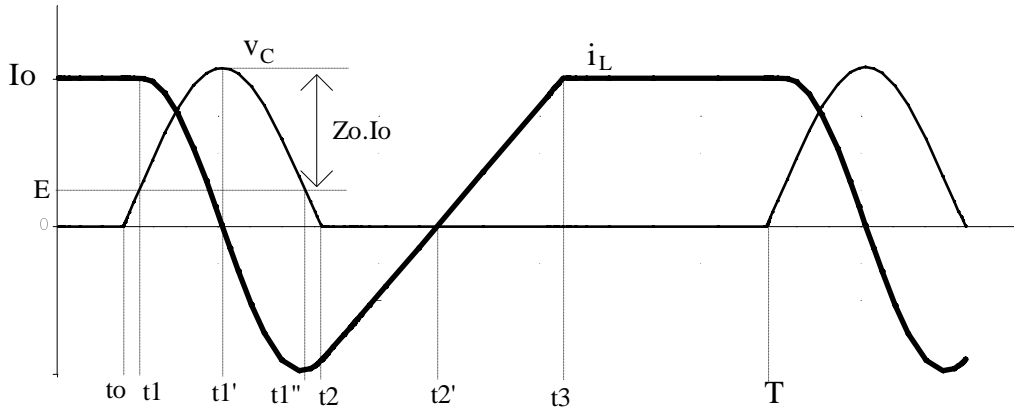


Figura 5.14. Formas de onda do conversor *buck*-ZVS

O instante t_1 é dado por:

$$t_1 = \frac{E \cdot C_r}{I_o} \quad (5.10)$$

A ressonância ocorre entre os instantes t_1 e t_2 . A tensão no capacitor obedece à seguinte equação:

$$v_C = E + Z_o \cdot I_o \cdot \sin[\omega_o \cdot (t - t_1)] \quad (5.11)$$

O instante t_2 , no qual a tensão sobre o capacitor C_r se anula é:

$$t_2 = t_1 + \frac{1}{\omega_o} \cdot \arcsin\left(\frac{-E}{Z_o \cdot I_o}\right) \quad (5.12)$$

No intervalo ressonante a corrente por L_r segue a seguinte equação:

$$i_L = I_o \cdot \cos[\omega_o \cdot (t - t_1)] \quad , \quad \text{para } t_1 \leq t \leq t_2 \quad (5.13)$$

Após t_2 e até t_3 a corrente varia linearmente:

$$i_L = i_L(t_2) + \frac{E}{L_r} \cdot (t - t_2) \quad , \quad \text{para } t_2 \leq t \leq t_3 \quad (5.14)$$

O instante t_3 é dado por:

$$t_3 = t_2 + \frac{L_r \cdot [I_o - i_L(t_2)]}{E} \quad (5.15)$$

Como as tensões médias sobre as indutâncias são nulas, a tensão de saída é a diferença entre a tensão de entrada e a tensão média sobre o capacitor ressonante.

$$V_o = E - \bar{v}_C \quad (5.16)$$

$$V_o = E - \frac{1}{T} \cdot \left\{ \int_0^{t_1} \frac{I_o \cdot t}{C_r} \cdot dt + \int_{t_1}^{t_2} [E + Z_o \cdot I_o \cdot \sin[\omega_o(t - t_1)]] \cdot dt \right\} \quad (5.17)$$

A grandeza $Z_o \cdot I_o$ deve ser maior que E , caso contrário v_C não irá se anular, e D_r não conduzirá, fazendo com que a entrada em condução do transistor se dê sob tensão não nula.

Neste circuito, o tempo desligado da chave é constante, podendo-se variar a tensão de saída pelo ajuste da frequência.

Novamente aqui o capacitor e a chave semicondutora devem suportar uma tensão de pico com valor maior do que o dobro da tensão de entrada e que aumenta com o aumento da corrente de saída.

A figura 5.15. mostra a variação da tensão de saída (normalizada em relação à tensão de alimentação) com a frequência de chaveamento (normalizada em relação à frequência de ressonância), para diferentes correntes de carga (normalizadas em relação a E/Z_o).

Nota-se que quanto maior a corrente, menor a tensão de saída. Isto se explica facilmente, uma vez que para correntes maiores o pico da tensão sobre C_r aumenta e, portanto, a tensão média sobre este capacitor, reduzindo assim a tensão de saída.

Existe um limite tanto para a máxima corrente, quanto para a máxima frequência, acima do qual a tensão média sobre o capacitor se iguala à tensão de entrada. O aumento da frequência de chaveamento ou da corrente levaria, em princípio, a tensões negativas de saída, o que não é possível devido à existência do diodo de livre-circulação.

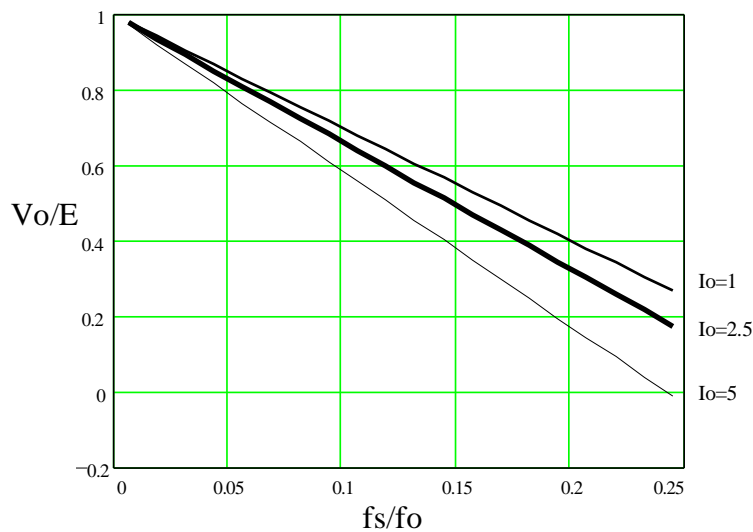


Figura 5.15. Variação da tensão de saída com a frequência de chaveamento, para diferentes correntes de carga.

5.4.1 Conversor ZVS com limitação da sobre-tensão

É possível um circuito operar em ZVS sem sobre-tensão, às custas de uma maior complexidade. Neste caso, a tensão sobre a chave não ultrapassa a tensão de alimentação. Quando a tensão sobre algum dos capacitores tende a ultrapassar E , o diodo do ramo complementar entra em condução, grampeando a tensão.

A figura 5.16. mostra o circuito, enquanto na figura 5.17. têm-se as formas de onda nos componentes do circuito ressonante.

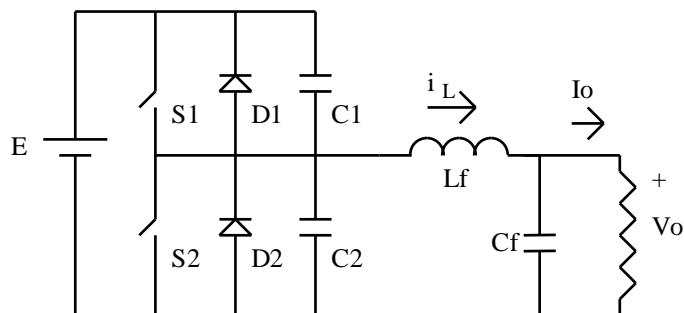


Figura 5.16. Conversor *buck*-ZVS com limitação da sobre-tensão.

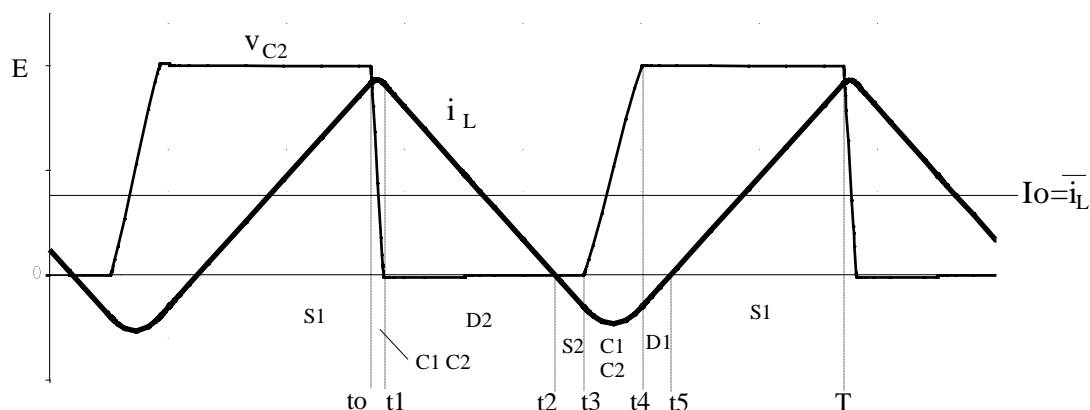


Figura 5.17. Formas de onda do conversor *buck*-ZVS com limitação da sobre-tensão

O circuito opera como um abaixador de tensão. Quando S1 ou D1 estão conduzindo, a corrente pela indutância cresce, uma vez que $E > V_o$.

A tensão de saída é igual à tensão média sobre o capacitor C2. Consideremos, para efeito de análise do funcionamento do circuito, que v_{C2} seja igual à tensão de entrada, E, e que S1 esteja conduzindo. A tensão sobre o capacitor C1 é, obviamente, zero. No instante t_0 S1 é desligado e a sua tensão terminal cresce de acordo com o processo de carga de C1. A continuidade da corrente de indutância se dá através dos capacitores: C2 vai se descarregando e C1 vai se carregando, de modo que a soma de suas tensões seja sempre igual à tensão de alimentação. Como a corrente da indutância varia pouco, a forma observada da tensão sobre os capacitores é praticamente linear.

Quando v_{C2} se anula (em t_1) o diodo D2 entra em condução. Sobre a indutância é aplicada a tensão de saída e a corrente decai linearmente. Durante a condução de D2 é enviado sinal de acionamento para S2, o qual entra em condução apenas a corrente i_L se torne negativa (em t_2).

No instante t_3 , S2 é desligado e sua tensão terminal cresce a partir do zero, com uma inclinação que depende do valor da corrente (negativo e aproximadamente constante) pela indutância. A tensão v_{C2} cresce, enquanto v_{C1} diminui. Quando a tensão sobre C2 atinge o valor da tensão de entrada (em t_4), D1 entra em condução, e a corrente de saída cresce linearmente, com uma inclinação que depende da diferença entre as tensões de entrada e de saída. Durante a condução de D1 é enviado sinal de acionamento para S1, o qual entra em condução quando a corrente se torna positiva (em t_5), completando o ciclo.

Este tipo de arranjo pode ser utilizado nos conversores ressonantes apresentados no capítulo anterior, quando operando em frequência acima da frequência de ressonância, possibilitando obter ambas comutações não-dissipativas.

5.5 Introdução de controle por MLP

De forma similar ao apontado para os conversores ressonantes, os conversores quase-ressonantes podem operar de modo semelhante ao MLP pela interrupção do ciclo ressonante. Para tanto é necessária a inclusão de um interruptor adicional, o qual é comandado de maneira independente do interruptor principal [5.3, 5.4].

5.5.1 Conversor ZCS-MLP

Considerando o caso ZCS, a introdução de uma chave em série com o capacitor possibilita interromper o processo de descarga, mantendo a tensão do capacitor no valor de pico. A figura 5.18. mostra um conversor buck-ZCS, com um interruptor auxiliar que interrompe o ciclo ressonante.

O início da ressonância não é afetado, uma vez que a corrente circula pelo diodo desta chave auxiliar (D_a). Quando a tensão atinge o pico e a corrente tende a se inverter, não existe caminho, uma vez que o transistor (S_a) não se encontra acionado.

A figura 5.19. mostra as formas de onda da corrente por L_r , da tensão sobre C_r e da tensão sobre o diodo de saída.

Recorde-se que a tensão de saída é igual à tensão média sobre o diodo, v_d . Quando é interrompido o processo ressonante, a corrente da carga (praticamente contínua) continua a ser suprida pelo interruptor principal, S_p , de modo que a tensão aplicada ao diodo de saída é praticamente a tensão de alimentação. Assim, interrompendo o intervalo ressonante por um tempo cuja duração é variável, com o controle operando a frequência fixa, tem-se o ajuste da tensão de saída por MLP.

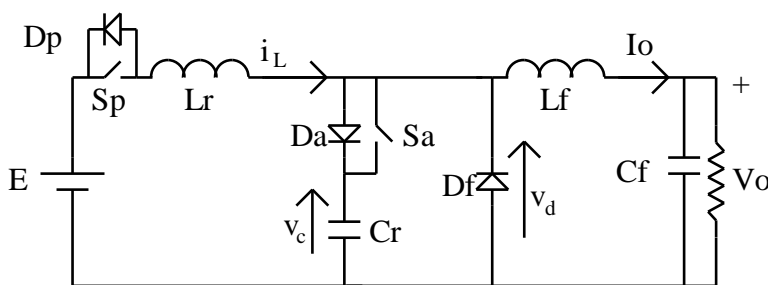


Figura 5.18. Conversor *buck*-ZCS-MLP

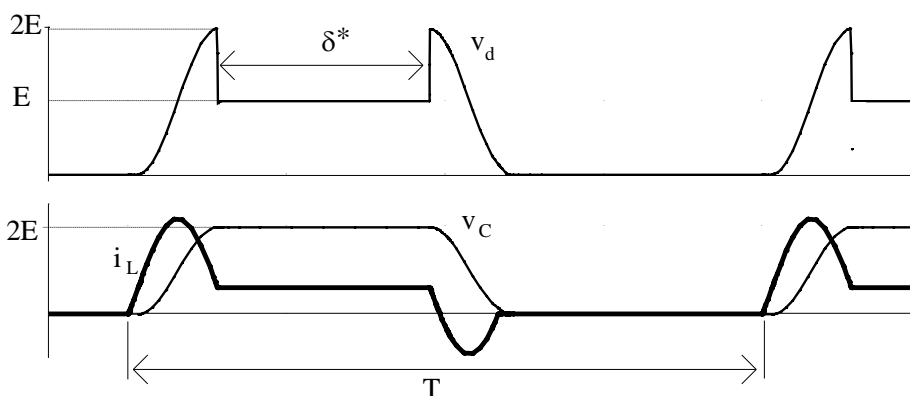


Figura 5.19. Formas de onda no diodo de saída e no circuito ressonante

Persiste ainda a influência do intervalo de ressonância sobre a tensão de saída, que se caracteriza por um acréscimo nesta tensão em relação ao que seria a saída MLP normal, considerada um ciclo de trabalho de valor δ^* . No entanto, utilizando valores elevados da frequência de

ressonância (em relação à frequência de chaveamento), o efeito global é praticamente o de um circuito controlado em MLP, como se vê na figura 5.20. Note-se que a tensão média dentro dos intervalos ressonantes é igual à tensão de entrada, E , de modo que, do ponto de vista da tensão de saída, é como se o ciclo de trabalho fosse aumentado de uma porção equivalente a 1 ciclo ressonante. A equação 5.18. dá a expressão para o valor da tensão de saída em função de intervalo de bloqueio da ressonância (δ^*) e da relação entre a frequência de chaveamento, f_s , e a frequência de ressonância, f_o .

$$V_o = E \cdot \left(\delta^* + \frac{f_s}{f_o} \right) \quad (5.18)$$

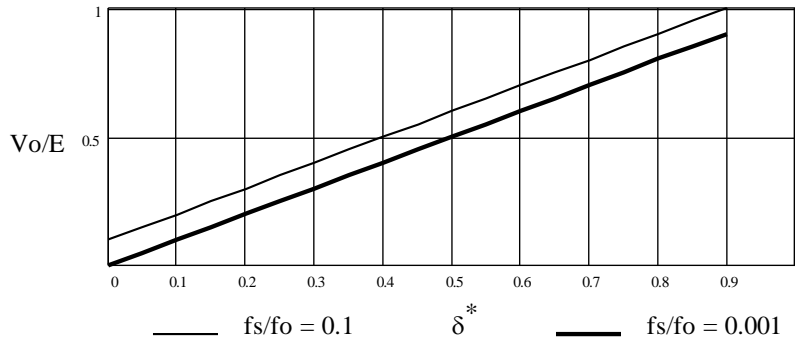


Figura 5.20. Variação da tensão de saída com o intervalo de interrupção do ciclo ressonante, para diferentes frequências de chaveamento

5.5.2 Conversor ZVS-MLP

De forma análoga ao que foi apresentado para o conversor ZCS, é possível também alterar o conversor ZVS de modo a ter um comportamento tipicamente MLP, ou seja, que tenha a tensão de saída ajustável não pela variação da frequência, mas pelo controle do intervalo de condução dos interruptores.

A figura 5.21. mostra uma topologia de conversor abaixador de tensão para operação em MLP. A condução da chave auxiliar produz um intervalo em que se inibe a realização da ressonância entre L_r e C_r , como se pode analisar pelas formas de onda da figura 5.22.

Consideremos que a chave S_p esteja conduzindo e que por ela passe a corrente de carga, I_o , suposta constante. A tensão aplicada ao filtro de saída é a própria tensão de entrada (uma vez que não há queda sobre L_r).

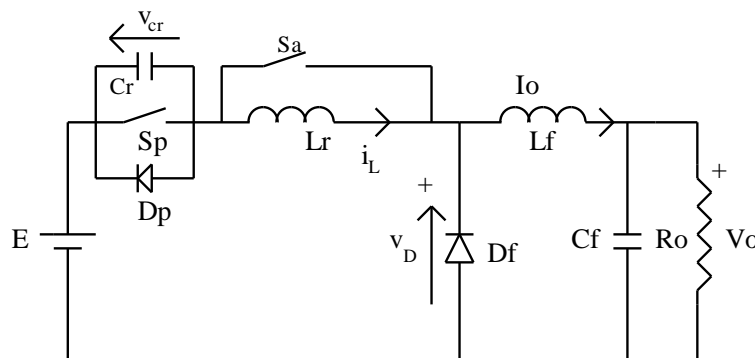


Figura 5.21. Conversor ZVS operando em MLP

A chave auxiliar, S_a , entra em condução ainda durante a condução de S_p , mas não ocorre nenhuma alteração nas formas de onda do circuito. No instante to a chave principal é aberta sob tensão nula (o capacitor C_r está descarregado). Este capacitor se carrega linearmente com a corrente

de saída, fazendo com que a tensão v_D se reduza da mesma forma, até que, em t_1 , o diodo de livre-circulação entra em condução e a corrente da saída circula por ele. Como a chave auxiliar continua conduzindo, o indutor L_r também entra num intervalo de livre-circulação até que em t_2 o interruptor S_{aux} é aberto (sob tensão nula).

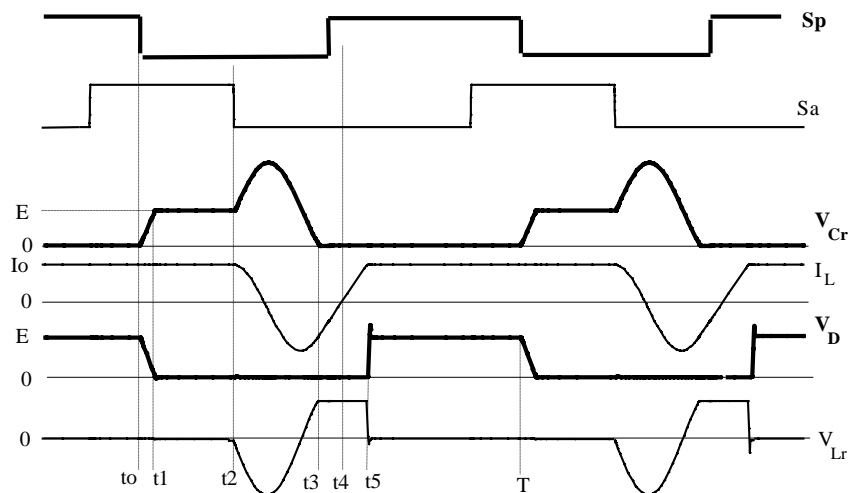


Figura 5.22. Formas de onda do conversor ZVS-MLP

Inicia-se então a ressonância entre L_r e C_r . A tensão sobre o capacitor cresce ainda mais, por causa da energia presente em L_r , produzindo importante sobre-tensão sobre o interruptor principal. A tensão prossegue o comportamento oscilante até que, em t_3 , se anula, levando à condução o diodo em antiparalelo com a chave principal, por onde passa a circular a corrente presente em L_r . Esta corrente assume uma variação linear. Durante a condução do diodo envia-se o sinal de comando para o interruptor, o qual entra em condução apenas a corrente se torne positiva (em t_4). A corrente de entrada cresce até atingir o nível da corrente de saída, quando o diodo de livre-circulação desliga, completando o ciclo (em t_5).

Nota-se que a tensão sobre o diodo obedece à tensão de comando de S , a menos de atrasos que dependem do circuito ressonante e dos parâmetros do circuito (como a tensão de entrada, a corrente de carga, etc.).

5.6 Outras topologias com comutação não-dissipativa

5.6.1 Inversor pseudo-ressonante

Um inversor pseudo-ressonante [5.5] é composto por um conversor em ponte, possuindo, adicionalmente, um indutor e um capacitor em paralelo com a carga, com objetivo de proporcionar comutação sob tensão nula. A carga é tipicamente do tipo fonte de corrente, ou seja, apresenta uma elevada impedância dinâmica, absorvendo uma corrente constante.

T_1 e T_3 são mantidos em condução até que a corrente i_L (que circula por L_r) seja positiva e com valor igual a I_p . Durante este intervalo, a tensão sobre o capacitor é $+E$. Desligando ambos transistores, a corrente do indutor passará a circular por C_r de uma maneira ressonante, invertendo a tensão no capacitor para $-E$. Quando a tensão atinge este valor os diodos D_2 e D_4 entram em condução, o que causará a redução de i_L de uma forma linear. T_2 e T_4 devem receber um comando para ligarem durante a condução dos diodos, entrando em condução quando a corrente se inverter, sem dissipar potência, e iniciando o semi-ciclo negativo.

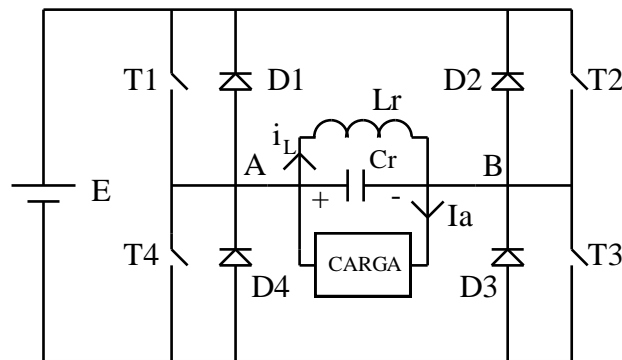


Figura 5.23. Inversor pseudo-ressonante

Como se vê na figura 5.24., a tensão sobre a carga é praticamente quadrada e a frequência de ressonância é muitas vezes maior que a frequência de chaveamento. Com um acionamento adequado das chaves este conversor pode operar em MLP, produzindo saídas em baixa frequência, se desejado. O uso de um retificador como carga leva à implementação de um conversor CC-CC. A substituição da fonte de tensão por uma de corrente permite sintetizar um conversor com operação ZCS.

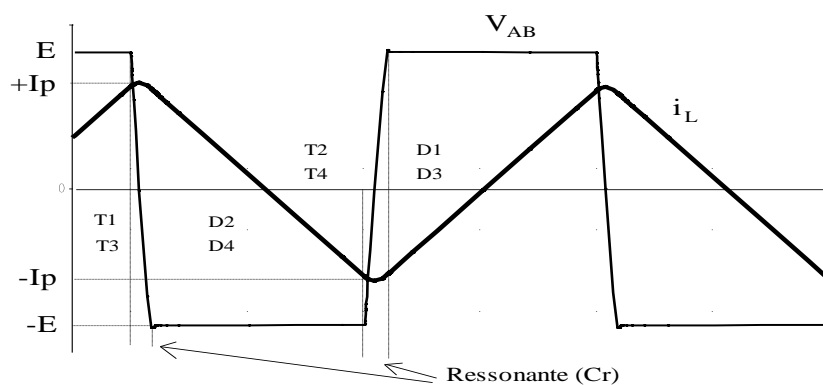


Figura 5.24. Formas de onda do inversor pseudo-ressonante

A obtenção de comutação suave exige um valor mínimo para a corrente de pico dado por:

$$I_p \geq I_a + 2 \cdot E \cdot \sqrt{\frac{C_r}{L_r}} \quad (5.19)$$

5.6.2 Conversor ressonante “single-ended”

Diferentemente do que foi visto para os conversores ressonantes, estudados anteriormente, estes inversores “single-ended” apresentam apenas um interruptor comandado e a inversão da tensão sobre a carga se dá pela ocorrência da própria ressonância [5.6].

Estes circuitos são comumente utilizados em conversores para aquecimento indutivo em alta frequência, de forma que a carga equivalente é uma resistência, associada à potência consumida no aquecimento

A figura 5.25. mostra uma topologia (alimentada em tensão) destes conversores, chamada de regenerativa (por permitir a inversão no sentido da corrente).

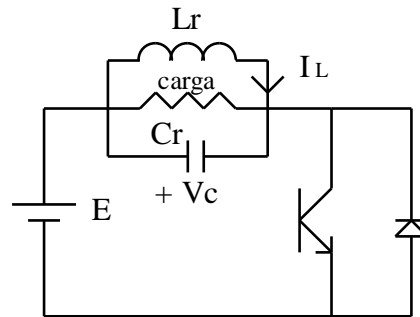


Figura 5.25. Conversor ressonante “single-ended”

A figura 5.26. mostra as formas de onda da corrente pelo indutor e da tensão aplicada à carga.

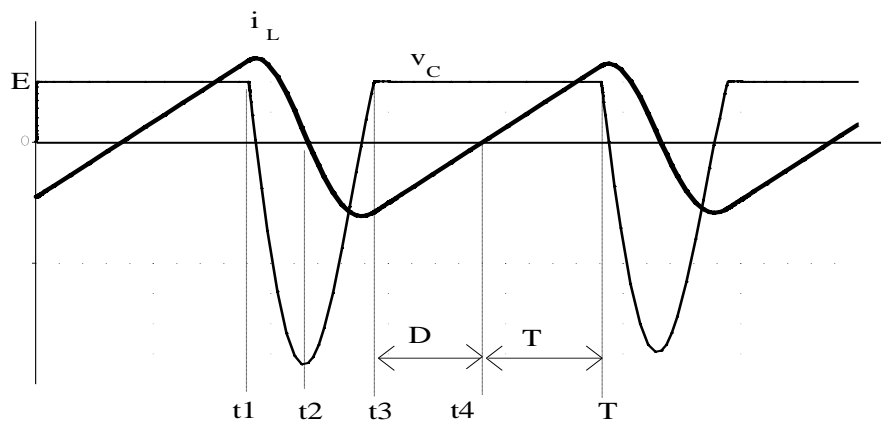


Figura 5.26. Formas de onda do conversor ressonante “single-ended”

Quando conduz o transistor a tensão de entrada é aplicada à carga (e também ao circuito ressonante). O capacitor se encontra carregado e $v_C = E$. A corrente pelo indutor cresce linearmente. Quando o transistor é desligado, em t_1 , o faz sob tensão nula. A corrente da indutância circula pela carga e pelo capacitor, de modo ressonante. A tensão v_C se torna negativa, atingindo um pico, em t_2 , cujo valor é muito superior à tensão de entrada (em função das condições iniciais da corrente do indutor e da tensão do capacitor). A ressonância prossegue e a tensão volta a ser positiva. Quando atinge um valor igual ao da tensão de entrada (em t_3) o diodo entra em condução, mantendo v_C constante. Durante a condução do diodo é enviado o comando para ligar o transistor, o que ocorre apenas quando a corrente se torna positiva (em t_4), reiniciando o ciclo.

5.6.3 Conversor semi-ressonante

Considerando o conversor elevador de tensão convencional, a corrente de entrada I_i é composta por uma fonte de tensão, E , associada em série com um indutor L_r . Sendo L_r suficientemente pequeno para permitir operação no modo descontínuo, no momento da entrada em condução da chave não ocorre dissipação de potência, o que ocorrerá no desligamento.

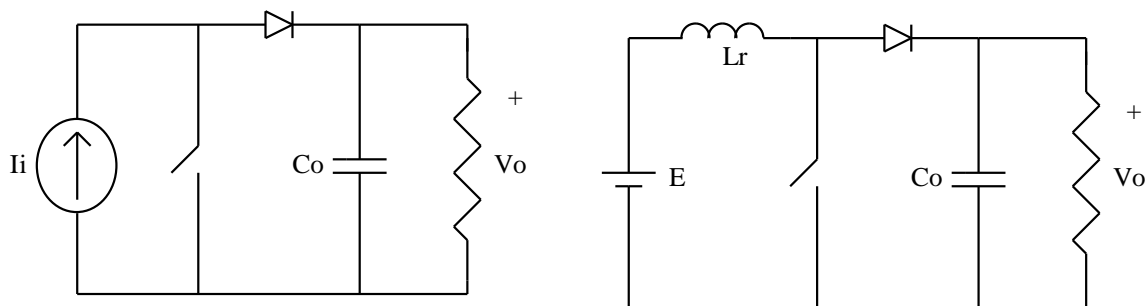


Figura 5.27. Conversor boost

Considere-se um capacitor C_r cujo valor forme um circuito ressonante juntamente com L_r , cuja frequência seja maior do que a frequência de operação do conversor. Existem 3 possibilidades de colocação de C_r no circuito de modo a obter comutação ZVS. A chave S deve ser bidirecional em corrente ou em tensão [5.7].

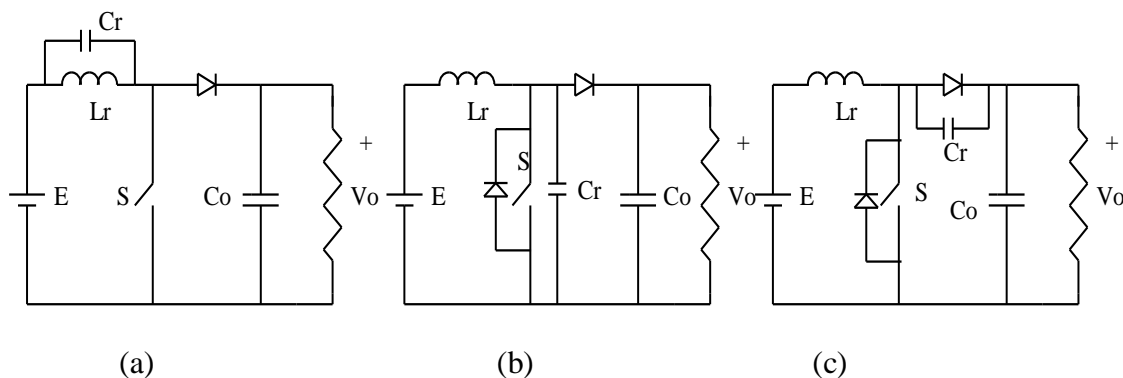


Figura 5.28. Possibilidades de conversor boost semi-ressonante

Os conversores semi-ressonantes necessitam de uma quantidade menor de componentes passivos do que os quase-ressonantes equivalentes, e são particularmente adequados às aplicações de baixa potência, podendo operar em frequências elevadas (na faixa de MHz).

Nas diferentes topologias geradas, um dos elementos ressonantes opera também como elemento de armazenamento de energia e filtro. O processamento de energia entre duas fontes de corrente leva a um circuito similar, mas operando em ZCS.

Consideremos o circuito da figura 5.28.b. Se o interruptor for um transistor MOSFET, a exigência de uma bidirecionalidade de corrente é atendida. Além disso, a capacitância do dispositivo é absorvida pelo capacitor ressonante, de modo que os elementos parasitas do componente afetam positivamente o desempenho do conversor.

A figura 5.29. mostra formas de onda no circuito.

Consideremos que o transistor está conduzindo e que no instante t_1 ele é desligado. Como o capacitor C_r está descarregado, esta comutação é do tipo ZVS. O capacitor se carrega de modo ressonante até que sua tensão atinja a tensão da carga (em t_2), quando o diodo de saída entra em condução e energia é transferida para a saída. A tensão sobre L_r se torna constante e a corrente de entrada decai linearmente. No instante t_3 esta corrente se inverte, desligando o diodo de saída. Volta a ocorrer ressonância, reduzindo a tensão sobre C_r . Em t_4 esta tensão se anula e o diodo em anti-paralelo com o transistor conduz. A corrente passa a crescer linearmente. Durante a condução deste diodo é enviado o sinal de comando para o MOSFET, o qual entra em condução apenas a corrente se torne positiva, em t_5 , reiniciando o ciclo. A entrada em condução do transistor é ZCS.

A inversão da polaridade da corrente de entrada obviamente exige uma fonte receptiva à regeneração de potência. A operação no modo descontínuo faz com que ocorra um “stress” de

corrente pelos componentes. No entanto, em aplicações de baixa potência e alta frequência, é uma topologia interessante.

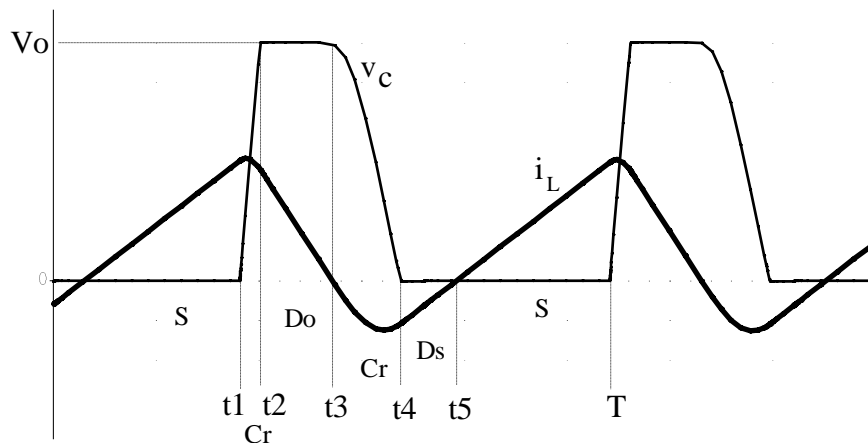


Figura 5.29. Formas de onda de conversor boost semi-ressonante.

5.6.4 Conversores MLP com transição sob tensão nula (ZVT-MLP)

A figura 5.30. mostra um conversor elevador de tensão que difere de uma topologia MLP convencional pela adição de uma rede ressonante auxiliar [5.8], composta, além do L_r e C_r , do interruptor S_2 e dos diodos D_2 e D_3 .

Diferentemente do que ocorre nos conversores que empregam chaves ressonantes (ZVS), aqui se faz a introdução de um circuito auxiliar que se comporta como uma espécie de “snubber” ativo, que reduz a potência a ser dissipada sobre o interruptor e envia essa energia para a carga ou para a fonte.

Embora o exemplo utilizado seja de um conversor elevador de tensão, pode-se aplicar este princípio a qualquer das topologias.

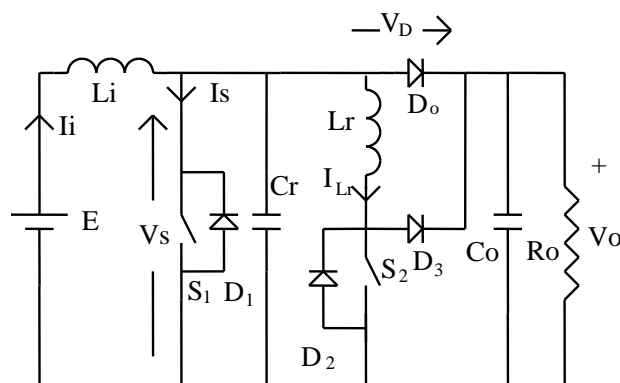


Figura 5.30. Conversor boost ZVT-MLP

A figura 5.31. mostra algumas formas de onda referentes a este conversor.

A figura 5.32. mostra os diferentes circuitos referentes a cada intervalo de funcionamento do circuito.

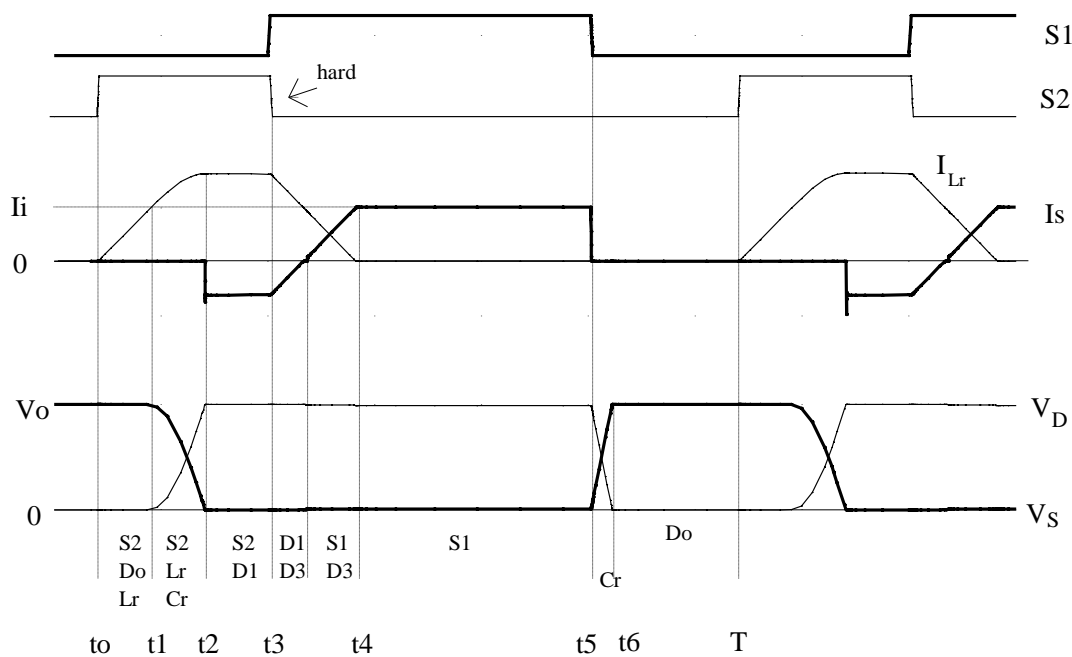


Figura 5.31. Formas de onda de conversor boost ZVT-PWM

Consideremos que inicialmente ambos interruptores estejam desligados e que a corrente circula pelo diodo de saída. A indutância de entrada é suposta suficientemente grande para se poder desconsiderar a ondulação de sua corrente. No instante t_0 o interruptor auxiliar, S2, entra em condução. A corrente por L_r cresce linearmente até atingir o nível da corrente que circulava pelo diodo, I_i , desligando-o. Este intervalo é dado por:

$$t_1 - t_0 = \frac{I_i \cdot L_r}{V_o} \quad (5.20)$$

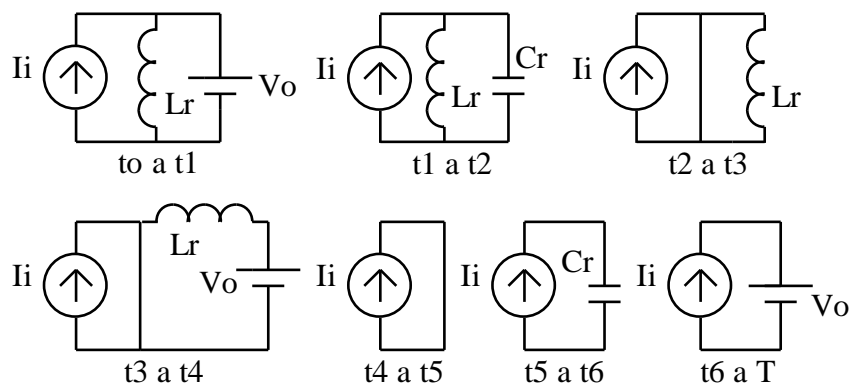


Figura 5.32. Circuitos equivalentes a cada intervalo de funcionamento.

A corrente I_{L_r} continua a crescer, agora com um comportamento ressonante. C_r , que estava carregado, se descarrega até zerar sua tensão (em t_2), quando o diodo D1 entra em condução.

$$t_2 - t_1 = \frac{\pi}{2} \cdot \sqrt{L_r \cdot C_r} \quad (5.21)$$

Para obter uma entrada em condução não dissipativa, o sinal de comando de S1 deve ser aplicado durante a condução de D1 (ou seja, após t_2). Entre t_2 e t_3 conduzem S2 e D1, de modo que a tensão sobre L_r é nula e a corrente por ele se mantém constante.

Em t_3 , S2 é desligado, o que força a corrente i_{Lr} a circular por D3, fazendo-a decair linearmente. Isto provoca um desligamento *dissipativo* de S2, uma vez que a tensão sobre este interruptor cresce para o valor da tensão de saída. Entre t_3 e t_4 a corrente I_s se torna positiva, passando a circular por S1.

Quando a corrente I_{Lr} se anula, D3 desliga, em t_4 . Como S1 está conduzindo, energia está sendo armazenada na indutância de entrada, até que, em t_5 , S1 é desligado. Como C_r está descarregado, este desligamento é sob tensão nula. Em t_6 a tensão V_s atinge o valor da tensão de saída e o diodo D_o entra em condução, completando o ciclo.

Como vantagens deste tipo de comutação pode-se citar:

- Comutação suave (ZVS) tanto para o interruptor principal quanto para o diodo de saída. Isto é especialmente interessante em aplicações com tensão elevada, uma vez que a capacitância do diodo produz muitos problemas no desligamento.
- Mínimo “stress” de tensão e de corrente. Não ocorre aumento nos valores máximos de tensão e de corrente a serem suportados pelos componentes além dos limites de um conversor MLP convencional.
- Comutação suave para uma ampla variação de tensão de entrada e de corrente de saída. Como é claro das formas de onda, a tensão média de saída (igual à tensão de entrada somada à tensão média sobre o diodo D_o) depende da duração dos intervalos (t_3-t_2) e (t_6-t_5). O primeiro tem duração constante e o segundo depende da intensidade da corrente de saída. No entanto, a ocorrência de comutação suave *não* depende da corrente de carga ou da tensão de entrada, fato que ocorre em outros tipos de conversores.
- Interruptores referenciados a um mesmo potencial, facilitando o acionamento.

Como desvantagens pode-se citar:

- Sinais de comando são distintos.
- Desligamento dissipativo do interruptor auxiliar

5.7 Circuitos amaciadores

Mesmo quando não se utiliza um circuito que apresente comutação suave, pode ser necessário reduzir a potência dissipada sobre o transistor e o diodo. Neste caso pode-se recorrer ao uso dos circuitos amaciadores (*snubber*).

A atuação do *snubber* se dá, em geral, pelo desvio da corrente e pela limitação da tensão nos componentes nos momentos de comutação. A energia desviada poderá ser dissipada ou, em algumas topologias específicas, reaproveitada no próprio circuito (retornando para a fonte ou sendo absorvida pela carga).

5.8 Outros circuitos com comutação suave

5.8.1 Fonte de Tensão com comutação suave utilizando conversor com capacitor flutuante

A figura 5.33 mostra conversores Cuk e SEPIC modificados, ditos com capacitor flutuante [5.9], operando como fonte de tensão regulada. O circuito possui 2 interruptores os quais controlam, respectivamente, os estágios de entrada e de saída, de maneira independente.

A topologia permite uma isolamento em alta frequência e o circuito, com o comando adequado, possibilita comutações suaves sem aumento nos esforços dos componentes e sem a necessidade de circuitos adicionais [5.10].

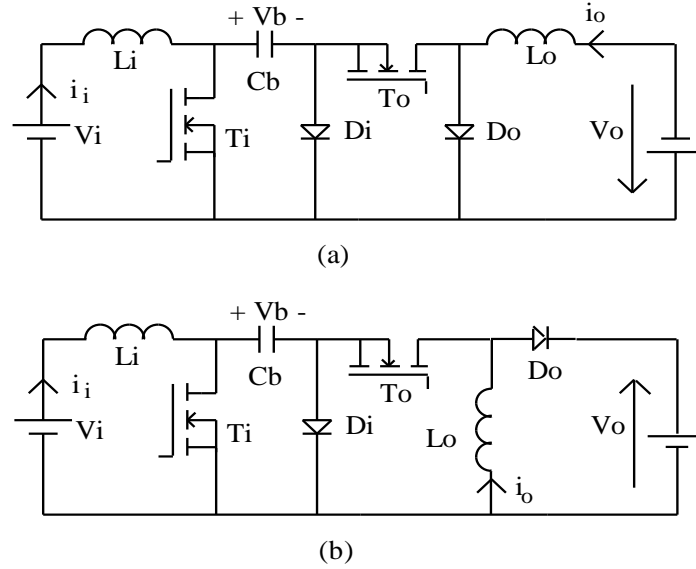


Figura 5.33 - Conversores Cuk (a) e SEPIC (b) com capacitor flutuante.

Em CCM, a característica estática do conversor Cuk tradicional (sem \$T_o\$ e \$D_o\$), para um ciclo de trabalho \$\delta_i\$ aplicado ao interruptor \$T_i\$, é:

$$V_o = V_i \cdot \frac{\delta_i}{1 - \delta_i} \quad (5.22)$$

A presença de \$T_o\$ e \$D_o\$ introduz um novo intervalo controlável no qual o capacitor \$C_b\$ permanece desconectado do circuito. O estágio de entrada realiza uma função elevadora de tensão, tendo a tensão sobre \$C_b\$ como saída.:

$$V_b = \frac{V_i}{1 - \delta_i} \quad (5.23)$$

O estágio de saída tem uma característica abaixadora de tensão em relação a \$V_b\$:

$$V_o = V_b \cdot \delta_o \quad (5.24)$$

onde \$\delta_o\$ é o ciclo de trabalho de \$T_o\$.

A relação entre a entrada e a saída mantém uma característica elevadora-abaixadora de tensão, mas com dois comandos separados:

$$\frac{V_o}{V_i} = \frac{\delta_o}{1 - \delta_i} \quad (5.25)$$

Os sinais de acionamento são síncronos. Para a correta operação do conversor é necessário que:

$$\delta_i \geq \delta_o \quad (5.26)$$

Esta topologia permite obter diversas comutações suaves para os transistores e diodos sem a necessidade de circuitos adicionais. Uma capacitância C_s colocada entre os terminais de dreno e fonte de T_o , adiciona-se à capacitância própria do transistor e propicia um desligamento do tipo ZVS, o que equivale a uma entrada em condução para D_o também ZVS. Este diodo passa a conduzir apenas quando C_s , carregado pela corrente de saída, atingir uma tensão igual a V_b (considerando o valor refletido ao primário, caso o circuito tenha transformador).

Uma vez que T_i desliga após T_o , tem-se também sobre este transistor um desligamento ZVS. A corrente de entrada descarrega C_s , levando D_i a uma entrada em condução ZVS.

Para permitir a T_o ligar sob tensão nula, seu sinal de comando deve ser enviado com um pequeno avanço em relação ao sinal que ligará T_i . A entrada em condução do transistor de entrada é dissipativa, assim como o desligamento de D_o .

De qualquer modo, sem circuitos adicionais 6 das 8 comutações presentes no conversor são suaves, o que é um mérito adicional desta topologia. A figura 5.34 mostra os estágios de operação e na figura 5.35 têm-se resultados de simulação, indicando claramente as comutações ZVS.

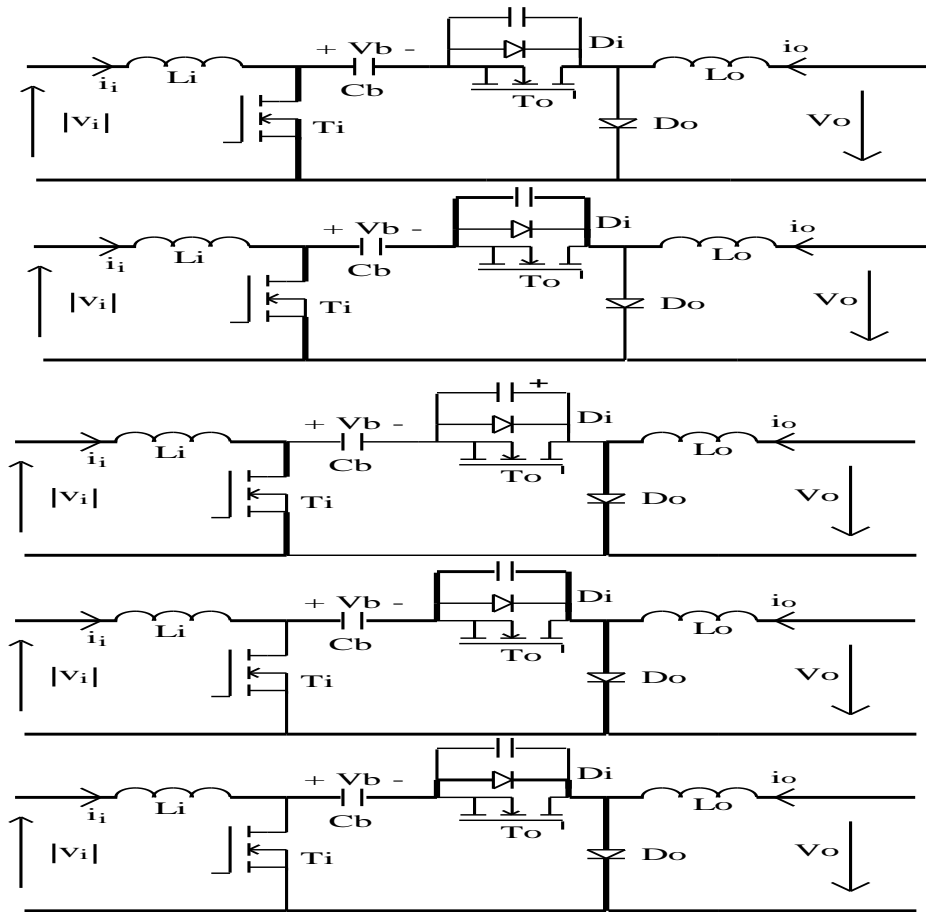


Figura 5.34 - Estágios de operação do conversor com comutação suave.

Neste caso deve-se operar no modo de condução descontínua, a fim de garantir a desmagnetização do núcleo. Este modo de funcionamento também permite manter reduzida a ondulação em alta frequência na corrente de entrada. No entanto, a corrente do indutor de saída deve inverter de polaridade, levando à comutação do diodo D_o sob corrente nula. A entrada em condução de T_i será, neste caso, também sob corrente nula. Ou seja, todas as comutações se tornam suaves. A operação no modo descontínuo implica em elevados picos de corrente no lado do secundário, aumentando as perdas por condução. Assim, não necessariamente a eficiência global será maior neste caso.

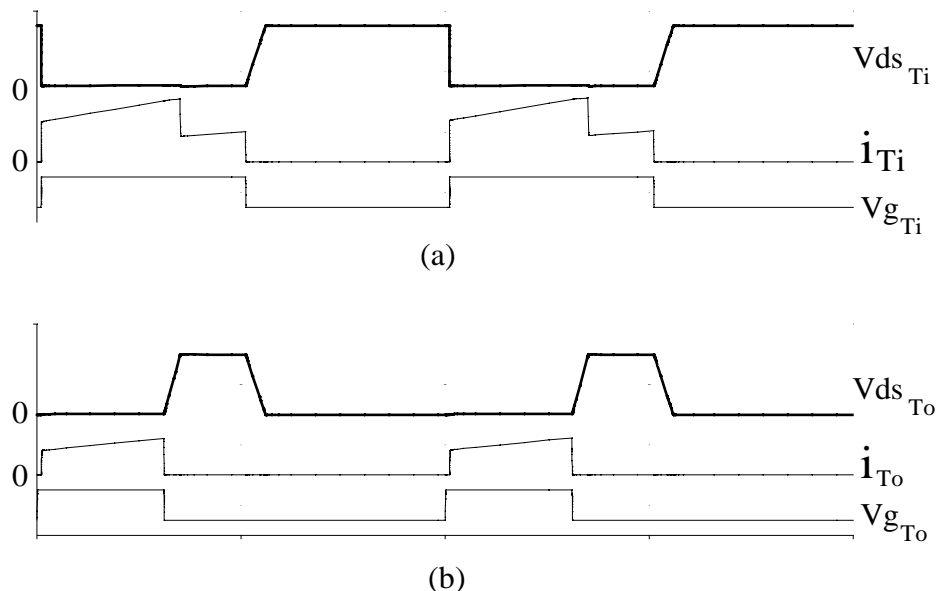


Figura 5.35 - Tensão, corrente e sinal de comando nos transistores T_i e T_o .

Múltiplas saídas podem ser obtidas, cada uma delas com um pós-regulador próprio.

A indutância de dispersão do transformador produz uma sobretensão no momento em que T_i é desligado, provocando uma inversão no sentido da corrente pelo transformador. Um circuito “snubber” ou um limitador de tensão deve ser usado com o objetivo de limitar o pico de tensão que se observa sobre os transistores.

Um protótipo não-isolado foi construído com as seguintes características:

- Tensão de saída: 50V
- Potência de saída: 500W
- Frequência de chaveamento: 100 kHz

O rendimento do circuito é mostrado na figura 5.36 para diversos níveis de potência de entrada. Mesmo operando a 100 kHz obtém-se, para uma larga faixa de potência, uma eficiência superior a 90%.

Figura 5.37 mostra as formas de onda de tensão e de corrente sobre T_o . As comutações ZVS são claras. Quando T_i liga o diodo D_o desliga e a corrente por T_o muda de sentido. A oscilação observada na tensão é devida a ressonância entre C_s e indutâncias parasitas presentes na malha intermediária do conversor. O pico de corrente é devido à corrente de recombinação reversa de D_o .

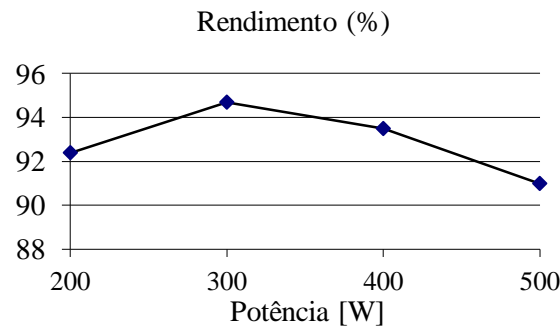
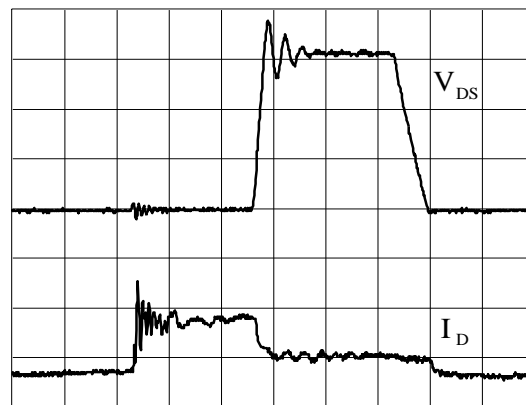


Figura 5.36 - Rendimento medido do conversor.

Figura 5.37 - Tensão (100V/div.) e corrente (5A/div.) em T_O . Horiz.: 500 ns/div.

5.8.2 Fonte de corrente com alto fator de potência, baseado em conversor Cuk

A topologia estudada é essencialmente um conversor Cuk com transformador, tendo na entrada um retificador trifásico. As indutâncias de entrada são colocadas em série com cada fase da alimentação, conforme mostrado na figura 5.38. A saída opera como fonte de corrente [5.11].

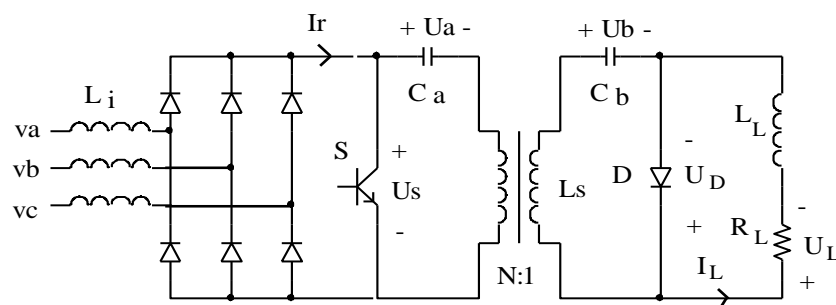


Figura 5.38 - Conversor Cuk, isolado, com entrada trifásica e carga indutiva

Esta topologia apresenta vários aspectos interessantes: alto fator de potência (desde que se opere em condução descontínua nos indutores de entrada), uma única chave comandada, controle com frequência fixa, isolamento em alta frequência. Como pontos negativos tem-se a comutação dissipativa e o "stress" de tensão e de corrente a que fica sujeito o interruptor.

Considera-se uma carga indutiva. Nestes casos, o valor da corrente de saída pode ser fixo ou sujeito a ajustes.

O fato de o transistor estar submetido a uma tensão elevada praticamente impõe o uso de um IGBT, uma vez que um MOSFET para tal tensão, tipicamente apresenta uma elevada resistência de condução. O processo de desligamento de um IGBT, por sua vez, apresenta um fenômeno de "tail" de corrente, que pode tornar as perdas de desligamento bastante significativas.

Por esta razão, a busca de uma alternativa para se obter comutação suave, especialmente no desligamento, se torna importante [5.12]. No que se refere à entrada em condução, uma possibilidade de que seja suave, é que se realize a corrente nula [5.13, 5.14], o que pode ocorrer se se permitir um comportamento de condução descontínua na saída.

O uso de comutação suave permite ainda uma relativa redução nos níveis de interferência eletromagnética [5.15]. A necessidade de filtros na entrada do circuito (trifásico), a fim de obter uma corrente praticamente senoidal na rede também auxilia a redução da IEM conduzida.

A figura 5.39 mostra as principais formas de onda do circuito, enquanto o diagrama do conversor está na figura 5.40, indicando o circuito não-dissipativo empregado para a limitação dos picos de tensão que ocorrem no desligamento da chave S, devido, principalmente, à indutância de dispersão do transformador.

É possível, mantendo a capacidade de limitação do pico de tensão, fazer este circuito funcionar de modo a garantir um desligamento da chave S sob tensão nula. Observe-se que o desligamento é a comutação mais crítica, uma vez que ocorre quando a corrente pela chave é máxima, quando ocorrem sobre-tensões e quando existe o fenômeno de rabo da corrente do IGBT.

Suponhamos inicialmente que a indutância de dispersão seja nula. Consideremos que ao final do intervalo em que o transistor está desligado a corrente de saída do retificador seja nula, que a tensão U_c seja igual à tensão de saída refletida ao primário e que o diodo de saída esteja em condução.

Quando S entra em condução, o capacitor C_c ressoa com L_c . Pelo interruptor circula a soma da corrente do retificador com a componente ressonante e com a corrente de saída refletida (D é bloqueado). No instante T1 a tensão U_c atinge o valor $-U_a$ e o diodo D1 entra em condução. Supondo $C_a \gg C_c$, a tensão sobre L_c se torna praticamente constante (igual a U_a) e sua corrente decai linearmente. Ao final do tempo de condução (T2), o transistor se abre sob tensão nula. O capacitor C_c se carrega com uma corrente praticamente constante. Em T3 a tensão no primário atinge o valor da tensão de saída (refletida), levando o diodo de saída à condução. No intervalo entre T3 e T6 a corrente do retificador vai a zero.

Na verdade, a presença da indutância de dispersão faz com que, no instante T3, ao ocorrer a inversão do sentido da corrente pelos enrolamentos do transformador, surja um pico de tensão, o qual é limitado pela presença do capacitor C_c , e eleva sua tensão acima do valor $N.U_L$.

A condição para que se obtenha sempre desligamento a tensão nula é:

$$U_c > U_a$$

Sem considerar a sobre-tensão, esta condição equivale a $\delta > 0,5$.

Esta restrição não é muito severa pois, via de regra, para um melhor aproveitamento do material magnético do transformador, a operação em regime se faz em torno deste ponto. Já para situações transitórias, em que o ciclo de trabalho é menor do que 50%, o que ocorre é que a tensão com a qual C_c se carrega é inferior àquela necessária para realizar a comutação sem perdas, constituindo-se num fator de redução das perdas de desligamento, mas não sua eliminação.

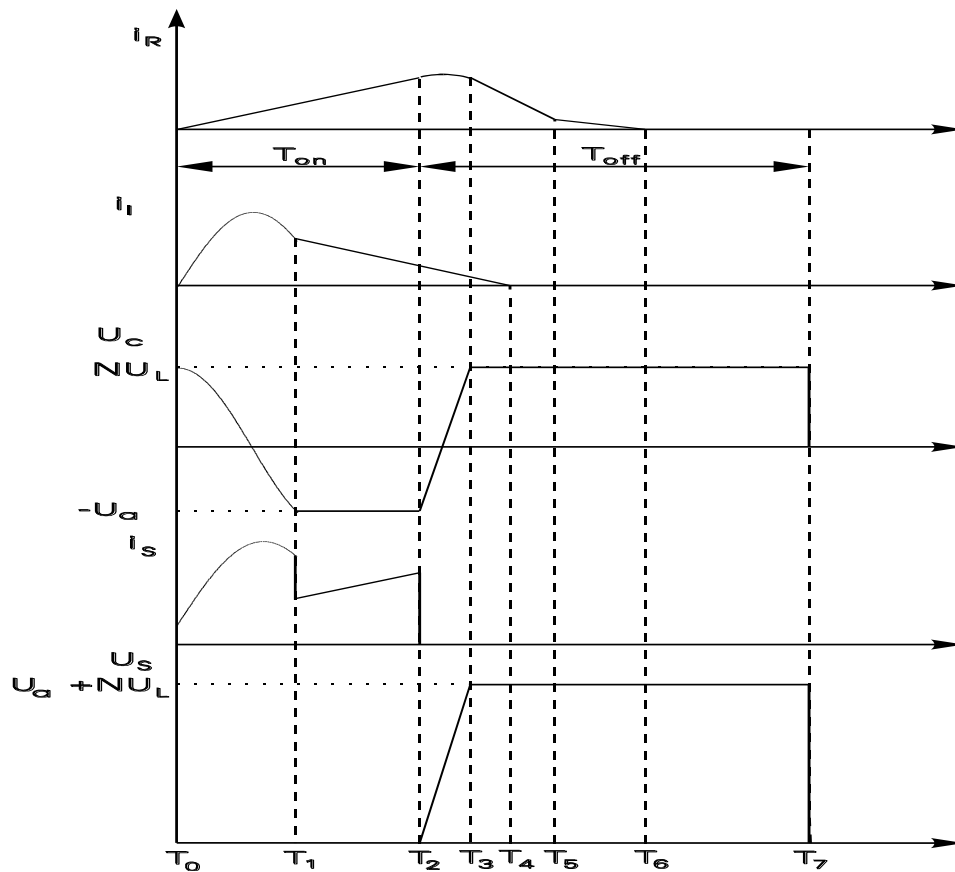


Figura 5.39 - Principais formas de onda do conversor com circuito auxiliar.
Caso ideal (sem sobre-tensão)

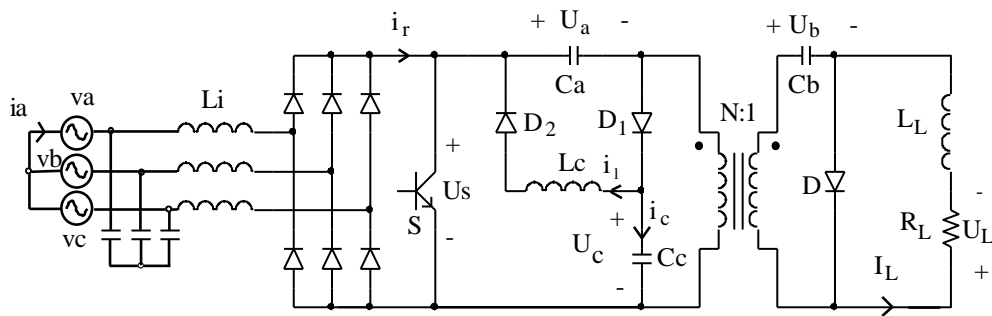


Figura 5.40 - Conversor com circuito para desligamento a tensão nula

Considerando a presença da sobre-tensão, o máximo ciclo de trabalho que ainda garante uma comutação sob tensão nula será inferior a 50%. A amplitude da tensão sobre o capacitor C_c depende do valor de sua capacitância. Com uma dada indutância de dispersão a tensão pode ser expressa em função da impedância do circuito formado por C_c e a referida indutância, chamada aqui de L_d .

$$U_c = U_L \cdot N + \sqrt{\frac{L_d}{C_c}} \cdot \left(\frac{I_L}{N} + \hat{I}_r \right) \quad (5.27)$$

Como se nota na figura 5.39, a presença do capacitor C_c retarda ligeiramente a entrada em condução do diodo de saída, o que significa, do ponto de vista da carga, um maior ciclo de trabalho em relação àquele do transistor.

Os resultados experimentais apresentados a seguir foram colhidos em um conversor operando com as seguintes características:

Tensão de entrada: 220V (valor RMS de linha)

Frequência de chaveamento: 50kHz

Corrente nominal de saída: 10A

Carga: 4Ω , 4mH (400 W)

C_a : $1\mu\text{F}$; C_b : $56\mu\text{F}$; C_c : 20nF

L_i : $330\mu\text{H}$; L_s : $50\mu\text{H}$; L_c : $160\mu\text{H}$

N : 7,4

A figura 5.41 mostra corrente e tensão sobre o IGBT, vendo-se claramente o desligamento sob tensão nula e o rabo de corrente. Note-se que a corrente inicial não é nula, apresentando um valor igual à corrente de saída refletida ao primário do transformador. A sobre-tensão é de aproximadamente 150V.

A eficiência medida do conversor, à potência nominal foi de 90%. O fator de potência medido, à potência nominal foi de 0,98.

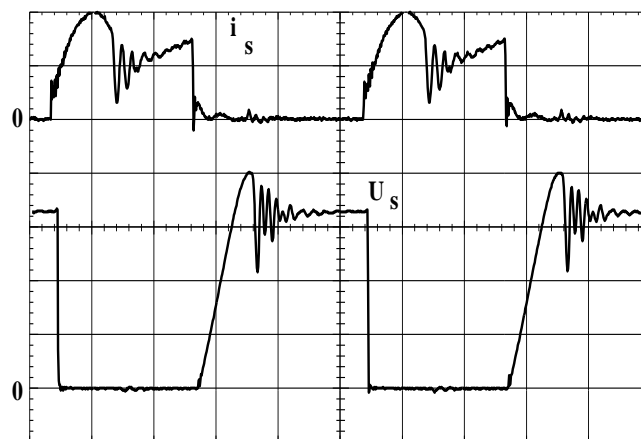


Figura 5.41 - Corrente (2A/div) e tensão (200V/div) no interruptor. Horiz.: $4\mu\text{s}/\text{div}$.

5.9 Referências Bibliográficas

- [5.1] F. C. Lee: "High-Frequency Quasi-Resonant Converter Technologies". Proceedings of IEEE, vol. 76, no. 4, April 1988, pp. 377-390
- [5.2] D. Maksimovic and S. Cuk: "A General Approach to Synthesis and Analysis of Quasi-Resonant Converters". IEEE Trans. on Power Electronics, vol.6, no. 1, Jan. 1991, pp. 127-140.
- [5.3] I. Barbi, J. C. Bolacell, D. C. Martins, F. B. Libano: "Buck Quasi-Resonant Converter Operating at Constant Frequency: Analysis, Design, and Experimentation". IEEE PESC'89, pp. 873-880.
- [5.4] D. Maksimovic and S. Cuk: "Constant-Frequency Control of Quasi-Resonant Converter". IEEE Trans. on Power Electronics, vol 5. No. 1, Jan. 1991, pp. 141-150.

- [5.5] O.D. Patterson and D. M. Divan: "Pseudo-Resonant Converter Technologies". Proceedings of IEEE, vol. 76, no. 4, April 1988.
- [5.6] I. Barbi: "Progress in the Development of High-Frequency Non-Dissipative Commutation Power converter Technologies". Proc. of I Power Electronics Seminar, LAMEP, Florianópolis, 1988, pp. 01-15.
- [5.7] S. Suzuki, and I. Barbi: "Boost Zero-Voltage Switching Semi-Resonant Converter Analysis (ZVS-SRC)". Proc. of I Power Electronics Seminar, LAMEP, Florianópolis, 1988, pp. 43-49.
- [5.8] G. Hua, C.S. Leu and F. C. Lee: "Novel Zero-Voltage-Transition PWM Converters". Proc. of PESC '92, Toledo, Spain, 1992, pp. 55-61.
- [5.9] L. Stefanovic AND S. Cuk: "Capacitive Idling Converters with Decoupled Input Voltage and Output Load Regulation Loops". PESC '93 Conference Record, Seattle, USA, 1993.
- [5.10] E. A. Vendrúsculo and J. A. Pomilio: "Low-Loss, High-Power Factor Voltage Supply Using a Capacitive Idling Converter". Proc. of IEEE International Symposium on Industrial Electronics, Warsaw, Poland, June 17-20, pp. 767-772.
- [5.11] J. A. Pomilio and G. Spiazzi: "High-Precision Current Source Using Low-Loss, Single-Switch, Three-Phase AC/DC Converter". IEEE Trans. on Power Electronics, July 1996, vol. 11, no. 4, pp. 561-566.
- [5.12] L. Malesani, L. Rossetto, G. Spiazzi, P. Tenti, I. Toigo, and F. Dal Lago: "Single-Switch Three-Phase AC/DC Converter with High Power Factor and Wide Regulation Capability". Proc. of INTELEC '92, Oct. 1992, Washington, USA, pp. 279-285.
- [5.13] K. Heumann, Ch. Keller and R. Sommer: "Behavior of IGBT Modules in Zero-Voltage-Switch Applications". Proc. of PESC '92, Jun. 1992, Toledo, Spain, pp. 19-25.
- [5.14] J.A.Pomilio and G.Spiazzi: "Soft-Commutated Cuk and SEPIC Converters as Power Factor Preregulators". Proc. of IECON '94, Bologna, Italy, Sept. 1994
- [5.15] P. Caldeira, R. Liu, D. Dalal and W.J. Gu: "Comparison of EMI Performance of MLP and Resonant Power Converters". Proc. of PESC '93, Seattle, USA, Jun. 1993, pp. 134-140.

5.10 Exercícios

1. Considere um conversor Buck quase-ressonante, ZCS, onda completa, com as seguintes características:

$E=100\text{V}$ $V_o=50\text{V}$ $I_{O\text{MAX}}=10\text{A}$
 $f_s=200\text{kHz}$ (freq. de chaveamento à máxima carga)

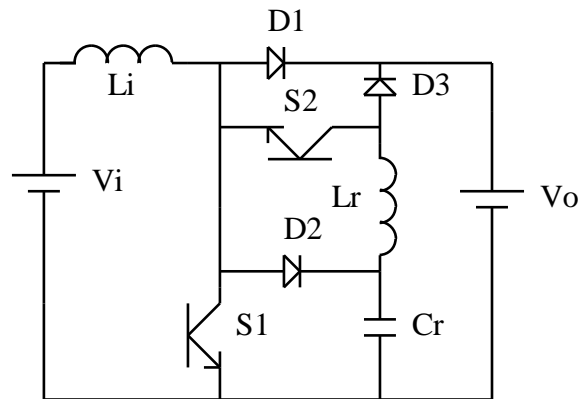
Determine os valores de C_r e L_r que permitam a operação do circuito nas condições dadas e que produza o *mínimo* pico de corrente pelo interruptor.

Desenhe (ou simule) as formas de onda da tensão sobre C_r e da corrente por L_r para esta situação.

2. Para os mesmos parâmetros do exercício anterior, e usando $C_r=40\text{nF}$ e $L_r=4\mu\text{H}$, determine o valor da tensão de saída quando a corrente da carga for de 5A.

3. Considere o circuito mostrado abaixo. Trata-se de um conversor elevador de tensão com um circuito auxiliar para desligamento sob tensão nula. O conversor opera no modo de condução descontínuo.

- a) Descreva qualitativamente o seu funcionamento, descrevendo cada intervalo de funcionamento. Suponha que os comandos dos transistores sejam iguais e que os componentes são ideais.
- b) Simule o circuito e forneça as formas de onda da tensão e da corrente nos interruptores.



$$V_i = 300V \quad V_o = 600V$$

$$L_i = 100\mu H \text{ (corrente inicial zero)}$$

$$L_r = 25\mu H \text{ (corrente inicial zero)}$$

$$C_r = 100nF \text{ (tensão inicial = 600V)}$$

Na simulação em Pspice, use:

Diodos com parâmetro $IS = 1E-18$

RELTOL = .0001 (ou menor)

Frequência de chaveamento de 40kHz com ciclo de trabalho de 40%

Simule poucos ciclos (4 ou 5)