TFE4101
KRETS- OG DIGITALTEKNIKK

Mer om Boolsk algebra og logisk design

Gajski:

- Kap. 3.5: Kanonisk form
- Kap. 3.6: Standard form
- Kap. 3.7: Andre logiske operatorer
- Kap. 3.8 Digitale logiske porter (detaljer)
- Kap. 3.9: Utvidelse til multiple innganger og operatorer
- Kap. 3.10: Portimplementasjoner
  - 3.10.1 Logiske nivå
  - 3.10.2 Forplantningsforsinkelse

Kanoniske former

- <u>Alle</u> variable på ikke-komplements eller komplements form med i hvert ledd
- Sum av produkt eller produkt av sum

$F_2 = \bar{x}\bar{y} + xyz \quad = \bar{x}\bar{y}(\bar{z} + z) + xyz$

$= \bar{x}\bar{y}\bar{z} + \bar{x}\bar{y}z + xyz$

$F_2 = (x+\bar{y}+z)(x+\bar{y}+\bar{z})(\bar{x}+y+z)(\bar{x}+y+\bar{z})(\bar{x}+\bar{y}+z)$

Kanoniske former

Minterm: produkt (AND) av <u>alle</u> variable på ikke-komplements eller komplements form

For hver kombinasjon av verdier på variablene angir tilhørende minterm hvordan vi kan få 1 ut.

index	x	y	z	minterm	notasjon
0	0	0	0	$\bar{x}\,\bar{y}\,\bar{z}$	m_0
1	0	0	1	$\bar{x}\,\bar{y}\,z$	m_1
2	0	1	0	$\bar{x}\,y\,\bar{z}$	m_2
3	0	1	1	$\bar{x}\,y\,z$	m_3
4	1	0	0	$x\,\bar{y}\,\bar{z}$	m_4
5	1	0	1	$x\,\bar{y}\,z$	m_5
6	1	1	0	$x\,y\,\bar{z}$	m_6
7	1	1	1	$x\,y\,z$	m_7

Mintermer for tre variable

Funksjoner beskrevet med mintermer

Funksjon definert ved sannhetstabell:

index	x	y	z	F_2
0	0	0	0	1
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

Kombinasjoner av verdier på variablene der funksjonen skal ha verdien 1

Oppnås ved å liste de tilhørende 1-mintermer:

$$F_2 = \bar{x}\,\bar{y}\,\bar{z} + \bar{x}\,\bar{y}\,z + x\,y\,z \mathbf{= \Sigma(0,1,7)}$$

Når variablene antar verdier tilsvarende en av de listede mintermer vil denne mintermen ta verdien 1 og følgelig vil funksjonen ta verdien 1

Kanoniske former

Maxterm: sum (OR) av alle variable på ikke-komplements eller komplements form

For hver kombinasjon av verdier på variablene angir tilhørende maxterm hvordan vi kan få 0 ut.

index	x	y	z	maxterm	notasjon
0	0	0	0	$x+y+z$	M_0
1	0	0	1	$x+y+\bar{z}$	M_1
2	0	1	0	$x+\bar{y}+z$	M_2
3	0	1	1	$x+\bar{y}+\bar{z}$	M_3
4	1	0	0	$\bar{x}+y+z$	M_4
5	1	0	1	$\bar{x}+y+\bar{z}$	M_5
6	1	1	0	$\bar{x}+\bar{y}+z$	M_6
7	1	1	1	$\bar{x}+\bar{y}+\bar{z}$	M_7

Maxtermer for tre variable

Funksjoner beskrevet med maxtermer

Funksjon definert ved sannhetstabell:

index	x	y	z	F_2
0	0	0	0	1
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

Kombinasjoner av verdier på variablene der funksjonen skal ha verdien 0

Oppnås ved å liste de tilhørende 0-maxtermer:

$$F_2 = (x+\bar{y}+z)(x+\bar{y}+\bar{z})(\bar{x}+y+z)(\bar{x}+y+\bar{z})(\bar{x}+\bar{y}+z) \quad \mathbf{= \Pi(2,3,4,5,6)}$$

Når variablene antar verdier tilsvarende en av de listede maxtermer vil denne maxtermen ta verdien 0 og følgelig vil funksjonen ta verdien 0

Gruppeoppgave

$$F_3 = x\,y + y\,\bar{z}$$

index	x	y	z	F_3
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

Med mintermer:

$F_3 =$

Med maxtermer:

$F_3 =$

Kanoniske former

Index	x	y	z	F_2
0	0	0	0	1
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

$$F_2(x,y,z) = \sum(0,1,7)$$

- Bytt Σ og Π
- List nummer som ikke er med i den originale listen

$$F_2(x,y,z) = \prod(2,3,4,5,6)$$

Kanoniske former

x	y	z	F_2
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

$$F_2(x,y,z) = \sum(0,1,7)$$

$$F_2'(x,y,z) = \sum(2,3,4,5,6)$$

(liste av 0-mintermer)

$$F_2(x,y,z) = \prod(2,3,4,5,6)$$

$$F_2'(x,y,z) = \prod(0,1,7)$$

(liste av 1-maxtermer)

Standard form

- Krever ikke alle variable i alle produkt/summer

- Sum av produkt (Sum Of Product (SOP))

$$F_1 = \underbrace{\underbrace{xy}_{prod} + \underbrace{x\bar{y}z}_{prod} + \underbrace{\bar{x}yz}_{prod}}_{sum\ av\ produkt\ (SOP)}$$

implikant

- Produkt av sum (Product Of Sum (POS))

$$\overline{F}_1 = \underbrace{\underbrace{(\bar{x}+\bar{y})}_{sum}\underbrace{(\bar{x}+y+\bar{z})}_{sum}\underbrace{(x+\bar{y}+\bar{z})}_{sum}}_{produkt\ av\ sum\ (POS)}$$

Standard form

- Reduser antall literaler ved algoritmisk mainpulasjon

$$F_1 = xyz + xy\bar{z} + x\bar{y}z + \bar{x}yz$$

$$= xyz + xy\bar{z} + xyz + x\bar{y}z + xyz + \bar{x}yz$$

$$= xy(z+\bar{z}) + x(y+\bar{y})\,z + (x+\bar{x})yz$$

$$= \underbrace{\underbrace{xy}_{\text{prod}} + \underbrace{xz}_{\text{prod}} + \underbrace{yz}_{\text{prod}}}_{\text{sum av produkt (SOP)}}$$

distributivitet
ab + cb = (a+c)b

komplement
1 = a+ā

- #literaler redusert fra 12 til 6

Ikke-standard form

- Antall literaler kan reduseres ytterligere

$$F_1 = xy + xz + yz$$

$$= \underbrace{\underbrace{x\underbrace{(y+z)}_{\text{sum}}}_{\text{prod av sum}} + \underbrace{\mathbf{yz}}_{\text{prod}}}_{\text{sum av prod av sum}}$$

- #literaler redusert fra 6 til 5

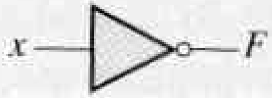
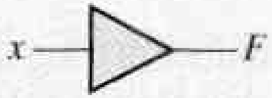
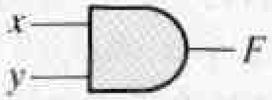
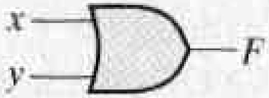
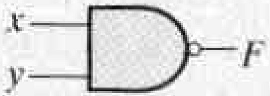
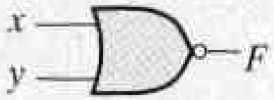
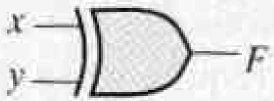
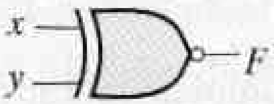
- men (ofte) langsommere krets!

Logiske operatorer

- Med n variable kan det dannes 2^{2^n} Boolske funksjoner
- 2 variable gir 16 Boolske funksjoner (Table 3.13)

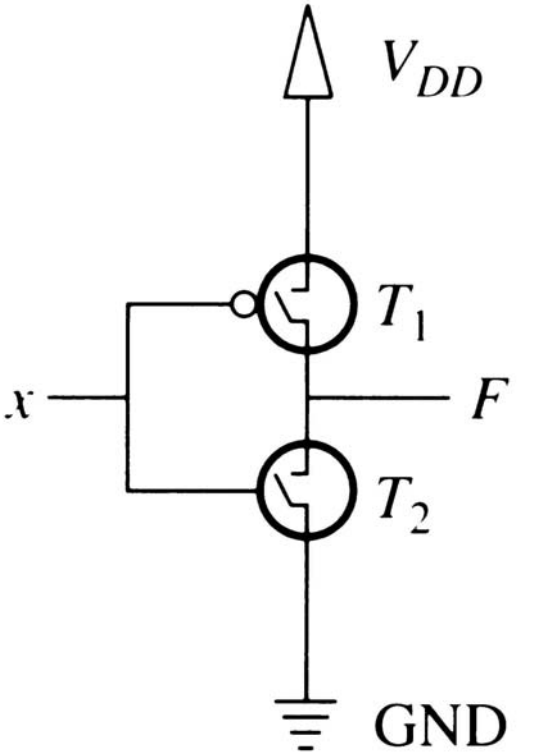
Navn	Symbol	Funksjonsverdi for x,y= 00	01	10	11	Uttrykk	Kommentar
Zero		0	0	0	0	$F_0=0$	Binary constant 0
AND	$x \bullet y$	0	0	0	1	$F_1=xy$	x and y
XOR	$x \oplus y$	0	1	1	0	$F_6=x\bar{y}+\bar{x}y$	x or y but not both
OR	$x+y$	0	1	1	1	$F_7=x+y$	x or y
NOR	$x \downarrow y$	1	0	0	0	$F_8=\overline{x+y}$	Not-OR
Equiv.	$x \odot y$	1	0	0	1	$F_9=xy+\bar{x}\bar{y}$	x equals y
Compl.	y’	1	0	1	0	$F_{10}=\bar{y}$	Not y
Compl.	x’	1	1	0	0	$F_{12}=\bar{x}$	Not x
NAND	$x \uparrow y$	1	1	1	0	$F_{14}=\overline{xy}$	Not-AND
One		1	1	1	1	$F_{15}=1$	Binary constant 1

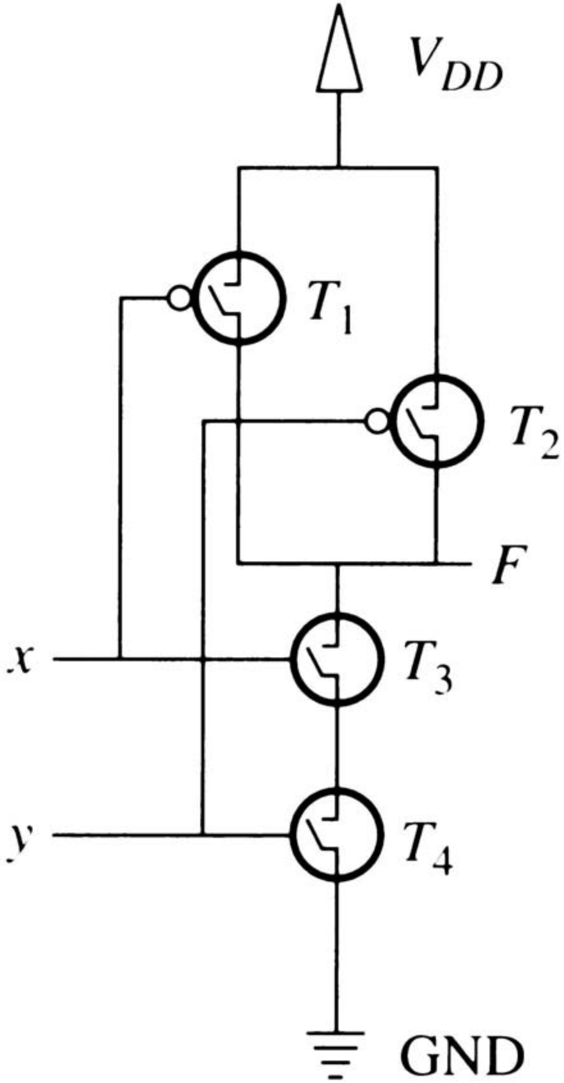
Basisbibliotek av porter

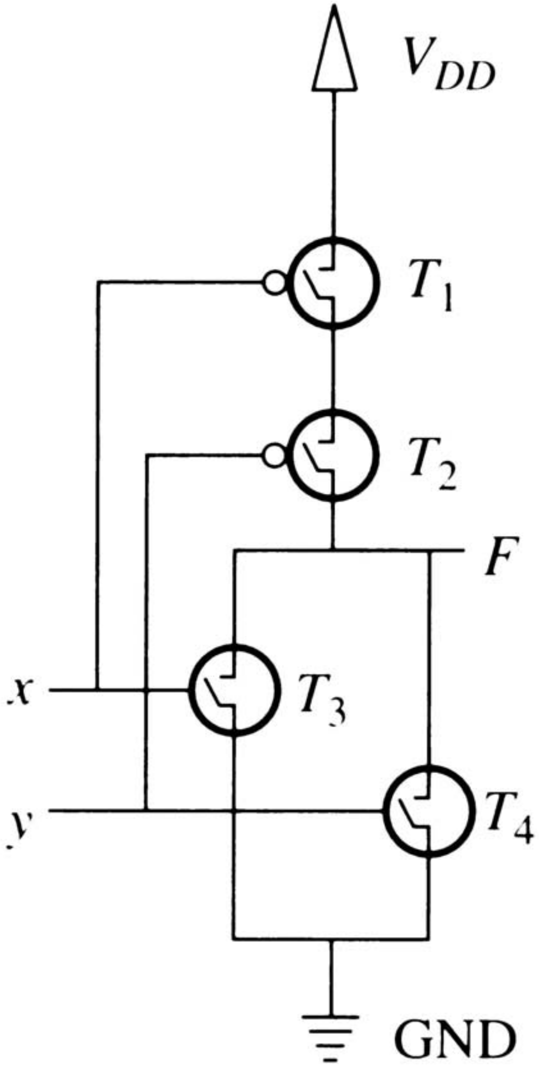
NAME	GRAPHIC SYMBOL	FUNCTIONAL EXPRESSION	COST (NUMBER OF TRANSISTORS)	GATE DELAY (NS)
Inverter		$F = x'$	2	1
Driver		$F = x$	4	2
AND		$F = xy$	6	2.4
OR		$F = x + y$	6	2.4
NAND		$F = (xy)'$	4	1.4
NOR		$F = (x + y)'$	4	1.4
XOR		$F = x \oplus y$	14	4.2
XNOR		$F = x \odot y$	12	3.2

(Table 3.14)

Porter i CMOS teknologi



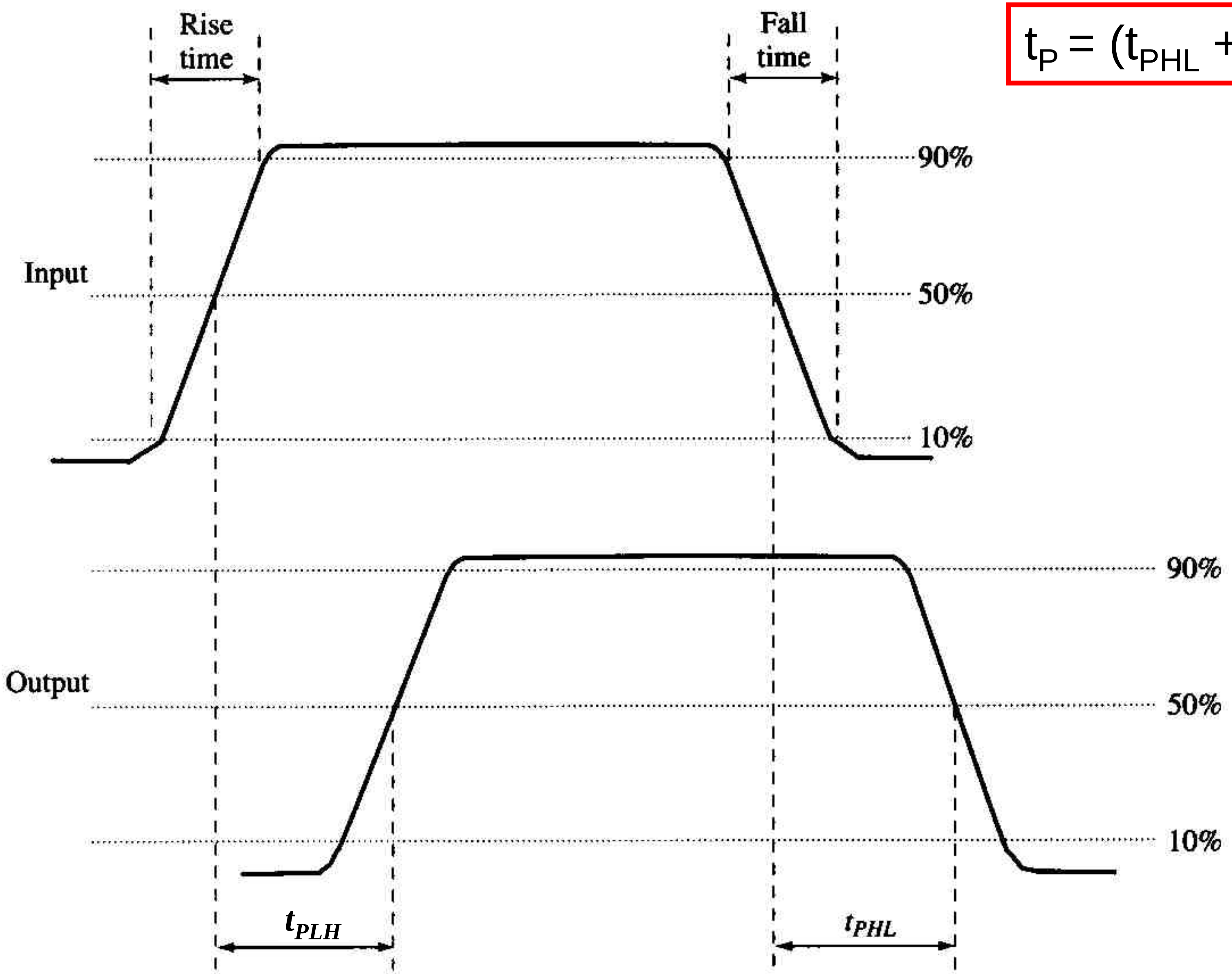




Inverter (NOT) | NAND | NOR

Tidsforsinkelse gjennom porter

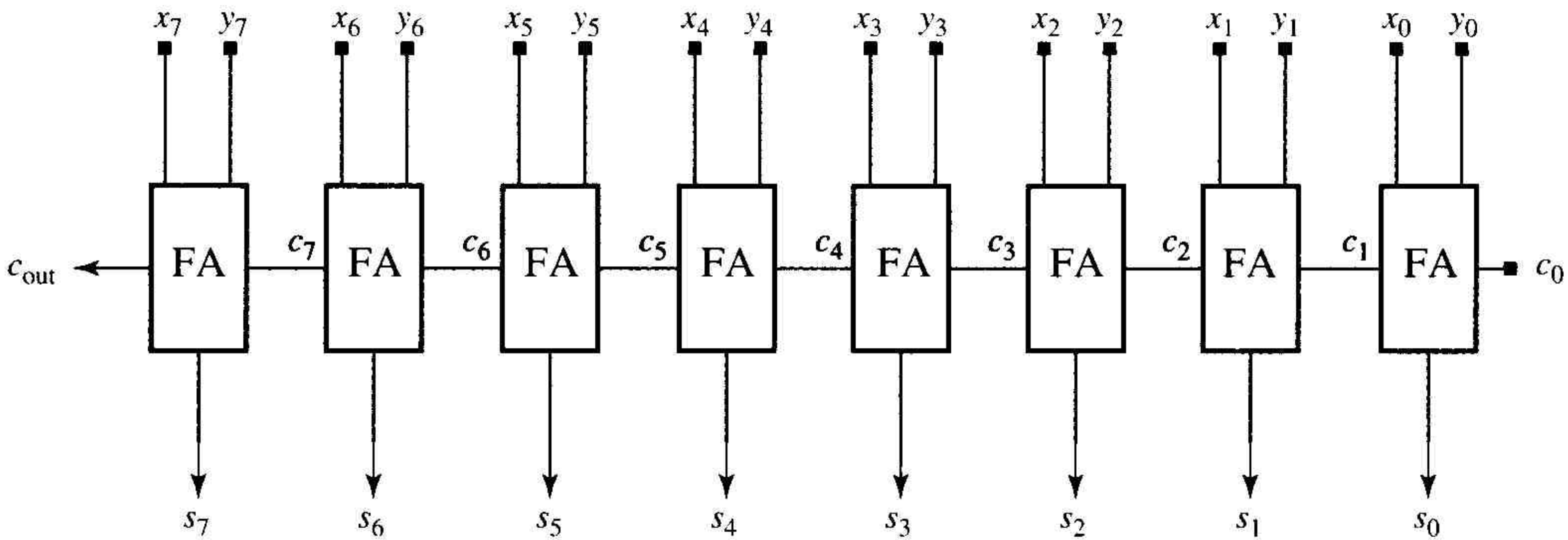
$$t_P = (t_{PHL} + t_{PLH})/2$$



Design av full-adderer

Designmål:

1. Rask krets (kort forsinkelse c_i til c_{i+1})
2. Færrest mulig transistorer



8-bits full-adderer
(bestående av 8 stk. 1-bits full-adderere i parallell)

Addisjon av binære tall: 987(x) + 123(y)

x_i	y_i	c_i	c_{i+1}	s_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

		512	256	128	64	32	16	8	4	2	1
x		1	1	1	1	0	1	1	0	1	1
y					1	1	1	1	0	1	1
C	1	1	1	1	1	1	1	0	1	1	0
x+y	1	0	0	0	1	0	1	0	1	1	0
	s_{10}	s_9	s_8	s_7	s_6	s_5	s_4	s_3	s_2	s_1	s_0

Design av full-adderer

Designmål:

1. Rask krets (kort forsinkelse c_i til c_{i+1})
2. Færrest mulig transistorer

$$s_i(x_i, y_i, c_i) = \sum(1,2,4,7)$$

x_i +	y_i +	c_i	c_{i+1}	s_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$$s_i = \bar{x}_i\bar{y}_i c_i + \bar{x}_i y_i \bar{c}_i + x_i \bar{y}_i \bar{c}_i + x_i y_i c_i$$

$$= \bar{x}_i y_i \bar{c}_i + x_i \bar{y}_i \bar{c}_i + \bar{x}_i\bar{y}_i c_i + x_i y_i c_i$$

Ordner

$$= (\bar{x}_i y_i + x_i \bar{y}_i)\bar{c}_i + (\bar{x}_i\bar{y}_i + x_i y_i)c_i$$

Distributiv

$$= (x_i \oplus y_i)\bar{c}_i + (x_i \odot y_i)c_i$$

$$= (x_i \oplus y_i)\bar{c}_i + \overline{(x_i \oplus y_i)}c_i$$

$$= (x_i \oplus y_i) \oplus c_i$$

Design av full-adderer

Designmål:

1. Rask krets (kort forsinkelse c_i til c_{i+1})
2. Færrest mulig transistorer

$$c_{i+1}(x_i, y_i, c_i) = \sum(3,5,6,7)$$

x_i +	y_i +	c_i	c_{i+1}	s_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$c_{i+1} = F_1 = x_i y_i + (x_i + y_i)c_i$

Har allerede:

$s_i = (x_i \oplus y_i) \oplus c_i$

$$c_{i+1} = \bar{x}_i y_i c_i + x_i \bar{y}_i c_i + x_i y_i \bar{c}_i + x_i y_i c_i$$

$$= x_i y_i \bar{c}_i + x_i y_i c_i + \bar{x}_i y_i c_i + x_i \bar{y}_i c_i$$ Ordner

$$= x_i y_i (c_i + \bar{c}_i) + (\bar{x}_i y_i + x_i \bar{y}_i) c_i$$ Distributiv

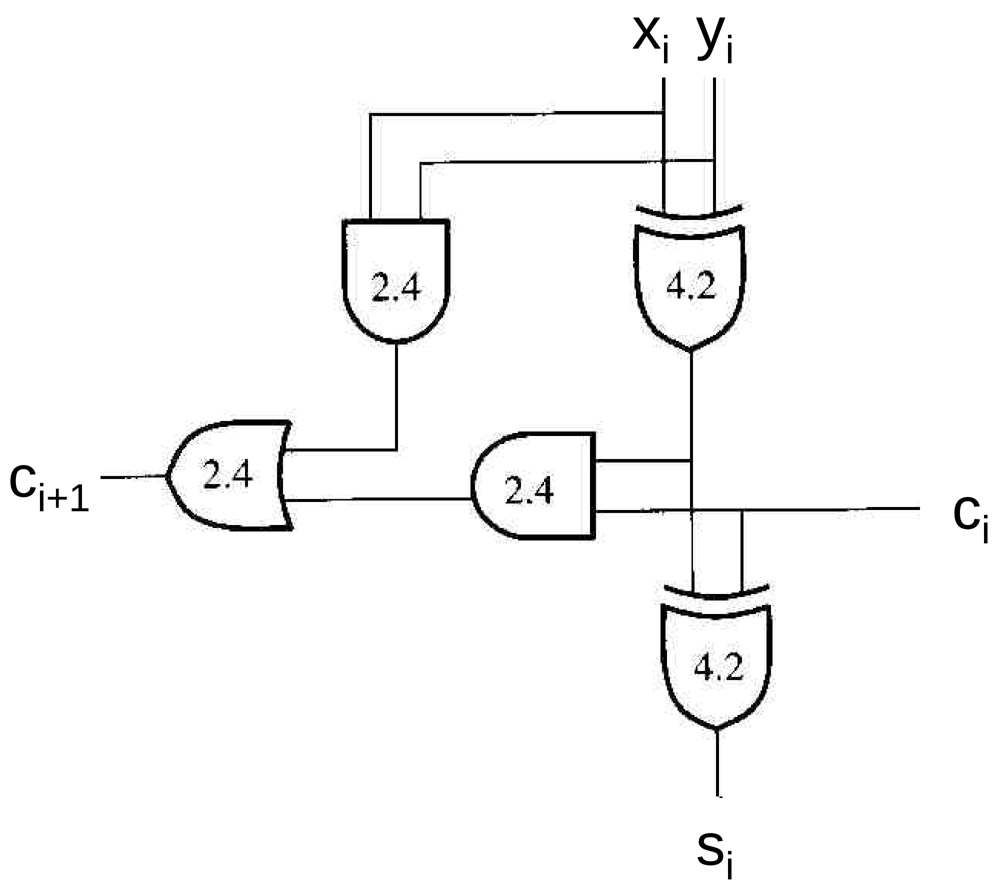
$$= x_i y_i + (x_i \oplus y_i) c_i$$

Design av full-adderer

$s_i = (x_i \oplus y_i) \oplus c_i$

$c_{i+1} = x_i y_i + (x_i \oplus y_i)c_i$

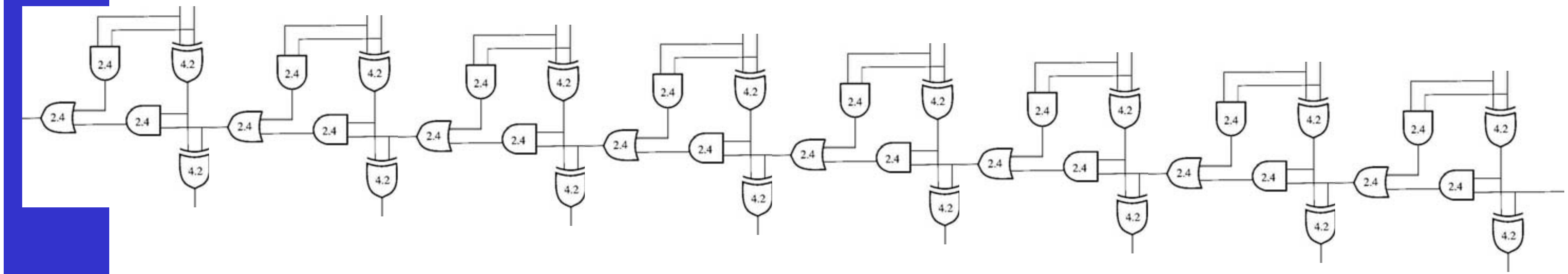
Antall transistorer: 46



Inn-ut sti	Forsinkelse (ns)
c_i til c_{i+1}	4.8
c_i til s_i	4.2
x_i,y_i til c_{i+1}	9.0
x_i,y_i til s_i	8.4

Bruker langsomme AND, OR og XOR

Gruppeoppgave
Beregn forsinkelse gjennom 8-bits FA



Design av full-adderer

Bruk av raskere porter:

NAND og NOR

$$c_{i+1} = x_i y_i + (x_i + y_i)c_i$$

$$= \overline{\overline{x_i y_i + (x_i + y_i)c_i}}$$

$$= \overline{\overline{x_i y_i} \bullet \overline{(x_i + y_i)c_i}}$$

3 NAND + 1 OR

$$s_i = (x_i \oplus y_i)\overline{c_i} + (x_i \odot y_i)c_i$$

$$= \overline{(x_i \odot y_i)}\,\overline{c_i} + (x_i \odot y_i)c_i$$

$$= (x_i \odot y_i) \odot c_i$$

4 NAND + 2 OR

Har:

$$x_i \odot y_i = x_i y_i + \overline{x}_i \overline{y}_i$$

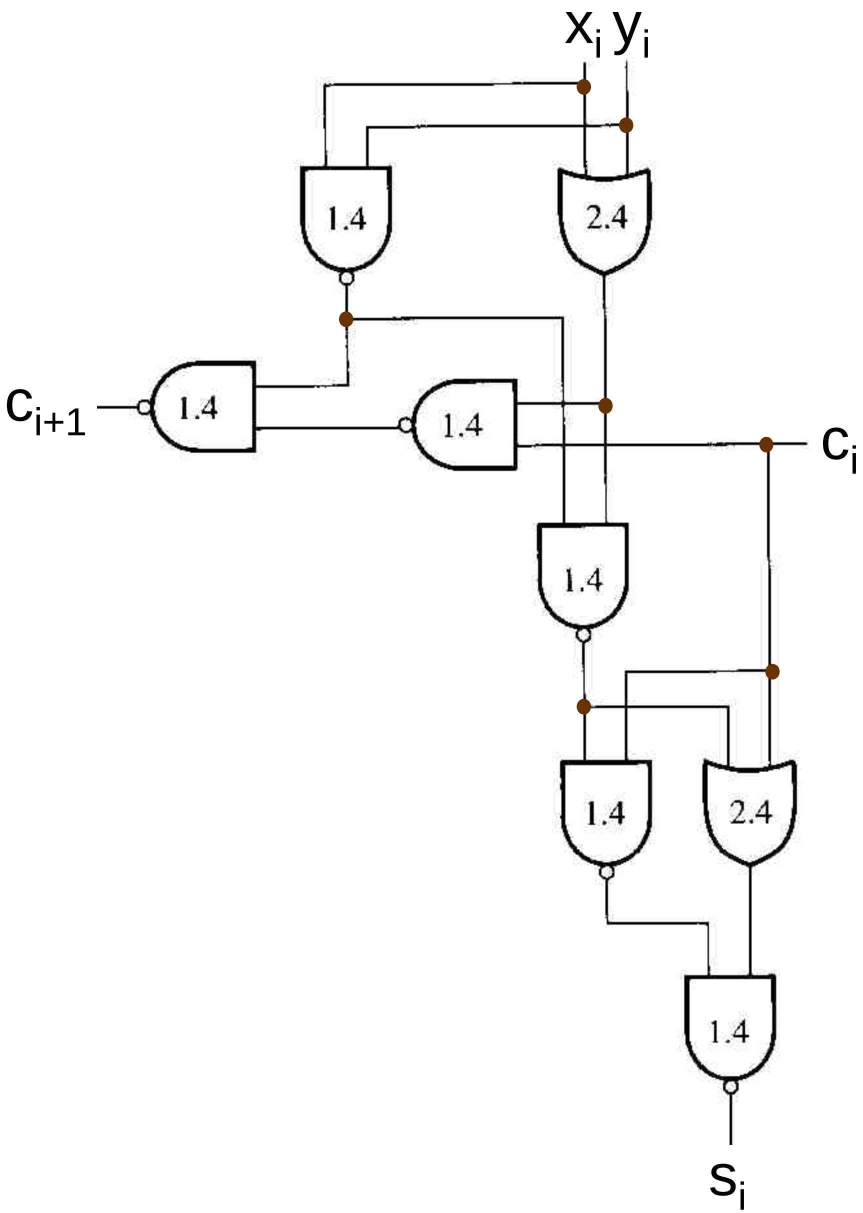
$$= \overline{\overline{x_i y_i} \bullet \overline{\overline{x}_i \overline{y}_i}}$$

$$= \overline{\overline{x_i y_i} \bullet (x_i + y_i)}$$

2 NAND + 1 OR

Totalt 6 NAND + 2 OR (pga gjenbruk)

Design av full-adderer



Antall transistorer: 36

Inn-ut sti	Forsinkelse (ns)
c_i til c_{i+1}	2.8
c_i til s_i	3.8
x_i,y_i til c_{i+1}	5.2
x_i,y_i til s_i	7.2

Forsinkelse x_0 til c_{7+1}=
2,4 + 16 x 1,4 = 24,8ns

Porter med mer enn 2 innganger

- AND og OR er assosiativ $\rightarrow$ direkte utvidbar
- NAND og NOR er ikke assosiativ

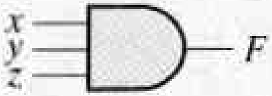
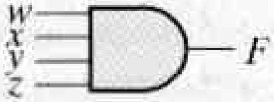
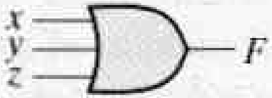
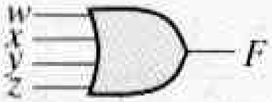
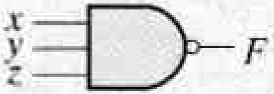
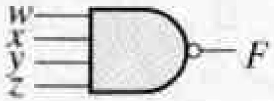
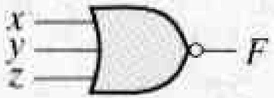
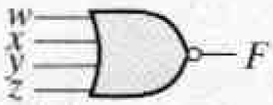
  $x=0 \quad y=1 \quad z=1$

  NAND: $(x\uparrow y)\uparrow z=(0\uparrow 1)\uparrow 1=1\uparrow 1=0$
  $x\uparrow(y\uparrow z)=0\uparrow(1\uparrow 1)=0\uparrow 0=1$

  NOR: $(x\downarrow y)\downarrow z=(0\downarrow 1)\downarrow 1=0\downarrow 1=0$
  $x\downarrow(y\downarrow z)=0\downarrow(1\downarrow 1)=0\downarrow 0=1$

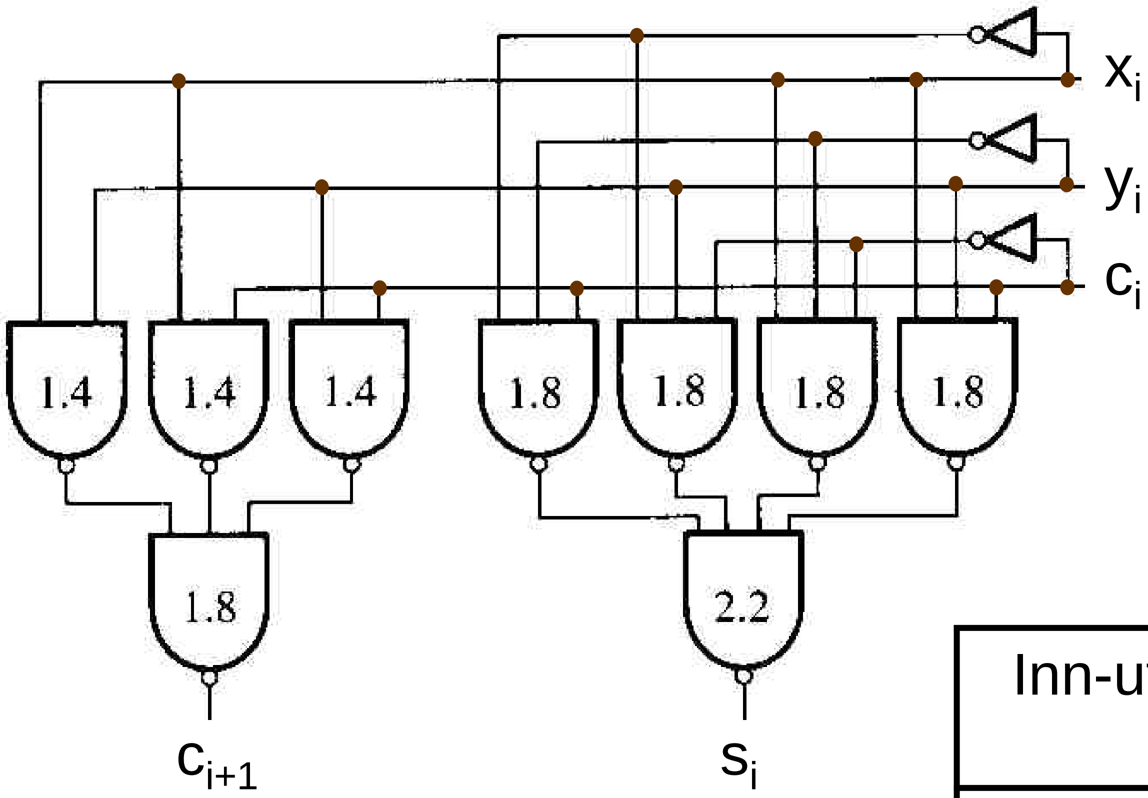
- Definerer:
  - NAND(x,y,z,…) = (xyz…)’
  - NOR(x,y,z,…) = (x+y+z…)’

Porter med multiple innganger

NAME	GRAPHIC SYMBOL	FUNCTIONAL EXPRESSION	COST (NUMBER OF TRANSISTORS)	GATE DELAY (NS)
3-input AND		$F = xyz$	8	2.8
4-input AND		$F = xyzw$	10	3.2
3-input OR		$F = x + y + z$	8	2.8
4-input OR		$F = x + y + z + w$	10	3.2
3-input NAND		$F = (xyz)'$	6	1.8
4-input NAND		$F = (xyzw)'$	8	2.2
3-input NOR		$F = (x + y + z)'$	6	1.8
4-input NOR		$F = (x + y + z + w)'$	8	2.2

(Table 3.15)

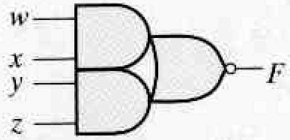
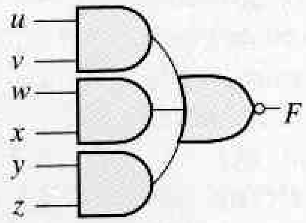
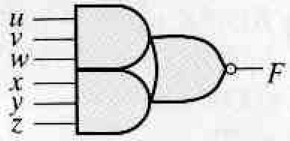
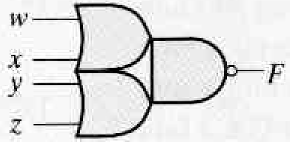
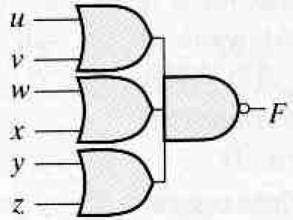
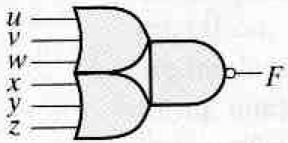
Design av 1-bits full-adderer



Inn-ut sti	Forsinkelse (ns)
c_i til c_{i+1}	3.2
c_i til s_i	5.0
x_i,y_i til c_{i+1}	4.2
x_i,y_i til s_i	5.0

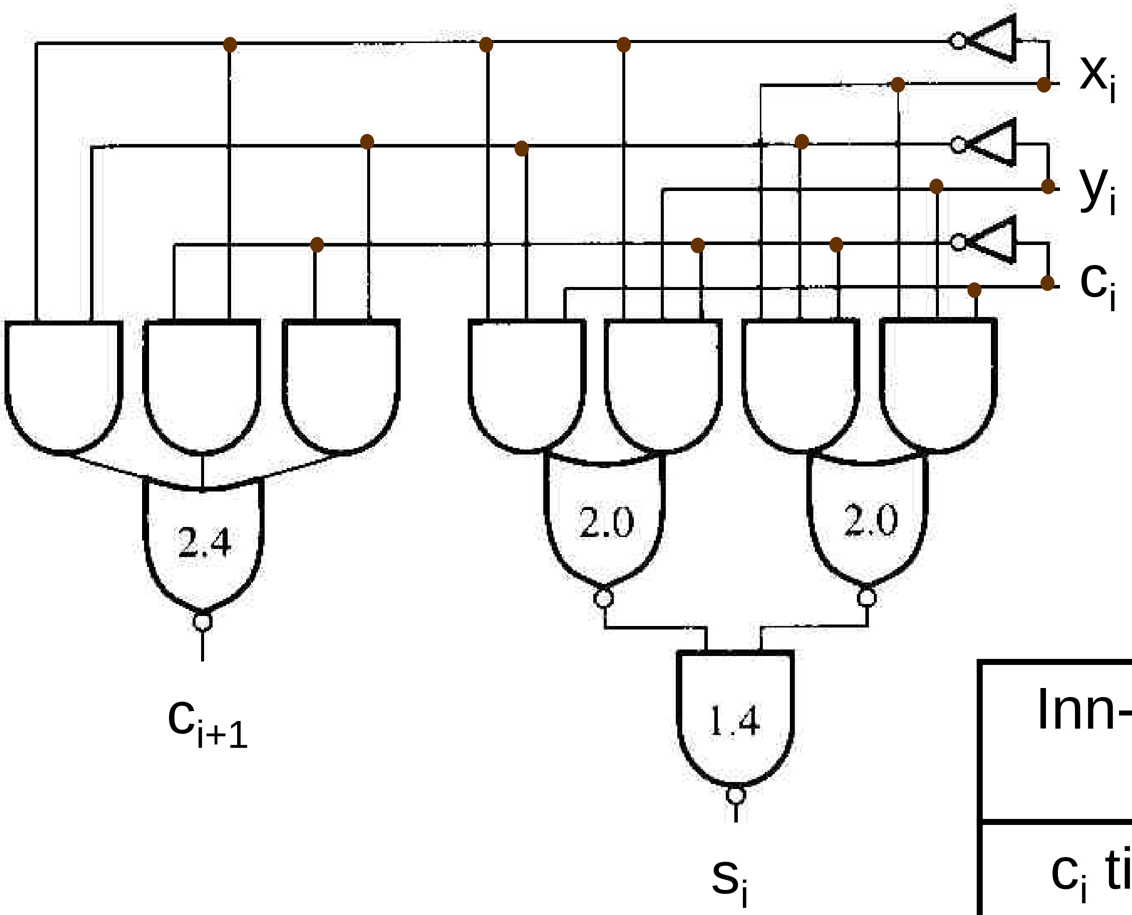
Antall transistorer: 56

Porter med multiple operatorer

NAME	GRAPHIC SYMBOL	FUNCTIONAL EXPRESSION	COST (NUMBER OF TRANSISTORS)	GATE DELAY (NS)
2-wide, 2-input AOI		$F = (wx + yz)'$	8	2.0
3-wide, 2-input AOI		$F = (uv + wx + yz)'$	12	2.4
2-wide, 3-input AOI		$F = (uvw + xyz)'$	12	2.2
2-wide, 2-input OAI		$F = ((w + x)(y + z))'$	8	2.0
3-wide, 2-input OAI		$F = ((u + v)(w + x)(y + z))'$	12	2.2
2-wide, 3-input OAI		$F = ((u + v + w)(x + y + z))'$	12	2.4

(Table 3.16)

Design av 1-bits full-adderer



(Figure 3.5)

Inn-ut sti	Forsinkelse (ns)
c_i til c_{i+1}	3.4
c_i til s_i	4.4
x_i,y_i til c_{i+1}	3.4
x_i,y_i til s_i	4.4

Antall transistorer: 46

Oppgave: Varslingsalarm i bil

- Varsling (V) hvis
  - Motor (M) går og Dør (D) er åpen
  - eller hvis Dør (D) er åpen og Brekket (B) er av
  - eller hvis Motor (M) er av og Brekket (B) er av
- V = 1 betyr at varslingsalarm er <u>aktiv</u>
- M = 1 betyr at motor <u>går</u>
- D = 1 betyr at dør er <u>åpen</u>
- B = 1 betyr at brekk er <u>av</u>

1. Sett opp funksjonen for V
2. Lag sannhetstabell for funksjonen
3. Skriv funksjonen som sum av mintermer
4. Bruk algebraisk manipulasjon til å forenkle funksjonen
5. Tegn kretsskjema for funksjonen i 4.