

VICTOR AFONSO DOS REIS

@ victor.afonsoreis35@gmail.com
📍 São José do Rio Preto-SP, Brasil

+55 (17)982204427
in www.linkedin.com/in/vdosreis

✉ Av Belvedere, 750, QD A Lote 16, 15056030



EXPERIÊNCIA PROFISSIONAL

Estagiário em Engenharia de Telecomunicações

Qualcomm

📅 Abr 2019 - Dez 2019

📍 São Paulo, Brasil

- Análise de protocolos e testes de dispositivos 4G e 5G.

Estagiário em Engenharia

Intel Corporation

📅 Fev 2018 - Fev 2019

📍 Munique, Alemanha

- Integração, verificação e soluções de hardware para chips de modems G.Fast, VDSL e ADSL (Home Connected Division).
- Desenvolver e adaptar scripts de testes para automação de testes baseados em Matlab.
- Uso de equipamentos de medição, teste e modificação como: spectrum analyser, osciloscópios, loop simulators e estações de solda.

EXPERIÊNCIA ACADÊMICA

Bolsista de Iniciação Científica

Fundunesp/UNESP

📅 Jan 2016 - Dez 2018

Estudo, desenvolvimento e implementação das codificações 8b/10b e 64b/66b. Modelou-se as codificações no Matlab (SIMULINK) e posteriormente implementou-se em um FPGA (Xilinx Kintex 7) em VHDL.

Colaborador de Pesquisa

São Paulo Research and Analysis Center (SPRACE)/UNESP

📅 Out 2015 - Dez 2018

Estudante/Pesquisador na área de instrumentação eletrônica para física de altas energias.

Voluntário

PET Elétrica/UNESP

📅 Dez 2014 - Mar 2017

A principal atividade desenvolvida no grupo foi a Oficina de Projetos na qual fui líder da atividade. Nesta atividade era desenvolvido projetos eletrônicos junto com os calouros do curso.

PUBLICAÇÕES

Modeling and Implementation in FPGA of 8b/10b Encoding. SIIM/SPS. Nov 2017. Disponível em: <www.eventos.ufabc.edu.br/siimsp/FILES/id14.pdf>

Robustness Analysis and State Machine Modeling of 8b/10b Encoding. ERMAC. Mai 2017. Disponível em: <www.fc.unesp.br/Home/Departamentos/Matematica/ermac/caderno-ermac_2017.pdf>

HABILIDADES

Python Matlab VHDL FPGA
5G 4G xDSL Spectrum Analyser
Sistemas de Telecomunicação
Network Analyser Call Box
Linux LaTeX C# Simulink
Comunicações em Alta Velocidades
Git

LÍNGUAS

Português ●●●●●
Inglês ●●●●●
Alemão ●●●●●

FORMAÇÃO ACADÊMICA

Graduação em Engenharia Elétrica

UNESP-Ilha Solteira

📅 Fev 2014 - Dez 2019

Título da Tese: Estudo do Sistema de Comunicação Serial LpGBT

REFERÊNCIAS

Bruno Pereira Matheus

@ Nvidia

✉ bruno.p.matheus@gmail.com

+49 1520 2585764

Prof. Dr. Ailton Akira Shinoda

@ UNESP

✉ aa.shinoda@unesp.br

+55 18 3743-1290