

Homework

Suppose:

Add instruction needs 2 clock cycles. Multiply instruction needs 10 clock cycles.

Division instruction needs 40 clock cycles. LD instruction need 1 clock cycles.

FLD	F6, 34 (R2)
FLD	F2, 45 (R3)
FMUL.D	F0, F2, F4
FSUB.D	F8, F2, F6
FDIV.D	F10, F0, F6
FADD.D	F6, F8, F2

How many cycles does it take to finish each instruction using the following two methods?

(1) Scoreboard algorithm

(2) Tomasulo's approach

(1) instruction status: 假设计为板算法只有1个加法部件。
1个除法部件。2个乘法部件。1个 integer unit

instruction	IS	RO	EX	WB
FLD F6, 34(R2)	✓	✓	✓	✓
FLD F2, 45(R3)	✓	✓	✓	✓
FMUL.D F0, F2, F4	✓			
FSUB.D F8, F2, F6	✓			
FDIV.D F10, F0, F6	✓			
FADD.D F6, F8, F2				

① 指令一 FLD F6, 34(R2) 结束经历 5 个 cycles

② 指令二 从 cycle 6 开始运行，结束时经历 5 个 cycles (cycle 10)

此时 指令 3 和 指令 4 才能运行

- ③ 指令3 cycle 11 开始运行 R0, 在 cycle 22 时 结束运行
- ④ 指令4 cycle 11 开始运行 R0, 在 cycle 14 时 结束运行
- ⑤ 指令5 cycle 23 开始运行 R0. 在 cycle 64 时 结束运行
- ⑥ 指令6 cycle 15 开始运行 IS. 需要等 指令5 执行完 R0, 才能执行 WB.
在 cycle 24 结束运行.

~ 共需要运行 64 个 cycle 才能结束运行

(2) Tomasulo's approach

instruction	IS	EX	WB
FLD F6, 34(R2)	✓	✓	✓
FLD F2, 45(R3)	✓	✓	✓
FMUL.D F0, F2, F4	✓		
FSUB.D F8, F2, F6	✓		
FDIV.D F10, F0, F6	✓		
FADD.D F6, F8, F2			

① 指令1, 在 cycle 4 运行结束. F6 写入到保留站中 (此时地址可以提前计算)

② 指令2, 在 cycle 4 开始运行 EX cycle 5 结束运行. F2 写入到保留站

③ 指令3 在 cycle 6 开始运行 EX, cycle 16 结束运行. F0 写入到保留站

④ 指令4 在 cycle 6 开始运行 EX, cycle 8 结束运行. F8 写入保留站

⑤ 指令5 在 cycle 17 开始运行 EX. cycle 57 结束运行

⑥ 指令6 在 cycle 9 开始运行 EX. cycle 11 结束运行