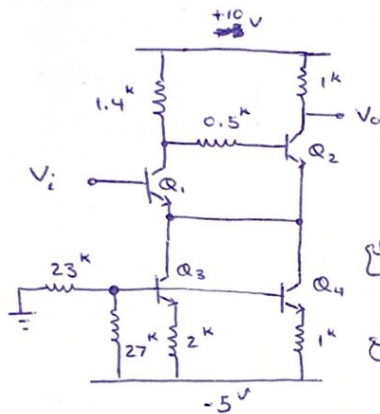


## تمرین سری 3 تکلیف های

1) مشخصه  $V_o - V_i$  مدار انجست ترانزیستور را بدست آورید و بررسی کنید.  $Q_1$ ،  $Q_2$  هر کدام در حالت وصل، اشباع و یا فعال هستند؟



$$\beta = 100$$

$$V_{BE, on} = 0.7 \text{ V}$$

$$V_E = 0.5 \text{ V}$$

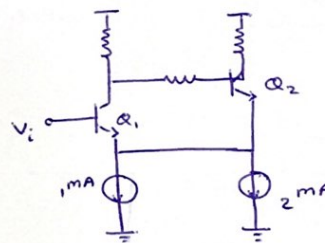
برای بدست آوردن UTP  $Q_2$  روشن (فعال یا اشباع) و  $Q_1$  قطع  
برای بدست آوردن LTP  $Q_1$  روشن (فعال یا اشباع) و  $Q_2$  قطع

$$V_{B3,4} = \frac{23 \text{ k}}{23 \text{ k} + 27 \text{ k}} (-5) = -2.3 \text{ V}$$

$$V_{E3} = V_{E4} = -2.3 - 0.7 = -3 \text{ V}$$

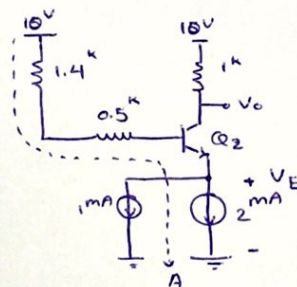
$$\begin{cases} I_{Q3} = \frac{V_{E3} + 5}{2 \text{ k}} = \frac{-3 + 5}{2 \text{ k}} = 1 \text{ mA} \\ I_{Q4} = \frac{V_{E4} + 5}{1 \text{ k}} = \frac{-3 + 5}{1 \text{ k}} = 2 \text{ mA} \end{cases}$$

1) پیدا کردن جریان منابع جریان  $Q_3$  و  $Q_4$ :



II) پیدا کردن UTP:

فرض  $\begin{cases} Q_1: \text{قطع} \\ Q_2: \text{فعال} \end{cases}$



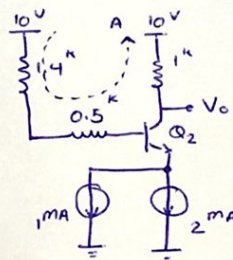
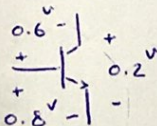
$$\text{KVL @ A: } -10 \text{ V} + (1.4 \text{ k} + 0.5 \text{ k}) \frac{I_E}{\beta} + 0.7 \text{ V} + V_E = 0$$

$$\frac{I_C = 3 \text{ mA}}{\beta = 100} \rightarrow V_E = \frac{10}{\beta} - 0.057 - 0.7 = 9.243 \text{ V}$$

$$V_o = 7 \text{ V} \rightarrow V_{CE} = ??? \quad \text{X}$$

فرض فعال بودن  $Q_2$  اشتباه است.

فرض  $\begin{cases} Q_1: \text{قطع} \\ Q_2: \text{اشباع} \end{cases} \rightarrow \begin{cases} V_{CE2} = 0.2 \\ V_{BC2} = 0.6 \\ V_{BE2} = 0.8 \end{cases}$



$$1) I_{C2} + I_{B2} = I_{E2}$$

$$\text{KVL @ A: } -10 + (1.4 \text{ k} + 0.5 \text{ k}) I_B + V_{BC2}$$

$$-1 \text{ k} I_{C2} = 0 \Rightarrow I_{C2} = 1.9 I_{B2} + 0.6$$

$$(1) \rightarrow I_E - I_B = 1.9 I_{B2} + 0.6$$

$$\frac{I_E = 3 \text{ mA}}{\rightarrow 3 - I_B = 1.9 I_B + 0.6}$$

$$\Rightarrow I_B = 0.827 \text{ mA} \Rightarrow I_C = 3 - I_B = 3 - 0.827 = \underline{2.172 \text{ mA}}$$

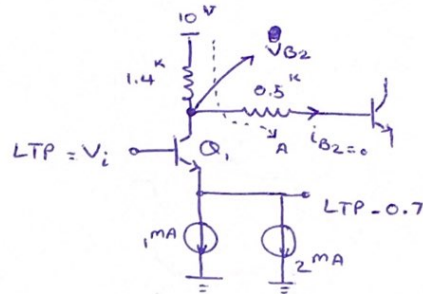
$$V_{C2} = V_O = 10 - 1^k(2.17) = 7.83 \text{ V} \Rightarrow V_{E2} = V_{C2} - V_{CE2} = 7.83 - 0.2 = 7.63 \text{ V}$$

$$\Rightarrow UTP = V_E + V_T = 7.63 + 0.5 = \underline{8.13 \text{ V}}$$

III) LTP پیدائش : فرض { قطع :  $Q_2$   
فعال :  $Q_1$

$$KVL @ A: -10 + 1.4^k(3 \text{ mA}) + V_{B2} = 0$$

$$\Rightarrow V_{B2} = \underline{5.8 \text{ V}}$$



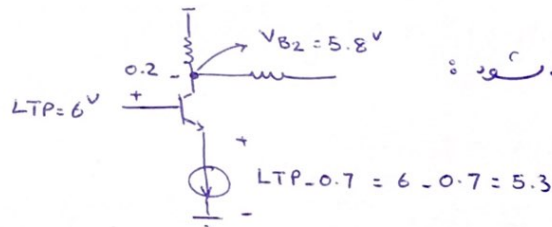
$$V_{BE2} = V_{B2} - V_{E2,1}$$

بیشتر اینکه  $Q_2$  در آستانه وصل شدن قرار بگیرد، باید  $V_{BE2} = 0.5 \text{ V}$

$$V_{E2,1} = V_{B2} - V_{BE2} = 5.8 - 0.5 = 5.3 \rightarrow V_E = LTP - 0.7 = 5.3$$

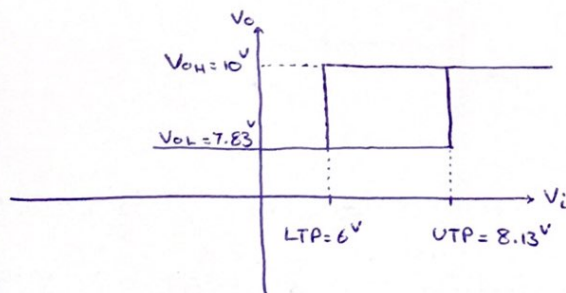
$$\Rightarrow \underline{LTP = 6 \text{ V}}$$

$V_{BC}$  در حالت فعال <  $V_{BC}$  در حالت اشباع  $0.6 \text{ V}$

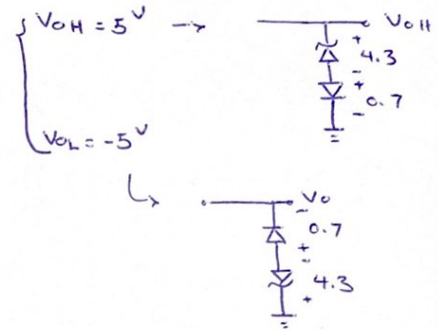
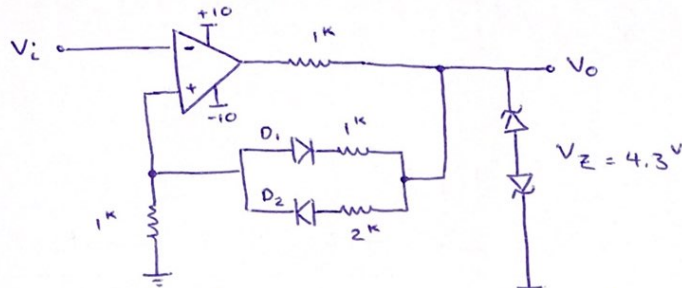


فرض فعال بودن یک شود :

پس فرض فعال بودن درست است .



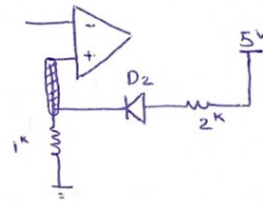
3) معطی  $V_O - V_i$  مدار استیت ترانزیستور رو به دور است ادوید ؟



استیت مستقیم  
استیت معکوس

if  $V_O = V_{OH} = 5V \rightarrow D_2$  is ON  $\rightarrow$

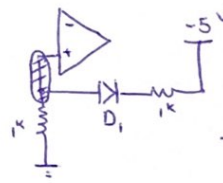
$$V_{in}^+ = \frac{1k}{1k+2k} \cdot (5 - 0.7) = 1.43V$$



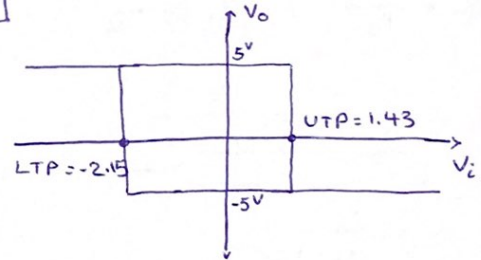
if  $V_i > V_{in}^+ \rightarrow V_{OH} \Rightarrow V_{OL} : \underline{UTP = 1.43}$

if  $V_O = V_{OL} = -5V \rightarrow D_1$  is ON

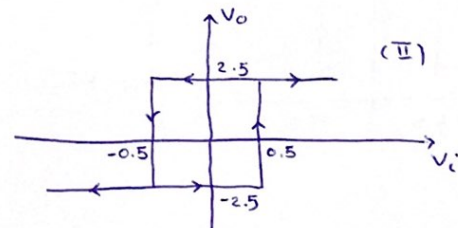
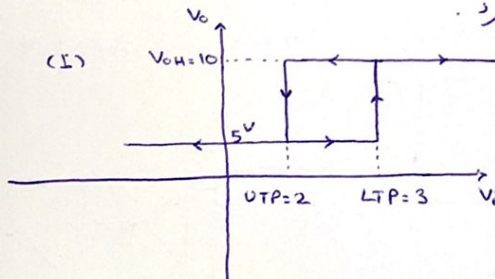
$$V_{in}^- = \frac{1k}{1k+1k} \cdot (-5 + 0.7) = -2.15V$$



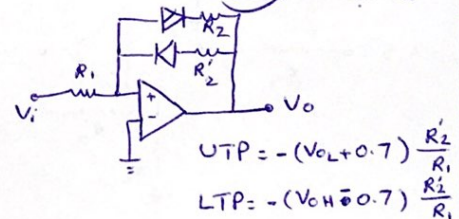
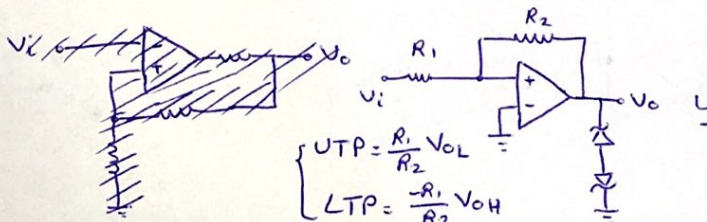
if  $V_i < V_{in}^- \rightarrow V_{OL} \Rightarrow V_{OH} : \underline{LTP = -2.15}$



4) یک استیت ترانزیستور که معطی آن به صورت زیر باشد. در طراحی خودی توانید از یک امپ و سایر امپ های استیت ترانزیستور تغییر دیود زبر، محدودی و مقاومت استفاده کرد.



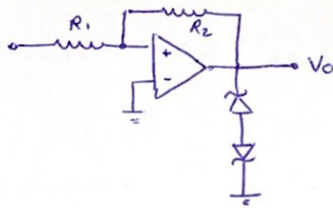
\* ابتدا مدار برای معطی (II) طراحی کنیم، سپس با استفاده از مدار level shift به معطی (I) می-رسیم



$$\begin{cases} UTP = \frac{R_1}{R_2} V_{OL} \\ LTP = -\frac{R_1}{R_2} V_{OH} \end{cases}$$

$$\begin{cases} UTP = -(V_{OL} + 0.7) \frac{R_2}{R_1} \\ LTP = -(V_{OH} + 0.7) \frac{R_2}{R_1} \end{cases}$$





بايد  $V_{OH} = 2.5V$  ,  $V_{OL} = -2.5V$

$\rightarrow V_Z = 1.8V$

$UTP = \frac{-R_1}{R_2} V_{OL} \rightarrow +0.5 = \frac{-R_1}{R_2} (-2.5) \Rightarrow \frac{R_1}{R_2} = \frac{0.5}{2.5} = 0.2$

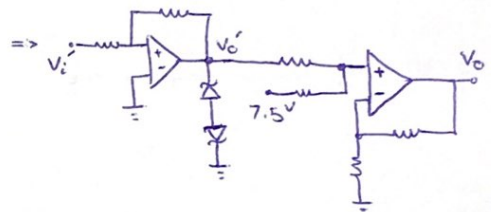
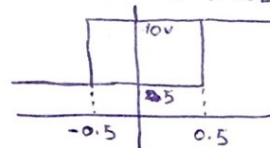
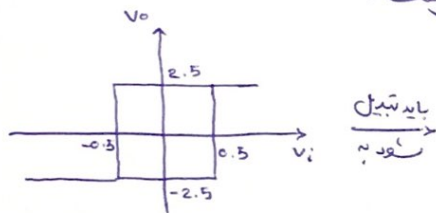
$LTP = \frac{-R_1}{R_2} V_{OH} \rightarrow -0.5 = \frac{-R_1}{R_2} (2.5)$

$\rightarrow$  انتخاب :  $R_1 = 1K \rightarrow R_2 = 5K$

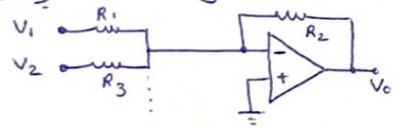
پس از طراحی نسبت تغییر، مدار شیفتر دهنده ولتاژ ورودی و خروجی را طراحی می کنیم

$(V_o = V_o' + 7.5V)$

(I) طراحی مدار شیفتر دهنده ولتاژ خروجی :  $V_{OH}$  و  $V_{OL}$  بايد شيفت داده شود

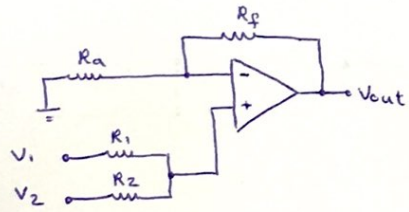


طراحی : Voltage Adder Circuit



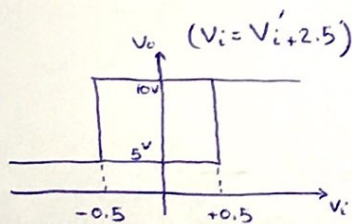
$V_{out} = - \left[ \frac{R_2}{R_1} V_1 + \frac{R_2}{R_3} V_2 \right]$

Inverting Voltage Adder

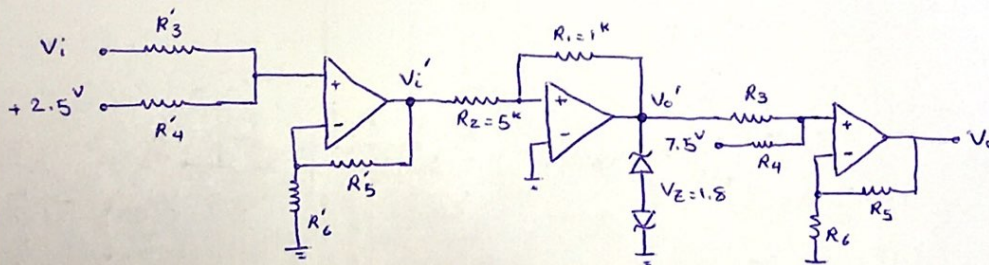
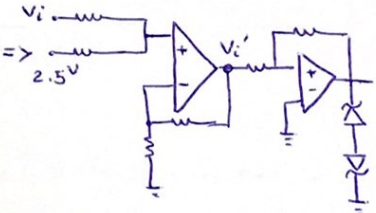
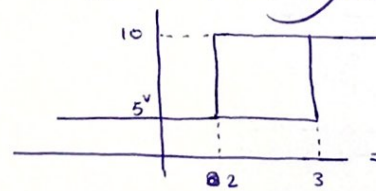


$V_{out} = \left( 1 + \frac{R_f}{R_a} \right) \cdot \left( \frac{R_2}{R_1 + R_2} V_1 + \frac{R_1}{R_1 + R_2} V_2 \right)$

non Inverting voltage Adder



(II) طراحی مدار شیفتر دهنده ولتاژ ورودی :  $UTP$  و  $LTP$  بايد شيفت داده شود  $(V_i = V_i' + 2.5V)$



مدار نهایی :