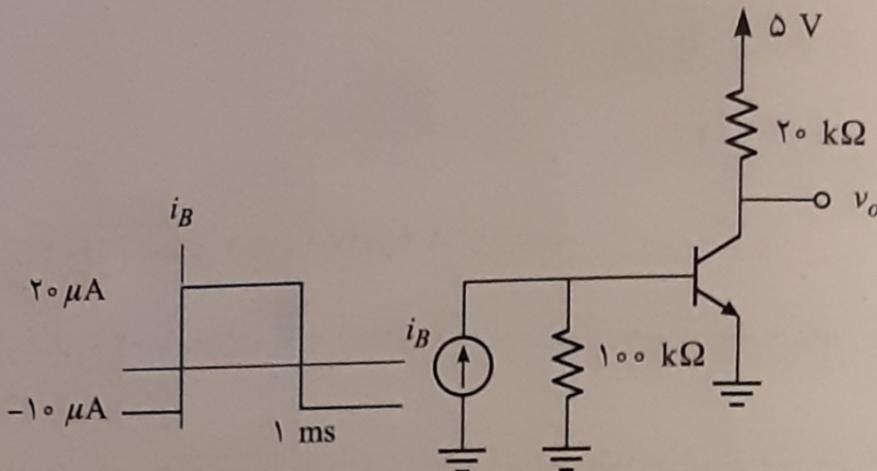


11-۴. خازن تسریع چگونه زمان روشن شدن و زمان خاموش شدن ترانزیستور را کاهش می دهد؟ شکل موجهای جریان بیس را، با و بدون خازن تسریع، رسم کنید.

12-۴. برای صفر شدن زمان ذخیره مدار مسئله ۱۰-۴ چه خازنی باید با مقاومت بیس موازی شود؟

13-۴. در مدار شکل M ۱۳-۴ برای ترانزیستور  $\beta = 50$ ،  $V_{BE(on)} = 0.7V$ ، و  $V_{CE(sat)} = 0.1V$ ،  $\tau_{BF} = 10\text{ ns}$ ،  $v_o = 20\text{ ns} = \tau_s$ . شکل موج  $v_o$  را رسم کنید. زمانهای مختلف مربوط به روشن شدن و خاموش شدن ترانزیستور را بباید و آنها را روی شکل موج خروجی مشخص کنید.



شکل M ۱۳-۴ مسئله ۱۳-۴ را بینید.

14-۴. چند روش برای جلوگیری از اشباع شدن ترانزیستور بیان کنید. در هر مورد شکل مدار را رسم کرده، توضیح دهید چه عاملی نمی‌گذارد ترانزیستور اشباع شود؟

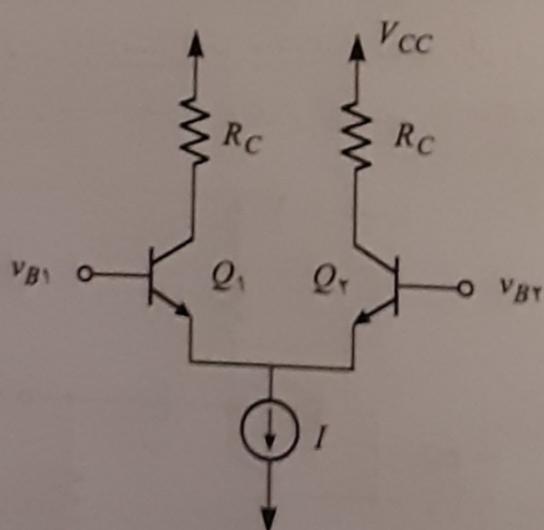
15-۴. زوج تفاضلی شکل M ۱۵-۴ را در نظر بگیرید. با استفاده از معادله (۲-۴) برای توصیف جریان کلکتور بر حسب ولتاژ بیس - امیتر نشان دهید که نسبت جریان امیتر دو ترانزیستور  $Q_1$  و  $Q_2$  را می‌توان به صورت

$$\frac{i_{E1}}{i_{E2}} = e^{(v_{B1} - v_{B2}) / V_T}$$

زیر بیان کرد

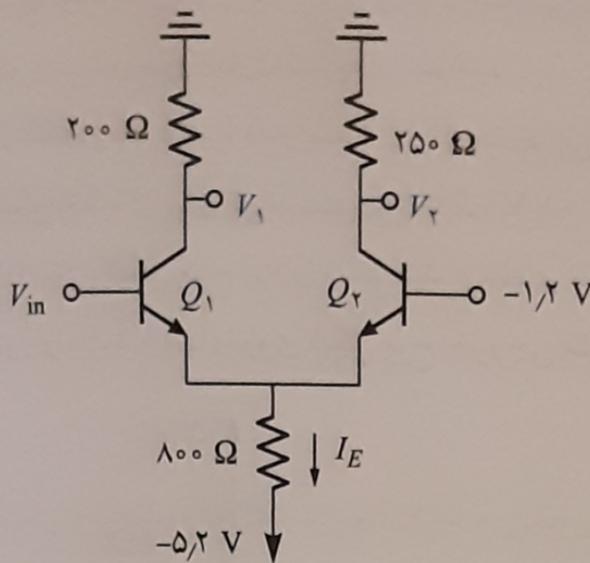
به این ترتیب نشان دهید که ولتاژ تفاضلی لازم برای چرخاندن جریان از یک طرف مدار به طرف دیگر تنها

حدود  $1/V_T$  است.



شکل M ۱۵-۴ مسئله ۱۵-۴ را بینید.

16-۴. در مدار شکل M ۱۶-۴ به ازای  $V_{in} = -0.8V$ ، (الف) ولتاژ امیتر نسبت به زمین، (ب) جریان  $i_E$ ، و (ج) ولتاژ  $v_1$  را بباید.



شکل م ۱۶-۴ مسائل ۱۶-۴، ۱۷-۴، و ۱۸-۴ را بینید.

۱۷-۴. در مدار شکل م ۱۶-۴ به ازای  $V_{in} = -1/2$  V، (الف) ولتاژ امیتر نسبت به زمین، (ب) جریان  $I_E$ ، و (ج) ولتاژ  $V_2$  را بیابید.

۱۸-۴. مشابه ماسفتی کلید جریان شکل م ۱۵-۴ را رسم کنید. نسبت جریان دو سورس را بر حسب ولتاژ تفاضلی اعمال شده به دو گیت (معادله‌ای مشابه معادله بیان شده در مسئله ۱۵-۴) به دست آورید.

۱۹-۴. مدار کامل یک وارونساز با ترانزیستور دو قطبی و تزویج مستقیم را رسم کرده، کار هر عنصر آن را شرح دهید.

۲۰-۴. دو روش برای حفاظت اتصال بیس - امیتر ترانزیستور در مقابل ولتاژهای معکوس بزرگ را شرح دهید.

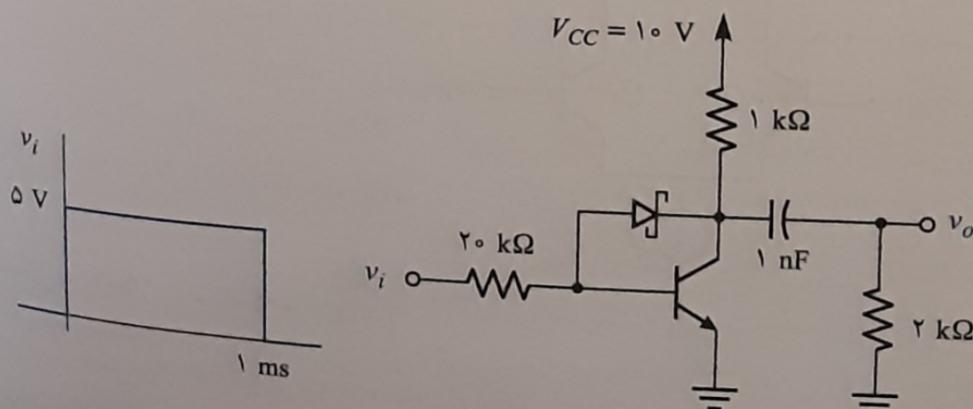
۲۱-۴. با استفاده از ترانزیستوری با  $\beta_{(min)} = 90$  یک وارونساز دارای تزویج مستقیم طرح کنید. برای این مدار

$$I_C = 10 \text{ mA}, V_{CC} = 9 \text{ V}$$

۲۲-۴. در مدار طراحی شده در مسئله ۲۱-۴، مقاومت بیس را ۲۰٪ کاهش دهید. اکنون کوچکترین مقاومتی که می‌توان به عنوان بار، به طور مستقیم به خروجی وارونساز متصل کرد، چقدر است؟ مدار باید همچنان با

ورودی موج مربعی  $5 \text{ V} \pm$  به صورت وارونساز کار کند.

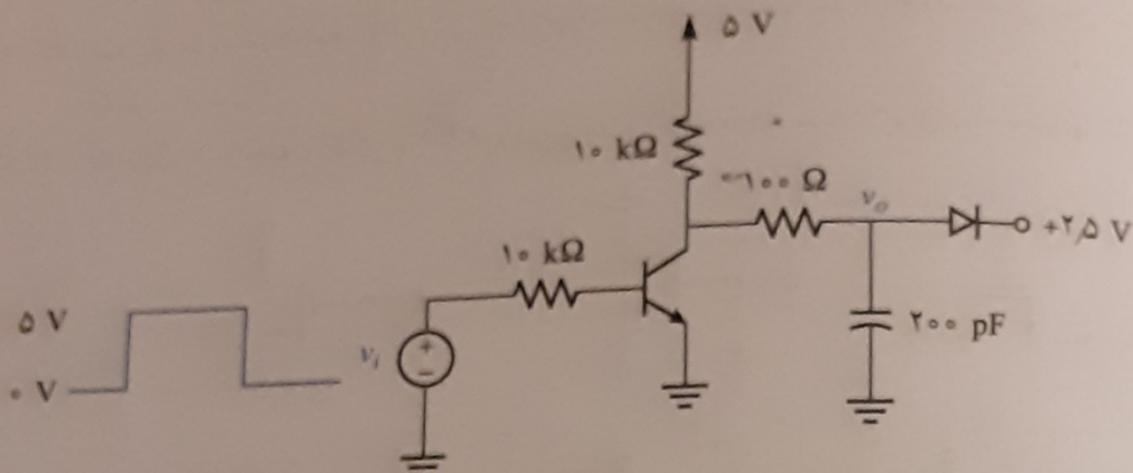
۲۳-۴. ولتاژ خروجی وارونساز شکل م ۲۳-۴ را بیابید، آن را رسم و مقدار گذاری کنید. زمانهای سویچینگ ترانزیستور را نماید بگیرید. برای ترانزیستور  $V_{CE(sat)} = 0.1$  V،  $V_{BE(on)} = 0.7$  V،  $\beta = 30$ ،  $R_E = 2 \text{ k}\Omega$



شکل م ۲۳-۴ مسئله ۲۳-۴ را بینید.

شانکی با ولتاژ  $3V$  روشن می شود.

- ۲۴-۴. ولتاژ ورودی مدار شکل M ۲۴-۴ یک پالس با دامنه  $7V$  و پهنهای  $20\mu s$  است. شکل موج روی صافن را ببینید و آن را بر حسب زمان رسم کنید.

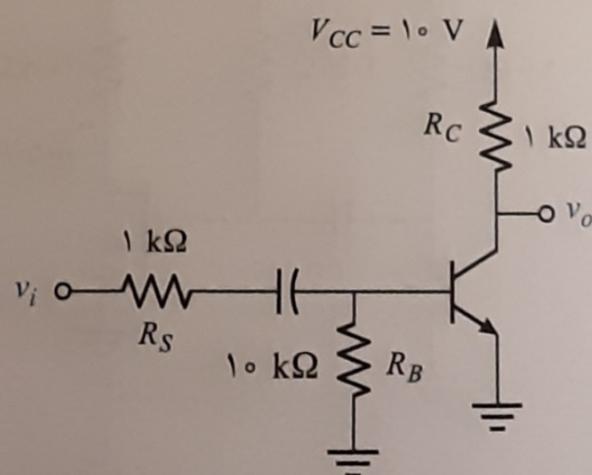
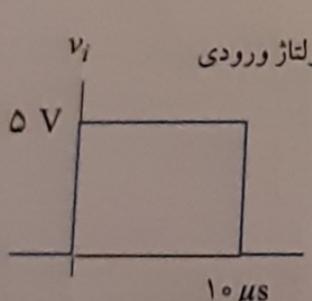


شکل M ۲۴-۴ مسئله ۲۴-۴ را بینید.

- ۲۵-۴. مدار یک وارونساز ذاتاً-روشن با تزویج خازنی (الف) با ترانزیستور npn، (ب) با ترانزیستور pnp را رسم کنید. در هر دو حالت ولتاژ ورودی و شکل موجهای جریان را رسم کنید و طرز کار مدار را شرح دهید.

- ۲۶-۴. پالس ورودی یک وارونساز ذاتاً-روشن با تزویج خازنی دارای دامنه  $3V$  - و پهنهای  $60\mu s$  است. برای این وارونساز  $V_{CC} = 12V$  و  $I_C = 1mA$  باید. مدار مناسب را طرح کنید.

- ۲۷-۴. مدار شکل M ۲۷-۴ را در نظر بگیرید. شکل موج خروجی را رسم کرده، ظرفیت خازن را طوری تعیین کنید که عرض پالس خروجی با عرض پالس ورودی برابر باشد.



شکل M ۲۷-۴ و ۲۸-۴ مسائل ۲۷-۴ و ۲۸-۴ را بینید.

- ۲۸-۴. مدار شکل M ۲۷-۴ یک وارونساز ذاتاً-خاموش است. فرض کنید دامنه پالس ورودی  $3V$  + و پهنهای آن  $1\mu s$  است. ظرفیت خازن تزویج را طوری تعیین کنید که در خروجی پالسی با پهنهای برابر با پالس ورودی ایجاد شود.

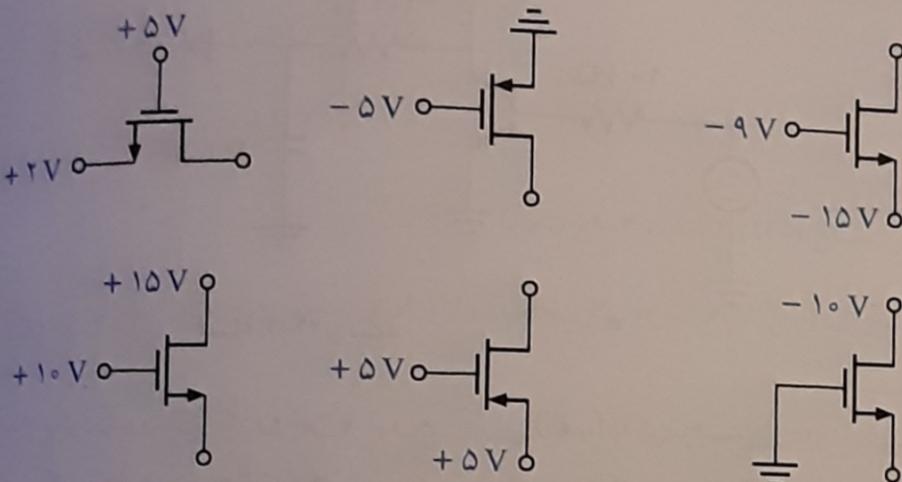
۲۹-۴. ساختمان ماسفت افزایشی «-کanal را رسم کرده، طرز کار آن را شرح دهید. نماد مداری این ماسفت را نویسید.

رسم کرده، چگونگی اعمال ولتاژهای مناسب به پایانهای مختلف آن را نشان دهید.

۳۰-۴. کلید ماسفتی چه مزایایی نسبت به کلید دوقطبی دارد؟

۳۱-۴. فت پیوندی مشابه ماسفت افزایشی رفتار می‌کند یا مشابه ماسفت تهی؟ تفاوت اصلی بین فت پیوندی و ماسفت چیست؟

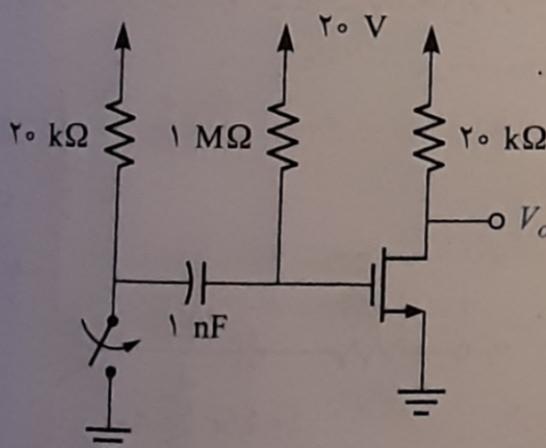
۳۲-۴. کدام یک از ماسفتهای شکل م ۳۲-۴ روشن و کدام یک خاموش هستند؟ برای تمام ماسفتها  $|V_t| = 27$



شکل م ۳۲-۴ مسئله ۳۲-۴ را بینید.

۳۳-۴. در مدار شکل م ۳۳-۴ کلید در  $t = 0$  بسته می‌شود. ولتاژ خروجی را رسم کنید. برای ماسفت  $V_T = 37$

$C_{gs} = 2 \text{ pF}$  و  $K = 5 \text{ mA/V}^2$ .



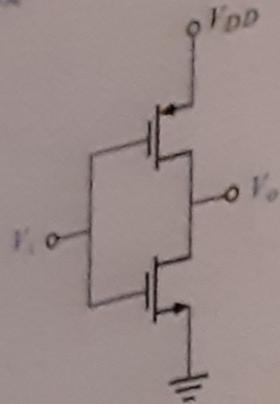
شکل م ۳۳-۴ مسئله ۳۳-۴ را بینید.

۳۴-۴. مدار شکل م ۳۴-۴ یک وارونساز CMOS را نشان می‌دهد. با توجه به عملکرد ماسفت به عنوان کلید، طرز کار این مدار را توضیح دهید.

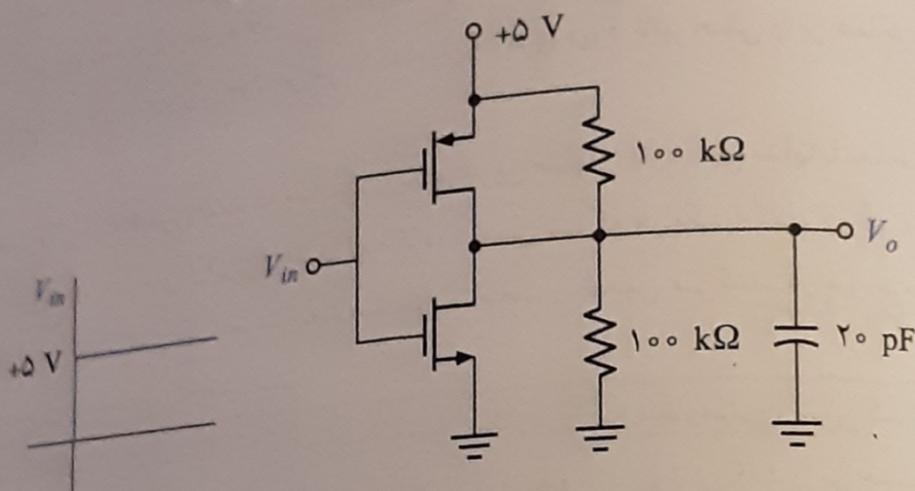
۳۵-۴. در مدار شکل م ۳۵-۴ مقاومت کلید MOS<sub>n</sub> روشن (در ناحیه تریوودی) را  $200 \Omega$  و مقاومت کلید

PMOS روشن (در ناحیه تریوودی) را  $1 \text{ k}\Omega$  فرض کنید. برای هر دو ماسفت  $|V_t| = 17$  و  $K = 0.2 \text{ mA/V}^2$

شکل موج خروجی را به ازای ورودی نشان داده شده بیابید.

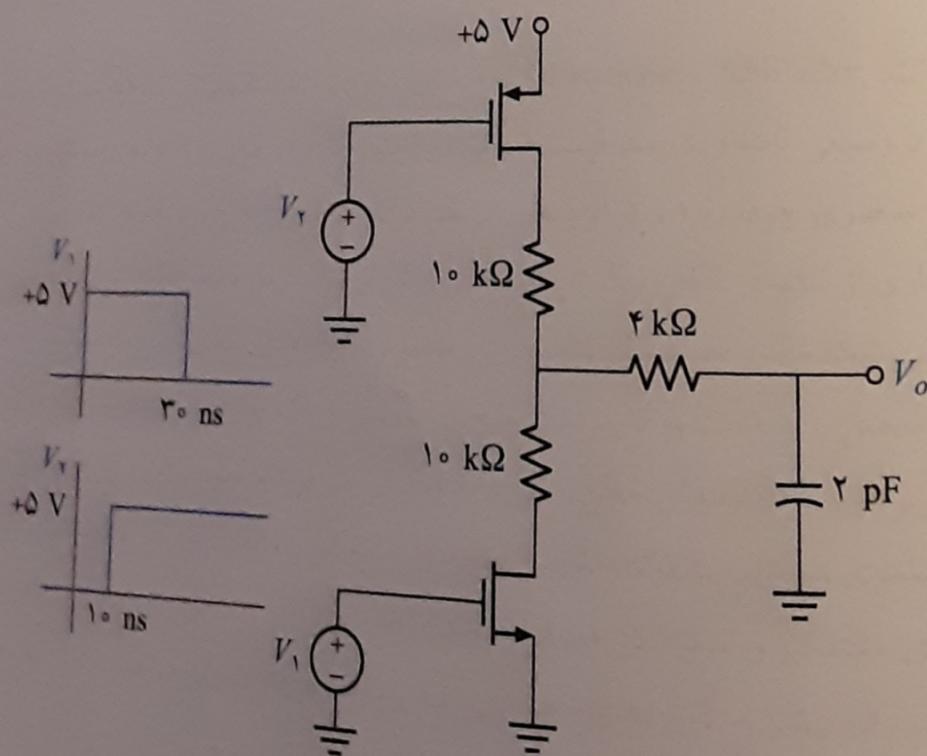


شکل م ۳۴-۴ مسئله ۳۴-۴ را بینید.



شکل م ۳۵-۴ مسئله ۳۵-۴ را بینید.

۳۶-۴. در مدار شکل م ۳۶-۴ مقاومت کلید nMOS روشن (در ناحیه تریودی) را  $200\ \Omega$  و مقاومت کلید pMOS روشن (در ناحیه تریودی) را  $1\ k\Omega$  فرض کنید. برای هر دو ماسفت  $|V_t| = 1\ V$  و  $K = 2\ mA/V^2$  شکل موج خروجی رابه ازای ورودیهای نشان داده شده بیابید.



شکل م ۳۶-۴ مسئله ۳۶-۴ را بینید.

introduction Spice version 4.1 ✓