مدار های الکتریکی ۱

نيم سال اول ۰۰–۹۹



مهلت ارسال: پنج شنبه ۲۴ مهر ۱۳۹۹

قضیه تلگان و قوانین کیرشهف

تمرین سری دوم

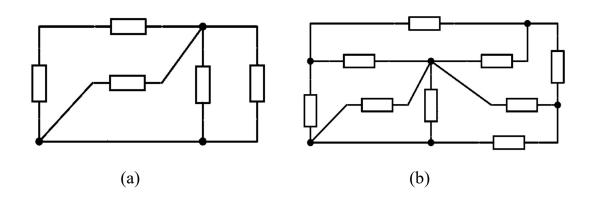
به موارد زیر توجه کنید :

- پاسخ تمرین را حتما در قالب یک فایل PDF و با عنوان (subject) ECI_HW_02 (subject به ایمیل r3zaAdinep0ur@gmail.com
- نام فایل باید شامل اسم خودتان، شماره دانشجویی و شماره تمرین باشد. مثلا :

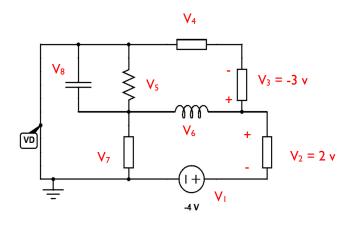
 Hesam Lashkari 9812345 HW01

 Hesam Lashkari 9812345 HW01
- مهلت ارسال پاسخ تمرین ها تا ساعت ۲۳:۵۹ روز اعلام شده است. توصیه می شود نوشتن تمرین را به روز های نهایی موکول نکنید. ارسال های با تاخیر همه نمره آن تمرین را کسب نخواهند کرد.
- سعی کنید حتما تمرین ها را خودتان حل کنید. طبیعی است که برای پاسخ های مشابه نمره ای در نظر گرفته نمی شود.
 - تمرینات اختیاری دارای نمره اضاف هستند.

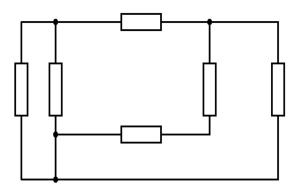
۱. در شکل های زیر، تعداد شاخه ها و گره ها را مشخص کنید.



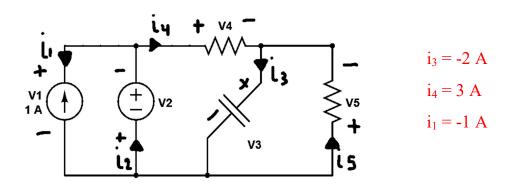
۲. در شکل زیر، ابتدا تعداد شاخه ها و گره ها را مشخص کنید سپس با فرض اینکه $\mathbf{V}_D=\mathbf{0}$ ، ولتاژ $\mathbf{v}_D=\mathbf{0}$. ولتاژ $\mathbf{v}_D=\mathbf{0}$ گره را به دلخواه به دست آورید.



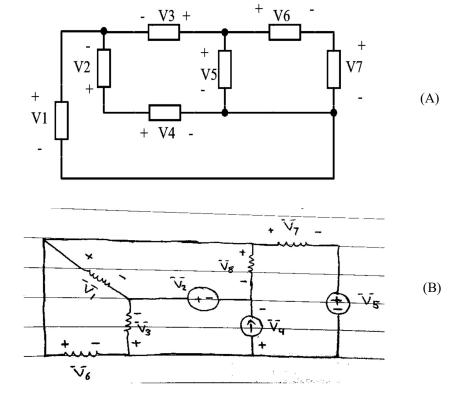
۳. با فرض جهت جریان دلخواه در مدار زیر، تمام KCL های ممکن را بنویسید.



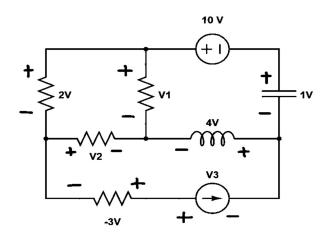
۴. الف) با استفاده از جریان های مشخص شده در مدار زیر، جریان های سایر شاخه ها را به دست آورید. ب) برای تعیین جریان همه شاخه ها آیا لازم است در همه گره ها KCL بنویسیم؟ ج) آیا با انتخاب دلخواه جریان های تعدادی از شاخه ها می توان سایر جریان ها را به دست آورد؟ توضیح دهید.



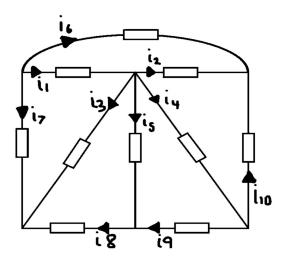
های ممکن را در حلقه های ساده شکل های زیر بنویسید. KVL مای ممکن را در حلقه های ساده شکل های KVL



ج. با استفاده از KVL ، ولتاژ های مجهول V_1 ، V_2 و V_1 را به دست آورید.

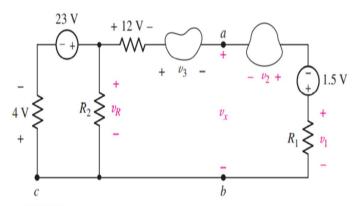


۷. در مدار شکل زیر، فرض کنید جهت های متناظر ولتاژ و جریان انتخاب شده اند. درستی قضیه تلگان، یعنی $\sum_{k=1}^{10} V_k i_k = 0$ را به دو طریق اثبات کنید. الف) با انتخاب یک دسته متغیر های مستقل جریان شاخه. ب) با انتخاب یک دسته متغیر های مستقل ولتاژ شاخه.



۸. اختیاری:

- a) In the circuit of Fig. 3.60, it is determined that V_1 = 3 V and V_3 = 1.5 V. Calculate V_R and V_2
- b) Use KVL to obtain a numerical value for the current labeled *i* in each circuit depicted in other Fig.



■ FIGURE 3.60

