

گزارش کار آزمایشگاه طراحی سیستم های دیجیتال

آزمایش شماره 2

رضا آدینه پور 9814303 علیرضا قربانی 9823263

استاد: دكتر خرقانيان

```
• • •
function bcd_to_7seg (x : in std_logic_vector (3 downto
0)) return std_logic_vector is
variable y : std_logic_vector(7 downto 0);
    begin
        case(x) is
            when "0000" =>
                y := "11111100";
            when "0001" =>
                y := "011000000";
            when "0010" =>
                y := "11011010";
            when "0011" =>
                y := "11110010";
            when "0100" =>
                y := "01100110";
            when "0101" =>
                y := "10110110";
            when "0110" =>
                y := "10111110";
            when "0111" =>
                y := "111000000";
            when "1000" =>
                y := "111111110";
            when "1001" =>
                y := "11100110";
            when others => null;
        end case;
return y;
end bcd_to_7seg;
```

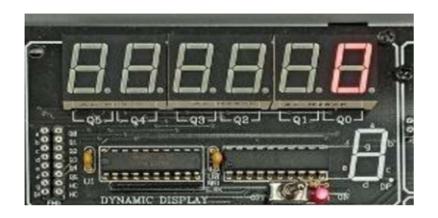
در این تابع که با نام bcd_to_7seg تعریف کرده ایم، یک ورودی 4 بیتی براش مشخص کردن عدد مورد نظر دریافت میکنیم و کد مربوط به آن عدد برای نمایش روی 7seg را با استفاده از ساختار case تولید میکنیم.

حال برای استفاده از این تابع در برنامه، آن را در process که به صورت ترتیبی اجرا میشود قرار میدهیم.

```
process(clk)
  begin
    if(clk'event and clk = '1') then
        counter <= counter + 1;
  end if;
  if(counter = "1010") then
        counter <= "00000";
  end if;
  end if;
  end process;</pre>
```

در اینجا حساسیت process را نسبت به کلاک قرار داده تا با هر کلاک شمارنده یک پله افزایش پیدا کند. از دو دستور if برای ایجاد شروط مد نظر خود استفاده کرده ایم.

یک شرط برای اینکه با هر کلاک مقدار شمارنده ی ما یک واحد افزایش پیدا کند و شرط دوم برای اینکه اگر شمارنده به عدد 9 رسید، پس از آن مقدار شمارنده صفر شود و دوباره از اول شروع به شمارش کند.





تصاویری از خروجی برنامه