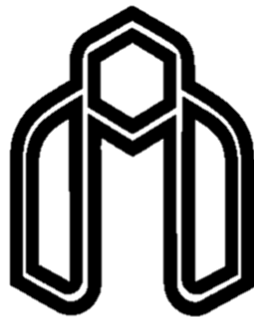


هو العليم



دانشگاه صنعتی شاهرود

درس آزمایشگاه الکترونیک ۳

نیم سال دوم ۹۸-۹۹

دانشکده برق

شبهه سازی آزمایش شماره ۵

تهیه و تنظیم: حسن رضائی نسب - ۹۶۲۲۷۴۳

آزمایش شماره ۵- نوسان‌ساز پل وین

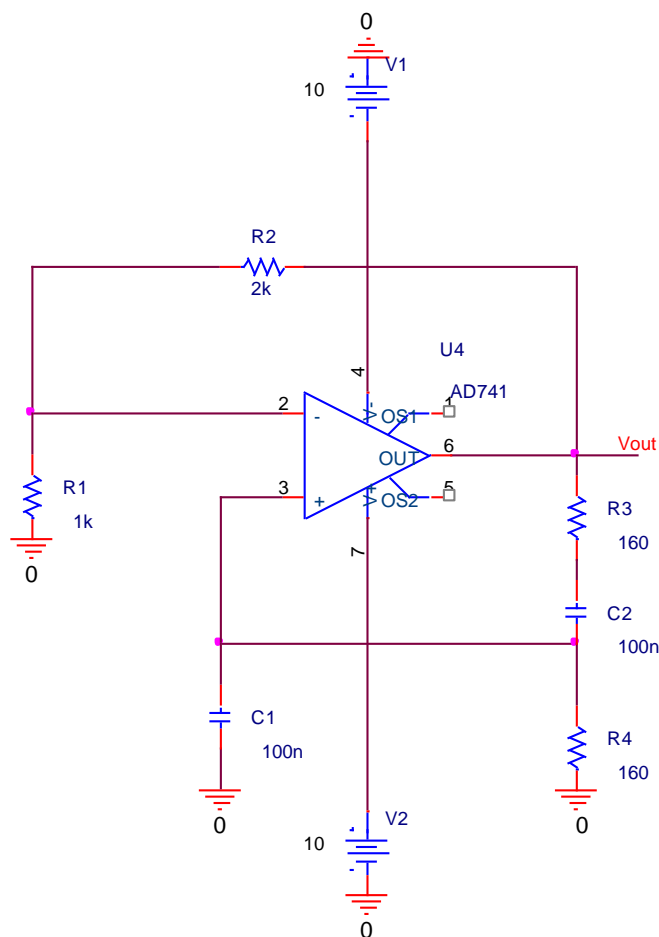
ابتدا به طراحی عناصر مدار می‌پردازیم. چون فرکانس مدنظر در موج سینوسی خروجی ۱۰ کیلوهرتز است به کمک رابطه

$$f = \frac{1}{2\pi \times RC}$$

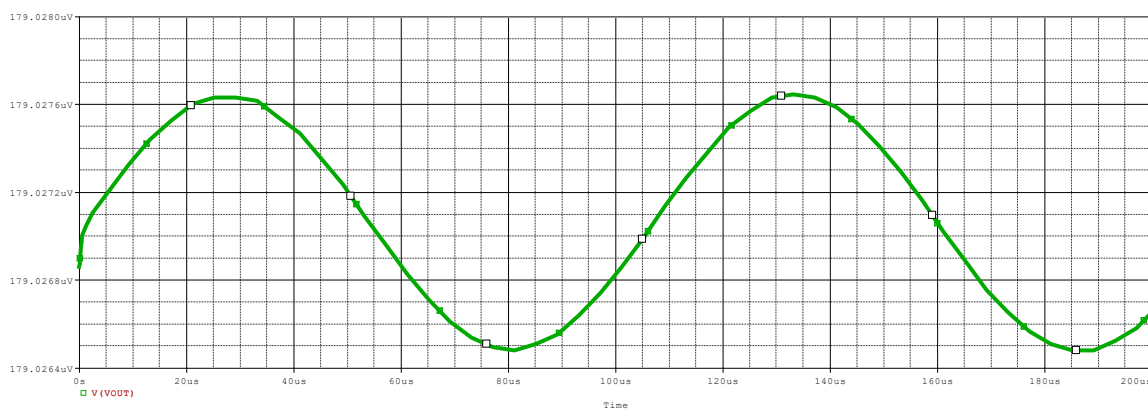
که بیانگر فرکانس تشدید این مدار می‌باشد، مقادیر خازن و مقاومت را به ترتیب ۱۰۰ نانوفاراد و ۱۶۰ اهم قرار

می‌دهیم. سپس مقاومت فیدبک را نیز دو برابر مقاومت متصل به ورودی منفی آپ‌امپ انتخاب می‌کنیم. بنابراین مدار به

صورت زیر و توسط یک آپ‌امپ ۷۴۱ و تغذیه ± 10 ولت طراحی می‌شود:

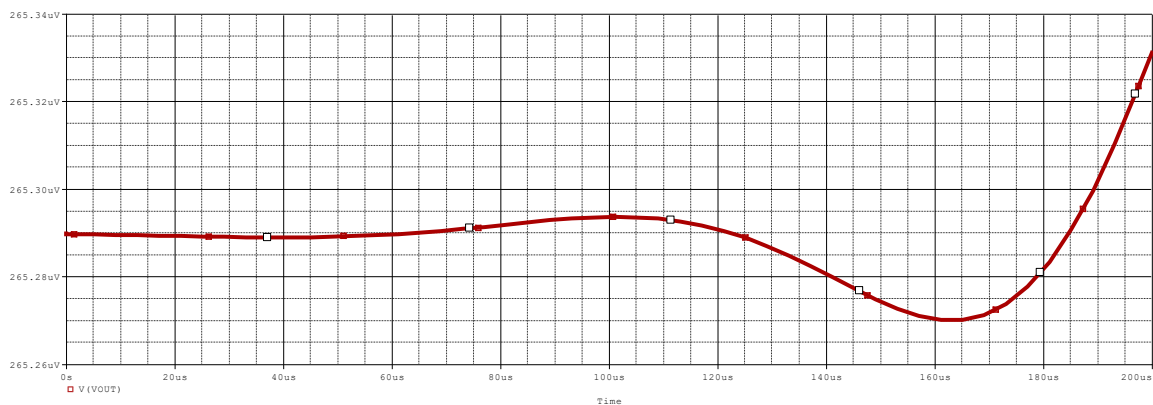


سپس شکل موج خروجی به صورت زیر به دست می‌آید:



مطابق با نمودار فوق که در بازه ۰ تا ۲۰۰ میکروثانیه ترسیم شده است، شکل موج خروجی این نوسان‌ساز یک سینوسی با فرکانس ۱۰ کیلوهرتز می‌باشد که همان خواسته ما در طراحی بود.

چنانچه مقدار مقاومت فیدبک را افزایش دهیم خواهیم داشت:



با توجه به شکل فوق که همان خروجی مدار در بازه ۰ تا ۲۰۰ میکروثانیه است می‌توان فهمید که با افزایش مقاومت فیدبک بهره آپ‌امپ دستخوش تغییر شده و با این تغییر مدار خاصیت نوسان‌سازی خود را از دست می‌دهد. برای ثبات وضعیت نوسان حتماً باید نسبت مقاومت فیدبک به مقاومت ورودی منفی برابر ۲ باشد.