

Subject.

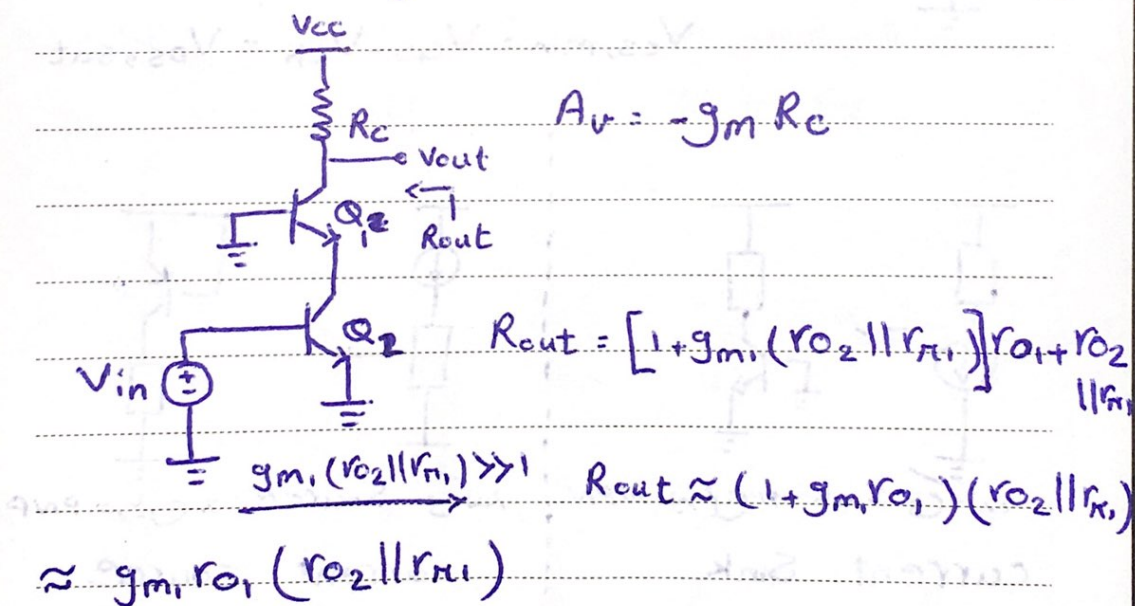
Date.

* سوئیچینگ اصل رفتار فرکانس بالا خوبی ندارد

* هرچه تعداد کپاسیتورها C.S. بین سیگنال و زمین باشد به همان اندازه کم می شود
 $A_v \uparrow \rightarrow B.W \downarrow$

* C.G رفتار فرکانس بالا خیلی خوبی دارد.

* cascode stage :



$$R_{out, max} = R_c \parallel \beta_o r_{o1}$$

* منابع جریان :

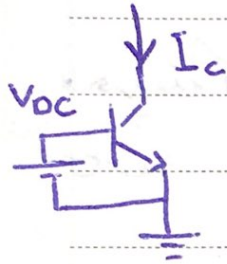
پارامترهای مورد نیاز:

- (1) مقاومت خروجی
- (2) رابطه جریان
- (3) حداقل ولتاژ کارکرد $V_{DS, min}$

Subject.

Date.

* سارے تئیں منبع بریاءن : یہ تئیں سیکور معلوم

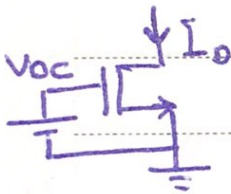


$$I_C = I_S \exp\left(\frac{V_{OC}}{V_T}\right) \cdot \left(1 + \frac{V_{CE}}{V_A}\right)$$

$$R_{out} = r_o = \frac{V_T}{I_C} \approx 100 \text{ k}\Omega$$

$$V_{CS, \min} = V_{CE, \text{sat}}$$

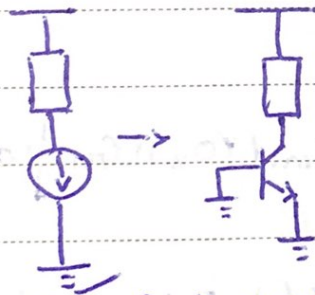
OR



$$I_D = \frac{k'}{2} \frac{W}{L} \left(\overbrace{V_{GS} - V_{th}}^{= V_{OC}} \right)^2$$

$$R_{out} = r_{ds}$$

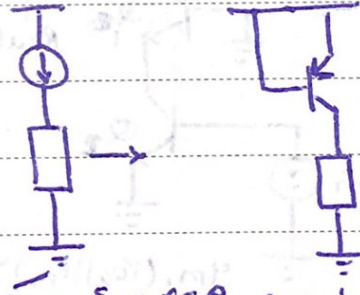
$$V_{CS, \min} = V_{GS} - V_{th} = V_{DS, \text{sat}}$$



NPN بریاءن و Sink سی

current Sink

انحصار بریاءن سی

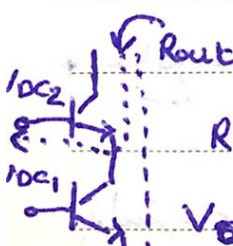


PNP بریاءن و Source سی

current source

نحصار بریاءن مید

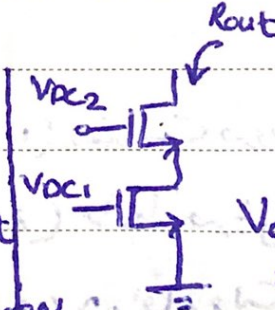
cascode current source :



$$R_{out} \approx \beta r_{o2}$$

$$V_{ES, \min} = \begin{cases} 2V_{CE, \text{sat}} \\ V_{OC2} - V_{BE, \text{PNP}} + V_{CE, \text{sat}} \end{cases}$$

هر بریاءن انحصار
در عبارت منبع
نحصار بریاءن سی



$$R_{out} = g_m r_{ds}^2$$

$$V_{CS, \min} = 2V_{OV} = 2(V_{GS} - V_{th})$$

Subject.

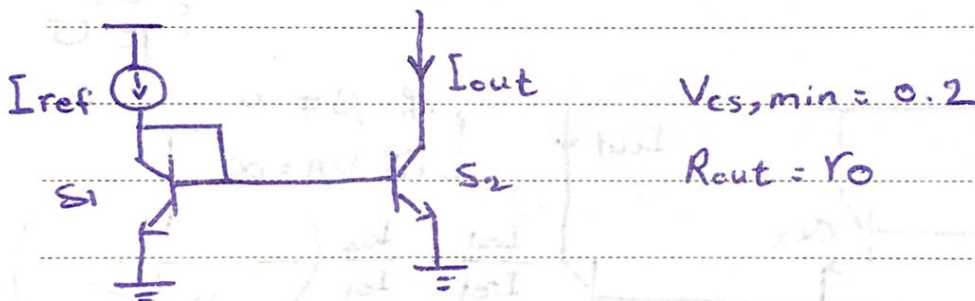
Date.

* در Bipolar هر طبقه، دو هم اضافه کنیم، R_{out} تغییر نمی کند و حد اکثر βr_o می شود

* امپدانس MOS هر طبقه اضافه کنیم R_{out} در $g_m R_{ds}$ ضرب می شود، به ازای n طبقه:

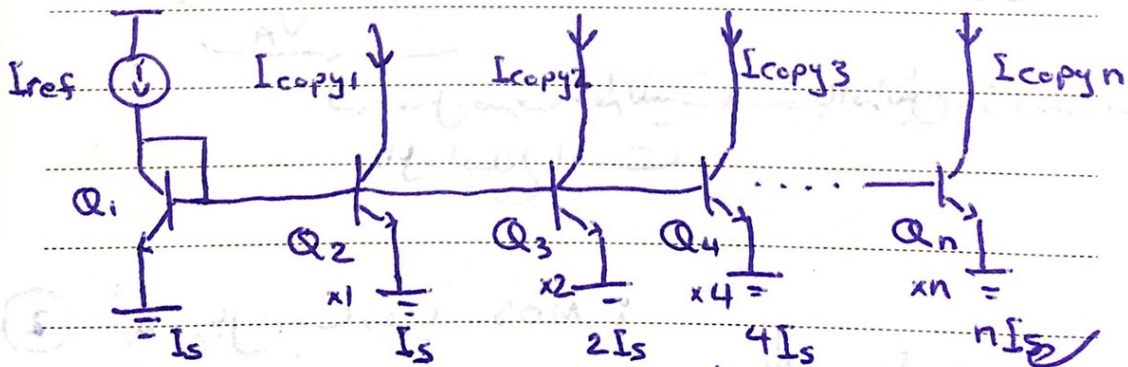
$$R_{out} = g_m^{n-1} r_{ds}^n$$

* ۱) آینه جریان معکوس:



$$\text{if } \begin{cases} r_o = \infty \\ \beta = \infty \end{cases} \rightarrow I_B = 0 \rightarrow \frac{I_{out}}{I_{ref}} = \frac{I_{S2}}{I_{S1}} \text{ if } I_{S1} = I_{S2} \rightarrow I_{ref} = I_{out}$$

به صورت زیر به هر تعداد که بخواهیم می توانیم این آینه را بسازیم:



مثلاً اگر بخواهیم جریان ترانزیستور Q_2 ، دو برابر Q_1 باشد، طاق مقطع ترانزیستور Q_2 را نصف Q_1 در نظر می گیریم

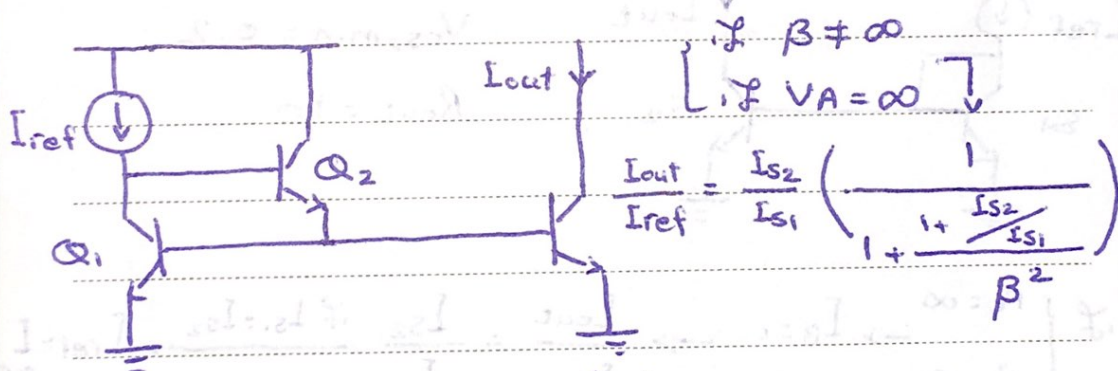
Subject.

Date.

* باز یاد کردن شایسته هر یک می باشد به وجود می آید و نمی توان از جریان پس صرف نظر کرد ؟

$$\text{if } \begin{cases} \beta \neq \infty \\ V_A = \infty \end{cases} \Rightarrow \frac{I_{out}}{I_{ref}} = \frac{I_{s2}}{I_{s1}} \left(\frac{1}{1 + \frac{1 + \frac{I_{s2}}{I_{s1}}}{\beta}} \right)$$

برای اصلاح این ضرب خطا از ساختار Beta helper می توانیم استفاده کنیم :

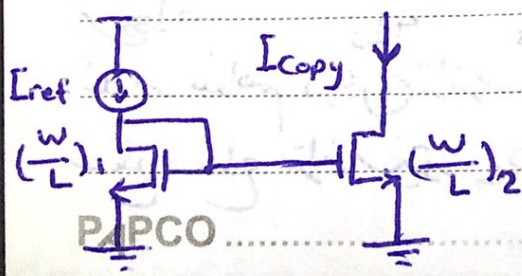


این مقدار مقادیر است

$$\text{if } \begin{cases} \beta = \infty \\ V_A \neq \infty \end{cases} \rightarrow \frac{I_{out}}{I_{ref}} = \frac{I_{s2}}{I_{s1}} \left(\frac{1 + \frac{V_{CE2}}{V_A}}{1 + \frac{V_{BE1,ON}}{V_A}} \right)$$

لـ قابل صرف نظر نیست ، با افتادن مقادیر فوقانی قابل اصلاح است .

② آینه جریان سردی MOS ؟

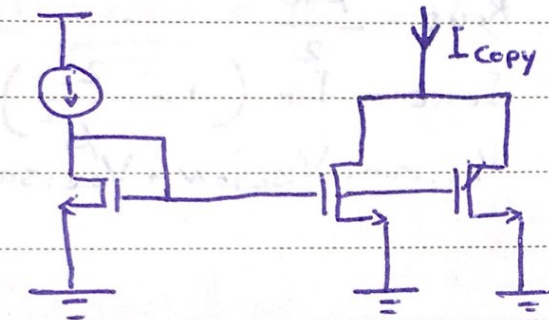


$$\frac{I_{copy}}{I_{ref}} = \frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1} = \frac{\beta_2}{\beta_1}$$

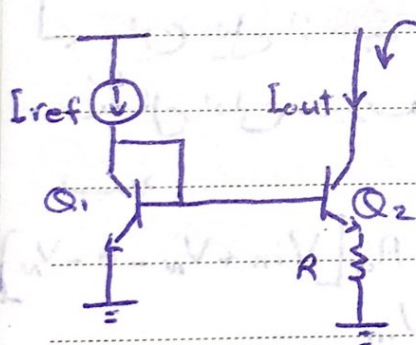
Subject.

Date.

* مثلاً اگر بفهمیم I_{copy} و 2 برابر I_{ref} باشد، می توان $(\frac{W}{L})_2$ را دو برابر کرد یا با همان $(\frac{W}{L})_2$ به صورت "تکرار" سه برابر کنیم.



③ آینه جریان Widlar :

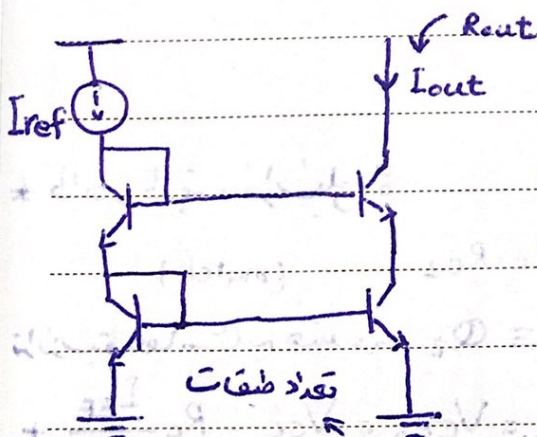


زیاد $R_{out} \leq \beta r_{o2}$

مقاومت خروجی: یار نسبت به قبل دارد

$$\begin{cases} R I_{out} = V_T \ln \left(\frac{I_{ref}}{I_{out}} \right) + \frac{I_{s2}}{I_{s1}} \\ V_{ce, min} = V_{ce, sat} + R I_{out} \end{cases}$$

④ آینه جریان یکپوش :



فقط با اسم مدل سینال $R_{out} = \frac{\beta r_o}{2}$ کوئیت به دست میاد

$$V_{ce, min} = V_{BE, on} + V_{ce, sat}$$

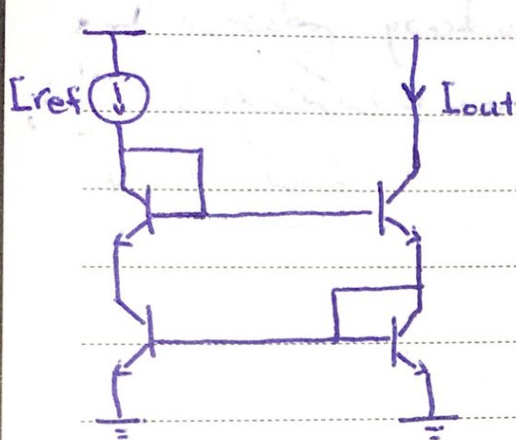
$$I_{out} = I_{ref} \left(1 - \frac{4}{\beta} \right)$$

$$R_{out} = g_m^{n-1} r_{ds}^{(n)}$$

در همین ساختار، Mos استفاده شود و $V_{ce, min}$ زیاد می شود

Subject.

Date.



5) این جریان دهنده :

$$R_{out} = \frac{\beta r_o}{2}$$

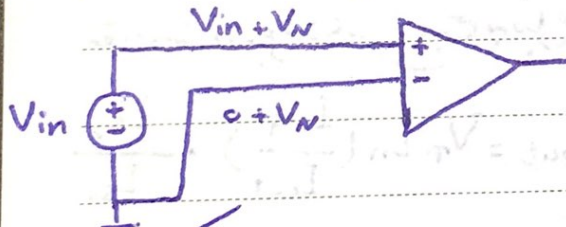
$$I_{out} = I_{in} \left(1 - \frac{2}{\beta^2} \right)$$

$$V_{CE, min} = V_{BE, on} + V_{CE, sat}$$

(Differential Stage)

* طبقه تفاضلی :

به این دلیل از طبقه تفاضلی استفاده می کنیم تا اثر نویز و سیگنال اصلی نویز را حذف کند و همواره با سیگنال اصلی نویز تقویت شود.

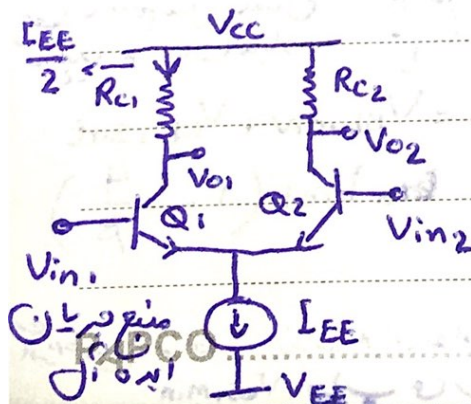


$$V_{out} = A_d [V_{in} + V_n - 0 - V_n]$$

$$= A_d V_{in}$$

خروجی و تقویت شده تقاضی ورودی است ← نویز مشترک حذف می شود
سیگنال های

common mode signal



* ظاهر طبقه تفاضلی :

$$R_{C1} = R_{C2} \quad (\text{match})$$

تا اثر سیگنال ها به هم نرسد → $Q_1 \equiv Q_2$

$$V_{CE1} = V_{CE2} = V_{CC} - R_C \frac{I_{EE}}{2} +$$

$$V_{BE, on} = V_{in}$$

Subject.

Date.

Gain in differential Amplifier

① Common mode Input

single ended output : $\frac{V_o}{V_{ic}} = A_{v,cm} = \frac{R_c}{2R_{EE} + \frac{1}{g_m}}$

differential output : $A_{v,cm} = 0$

② differential input

single ended output : $\frac{V_o}{V_{id}} = A_{vd} = \frac{1}{2} g_m R_c$

differential output : $\frac{V_{o(+)} - V_{o(-)}}{V_{id}} = \frac{V_{od}}{V_{id}} = A_{vd} = -g_m R_c$

* Standard differential Input

$\left\{ \begin{array}{l} \frac{V_{id}}{2} \\ -\frac{V_{id}}{2} \end{array} \right\} \rightarrow V_{id}$

② $|A_{vd}| = 2 |A_{vd}|_{\text{single ended}}$

Input impedance in differential Amplifier

differential input source : $R_{in,d} = \frac{V_{id}}{I_{id}} = 2R_{in}$

common mode input source : $R_{in,cm} = R_{in,cm} = \frac{V_{ic,cm}}{I_{ic,cm}}$

* مقاومت ورودی تقویت کننده دیفرانسیلی با ورودی Common mode در حالت نیم مدار با مقاومت ورودی کل رفتار برابر است

* برای آدرس مقاومت ورودی نیم مدار دیفرانسیلی با ورودی هر دو دیفرانسیلی، گاهی مقاومت ورودی نصف مدار را بدست آورده و در 2 تقسیم

Subject.

Date.

همه چیز دینفرانسی (Av,d)
Common mode (Avc)

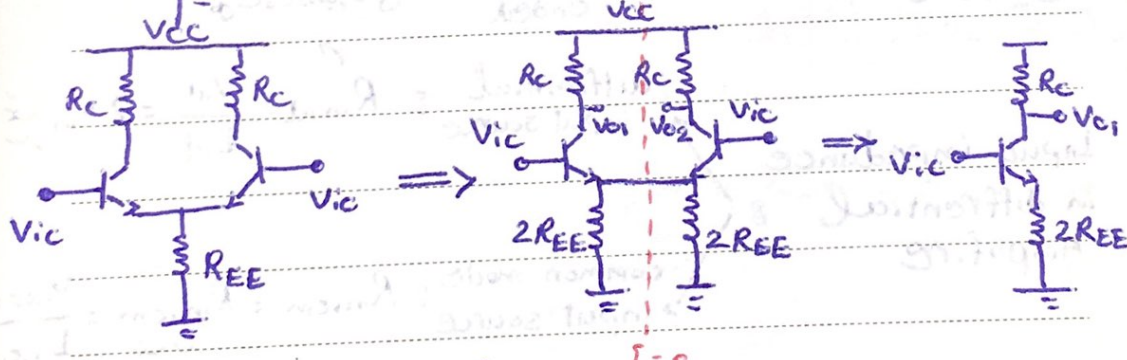
* راه ها میانه برای مقابله با این (Av) در سمت تقویت کننده
مقاومتی و (در صورتی که مدار کامل مقابله با این)
($\frac{V_{id}}{2}$ و $-\frac{V_{id}}{2}$)

① اگر ورودی دینفرانسی باشد و مدار را از دو طرف مقابله با این
می زنیم و هر جایی که مقابله با این را قطع کرد زمین می زنیم

این با فزونی دینفرانسی به دست می آید.
این یک به دست می آوریم و اگر در 2 ضرب کنیم

کامل شدن با علامت ها میان

② اگر ورودی common mode باشد و مدار را از دو طرف مقابله با این
بیش زدن و میان را از دو طرف مقابله با این صفر در نظر می گیریم



$$\frac{V_{o1}}{V_{ic}} = A_{v,cm} = \frac{-R_c}{2R_{EE} + \frac{1}{g_m}} \rightarrow = \frac{r_{\pi}}{\beta}$$

* Common-mode Rejection Ratio :

$$CMRR = \frac{A_{v,d}}{A_{v,cm}} \xrightarrow{\text{به ولتاژ به dB بیان می کند}} CMRR_{(dB)} = 20 \log \left(\frac{A_{v,d}}{A_{v,cm}} \right)$$

P4PCO

Subject.

Date.

* اگر ورودی ها مدار به دیفرانسیل باشند و نه common mode (دو ورودی)

دلتخواه باشند :

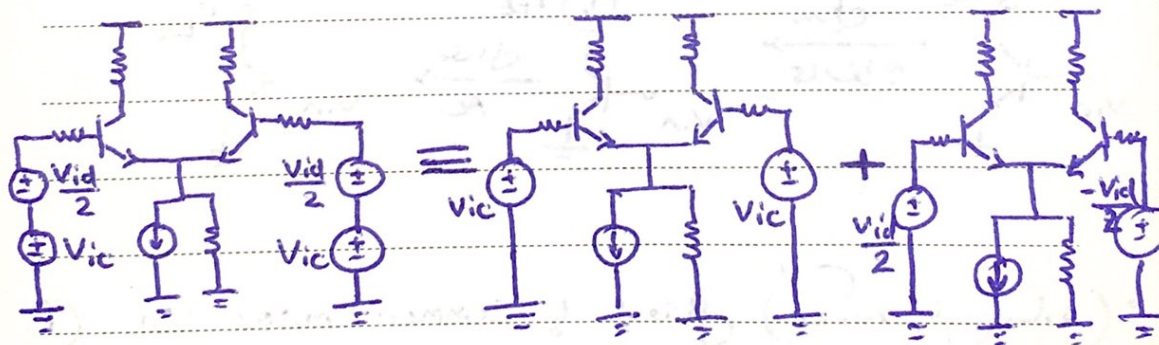
همه از هم آثار استفاده می کنیم باید ورودی ها را به صورت مجموع یک سیگنال common mode و یک سیگنال دیفرانسیل نوشت.

$$\begin{aligned} \text{Common-mode} & \quad V_{ic} = \frac{V_{in1} + V_{in2}}{2} \\ \text{Differential} & \quad V_{id} = V_{in1} - V_{in2} \end{aligned}$$

V_{in1}, V_{in2} → دو سیگنال در در دلتخواه

$$\Rightarrow \begin{cases} V_{in1} = V_{ic} + \frac{V_{id}}{2} \\ V_{in2} = V_{ic} - \frac{V_{id}}{2} \end{cases}$$

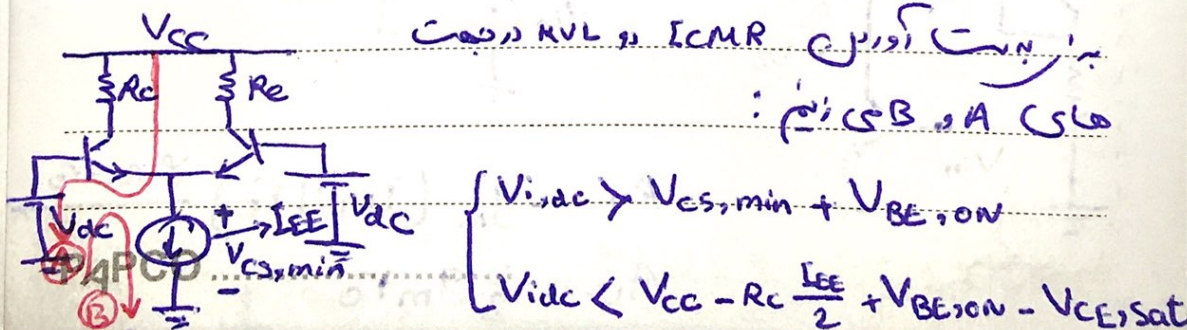
ورودی ها را دلتخواه V_{in1} و V_{in2} به صورت مجموع سیگنال های CM و d.iff نوشتیم.



ICMR : Input Common-mode Range

محدوده سیگنال dc common mode باید در این قرار گیرد

به این است که ICMR دو KVL در حوض های A و B می نویسیم :



Subject.

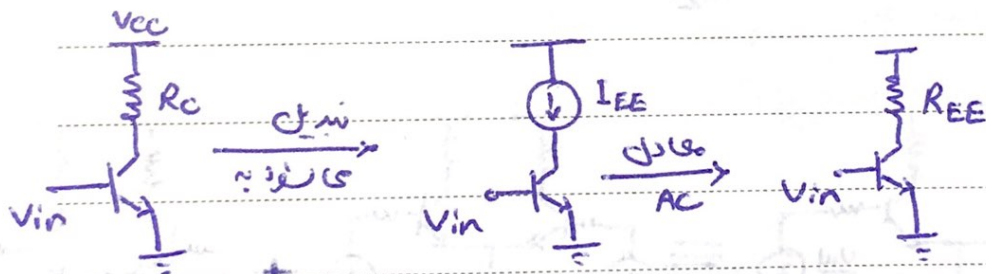
Date.

* جاهایی که سطح سیگنال dc نزدیک به مقرات است، بهتری است از ترانزیستورهای نوع P (PMOS OR PNP) استفاده کنیم

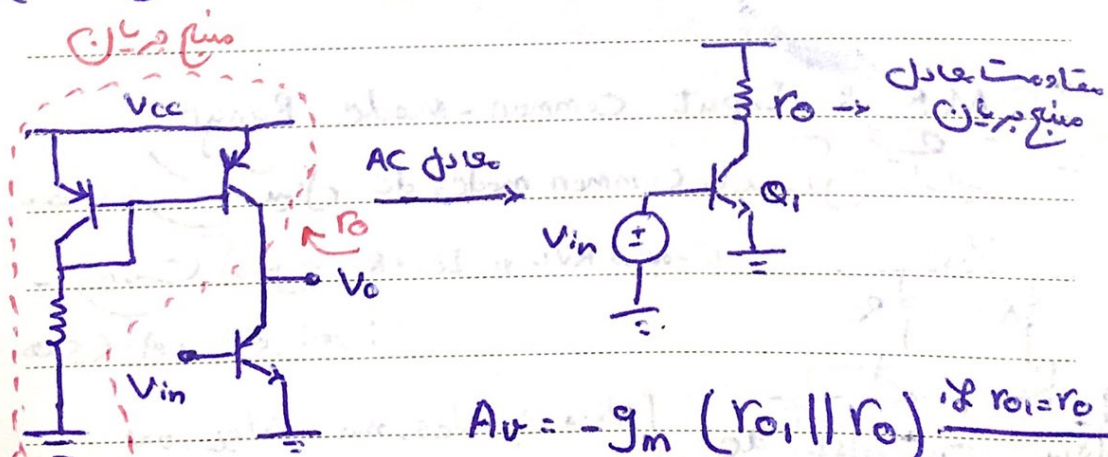
* جاهایی که سطح سیگنال نزدیک به V_{cc} است، بهتری است از ترانزیستورهای نوع n (NMOS OR NPN) استفاده کنیم

* Active Load (بار فعال) :

برای این که بتوانیم ولتاژ خروجی را زیاد کنیم و ولتاژ زیاد در ترانزیستور و مقاومت کلکتور نیفتد و به جای مقاومت درون کلکتور، منبع جریان (آینه جریان) می گذاریم.



① ساختار Common Emitter با بار فعال (آینه جریان ساده) :



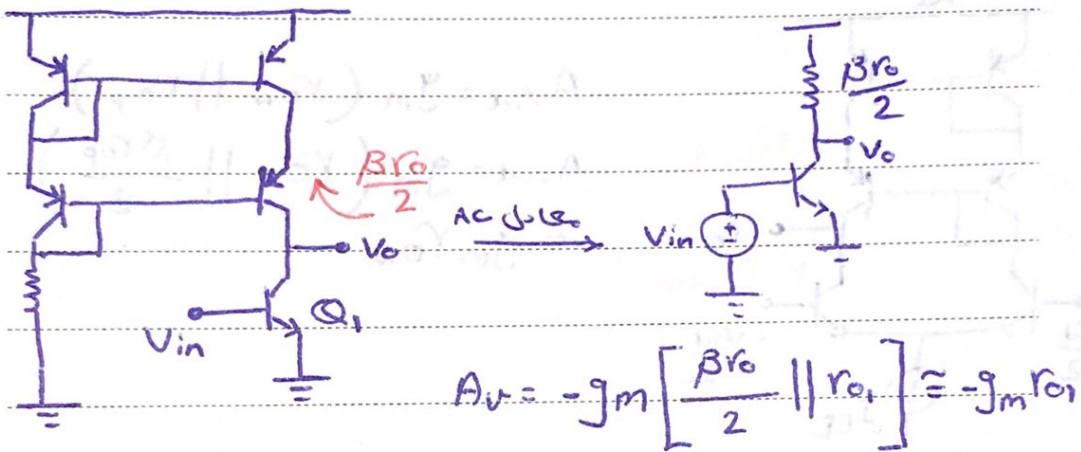
$$A_v = -g_m (r_{o1} \parallel r_o) \quad \text{if } r_{o1} = r_o$$

$$A_v = -\frac{1}{2} g_m r_o$$

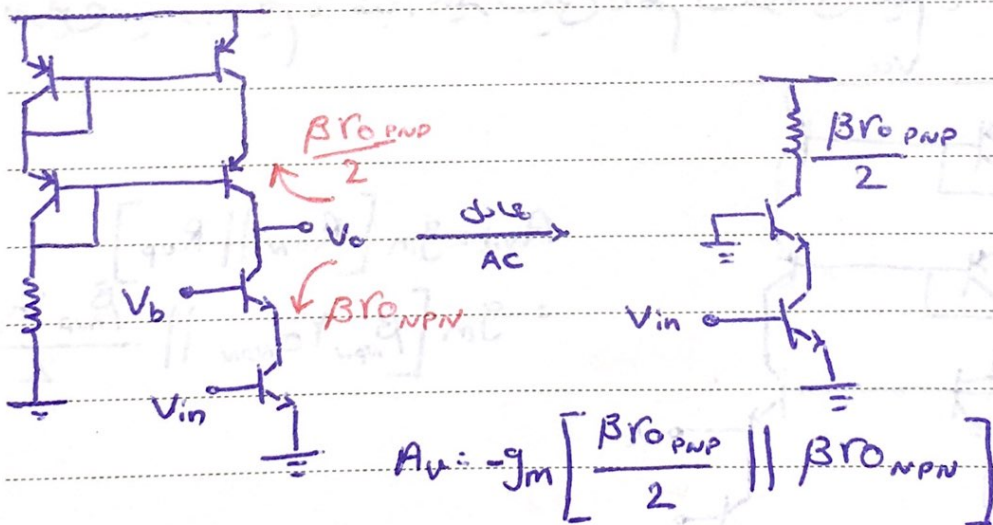
Subject.

Date.

② سالتو Common Emitter با این به بیان نکود:

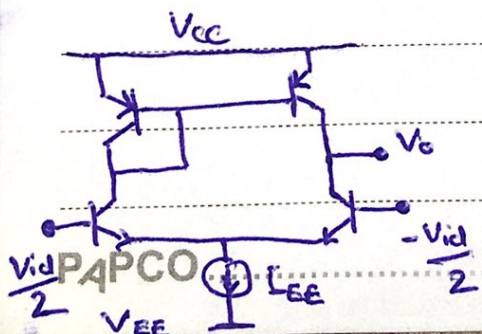


③ اگر دو ترانزیستور را هم بکنیم یکدیگر را می بینیم:



* بار آلتو در طبقه دیگر است:

این مدار خروجی دینفر است و فقط
خروجی single ended دارد

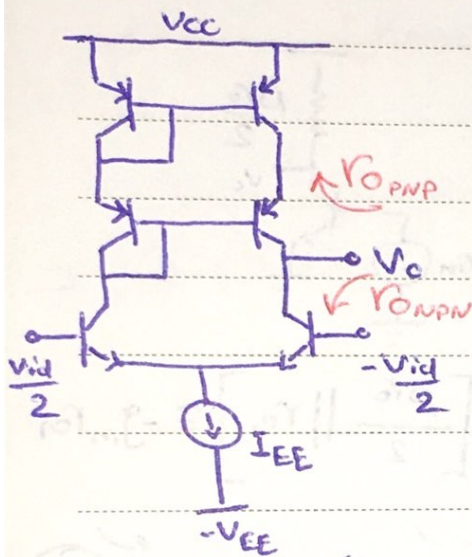


$$A_{v,d} = g_m (r_{o_{NPN}} \parallel r_{o_{PNP}})$$

Subject.

Date.

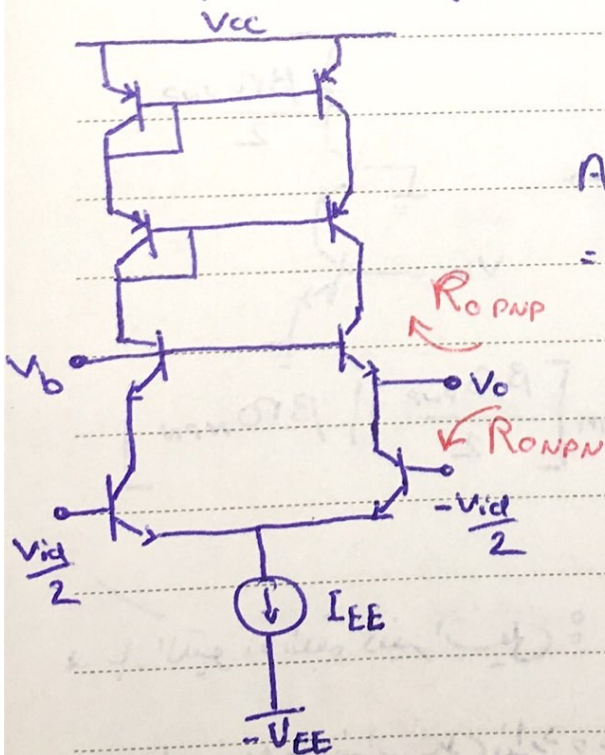
* الطريقة بالدار كود لنظم، ليس بمتري شوي



$$A_{vid} = g_m (r_{on} \parallel r_{op})$$

$$A_{vid} = g_m \left(r_{on} \parallel \frac{\beta_{op}}{2} \right) \approx g_m r_{on}$$

* الطريقة بتقويم، طريقة ديفرانشيولي بوضع كودي لنظم



$$A_{vid} = g_m [R_{on} \parallel R_{op}]$$

$$= g_m \left[\beta_{NPN} r_{on} \parallel \frac{\beta_{PNP} r_{op}}{2} \right]$$