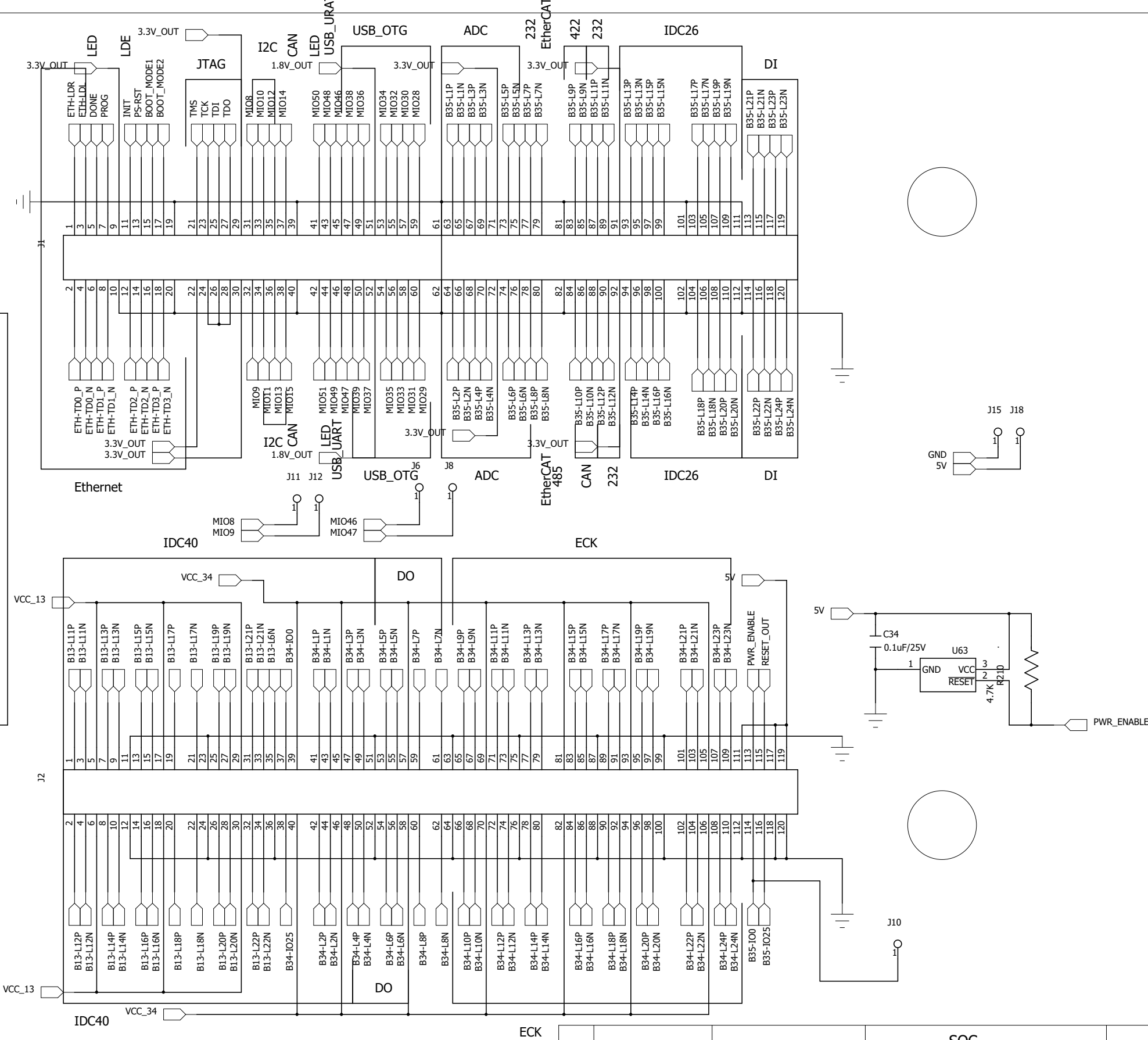
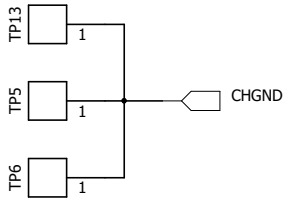
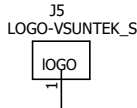
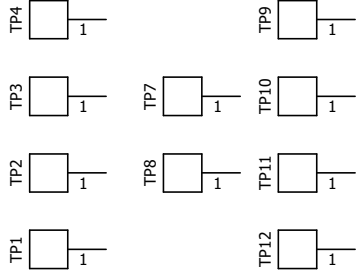
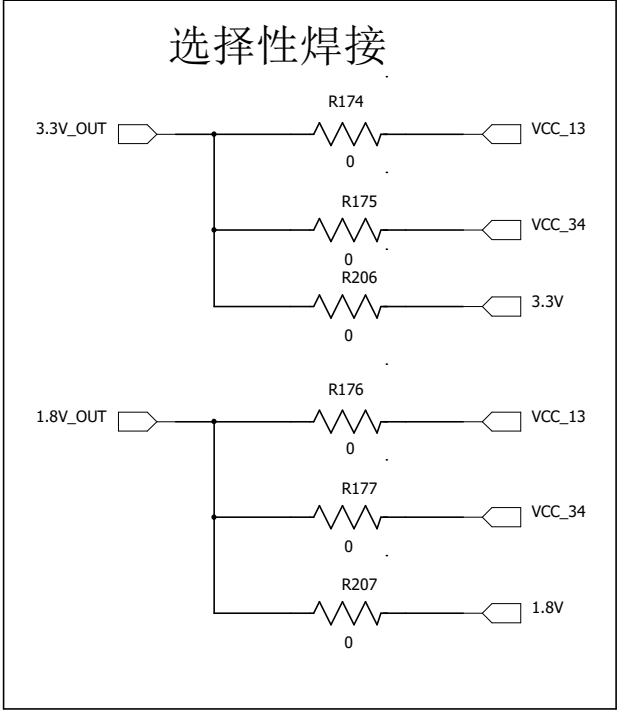
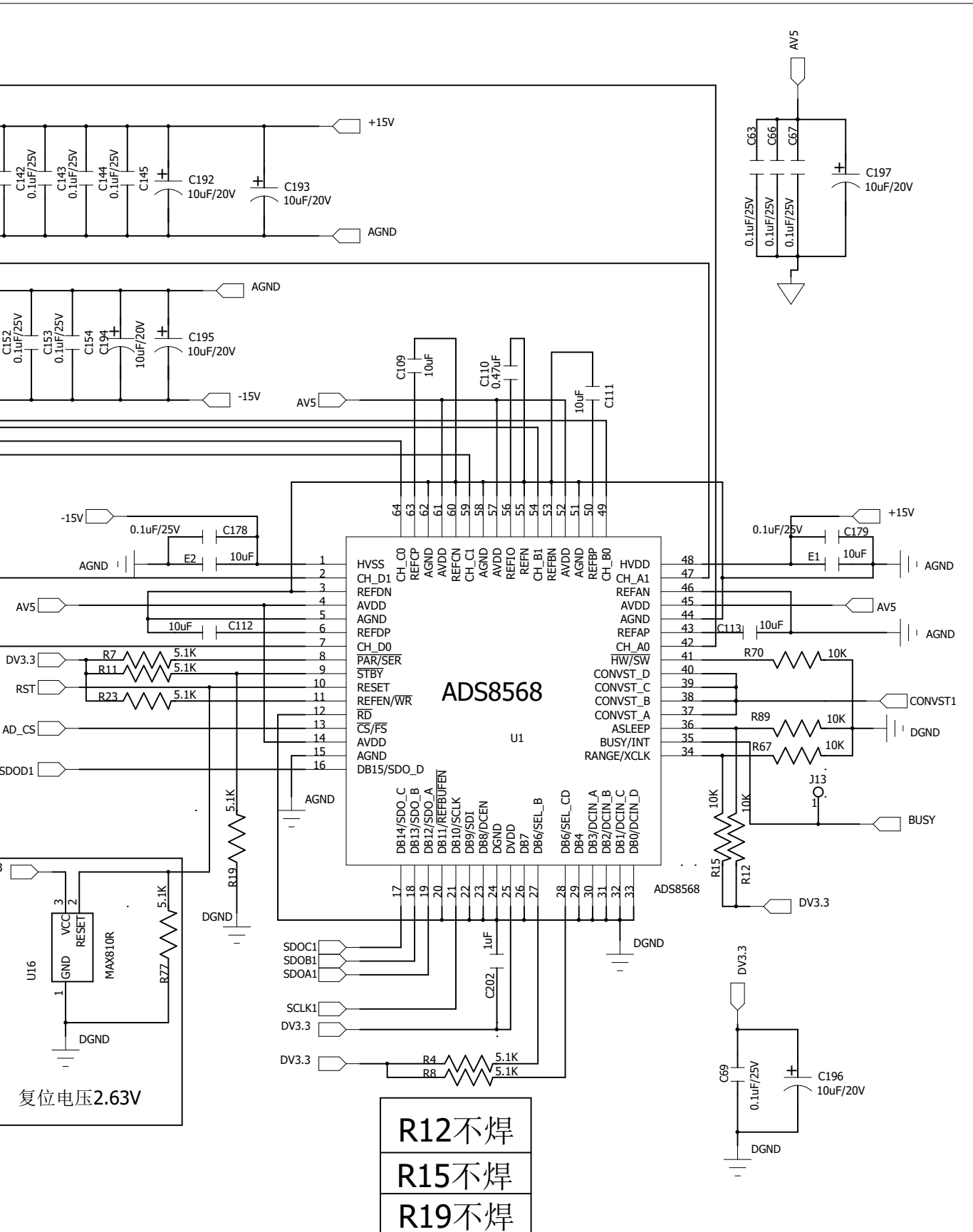
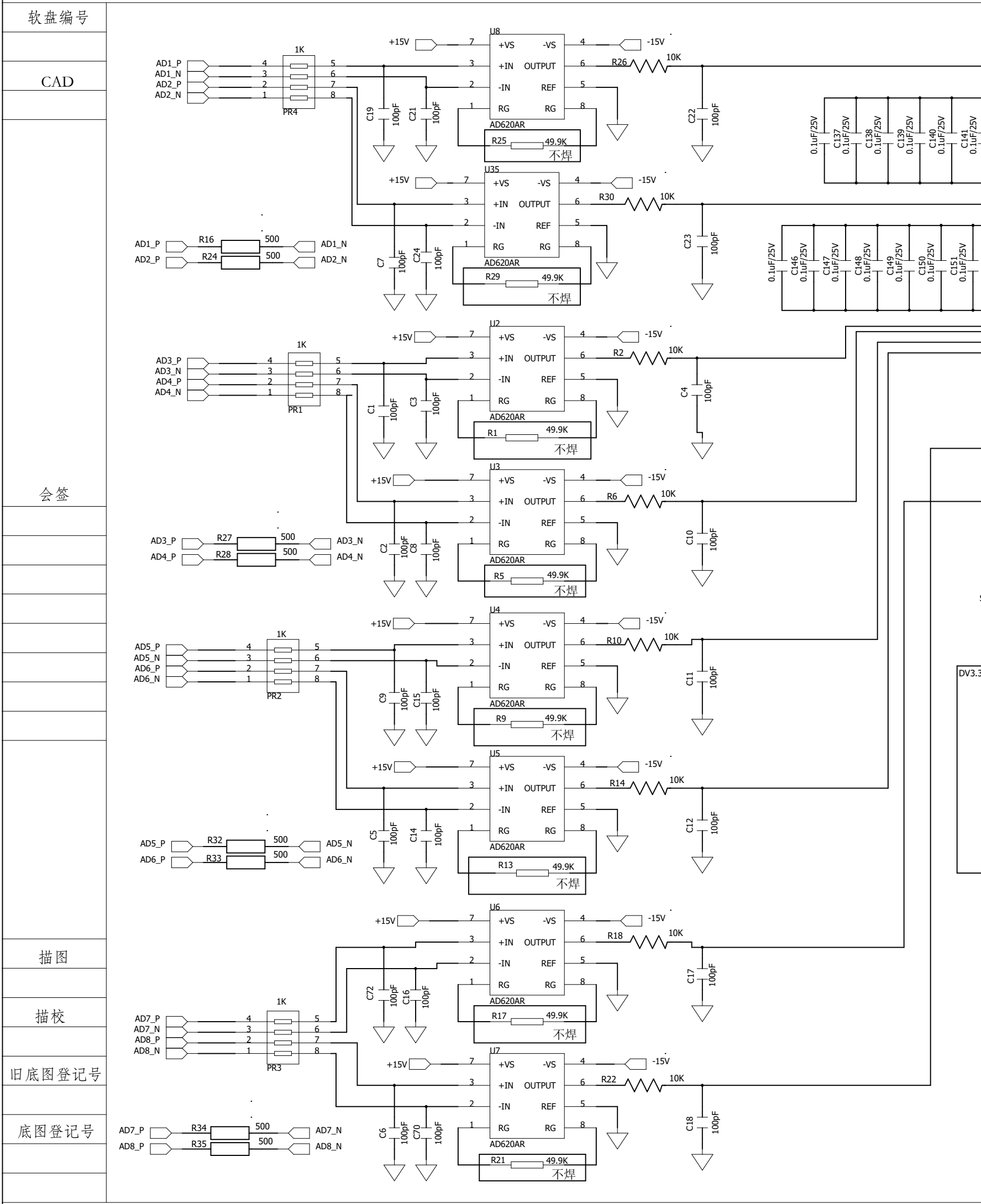


软盘编号	
CAD	
会签	
描图	
描校	
旧底图登记号	
底图登记号	



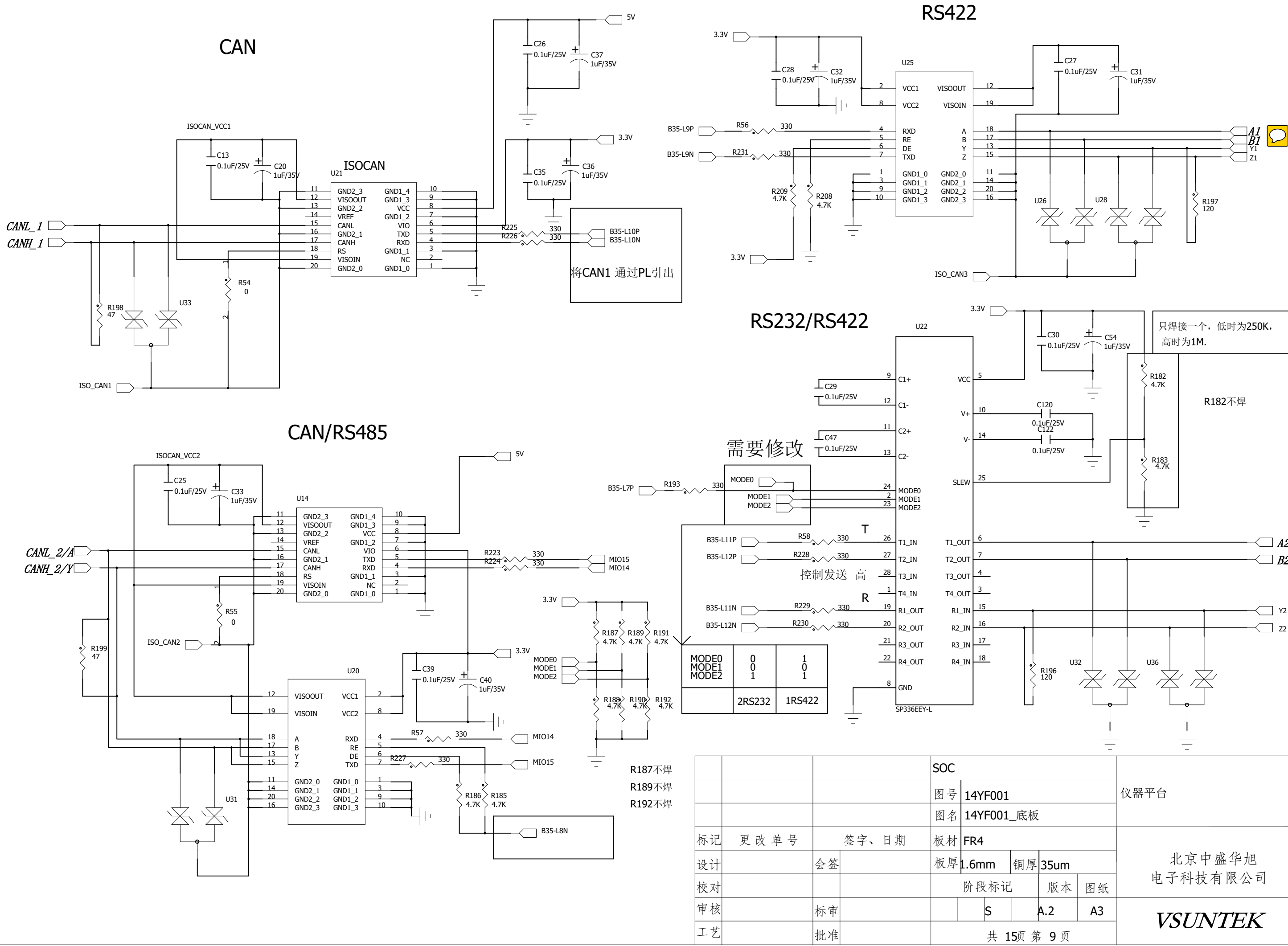
			SOC					仪器平台	
			图号	14YF001					
			图名	14YF001_底板					
标记	更改单号	签字、日期		板材	FR4				北京中盛华旭 电子科技有限公司
设计		会签		板厚	1.6mm	铜厚	35um		
校对				阶段标记			版本	图纸	
审核		标审				S	A.2	A3	
工艺		批准		共 15页 第 3 页					VSUNTEK

软盘编号										
CAD										
FPGA信号	<div><div><div><div>ADUM4400</div><div>U34</div><div><div><div>3.3V</div><div>GND</div><div>B35-L1P</div><div>B35-L1N</div><div>B35-L2P</div><div>B35-L2N</div><div>3.3V</div></div><div><div>16</div><div>15</div><div>14</div><div>13</div><div>12</div><div>11</div><div>10</div><div>9</div></div><div><div>VDD2</div><div>GND2</div><div>VOA</div><div>VOB</div><div>VOC</div><div>VOD</div><div>VE2</div><div>GND2</div></div><div><div>1</div><div>2</div><div>3</div><div>4</div><div>5</div><div>6</div><div>7</div><div>8</div></div><div><div>VDD1</div><div>GND1</div><div>VIA</div><div>VIB</div><div>VIC</div><div>VID</div><div>NC</div><div>GND1</div></div><div><div>16</div><div>15</div><div>14</div><div>13</div><div>12</div><div>11</div><div>10</div><div>9</div></div><div><div>SDOA1</div><div>SDOB1</div><div>SDOC1</div><div>SDOD1</div><div></div><div></div><div></div><div></div></div></div><div><div>ADUM1400BRWZ</div><div><div>3.3V</div><div>C190</div><div>100pF</div><div>C186</div><div>10uF</div><div></div></div><div><div>DV3.3</div><div>10uF</div><div>C96</div><div>100pF</div><div>C185</div><div></div></div><div><div>L6</div><div>BKP2125HS221-T</div><div>1</div><div>2</div><div>DGND</div></div></div></div></div><div><div>FPGA信号</div><div><div>ADUM4401</div><div>U12</div><div><div><div>3.3V</div><div>B35-L3N</div><div>B35-L3P</div><div>B35-L4N</div><div>B35-L4P</div><div>3.3V</div></div><div><div>1</div><div>2</div><div>3</div><div>4</div><div>5</div><div>6</div><div>7</div><div>8</div></div><div><div>VDD1</div><div>GND1</div><div>VIA</div><div>VIB</div><div>VIC</div><div>VID</div><div>NC</div><div>GND1</div></div><div><div>16</div><div>15</div><div>14</div><div>13</div><div>12</div><div>11</div><div>10</div><div>9</div></div><div><div>VDD2</div><div>GND2</div><div>VOA</div><div>VOB</div><div>VOC</div><div>VOD</div><div>VE2</div><div>GND2</div></div><div><div>DV3.3</div><div>DGND</div><div>AD_CS</div><div>CONVST1</div><div>SCLK1</div><div>SYNC</div><div>DV3.3</div></div></div><div><div>C117</div><div>10uF</div><div>C119</div><div>100pF</div><div></div></div><div><div>3.3V</div><div></div><div></div><div></div><div></div></div><div><div>R95</div><div>4.7K</div><div></div></div><div><div>DGND</div><div></div><div></div><div></div><div></div></div><div><div>C116</div><div>100pF</div><div>10uF</div><div>C115</div><div>10uF</div><div>C174</div><div>10uF/20V</div><div>DGND</div></div><div><div>DV3.3</div><div></div><div></div><div></div><div></div></div></div></div></div> <div><div>FPGA信号</div><div><div>ADUM4400</div><div>U53</div><div><div><div>3.3V</div><div>B35-L5N</div><div>B35-L5P</div><div>B35-L6P</div><div>B35-L6N</div><div>3.3V</div></div><div><div>1</div><div>2</div><div>3</div><div>4</div><div>5</div><div>6</div><div>7</div><div>8</div></div><div><div>VDD1</div><div>GND1</div><div>VIA</div><div>VIB</div><div>VIC</div><div>VOD</div><div>VE1</div><div>GND1</div></div><div><div>16</div><div>15</div><div>14</div><div>13</div><div>12</div><div>11</div><div>10</div><div>9</div></div><div><div>VDD2</div><div>GND2</div><div>VOA</div><div>VOB</div><div>VOC</div><div>VID</div><div>VE2</div><div>GND2</div></div><div><div>DV3.3</div><div>DGND</div><div>LDAC</div><div>SDIN</div><div>SCLK</div><div>SOUT</div><div>DV3.3</div></div></div><div><div>C173</div><div>10uF/20V</div><div>C124</div><div>10uF</div><div>C125</div><div>100pF</div><div></div></div><div><div>3.3V</div><div></div><div></div><div></div><div></div></div><div><div>R200</div><div>4.7K</div><div></div></div><div><div>DGND</div><div></div><div></div><div></div><div></div></div><div><div>ADUM1401BRWZ</div><div><div>DGND</div><div></div><div></div><div></div><div></div></div><div><div>C114</div><div>100pF</div><div>10uF</div><div>C108</div><div></div></div><div><div>DV3.3</div><div></div><div></div><div></div><div></div></div></div></div></div> <div><div>DA信号</div><div>外触发</div><div>8568外触发</div></div>									
会签										

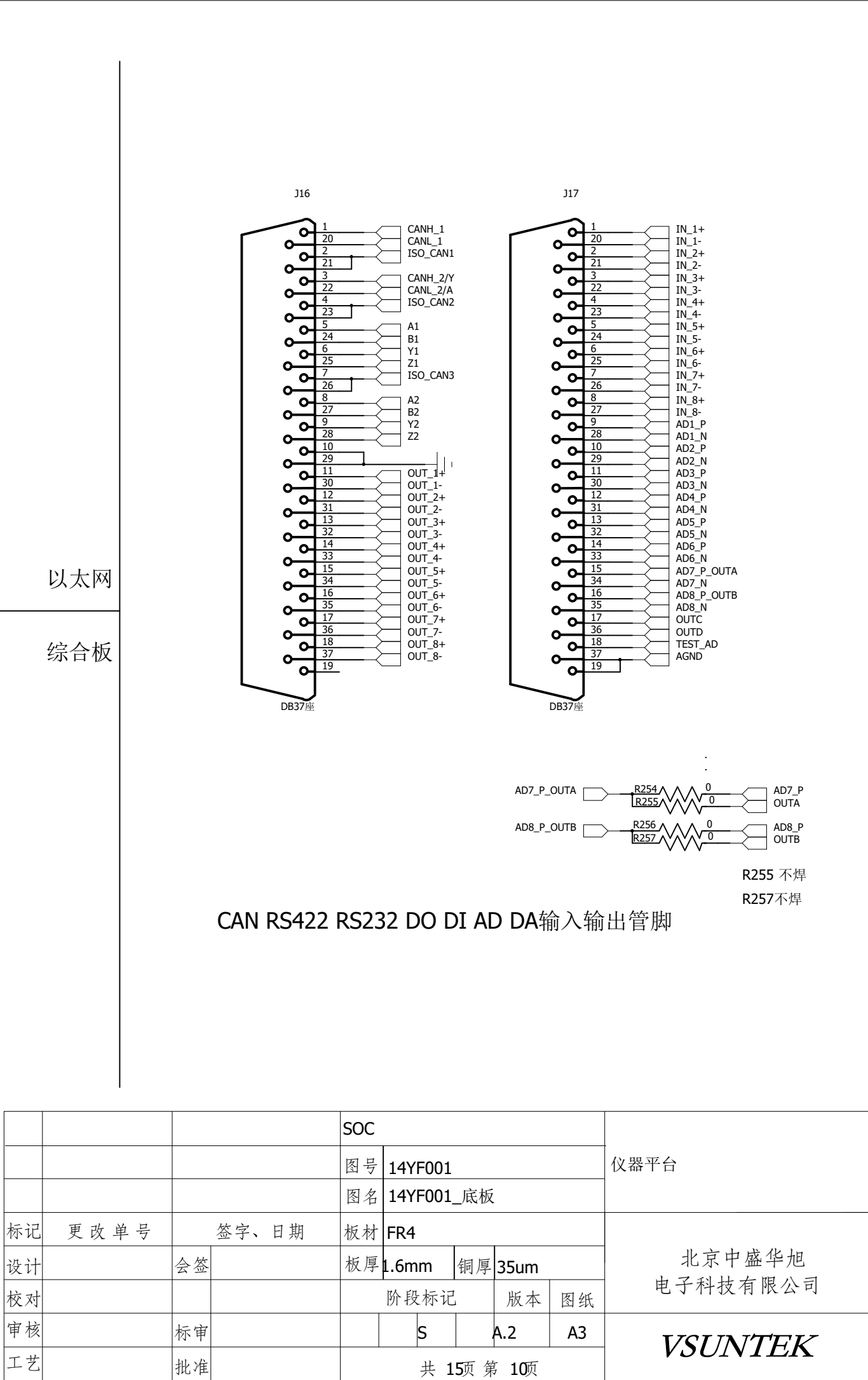
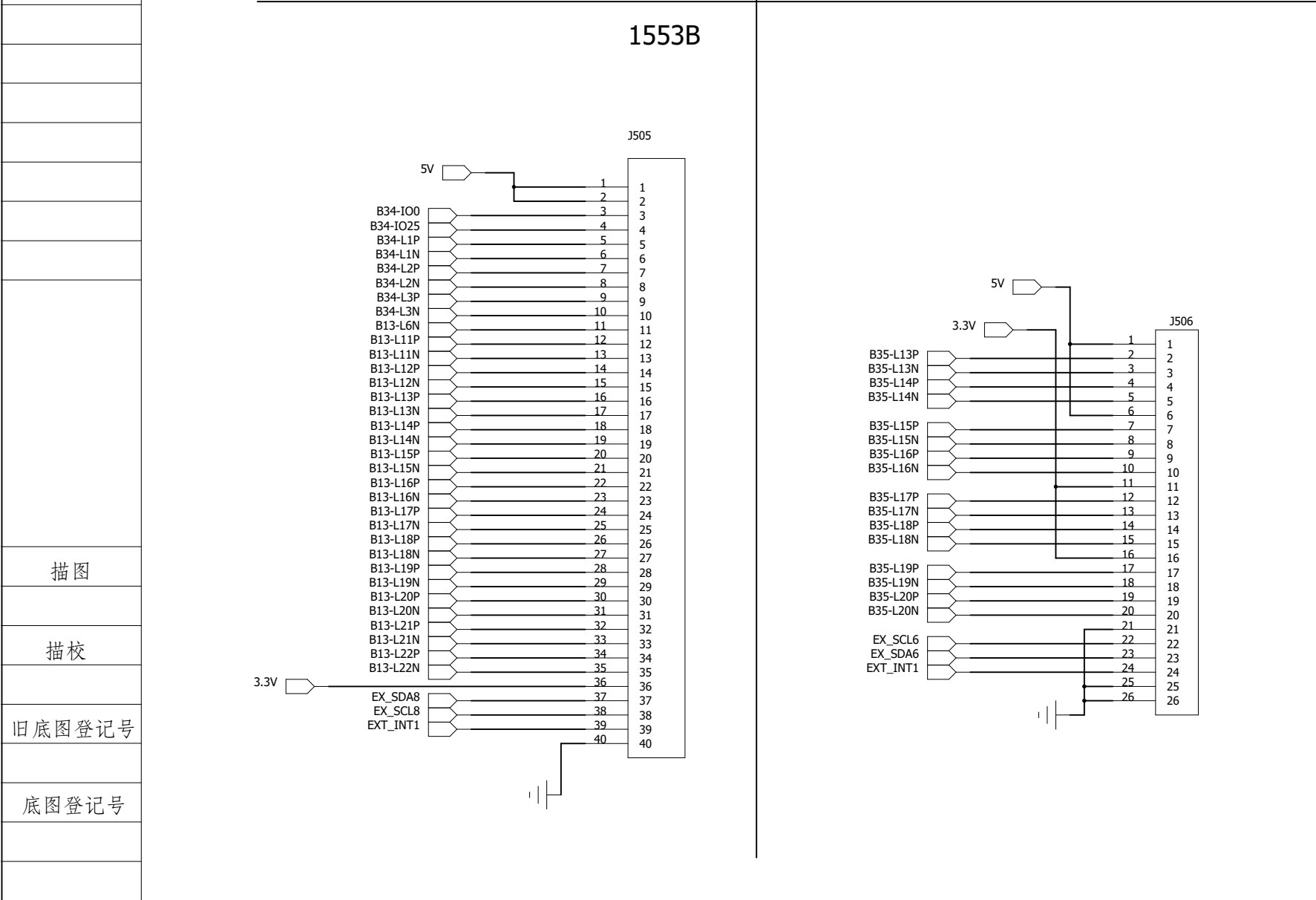
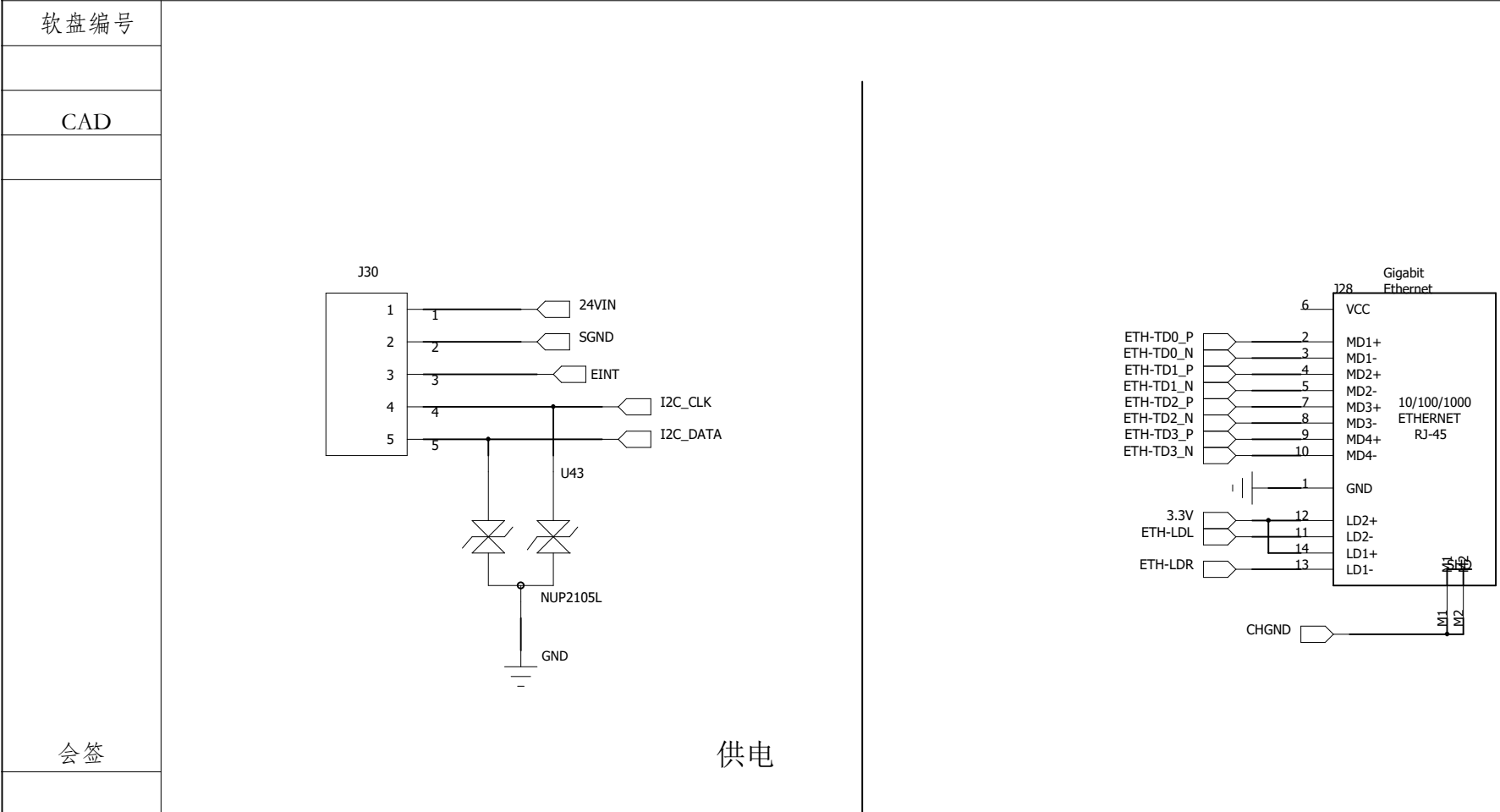


			SOC					仪器平台	
			图号	14YF001					
			图名	14YF001_底板					
标记	更改单号	签字、日期		板材	FR4				北京中盛华旭 电子科技有限公司
设计		会签		板厚	1.6mm	铜厚	35um		
校对				阶段标记			版本	图纸	
审核		标审			S	A.2	A3		
工艺		批准		共 15页 第 7 页					
VSUNTEK									

软盘编号
CAD
会签
描图
描校
旧底图登记号
底图登记号



			SOC					仪器平台	
			图号	14YF001					
			图名	14YF001_底板					
标记	更改单号	签字、日期		板材	FR4				北京中盛华旭 电子科技有限公司
设计		会签		板厚	1.6mm	铜厚	35um		
校对				阶段标记			版本	图纸	
审核		标审			S		A.2	A3	
工艺		批准		共 15页 第 9 页					VSUNTEK



软盘编号

CAD

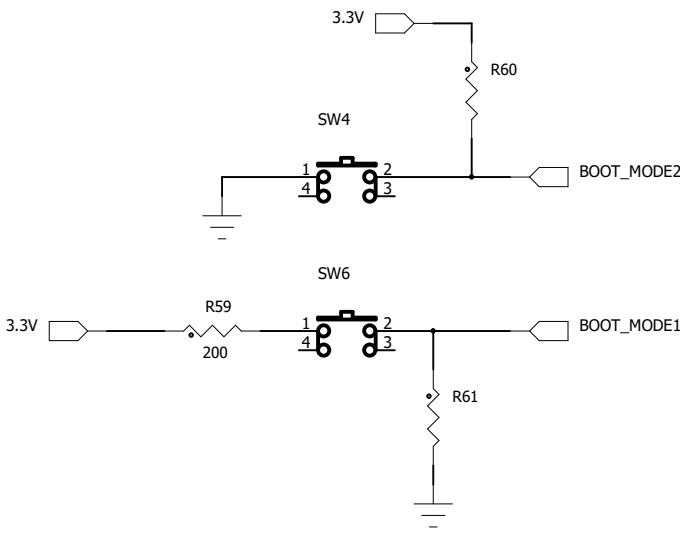
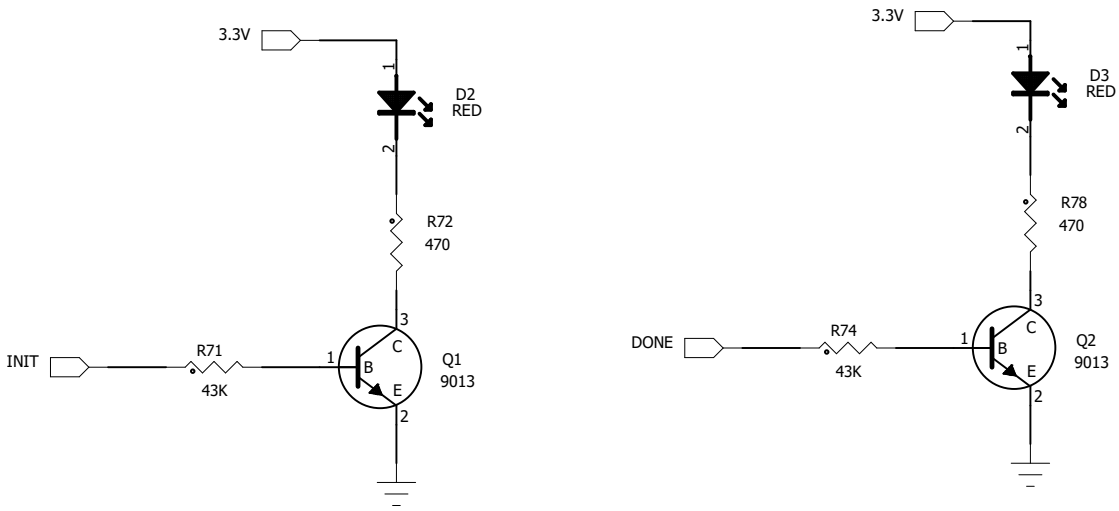
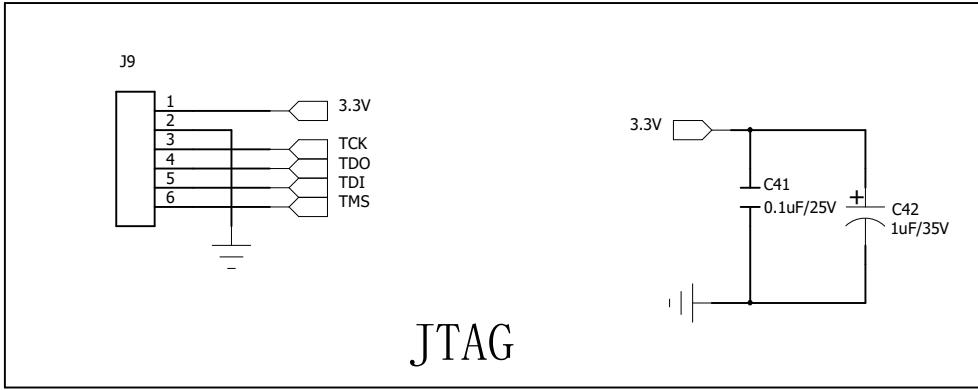
会签

描图

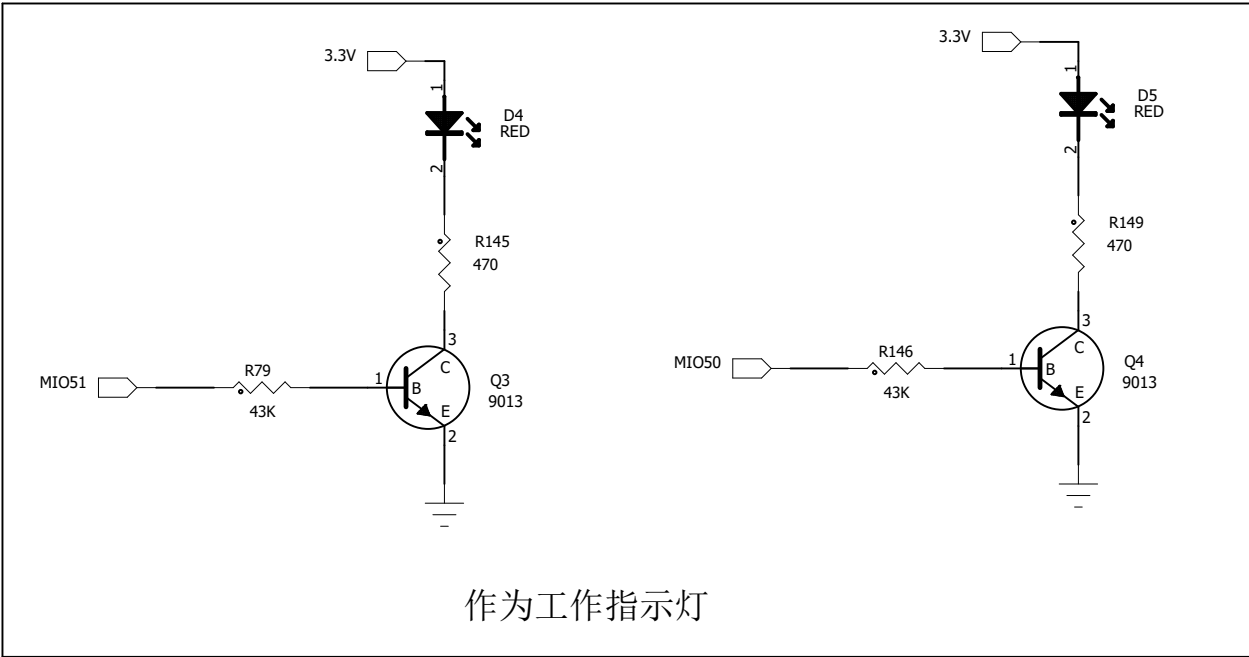
描校

旧底图登记号

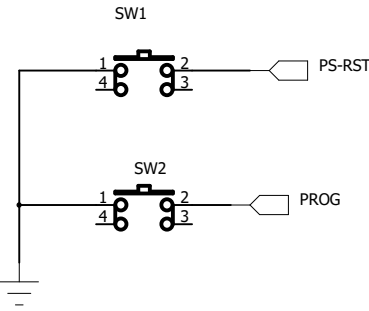
底图登记号



BOOTMODE2	BOOTMODE1	BOOT
0	0	JTAG
1	0	Quad-SPI
1	1	SDIO
0	1	NAND

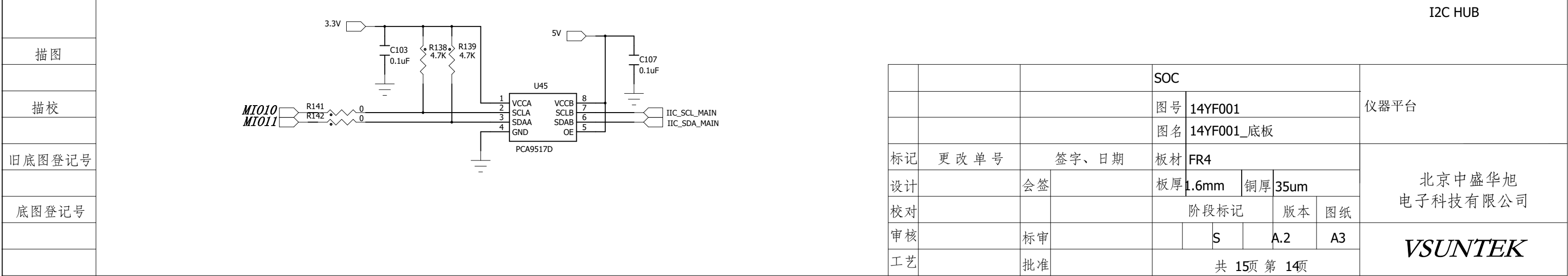
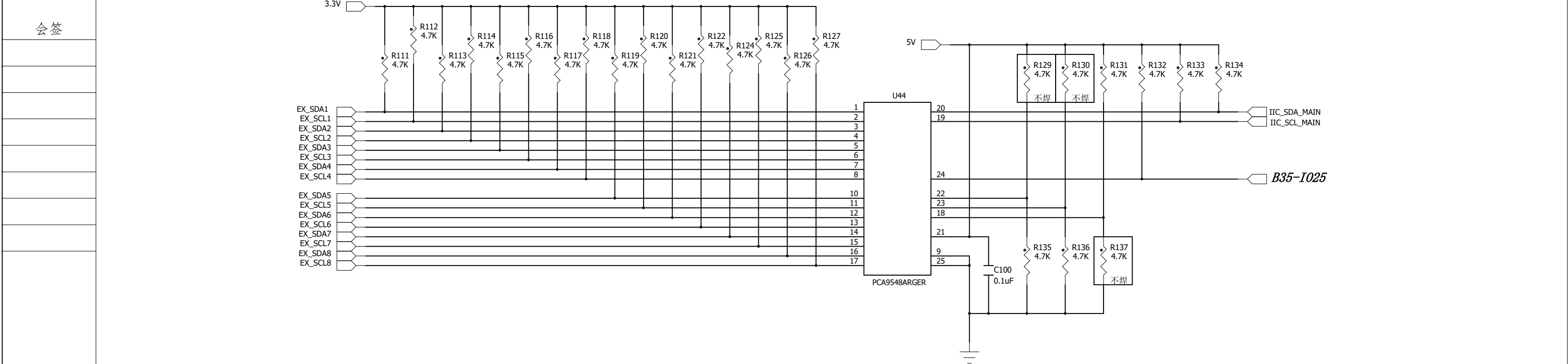
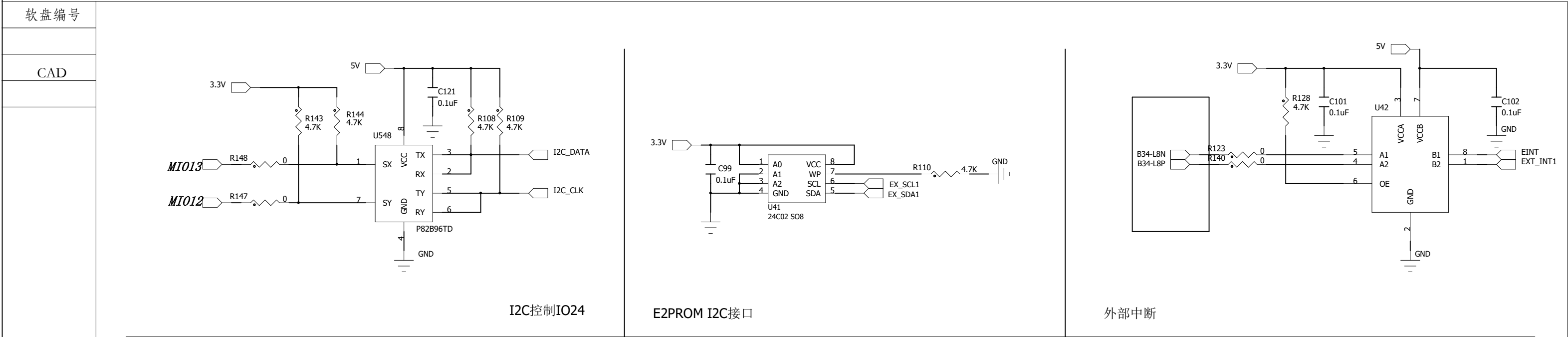


作为工作指示灯



			SOC					仪器平台	
			图号	14YF001					
			图名	14YF001_底板					
标记	更改单号	签字、日期		板材	FR4				北京中盛华旭 电子科技有限公司
设计		会签		板厚	1.6mm	铜厚	35um		
校对				阶段标记			版本	图纸	
审核		标审				S	A.2	A3	
工艺		批准		共 15页 第 12页					VSUNTEK

第 13 页



VSUNTEK

