



**UNIVERSIDAD DE COSTA RICA
FACULTAD DE INGENIERÍA
ESCUELA DE CIENCIAS DE LA
COMPUTACIÓN E INFORMÁTICA**

**CI0120 – ARQUITECTURA DE COMPUTADORAS
Prof. Ileana Alpízar**

TAREA CORTA #2

Elaborado por:

Rodrigo Vílchez Ulloa B78292
rvilchez99@gmail.com

3 de septiembre del 2020

Ejercicio 1.

Los juegos de registros se necesitan porque la esencia del pipeline es que una instrucción ocupe una unidad funcional para no afectar ya sea a otra instrucción o afectarse a ella misma, por lo que se necesita una copia de las operaciones que se van haciendo en cada etapa/unidad funcional, ya que si se guardaran en los registros normales, podría afectar el resultado de una operación posterior. La idea es ir guardando, de manera “local”, lo que una instrucción va haciendo de manera que no afecte el desarrollo de otra instrucción y cumplir con el pipeline.

Ejercicio 2.

Un procesador superescalar es aquel que permite emitir más de una instrucción en un ciclo de reloj utilizando un decodificador de instrucciones, que llegan juntas a partir de una cierta cantidad de bytes. Se busca que no ocupen mucha energía.

Ejercicio 3.

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
if	id	ex	m	wb											
	if	id	id	id	ex	m	wb								
				if	id	ex	m	wb							
					if	id	id	id	ex	m	wb				
								if	id	ex	m	wb			
									if	id	id	ex	m	wb	