Examen Final 25%

*NOTAS IMPORTANTES:

 Su solución del examen en un documento .pdf totalmente legible debe ser enviado a más tardar el sábado 5 de diciembre a las 10 pm a:

ileana.alpizar@gmail.com copia a arqui.ci0120@gmail.com

Todas sus respuestas deben ser justificadas correctamente al incluir el procedimiento utilizado.

1. Preguntas de respuesta corta:

- **a. (5 pts)** Si un programa secuencial gasta 4/5 partes de su tiempo de CPU en operaciones paralelizables, utilice Amdahl para calcular la **cota superior** para su aceleración si se paralelizara y se pudiera usar tantos núcleos como se quisiera. Explique.
- **b.** (10 pts) Para un programa cuya mezcla de instrucciones dinámicas es la siguiente:

20% operaciones aritméticas con un CPI = 5 Suponiendo que las operaciones de memoria bajaran su CPI = 30% operaciones de memoria (lw's y sw's) CPI = 10 a 2, use Amdahl para calcular la aceleración del programa.

CPI = 5 Suponiendo que las operaciones de memoria bajaran su CPI = 4 CPI = 5 Suponiendo que las operaciones de memoria bajaran su CPI = 4

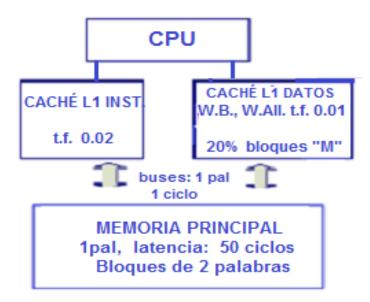
c. (5 pts) Para cada una de las características indicadas a la izquierda en la siguiente tabla, marque la entrada correspondiente (arquitectura o implementación) para indicar si pertenece más al diseño de una arquitectura o a una implementación particular de esa arquitectura.

Característica	¿Arquitectura?	¿Implementación?	Comentario (opcional)
# de instrucciones que se pueden emitir por ciclo de reloj			
Tamaño de la caché de datos L1			
# de registros visibles para los programadores			
Ciclos de retraso por fallos en la caché de datos L1			
Presencia/ausencia de una instrucción left shift			
Ciclos de retraso por el Branch			

- 2. Una empresa tiene una red de 5 servidores. Se sabe que cada servidor pasa un promedio de 100 días bien antes de fallar, tiempo exponencial.
 - a) (10 pts) Si se ocupara que los 5 servidores estén trabajando para que el sistema de la empresa funcione. ¿De cuánto debería ser el máximo tiempo de reparación de un servidor si se quiere que el sistema esté disponible el 95% del tiempo o más?
 - b) (5 pts) Suponga que ahora el sistema trabaja en el caso en el que falle un servidor, pero no si falla un segundo servidor. Si se quisiera que ese sistema nunca fallara ¿de cuánto podría ser el tiempo máximo de reparación de un servidor? Explique y respalde con sus cálculos.
 - c) (5 pts) Suponiendo que ahora no es posible reparar los servidores en un tiempo razonable, ¿cúal sería el MTTF del sistema si corre aunque falle un servidor, también si han fallado 2, pero no si fallan 3 servidores?
- 3. (20 pts) En la mezcla de instrucciones RISC-V de un programa que corre en la computadora cuya jerarquía de memoria se describe en el cuadro contiguo, se tiene un 30% IC de lw's y un 10% IC de sw's.

El CPI es igual a 6 sin tomar en cuenta retrasos por accesos a memoria (datos e intrucciones)

Calcule el CPI total agregando los ciclos de retraso por accesos a memoria. Todo debe quedar muy claro para comprender sus cálculos.



4. Suponga que se tiene un procesador con 2 núcleos, en donde cada uno de los núcleos tiene una caché de instrucciones, una de datos nivel 1 (L1) y un buffer víctima para escrituras. Las cachés de datos son de mapeo directo, la estrategia para %its+ de escritura es %Vrite Back+, y para fallo de escritura %Vrite Allocate+. Se utiliza un protocolo tipo snooping para coherencia de caché con invalidación por escritura.

Suponga que este es el estado actual en las cachés de datos, que ninguno de los bloquie mostrados en los buffers víctima se están escribiendo durante la solución de esta pregunta y que los bloques que no están como válidos en estas cachés, o no están, están en memoria con el valor igual al número de bloque en cada palabra. Ej: el bloque 13 tendrá como valores 13 13 13 13.

Caché Datos Núcleo 0

	0	1	2	3
p0	-7	25	9	15
p1	-8	26	10	5
p2	-9	27	11	17
р3	-10	28	12	20
Etiq.	4	5	22	3
Esta do	M	С	С	1
do				

Caché Datos Núcleo 1

	0	1	2	3
p0	-5	25	9	5
p1	-8	26	10	6
p2	3	27	11	7
р3	4	28	12	8
Etiq	36	5	22	11
Esta	M	С	С	1
do				

Buffer víctima Núcleo 0

p0	5	
p1	6	
p2	9	
р3	50	
Etiq.	11	

Buffer víctima Núcleo 1

р0	25
p1	26
p2	-1
р3	-2
Etiq.	8

Suponga que los bloques y datos que se encuentran en cachés son parte del conjunto de trabajo de un mismo proceso el cual consta de varios hilos. Para cada una de las siguientes 3 preguntas haga las modificaciones en el diagrama y explique lo que ocurre en un máximo de 3 renglones. Identifique los cambios en el diagrama con el número (letra) de pregunta. NOTA: Las acciones se producen en la misma secuencia de las preguntas. Suponga que en igualdad de condiciones, el bus lo puede %panar+ cualquier núcleo, si en una pregunta se da este caso, escoja ud. cuál gana el bus, indíquelo y proceda de acuerdo a dicha decisión.

- **a.** (5 pts) En este momento el hilo que corre en el núcleo 1 solicita leer el dato correspondiente a la palabra 2 del bloque 8. Indique el valor leído.
- **b.** (5 pts) En este momento tanto el hilo que corre en núcleo 0 como el que corre en núcleo 1 solicitan leer la palabra 0 del bloque 5. Indique el valor que leen.
- c. (10 pts) En este momento tanto el hilo que corre en el núcleo 0, como el hilo que corre en el núcleo 1 solicitan escribir en el bloque 22. El hilo del núcleo 0 desea escribir un 88 en la palabra 0 y el hilo del núcleo 1 desea escribir un 45 en la palabra 0.

5. Sea un multiprocesador RISC-V de memoria compartida distribuida cuyo estado inicial para sus jerarquías de memoria se muestra abajo, en donde las cachés son WB para hits de escritura y W.ALL para fallos de escritura, mapeo directo para asignación de bloques. Suponga que en este multiprocesador comenzaron a correr al mismo tiempo los sig. fragmentos de dos hilos de un mismo proceso:

		•	•	
addi	x2, x0, 5		addi	x8, x0, 20
addi	x3, x0, 8	AHÍ:	lr	x2, x8
sub	x7, x4, x4		bnez	x2, AHÍ
add	x8, x3,x7		addi	x1, x0, 1
SW	x3, 32(x0)		SC	x1, 0(x8)
SW	x2, 36(x0)		beqz	x1, AHÍ
SW	x2, 40(x0)		lw	x3, 36(x0)
SW	x0, 20(x0)		lw	x4, 40(x0)
			SW	x0, 20(x0)

H0 (en Proc 0)

H1 (en Proc 1)

- a. (15 pts) Escriba en el diagrama de abajo todos los cambios que se dieron en memoria compartida, cachés y directorios hasta el momento de terminar de ejecutarse el lw x4, 40(x0) del hilillo H1
- b. (5 pts) Indique los valores finales de los registros:
 x1, x2, x3 y x4 del hilo H1, al concluir el lw Indicado.

	PROCESADOR 0						
DIRECTORIO PO				CAC	HÉ PO		
ВІ	E	P0	P1		7	3	
0	М		1		8	4	
1	U			ET.	0	5	
2	U			EST.	I	С	
MP PROC 0 - PARTE COMPARTIDA							
В	BI 0 BI1		BI2				
0	4	8	12	16	20	Dir	
7	8	6	8	5	1	Valor	

DIRECTORIO P1					CACHI	É P1	
ВІ	E	P0	P1		9		8
3	U				9		8
4	U			ET.	0		1
5	С	1		EST.	M		I
MP PROC 1 - PARTE COMPARTIDA							
В	13	BI4 BI5]		
24	28	32	36	40		44	Dir
17	-6	2	2	3		4	Valor

PROCESADOR 1