集積回路設計

5. スタティック論理回路

一色剛

工学院情報通信系

isshiki@ict.e.titech.ac.jp

【課題5】

以下の論理関数を実現するスタティック論理回路を示せ。

$$a. y = x_1 \cdot x_2 + x_3 \cdot x_4$$

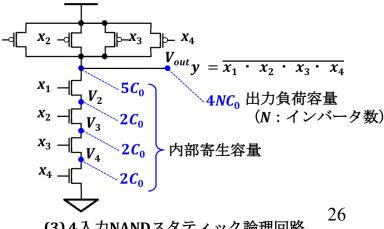
b.
$$y = x_1 + x_2 + x_3 \cdot x_4$$

$$c. y = x_1 + x_2 \cdot x_3 \cdot x_4$$

下図は4入力NANDスタティック論理回路を示す。ここで出力yには $4NC_0$ の出 2. 力負荷容量が接続し、スタティック論理回路の内部寄生容量(nMOS・pMOSト ランジスタのドレイン容量やソース容量)は、図に示す通りであるとする。また、 nMOS・pMOSトランジスタの等価抵抗をそれぞれRnとRpとする。このとき、各 入力 (x_1, x_2, x_3, x_4) からの出力に対するプルアップ遅延 t_{pH} とプルダウン遅

延 t_{pL} をそれぞれ求めよ。

提出〆切:5/21(木)17時 (ただし〆切後も受け付けます)



(3)4入力NANDスタティック論理回路