

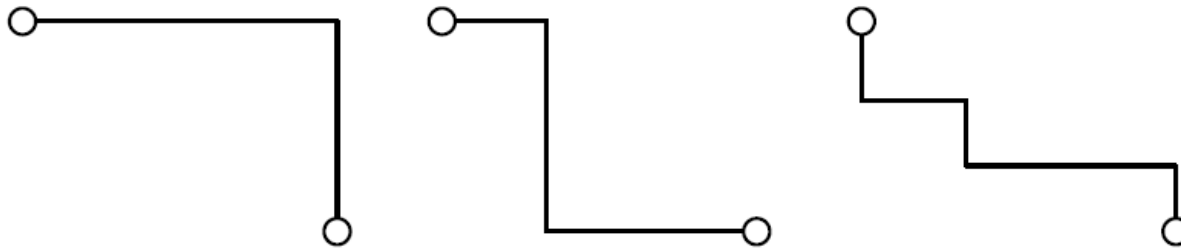
# 集積回路設計 (INTEGRATED CIRCUIT DESIGN) 第12回

2020/06/12

# チャネル配線アルゴリズム

10

- 始点と終点を結ぶ最短経路＝マンハッタン距離



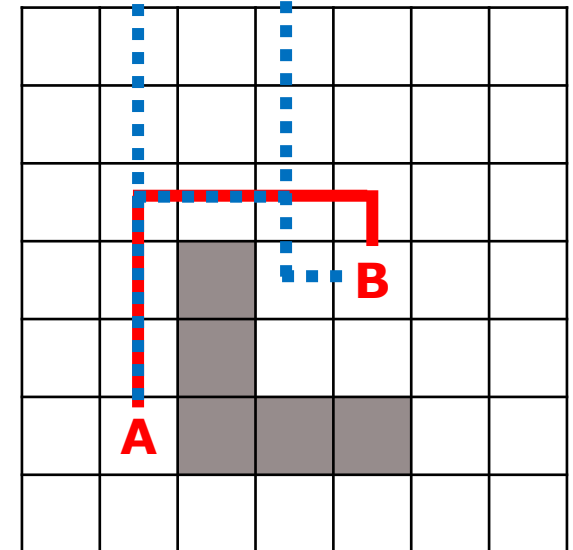
- LSIでは障害物を避けて最短距離で結ぶ

- 空き領域にグリッド

- グリッド間の距離の重み $w_i$ が異なる → ダイクストラ

- $w_i = 1 \quad \forall i \rightarrow$  幅優先探索, 迷路法

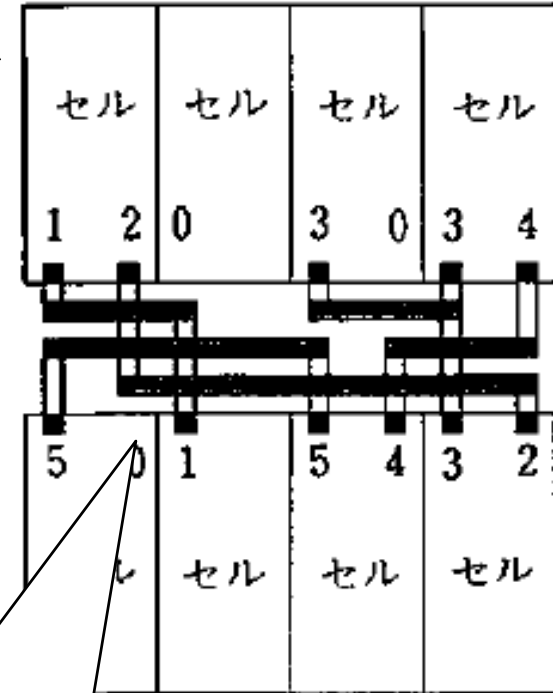
- ラインサーチ：直線で探索



# チャネル配線アルゴリズム

11

- 論理セルの（同番号）端子間を配線で結ぶ
  - ▣ 水平方向：メタル第一層
  - ▣ 垂直方向：メタル第二層
  - ▣ 電氣的に接続する水平・垂直配線は**コンタクト**で接続
- ゲートアレー方式
  - ▣ 配線領域を使用
  - ▣ **与えられたトラック数の中で**配線を決定
- スタンダードセル方式
  - ▣ 配線領域（幅）可変 → **最小トラック数**
  - ▣ トラック数：多 → 面積：大
    - 歩留まり：低
    - チップ単価：高



ぐねぐね曲がる配線：NG  
→ **制限条件 = 1つの水平トラック**しか使わない  
（※2つ以上使用してトラック数を削減できることもある）

# 水平トラック割当て

12

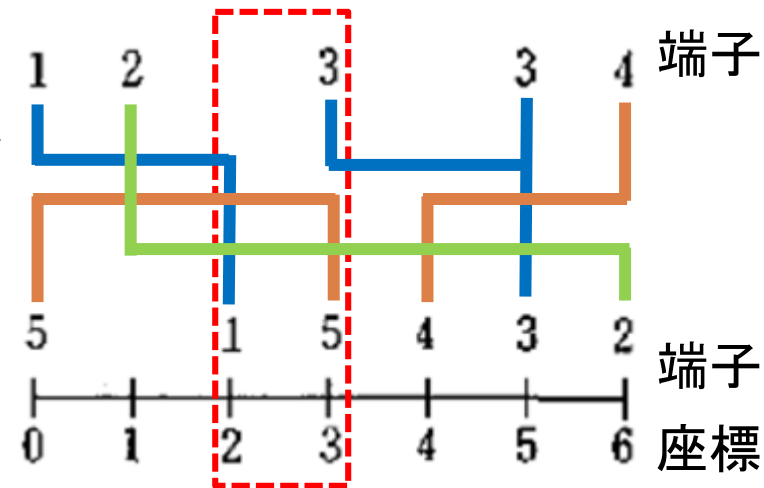
- 同じトラックには水平区間が重ならないネットだけが割当て可

- **Left-edge algorithm**: できるだけ**左詰め**

1. 第一水平トラック：1番左から始まる**ネット1** or 5を選択
  - 同じトラックに割当て可能なネットはネット3 or 4 → **ネット3**
2. 第二水平トラック：**ネット5**
  - 重ならないのは**ネット4**
3. 第三水平トラック：残りの**ネット2**

- 3トラック必要

- **最大重複ネット数**
- $[2,3]$ で3つのネットが重複

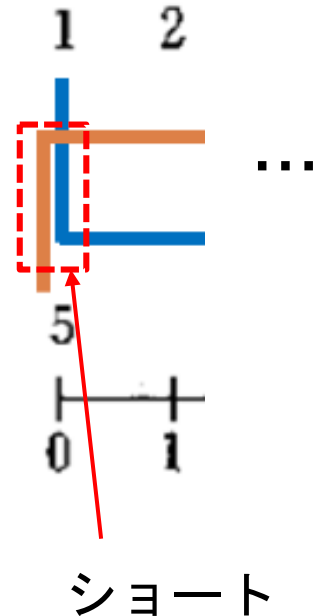


1:[0,2]	4:[4,6]
2:[1,6]	5:[0,3]
3:[2,3]	

# 水平トラック割当ての垂直制限条件

13

- 前ページでは第一水平トラックにネット5を割り当てられない
  - ▣ 垂直方向で重なるため
  - ▣ 上側の端子のネットは下側の端子のネットより上のトラックに割当て＝垂直制限条件
- 2つのグラフで解く
  - ▣ 水平制限グラフ
  - ▣ 垂直制限グラフ



# 水平制限グラフ

14

1:[0,2]    4:[4,6]  
2:[1,6]    5:[0,3]  
3:[3,5]

## □ 無向グラフ

□ 節点：配線ネット

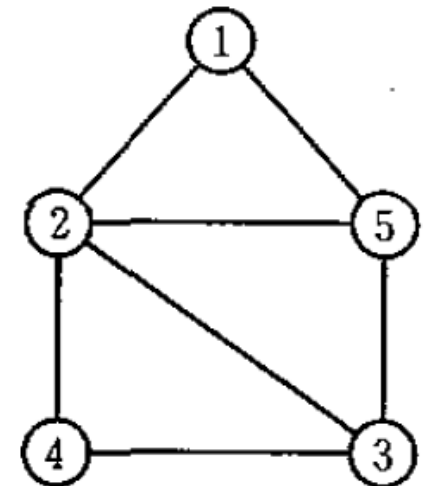
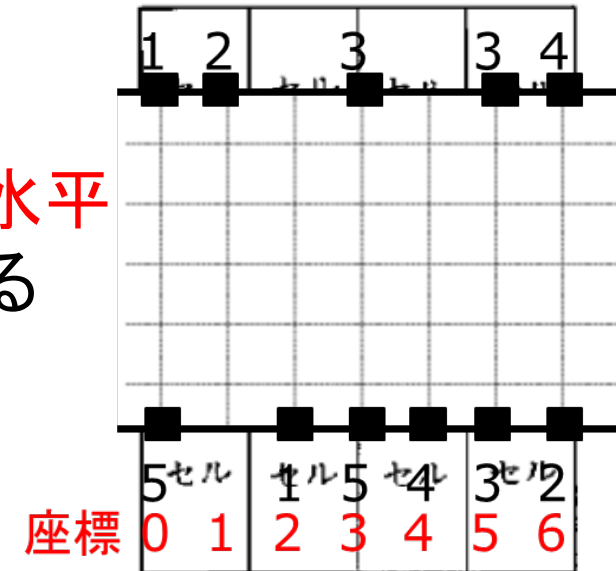
□ 枝：節点に対応する配線ネットが**水平方向に重なりがある**場合に枝を張る

## □ チャンルの配線問題

□ なるべく**少ない整数の範囲**で水平トラックの番号付けを行う

□ 枝でつながった節点には別の番号  
(= **彩色問題**)

## □ 水平制約：P問題

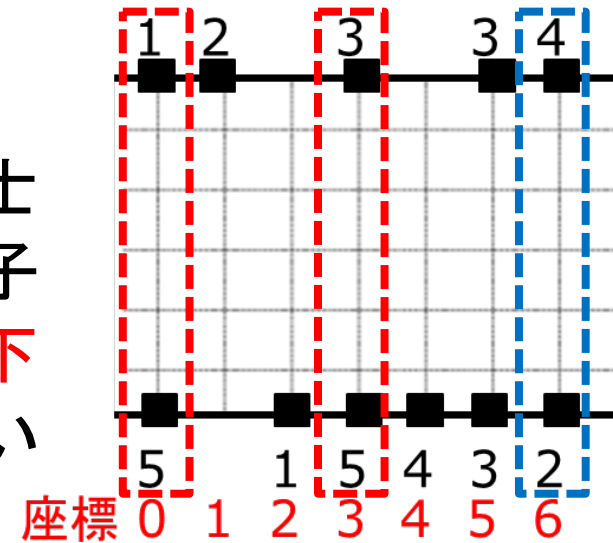


# 垂直制限グラフ

15

## □ 有向グラフ

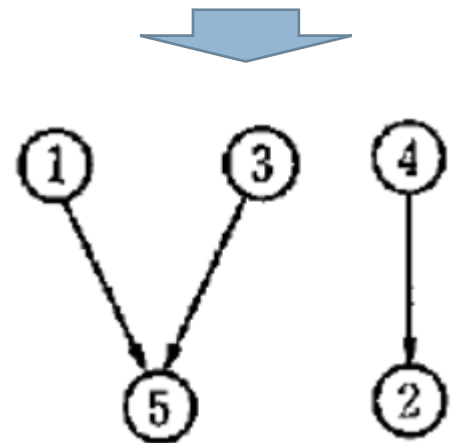
- 節点：配線ネット
- 枝：配線ネットに含まれる端子同士が**対向関係**にある場合，**上側**の端子の配線ネットに対応する節点から**下側**の端子の配線ネットへ矢印の付いた有向枝を張る



## □ チャネルの配線問題

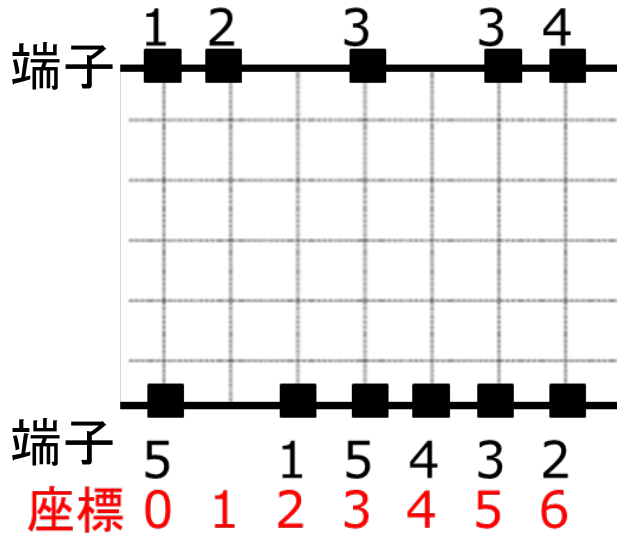
- 有向枝の始まりの節点には，終わりの節点より**小さい**番号を割当て
- **最長パス長**＝必要トラック数の**下限**

## □ 垂直制約：NP完全

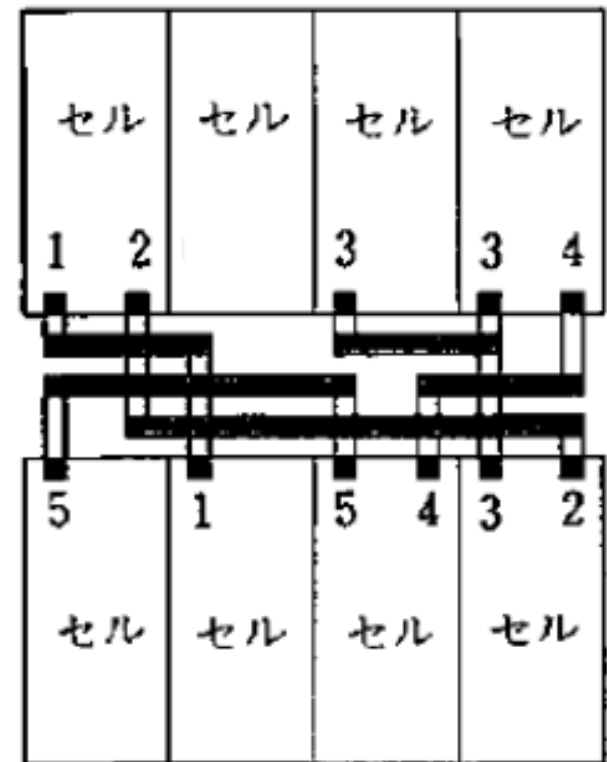
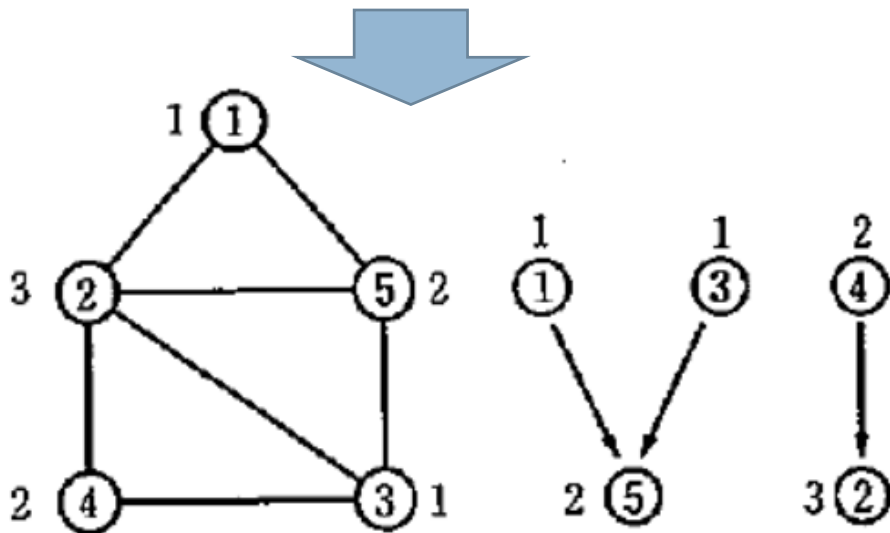


# 水平トラック割当て（グラフ理論）

16



1:[0,2]    4:[4,6]  
2:[1,6]    5:[0,3]  
3:[3,5]



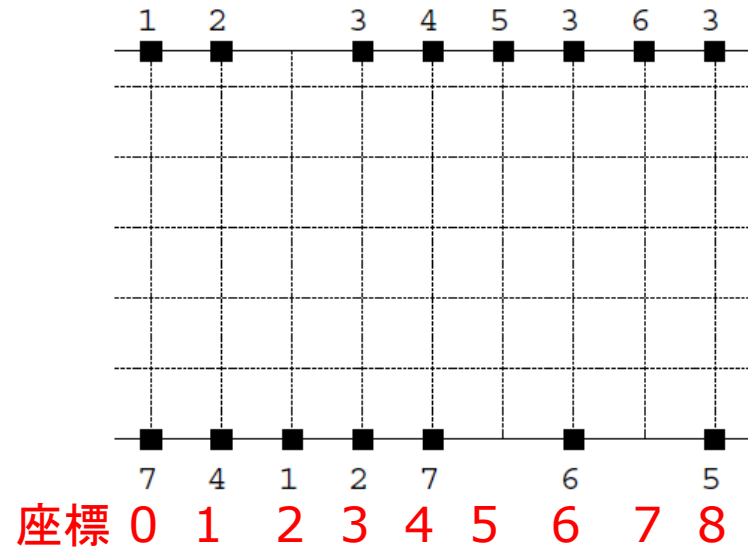


# チャネル配線（例題）

17

□ 右図に示すチャネル配線問題について

1. 水平制限グラフを示せ
2. 垂直制限グラフを示せ
3. 制約条件を満たし，使用する水平トラック数が少ないチャネル配線を示せ



# 水平トラック割当て（グラフ理論）

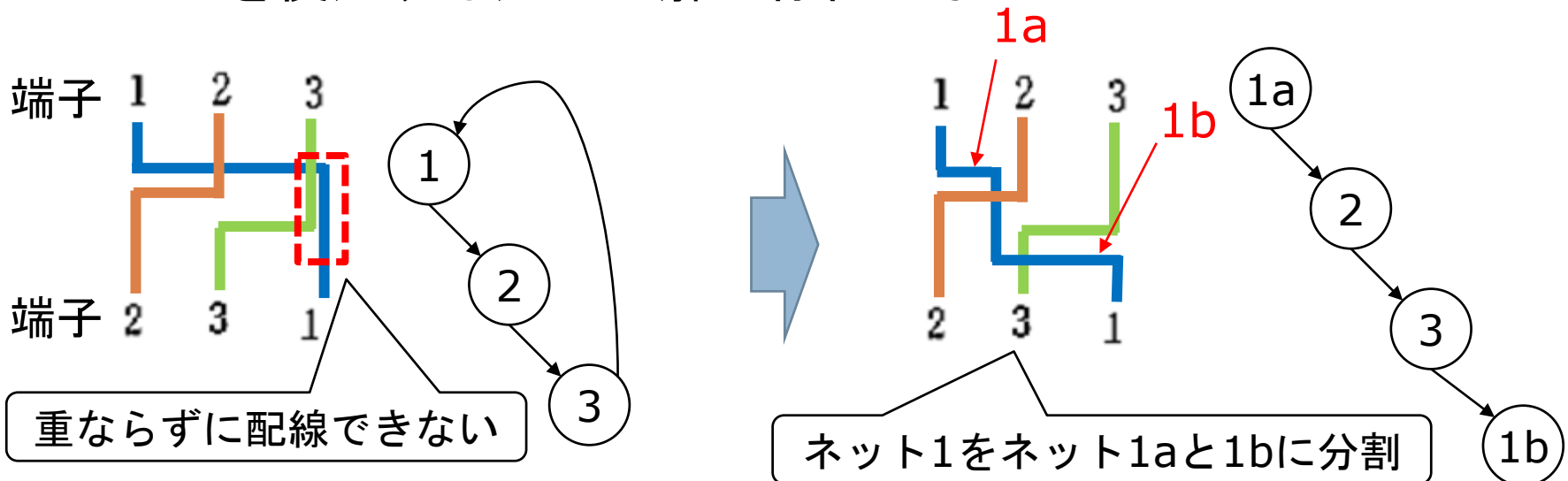
18

## □ 矛盾する垂直制限グラフ

- ループ構造（閉路）

- 配線ネットに2つ以上の水平トラックを使用することで解決

- 有向無閉路グラフ; DAG (Directed Acyclic Graph)
- 垂直制約グラフがDAGでなければ分割（=2トラック以上を使用する）しか解が存在しない



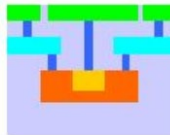
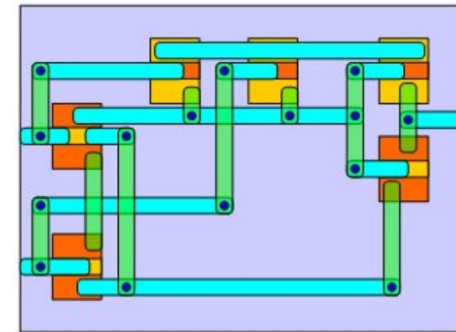
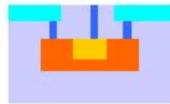
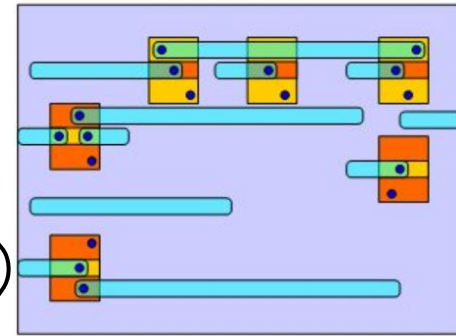
# 配線の実情

出典 (2014/2/3): <http://ascii.jp/elem/000/000/863/863023/>

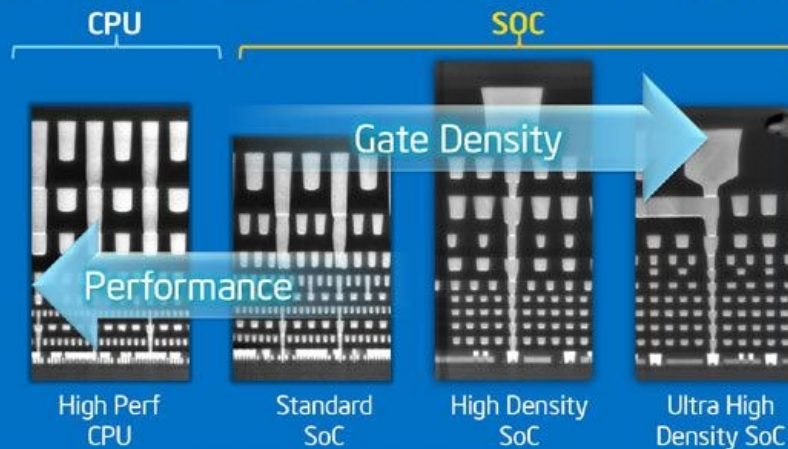
19

## □ 配線（下層→上層）

1. 最下層：トランジスタ
2. 横方向の配線（トランジスタ間）
3. 縦方向の配線



## Interconnects Options Enable Product Optimization



CPU Interconnects Focused on Performance  
SoC Interconnects Focused on Density

Intel 0.35 $\mu$ mプロセス

- ローカル配線：2~4層
- グローバル配線（太い配線）：2~4層
- 電源/GND：各1層