

# 集積回路設計

## 2. MOSプロセスとトランジスタ

一色 剛

工学院情報通信系

[isshiki@ict.e.titech.ac.jp](mailto:isshiki@ict.e.titech.ac.jp)

## 【課題2】

1. MOS構造とこれらを形成する材料を説明せよ。
2. nMOSTランジスタの基板電位の値と、基板電位に対する3端子の電圧( $V_{GB}$ ,  $V_{SB}$ ,  $V_{DB}$ )の範囲を示せ。また、ソース・ドレイン間が導通する条件を示し、導通状態ではゲート電極直下のp型基板でどのような変化が起こるか説明せよ。

提出〆切 : 5/11(月)17時  
(ただし〆切後も受け付けます)