

集積回路設計 (INTEGRATED CIRCUIT DESIGN) 第9回 課題

提出×：6月4日(木)17時 OCW-iの課題提出機能で

- 形式：WORD, PDF, 手書きの解答用紙の写真のいずれか
- 課題提出画面で『**ファイルサイズがOKBのファイルがあります**』が出たら、ファイルが提出できていません。再度提出してください。

PLA

- 以下の図1の真理値表からなる2つの出力論理関数 y_2, y_1 を実現するPLAについて考える.
1. 2つの出力論理関数 y_2, y_1 間で, 主項をなるべく共有するように同時に簡単化した場合, 出力論理関数 y_2 を示せ.
 2. 同様に, 出力論理関数 y_1 を示せ.
 3. 上記の y_2 と y_1 について, ANDアレイとORアレイを設計し, 図2上に記せ. 必要な箇所に接続(スイッチ)をドットとして表すこと.

x_4	x_3	x_2	x_1	y_2	y_1
0	0	0	0	1	*
0	0	0	1	*	1
0	0	1	0	0	*
0	0	1	1	*	*
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	*	*
0	1	1	1	*	0

x_4	x_3	x_2	x_1	y_2	y_1
1	0	0	0	0	1
1	0	0	1	1	1
1	0	1	0	0	1
1	0	1	1	*	1
1	1	0	0	*	*
1	1	0	1	1	0
1	1	1	0	1	*
1	1	1	1	*	1

図1：真理値表

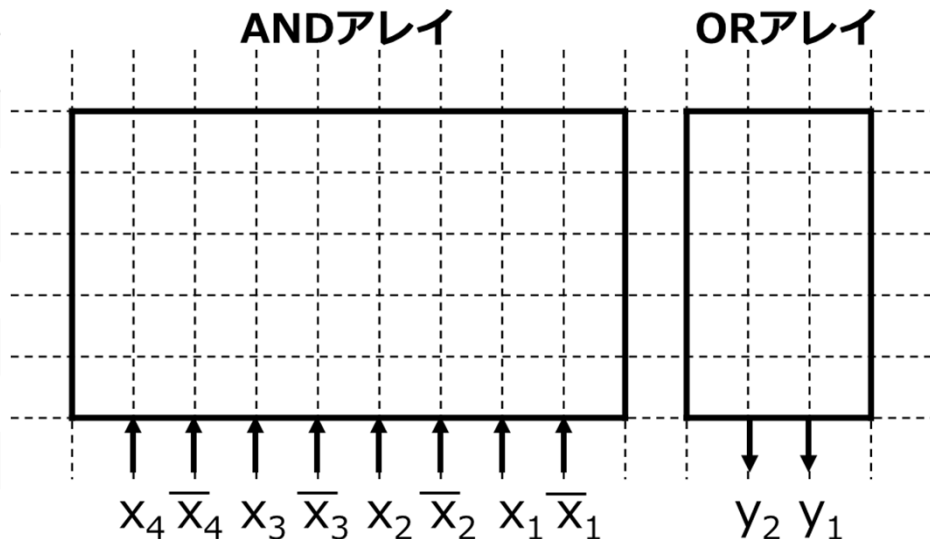


図2：PLAの接続表