

集積回路設計

6. ダイナミック論理回路

一色 剛

工学院情報通信系

isshiki@ict.e.titech.ac.jp

【課題6】

提出×切 : 5/25(月)17時
(ただし×切後も受け付けます)

- 図(1)のダイナミック論理回路について、 $\varphi = 0$ のプリチャージ期間の動作と $\varphi = 1$ の評価期間の動作 ($x_1 + x_2 + x_3 = 1$ と $x_1 + x_2 + x_3 = 0$ の場合について)を説明し、このダイナミック論理回路が実現する論理式を示せ。
- ダイナミック論理回路の $\varphi = 1$ の評価期間中に、nMOS論理ブロック内のゲート入力が $1 \rightarrow 0$ 遷移が起こると正常に動作しない理由を図 (1)の回路を使って説明せよ。また、ダイナミック論理回路の出力を他のダイナミック論理回路の nMOSゲート入みに直接接続出来ない理由を説明せよ。
- 図(2)にドミノ論理回路とダイナミックラッチからなる回路図を示す。 φ, x_1, x_2 の波形が(3)で与えられるとき、ドミノ論理回路の出力 d とダイナミックラッチの出力 q の波形を示せ。

