

ĐẠI HỌC CÔNG NGHIỆP TP. HỒ CHÍ MINH
KHOA CÔNG NGHỆ ĐIỆN TỬ
BỘ MÔN ĐIỆN TỬ MÁY TÍNH

CHƯƠNG 2

GIỚI THIỆU VỀ KPIC 8
BIT HỌ 16F887

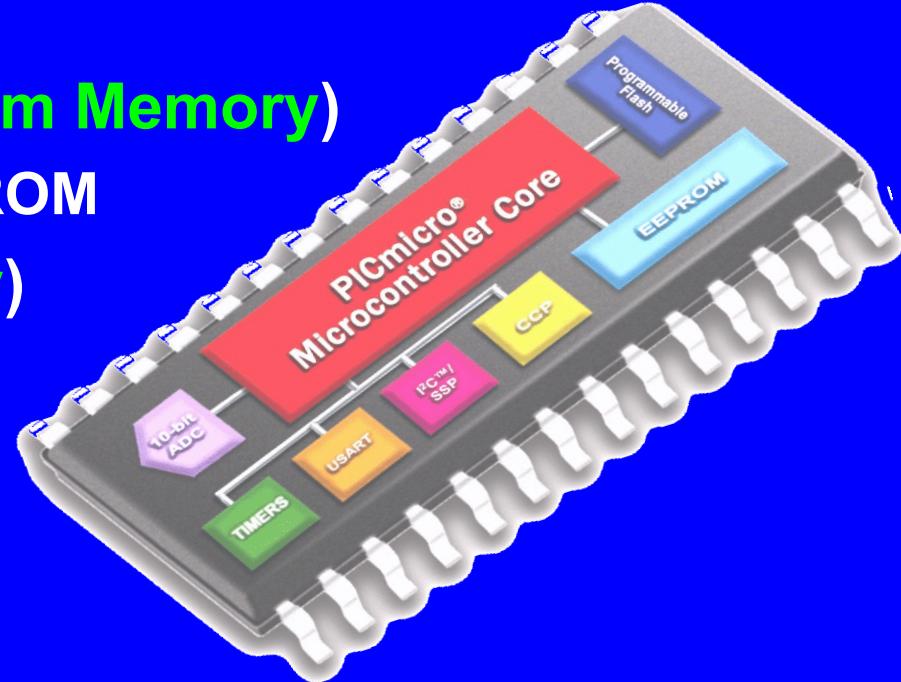
CẤU TRÚC PHẦN CỨNG PIC16F887

Nội dung bao gồm:

- Cấu trúc tổng quát của PIC16F887
- Sơ đồ khối tổng quát của PIC16F887
- Sơ đồ chân của PIC16F887
- Tổ chức bộ nhớ của PIC16F887
 - Bộ nhớ chương trình (Program Memory)
 - Bộ nhớ dữ liệu (Data Memory)
 - Thanh ghi chức năng đặc biệt (Special Function Register).

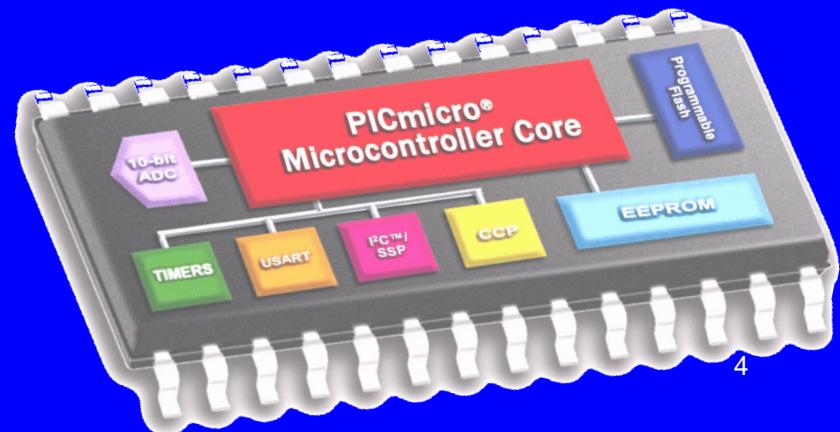
CẤU TRÚC TỔNG QUÁT CỦA PIC16F887

- Bộ nhớ chương trình (Program Memory)
 - 8192 (Words – 14 bit) Flash ROM
- Bộ nhớ dữ liệu (Data Memory)
 - 368 (Bytes – 8 bit) RAM
 - 256 (Bytes – 8 bit) EEPROM
- 24/35 chân xuất/nhập (I/O)
- 15 nguồn ngắt (Interrupt)
- 2 bộ định thời/đếm 8 bit (Timer 0 và Timer 2)
- 1 bộ định thời/đếm 16 bit (Timer 1)
- 1 bộ định thời giám sát (WatchDog Timer)
- 2 bộ bắt giữ/so sánh/điều xung (Capture/Compare/PWM)
- 1 bộ biến đổi tương tự sang số 10 bit, 11/14 ngõ vào (ADC)
- 5 cổng giao tiếp song song 8 bit (Port A, B, C, D, E).

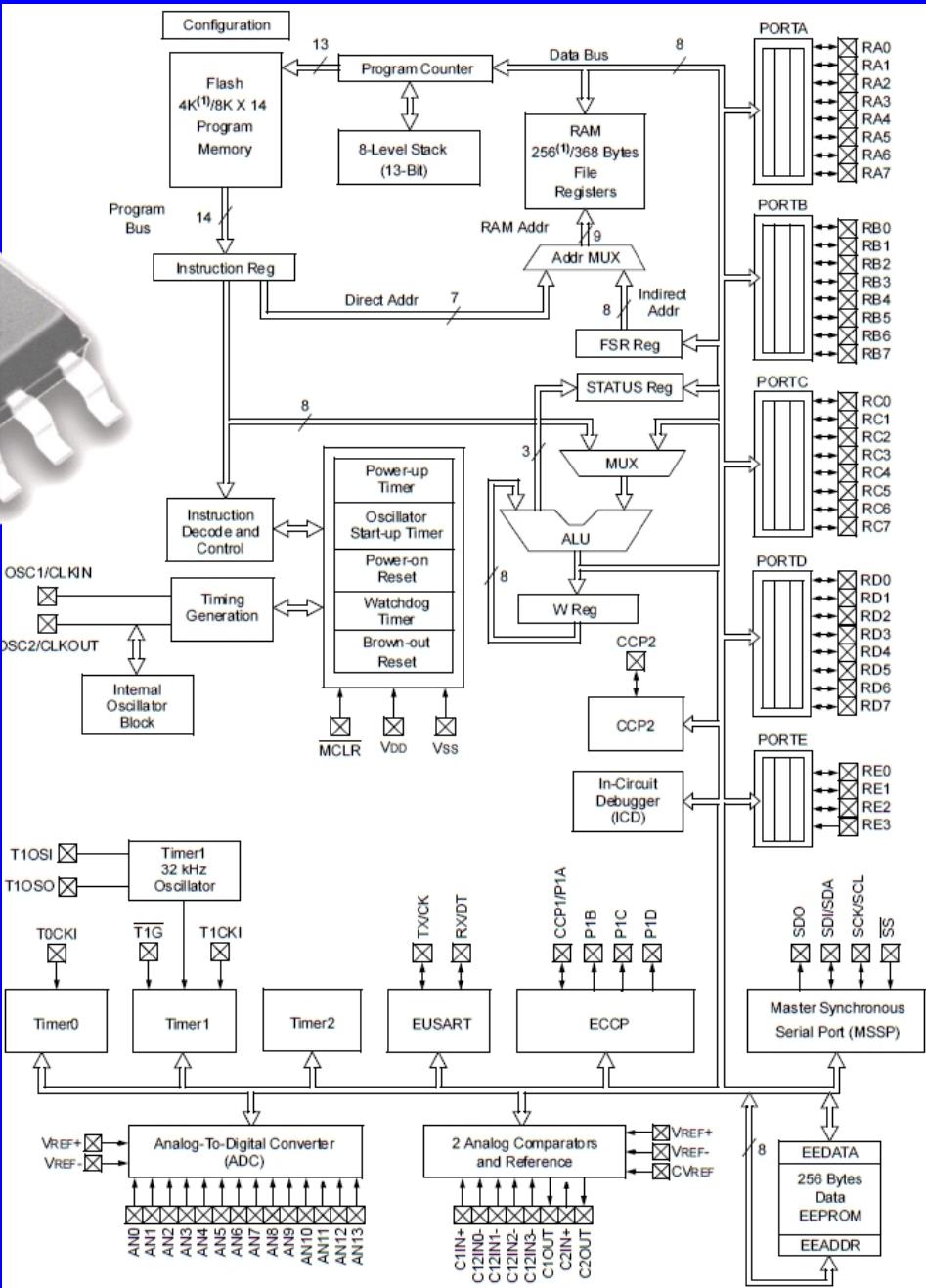
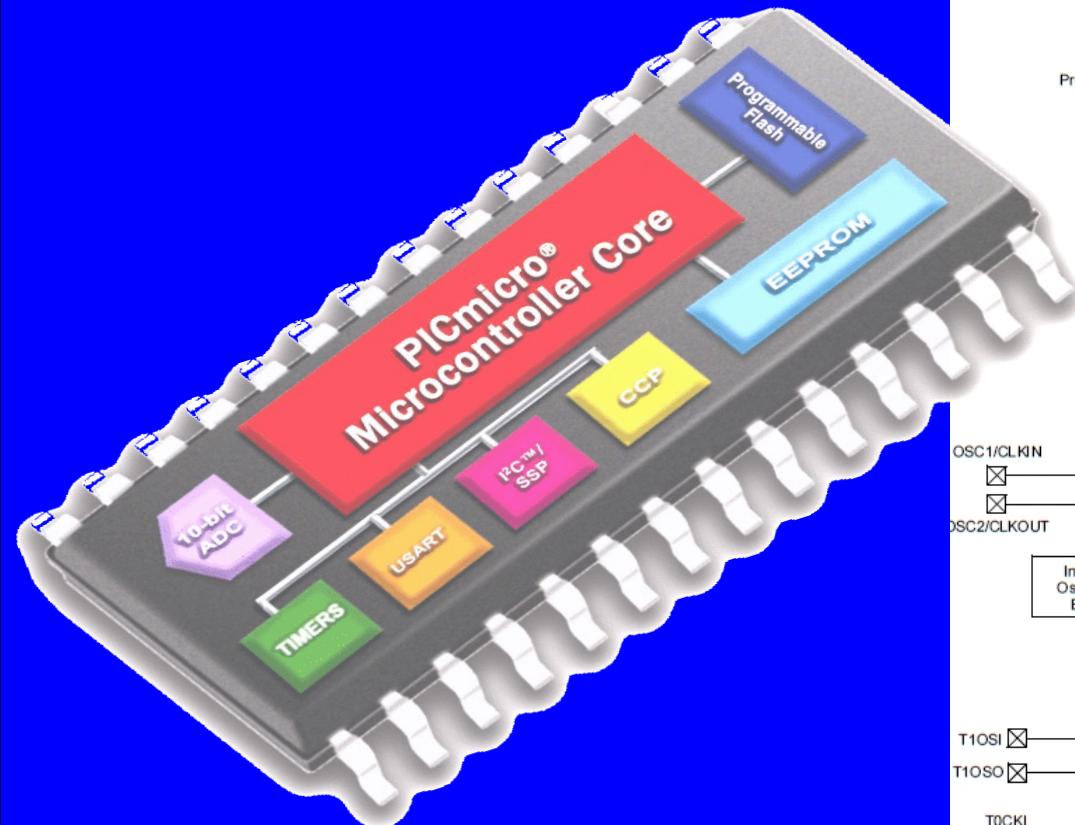


CẤU TRÚC TỔNG QUÁT CỦA PIC16F887

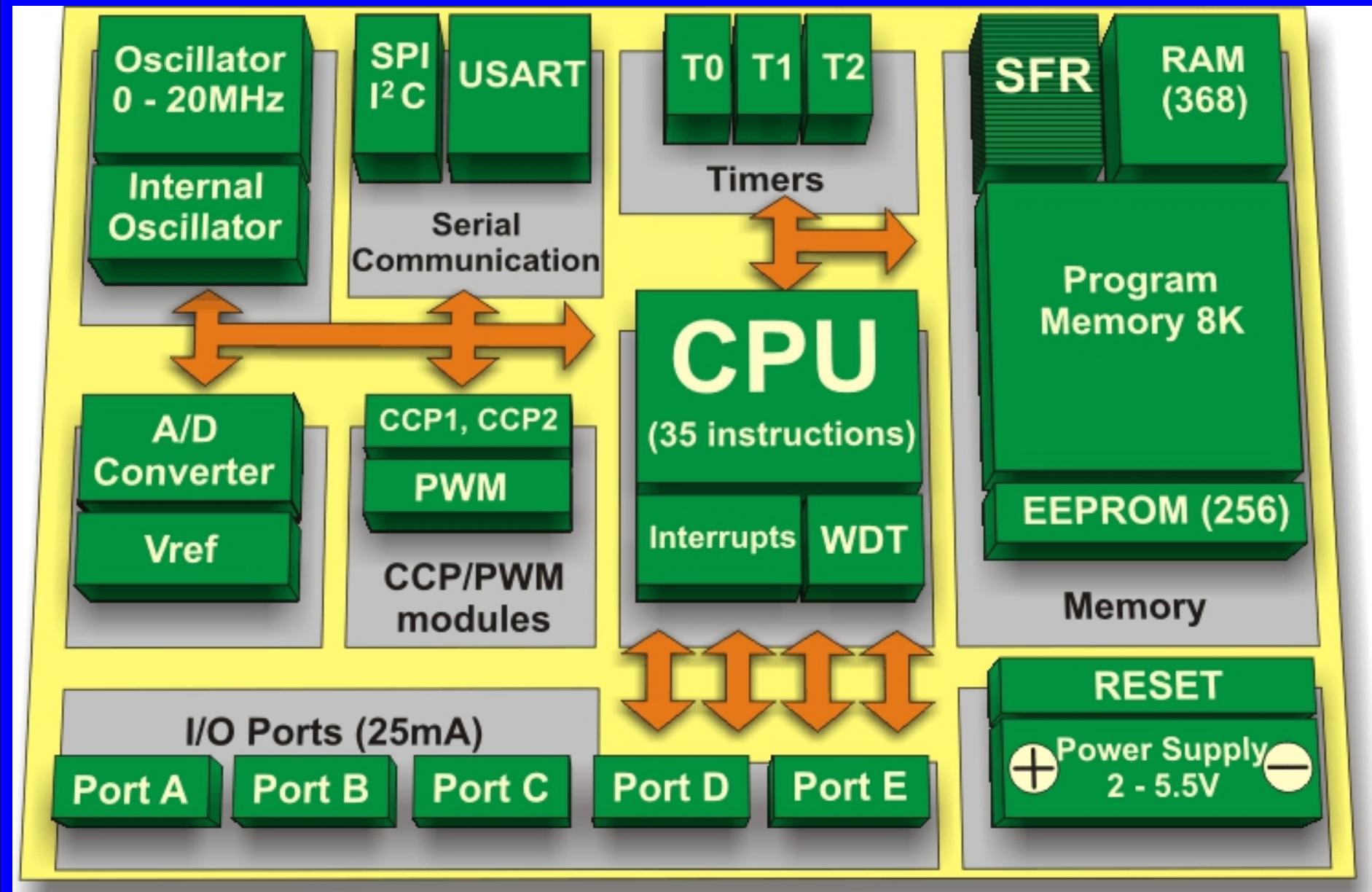
- 1 bộ giao tiếp nối tiếp đồng bộ và bất đồng bộ (**USART, MSSP**)
- 2 bộ so sánh tương tự (**Analog Comparator**)
- Chế độ tiết kiệm năng lượng (**Sleep Mode**)
- Tầm điện áp làm việc lớn (**2.0V – 5.5V**)
- Tích hợp nhiều tính năng nhằm tăng độ tin cậy khi làm việc (**POR, PWRT, OST, BOR, WDT**), bảo mật và hiệu suất.
- Tích hợp tính năng gỡ rối chương trình (**Debug**)
- Nạp chương trình bằng công nối tiếp (**In-Circuit Serial Programming**)
- Tập lệnh gồm **35** lệnh
- Tần số hoạt động tối đa **20MHz**
- ...



SƠ ĐỒ KHỐI TỔNG QUÁT CỦA PIC16F887

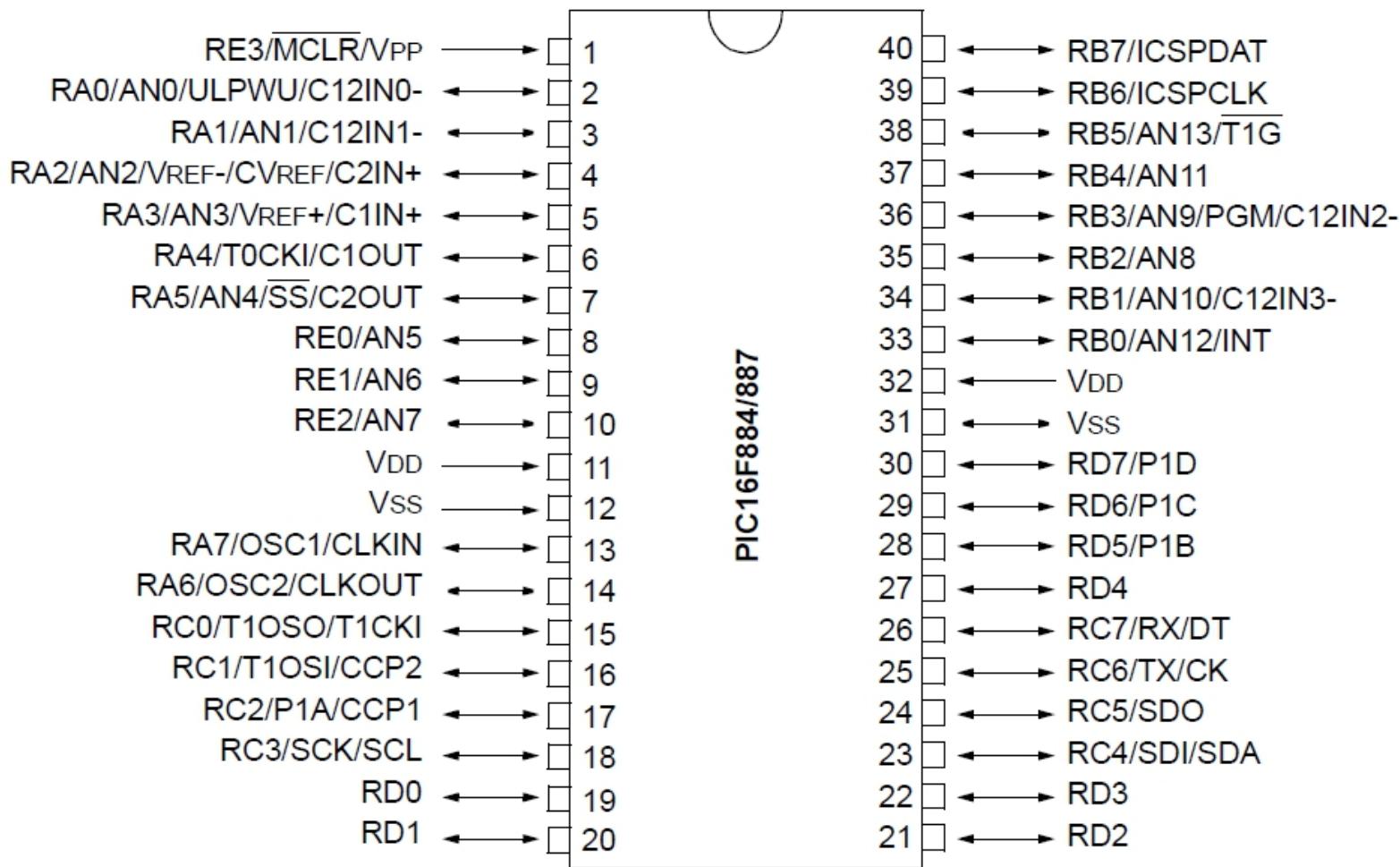
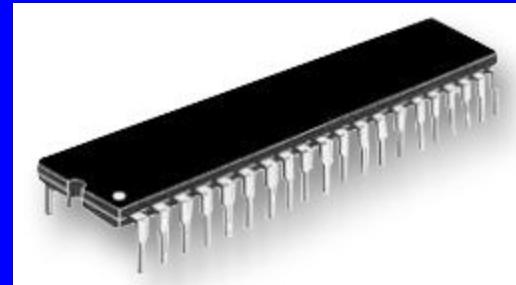


SƠ ĐỒ KHỐI TỔNG QUÁT CỦA PIC16F887



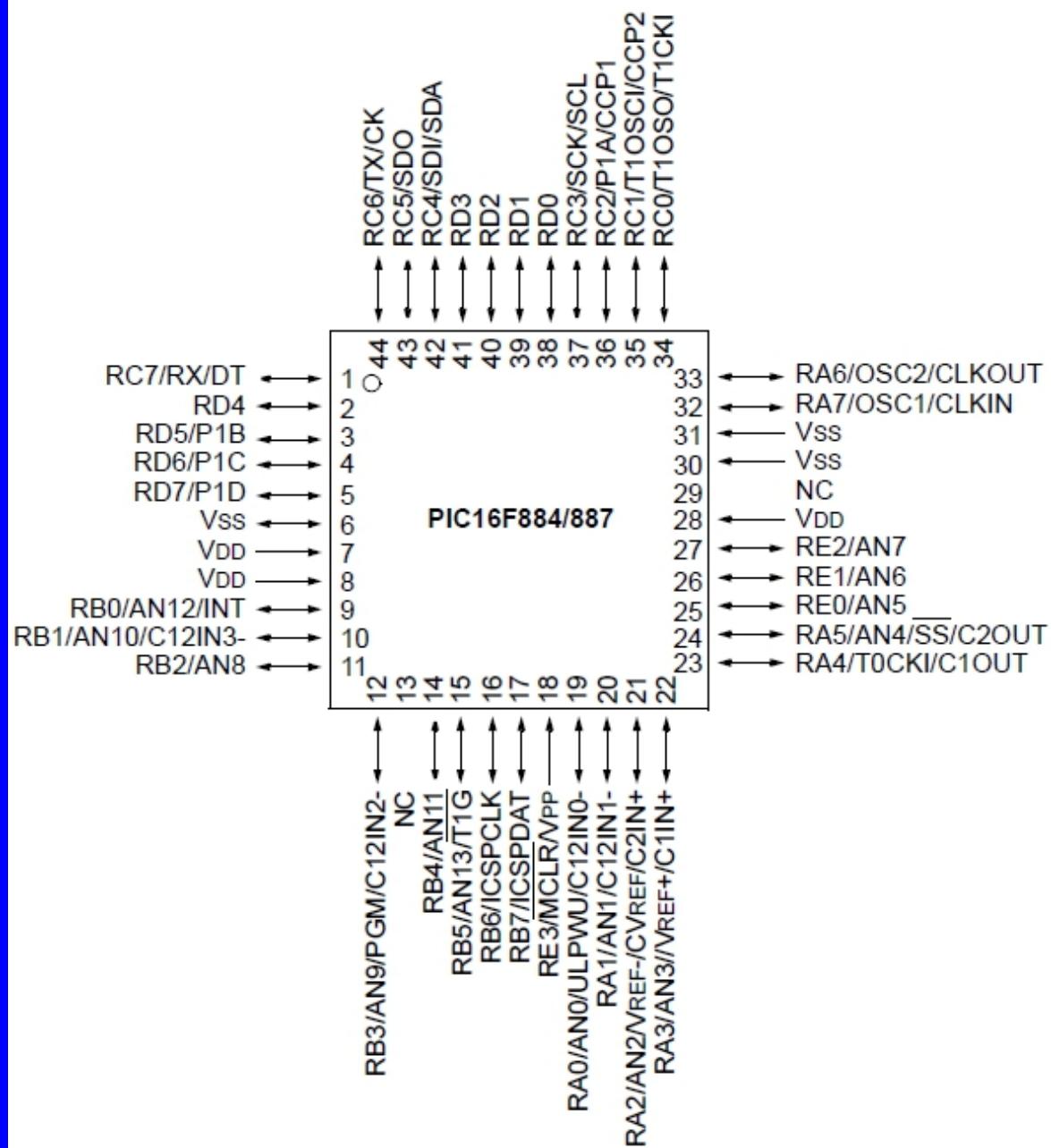
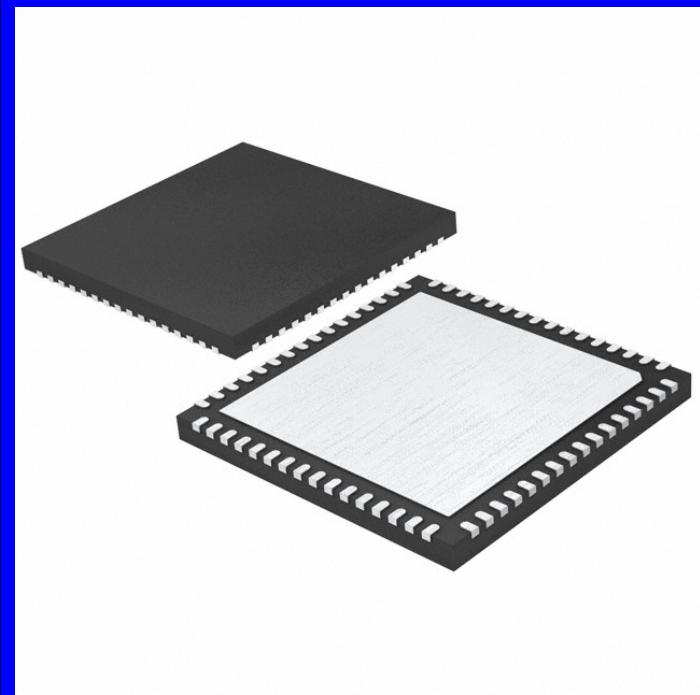
SƠ ĐỒ CHÂN CỦA PIC16F887

➤ Kiểu chân PDIP:



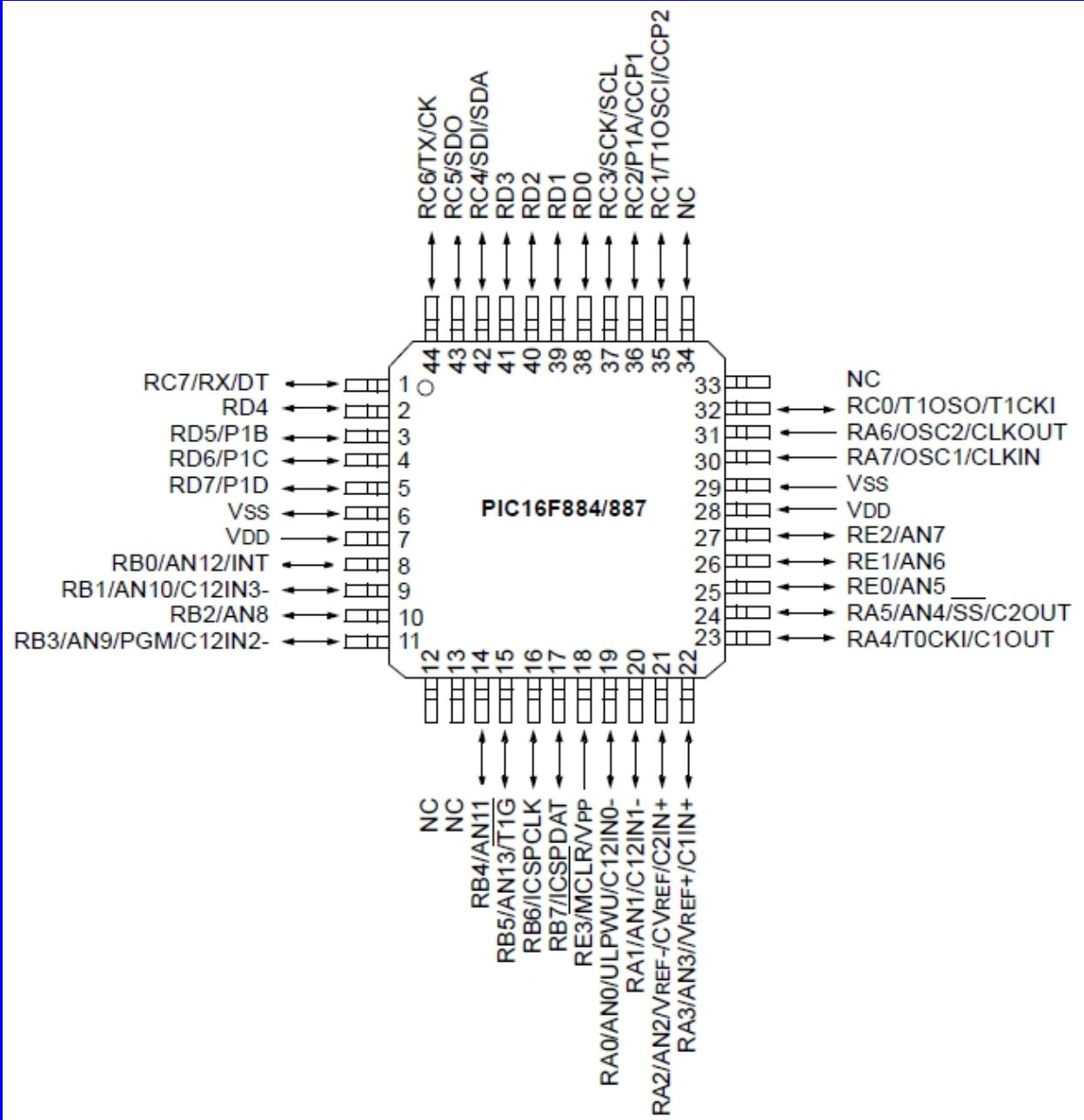
SƠ ĐỒ CHÂN CỦA PIC16F887

➤ Kiểu chân QFN:



SƠ ĐỒ CHÂN CỦA PIC16F887

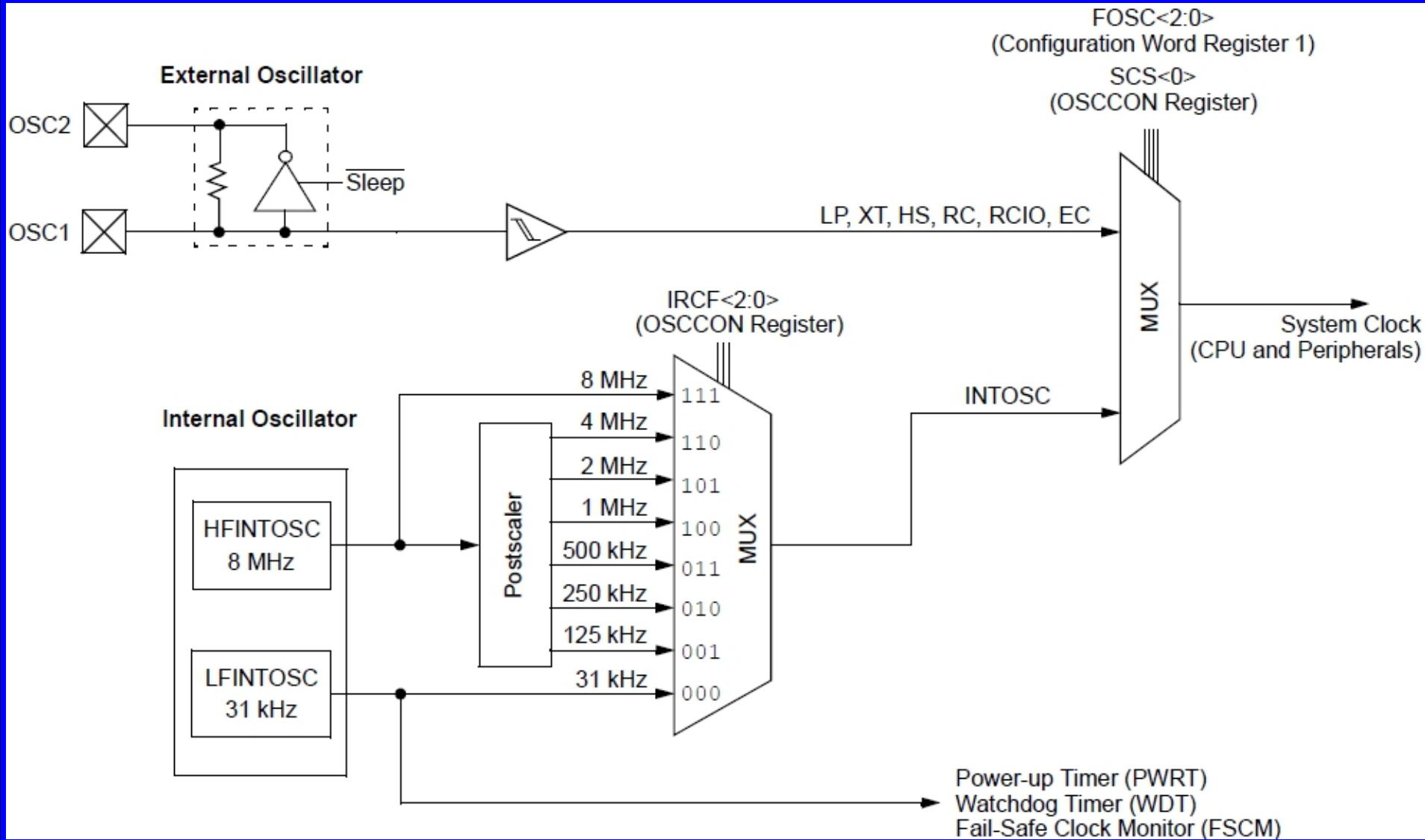
➤ Kiểu chân TQFP:



BỘ DAO ĐỘNG

- Có thể chọn lựa nguồn xung clock bên trong hoặc bên ngoài
- Nguồn xung clock bên ngoài được cung cấp cho PIC16F887 thông qua chân **OSC1/CLKIN** và **OSC2/CLKOUT**
- Có nhiều tính năng đặc biệt:
 - Có thể chọn lựa nguồn xung clock bên trong hoặc bên ngoài bằng phần mềm
 - Chế độ khởi động hai tốc độ (Two-Speed Start-up) → giảm độ trễ
 - Giám sát lỗi xung clock (FSCM: Fail-Safe Clock Monitor) → tự động chuyển nguồn xung clock.

BỘ DAO ĐỘNG



Sơ đồ khôi nguồn xung clock của PIC16F887

BỘ DAO ĐỘNG

- Có 8 chế độ xung clock khác nhau:
 - Chế độ dao động bên ngoài:
 - EC – External clock with I/O on OSC2/CLKOUT
 - LP – 32 kHz Low-Power Crystal mode
 - XT – Medium Gain Crystal or Ceramic Resonator Oscillator mode
 - HS – High Gain Crystal or Ceramic Resonator mode
 - RC – External Resistor-Capacitor (RC) with $F_{osc}/4$ output on OSC2/CLKOUT
 - RCIO – External Resistor-Capacitor (RC) with I/O on OSC2/CLKOUT.

BỘ DAO ĐỘNG

- Có 8 chế độ xung clock khác nhau:
 - Chế độ dao động bên trong:
 - INTOSC – Internal oscillator with $F_{osc}/4$ output on OSC2 and I/O on OSC1/CLKIN
 - INTOSCI0 – Internal oscillator with I/O on OSC1/CLKIN and OSC2/CLKOUT.

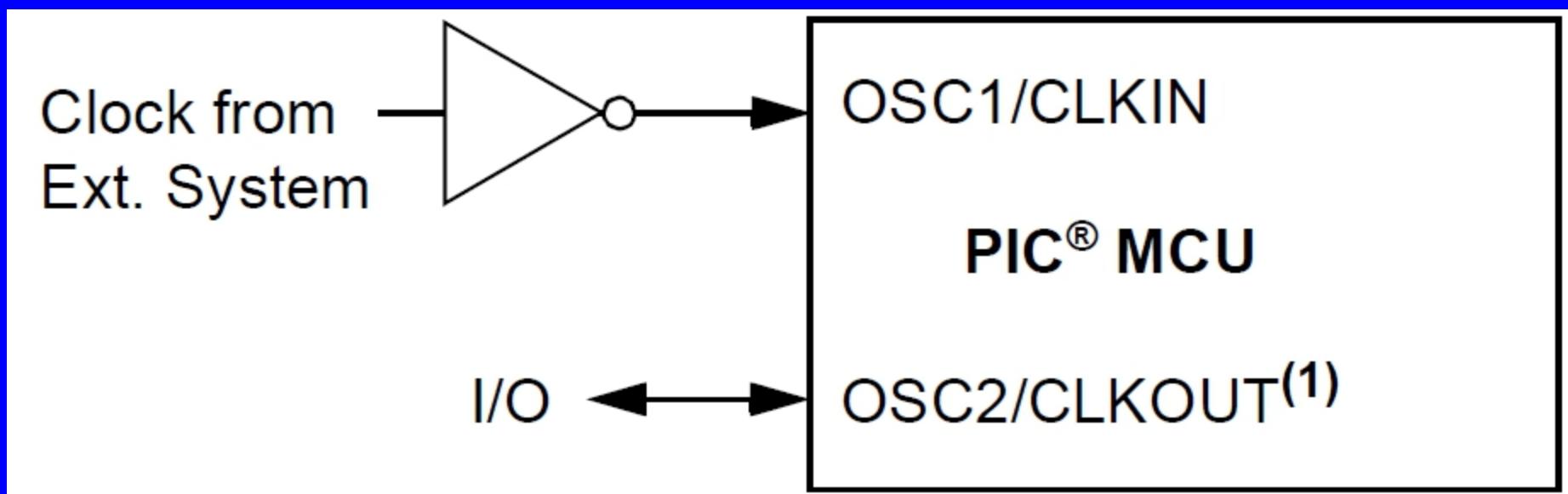
BỘ DAO ĐỘNG

➤ Các chế độ xung clock được chọn bằng bit **FOSC<2:0>** trong thanh ghi **CONFIG1**

- 000: LP Oscillator
- 001: XT Oscillator
- 010: HS Oscillator
- 011: EC Oscillator
- 100: **INTOSCIO** Oscillator
- 101: **INTOSC** Oscillator
- 110: **RCIO** Oscillator
- 111: **RC** Oscillator.

BỘ DAO ĐỘNG

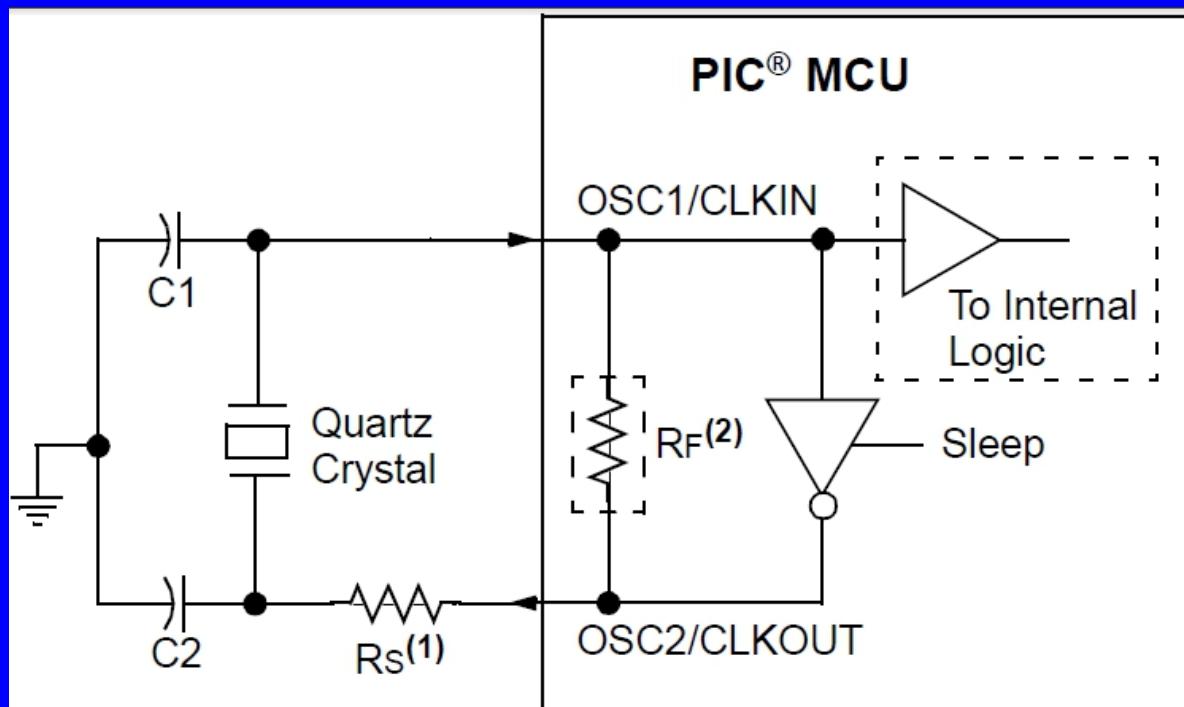
- Các chế độ xung clock được chọn bằng bit **FOSC<2:0>** trong thanh ghi **CONFIG1**



Chế độ EC (External Clock)

BỘ DAO ĐỘNG

- Các chế độ xung clock được chọn bằng bit **FOSC<2:0>** trong thanh ghi **CONFIG1**

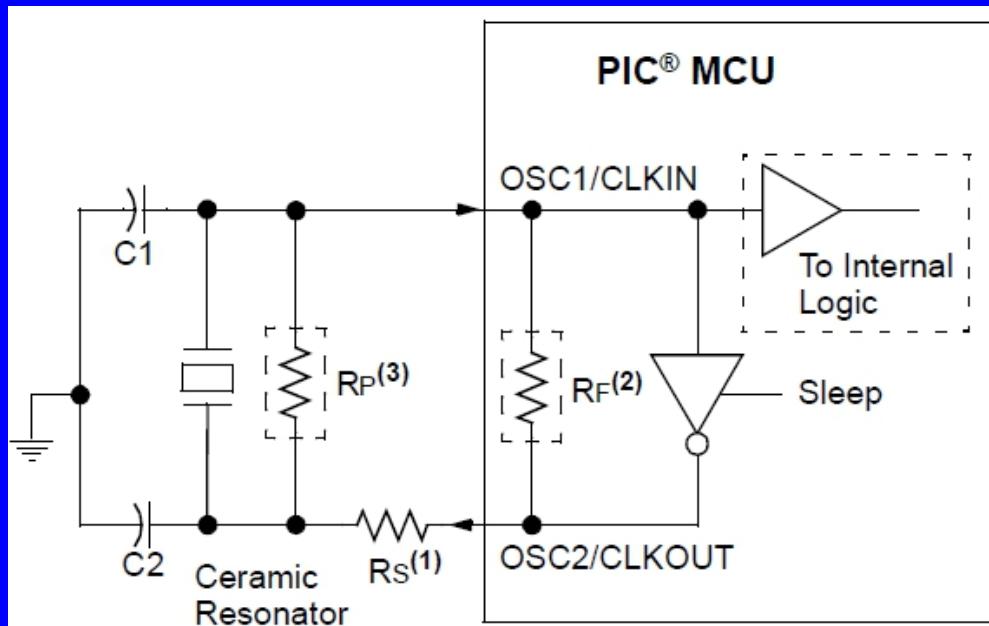


Chế độ LP, XT, HS
(Quartz Crystal)

- Note 1:** A series resistor (Rs) may be required for quartz crystals with low drive level.
- 2:** The value of RF varies with the Oscillator mode selected (typically between $2\text{ M}\Omega$ to $10\text{ M}\Omega$).

BỘ DAO ĐỘNG

- Các chế độ xung clock được chọn bằng bit **FOSC<2:0>** trong thanh ghi **CONFIG1**

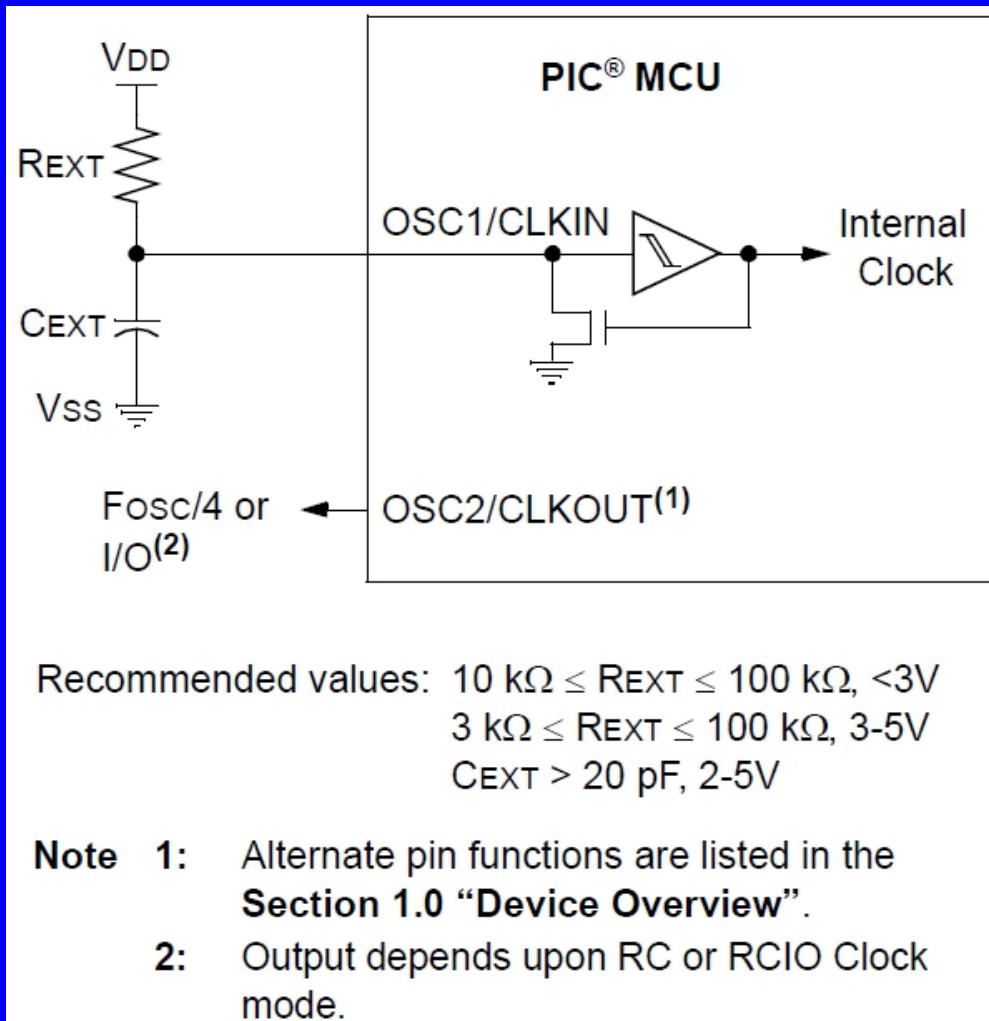


Chế độ XT, HS
(Ceramic Resonator)

- Note 1: A series resistor (R_s) may be required for ceramic resonators with low drive level.
- 2: The value of R_F varies with the Oscillator mode selected (typically between $2\text{ M}\Omega$ to $10\text{ M}\Omega$).
- 3: An additional parallel feedback resistor (R_P) may be required for proper ceramic resonator operation.

BỘ DAO ĐỘNG

- Các chế độ xung clock được chọn bằng bit **FOSC<2:0>** trong thanh ghi **CONFIG1**



**Chế độ RC
(Resistor Capacitor)**

BỘ DAO ĐỘNG

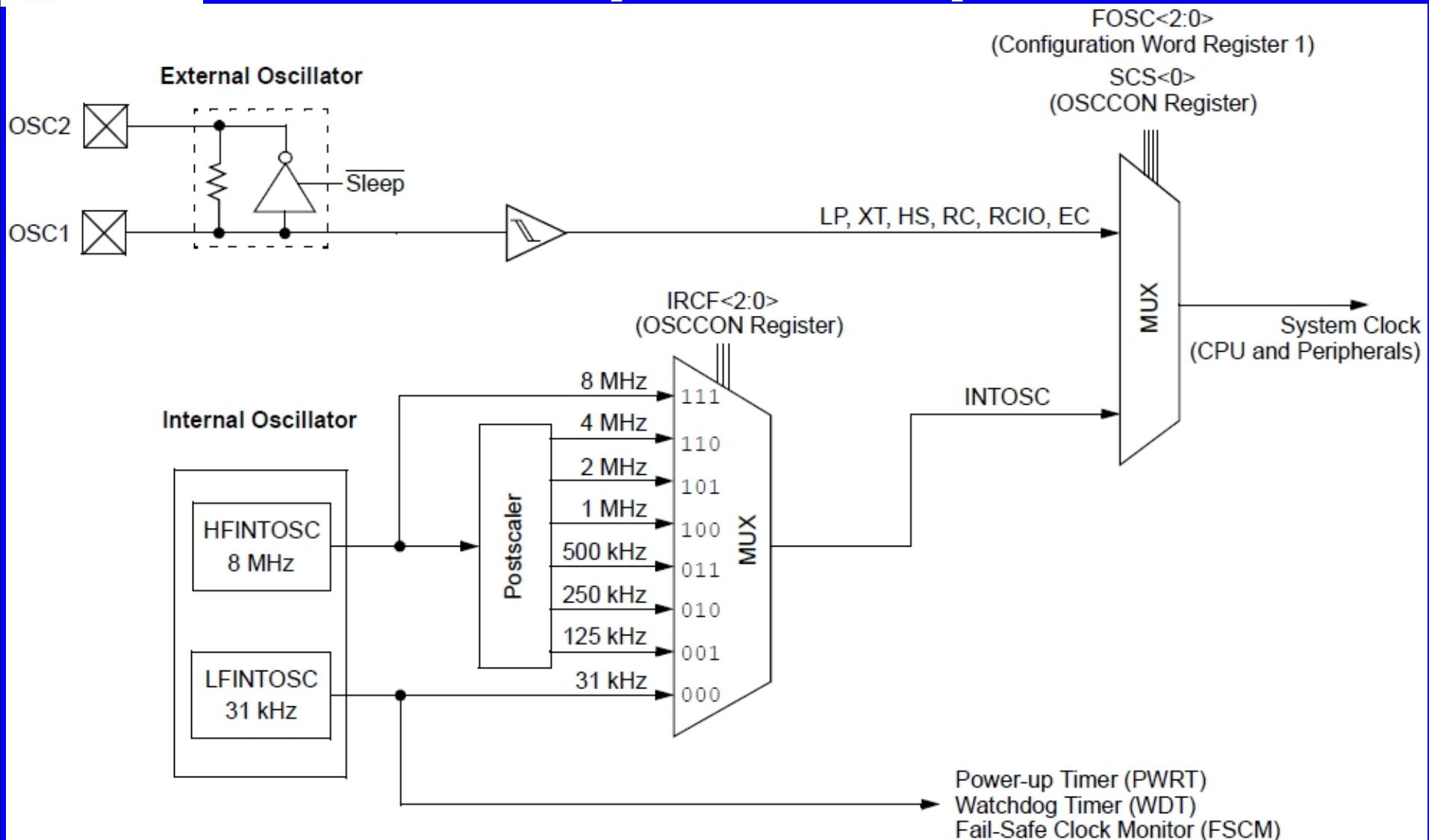
➤ Thanh ghi OSCCON:

- Chọn lựa tần số (IRCF)
- Báo trạng thái tần số (HTS, LTS)
- Điều khiển xung clock hệ thống (OSTS, SCS).

Oscillator Control Register (**OSCCON**)

	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS
--	-------	-------	-------	------	-----	-----	-----

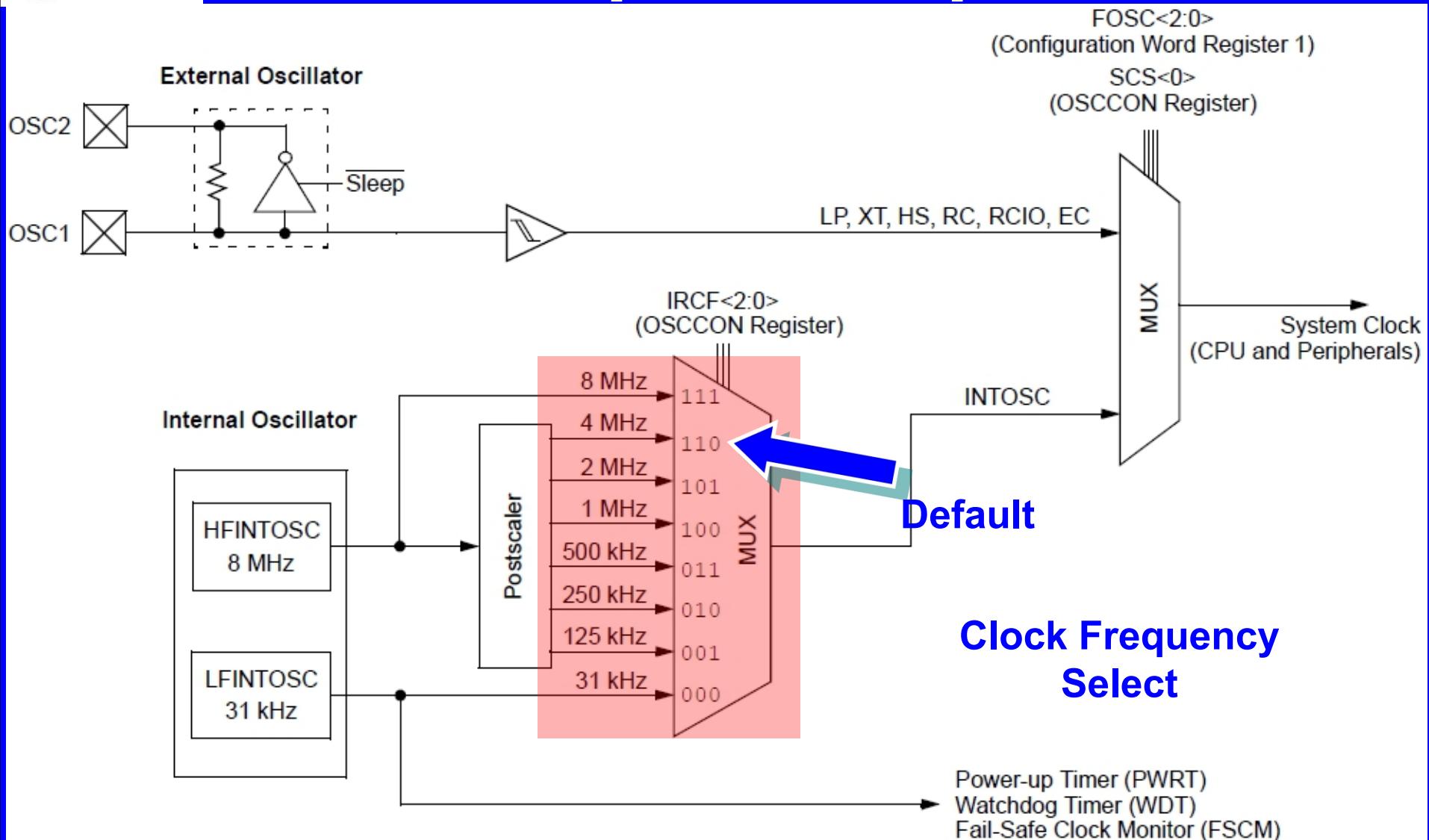
BỘ DAO ĐỘNG



Oscillator Control Register (OSCCON)

	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS
--	-------	-------	-------	------	-----	-----	-----

BỘ DAO ĐỘNG

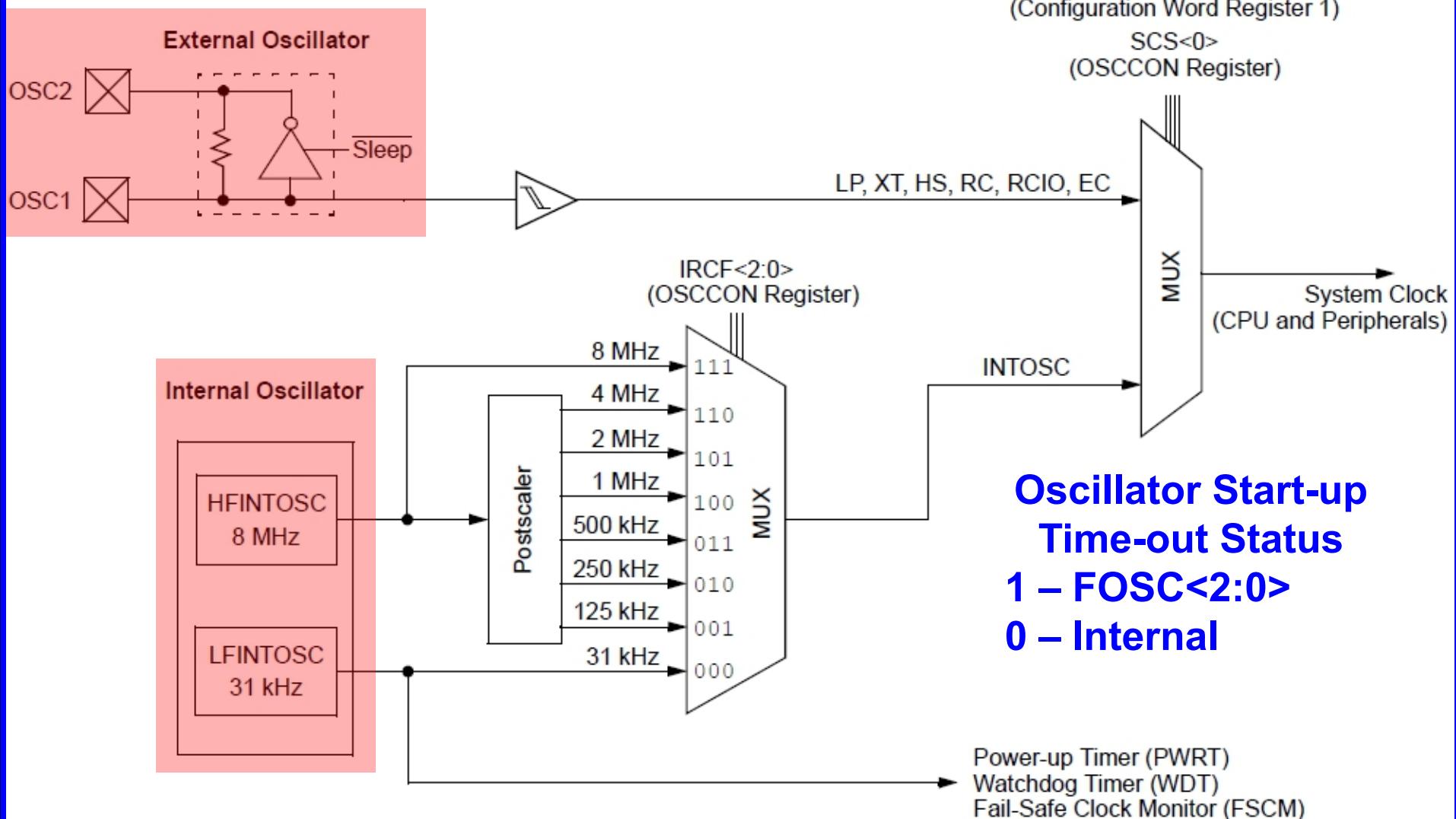


Oscillator Control Register (OSCCON)

	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS
--	-------	-------	-------	------	-----	-----	-----

R/W

BỘ DAO ĐỘNG



Oscillator Control Register (OSCCON)

IRCF2

IRCF1

IRCF0

OSTS

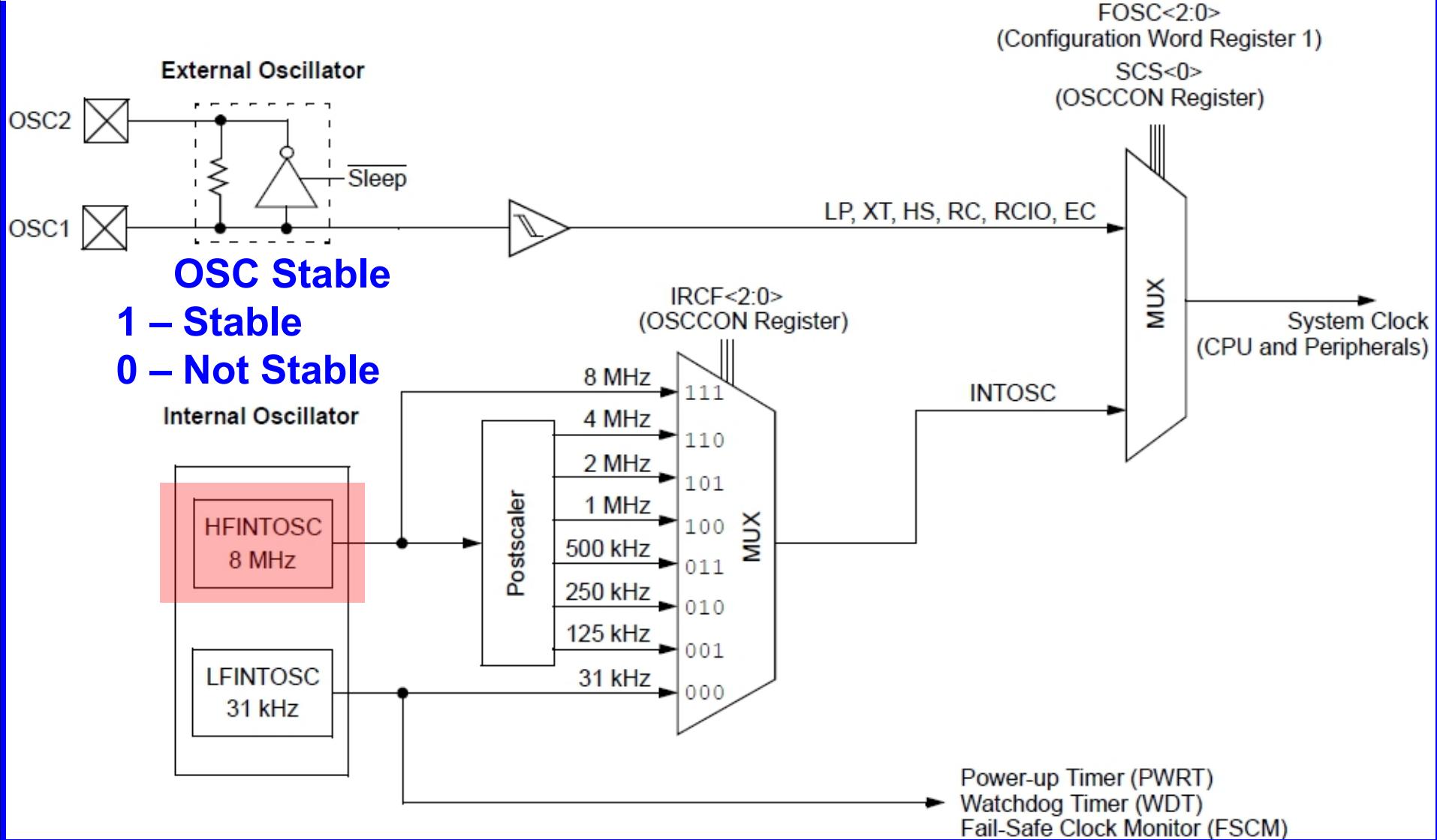
HTS

LTS

SCS

R

BỘ DAO ĐỘNG



Oscillator Control Register (OSCCON)

IRCF2

IRCF1

IRCF0

OSTS

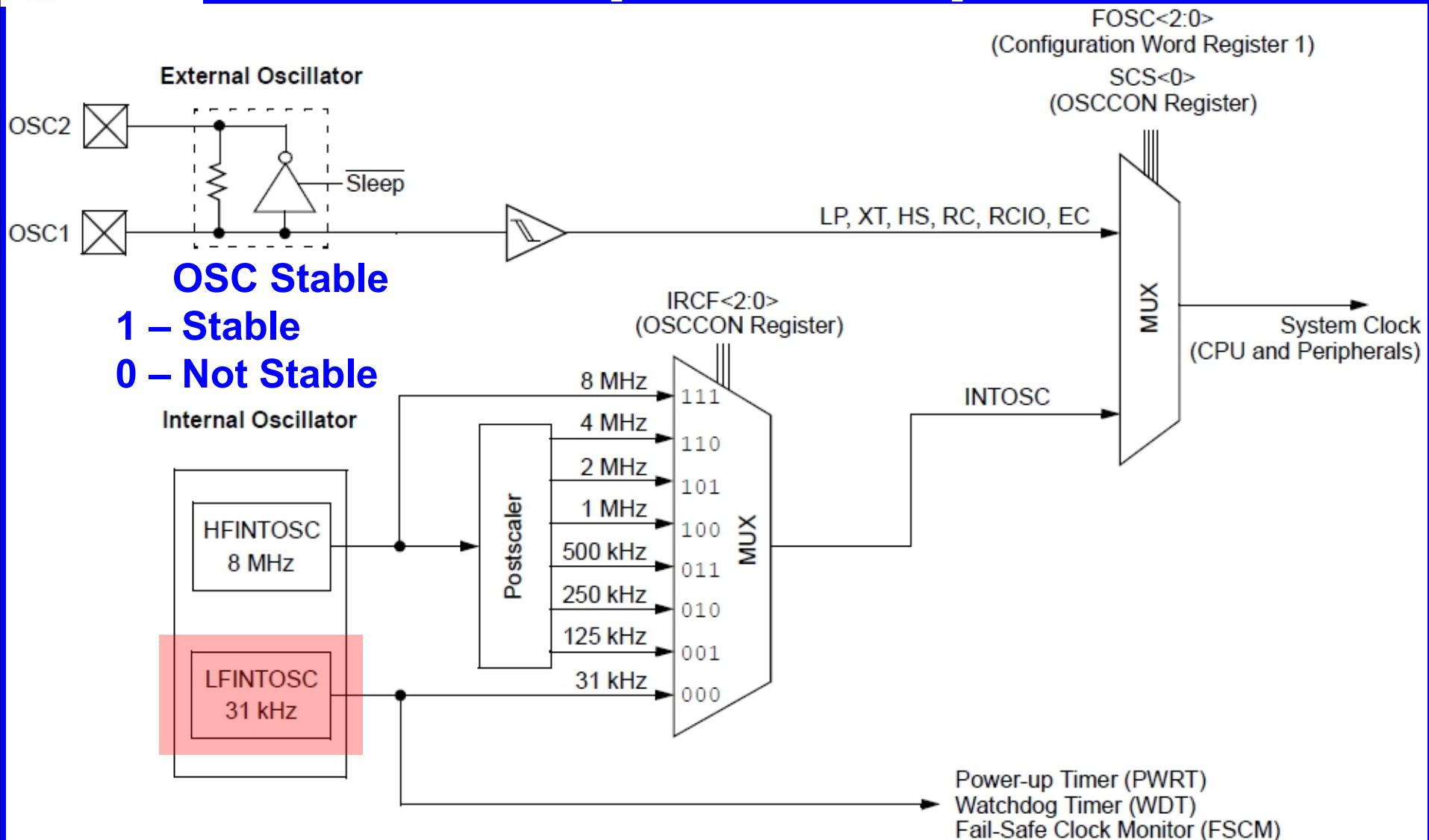
HTS

LTS

SCS

R

BỘ DAO ĐỘNG



Oscillator Control Register (OSCCON)

IRCF2

IRCF1

IRCF0

OSTS

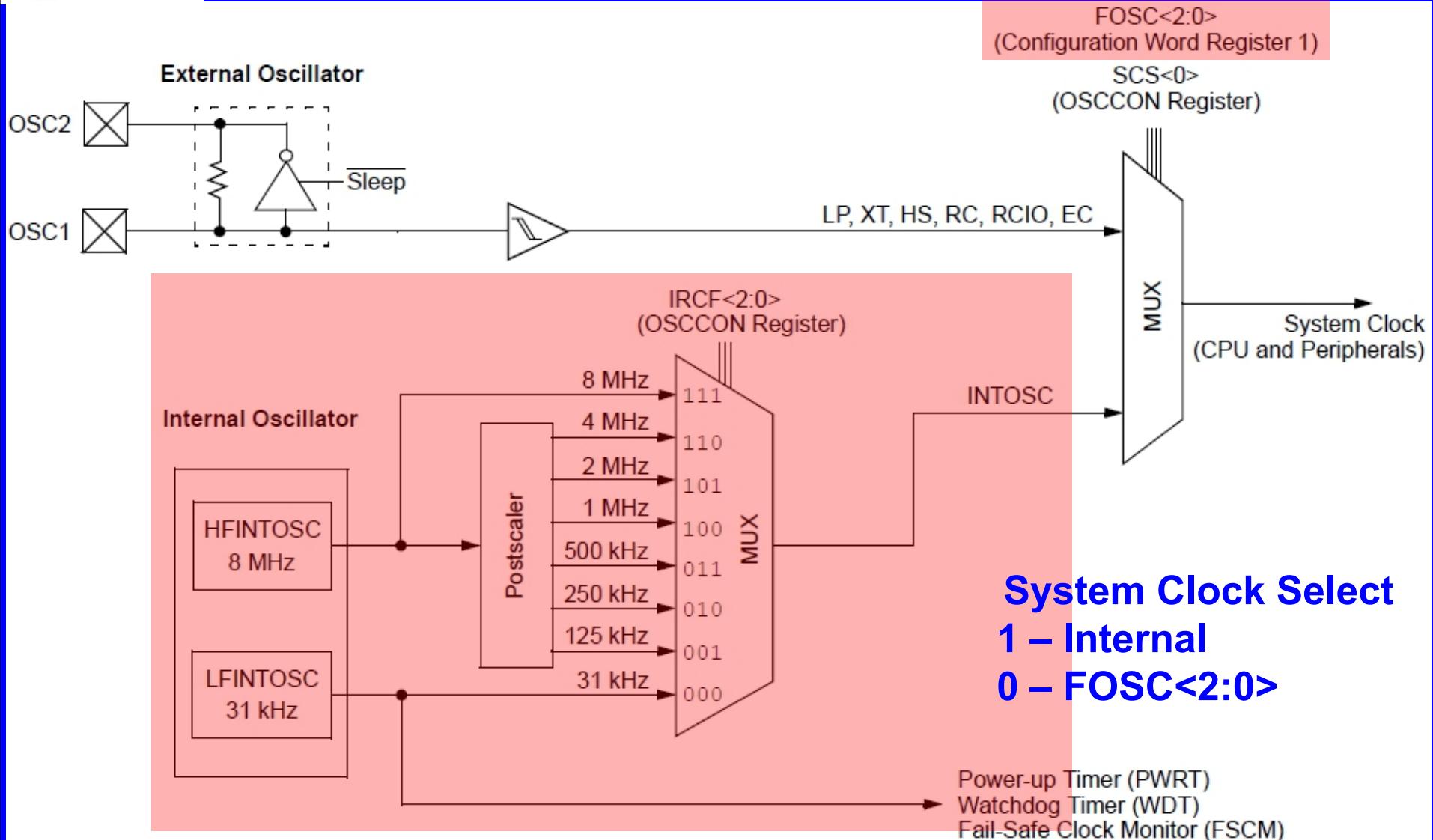
HTS

LTS

SCS

R

BỘ DAO ĐỘNG



Oscillator Control Register (OSCCON)

	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS
--	-------	-------	-------	------	-----	-----	-----

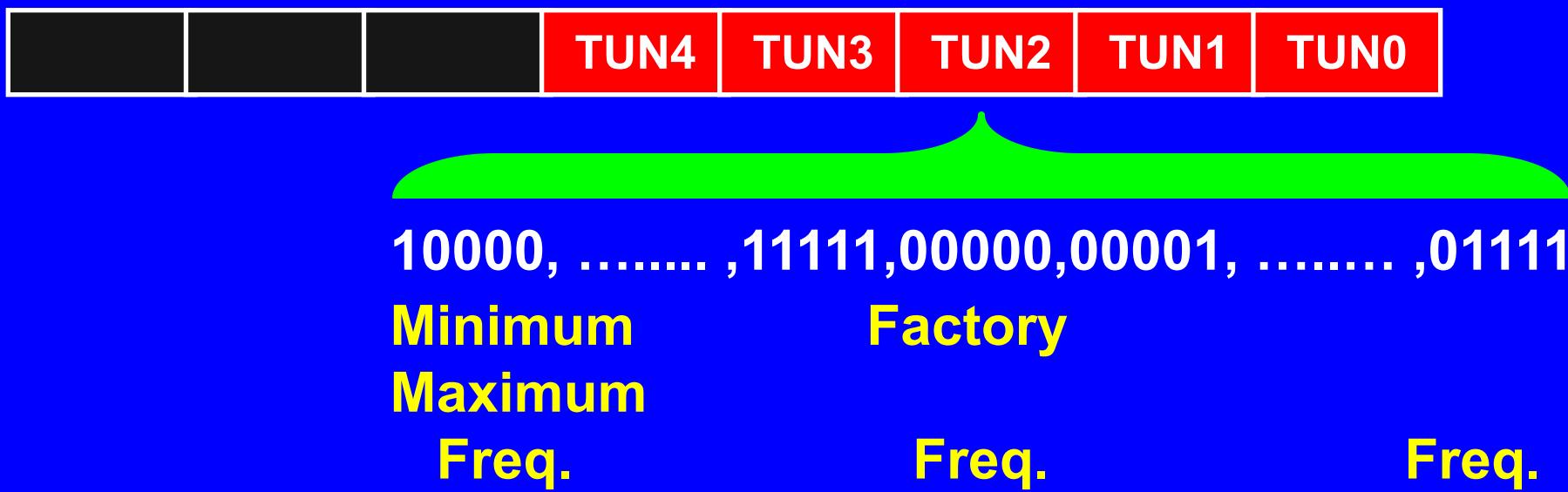
R/W

BỘ DAO ĐỘNG

➤ Thanh ghi OSCTUNE:

- Điều chỉnh tần số của HFINTOSC (**TUN**)
- Không có tác dụng đối với LFINTOSC.

Oscillator Tuning Register (**OSCTUNE**)



BỘ DAO ĐỘNG

➤ Các thanh ghi có liên hệ với nguồn xung clock

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on all other Resets ⁽¹⁾
CONFIG1 ⁽²⁾	\overline{CPD}	\overline{CP}	MCLRE	\overline{PWRTE}	WDTE	FOSC2	FOSC1	FOSC0	—	—
OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 x000	-110 x000
OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
PIE2	OSFIE	C2IE	C1IE	EEIE	BCLIE	ULPWUIE	—	CCP2IE	0000 00-0	0000 00-0
PIR2	OSFIF	C2IF	C1IF	EEIF	BCLIF	ULPWUIF	—	CCP2IF	0000 00-0	0000 00-0

X: Không biết

U: Không thay đổi

— : Dự trữ (Đọc về có giá trị '0')

Tô đậm: Không dùng cho bộ dao động

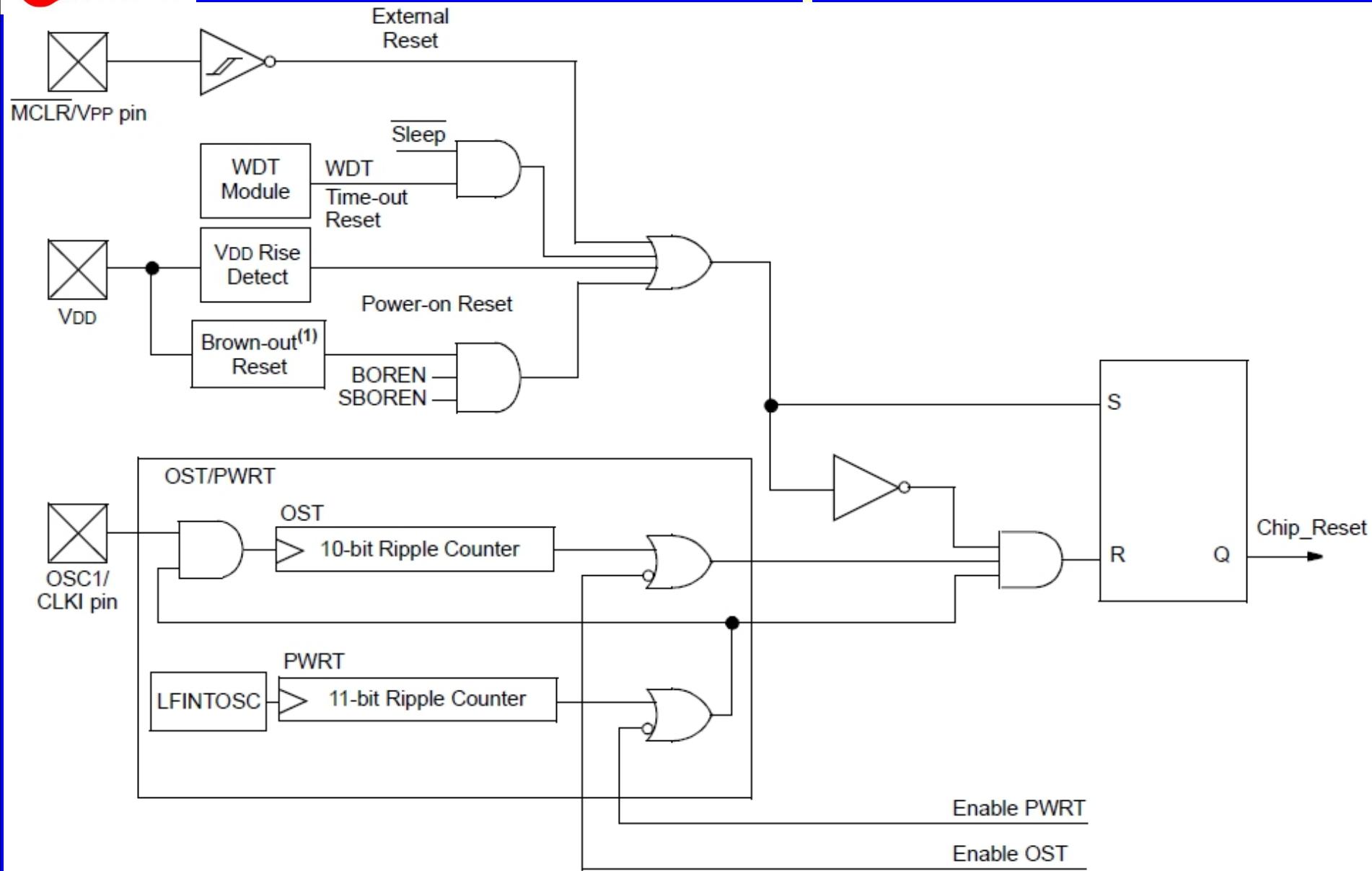
BỘ DAO ĐỘNG

- **Sinh viên tự đọc tài liệu và tìm hiểu thêm:**
- Chế độ khởi động hai tốc độ (Two-Speed Start-up Mode)
 - Giám sát lỗi xung clock (FSCM: Fail-Safe Clock Monitor).

RESET HỆ THỐNG

- Có nhiều loại tín hiệu reset:
 - MCLR\ Reset
 - POR (Power-On Reset)
 - BOR (Brown-Out Reset)
 - WDT Reset
- **MCLR\ Reset** là tín hiệu reset bên ngoài hoặc bên trong
- **WDT Reset, POR, BOR** là các tín hiệu reset bên trong.

RESET HỆ THỐNG

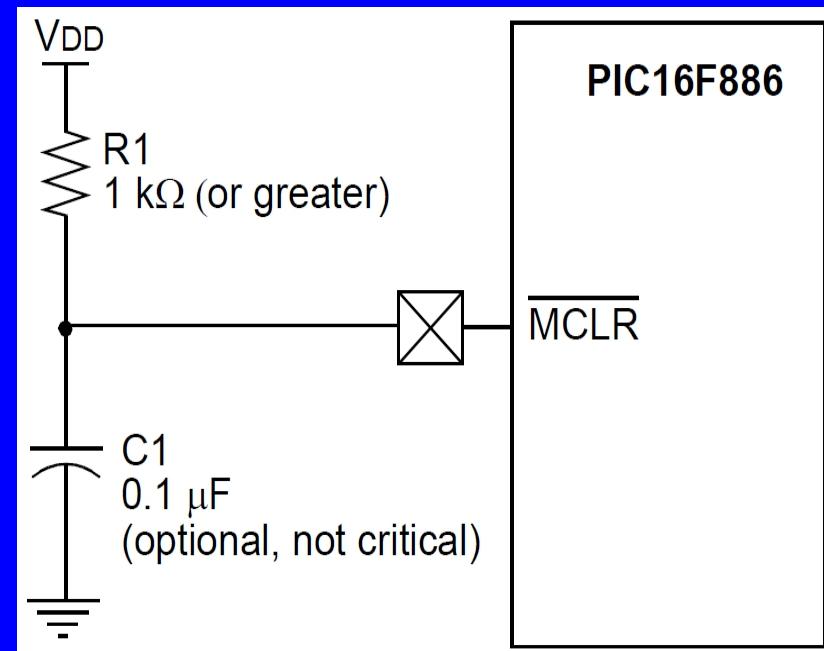


Sơ đồ khôi phục của PIC16F887

RESET HỆ THỐNG

➤ MCLR\ Reset

- Cho phép reset PIC từ mạch điện bên ngoài
- Được chọn lựa và cho phép bằng bit **MCLRE** trong thanh ghi **CONFIG1**
 - **MCLRE\ = 0**: Tín hiệu reset được tạo ra bên trong PIC, chân RA3 là ngõ vào số (pull-up)
 - **MCLRE\ = 1**: Tín hiệu reset được tạo ra từ mạch điện bên ngoài PIC, chân RA3 trở thành ngõ vào reset PIC, tích cực mức thấp.



Mạch điện tạo tín hiệu MCLR\

RESET HỆ THỐNG

➤ POR (Power-On Reset)

- Giữ PIC ở trạng thái reset (**vào thời điểm mới cấp nguồn cho PIC**) cho đến khi điện áp nguồn cung cấp (V_{DD}) đã đạt đến một giá trị đủ cao để hoạt động tốt
- POR không tạo ra tín hiệu reset khi V_{DD} bị giảm trong quá trình hoạt động.
- Để kích hoạt lại POR, V_{DD} phải giảm tới mức V_{SS} và giữ trong thời gian tối thiểu $100\mu s$.

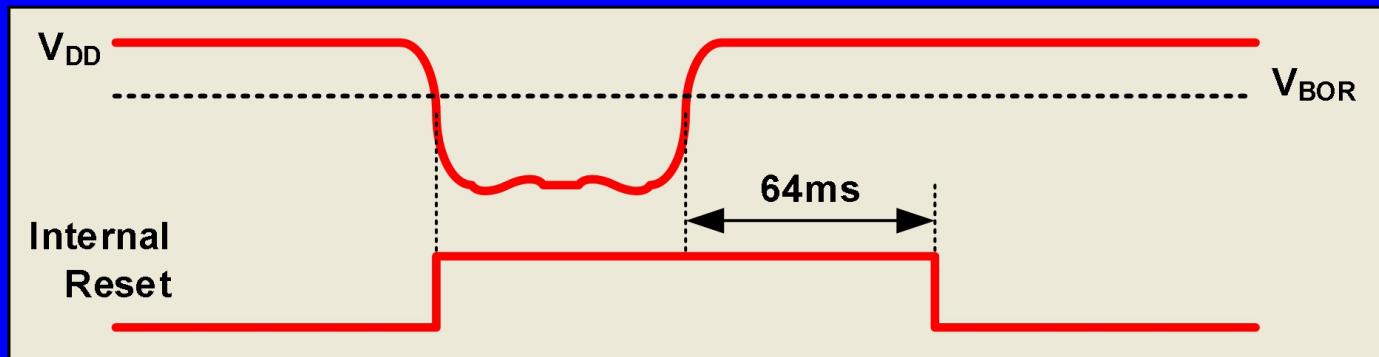
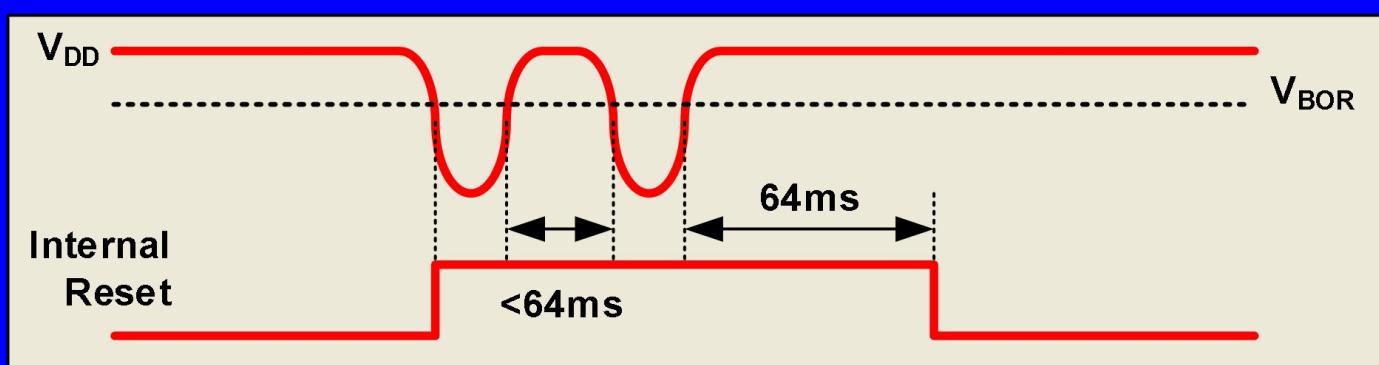
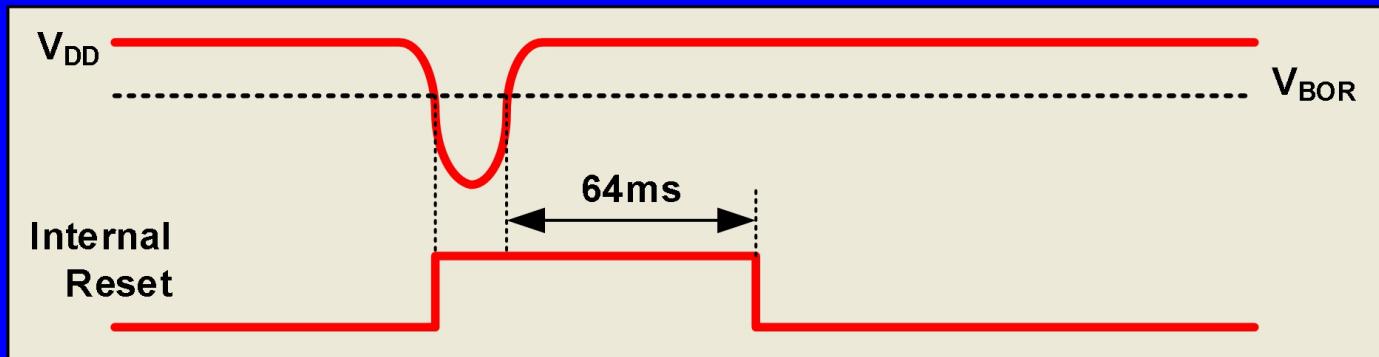
RESET HỆ THỐNG

➤ BOR (Brown-Out Reset)

- Tạo tín hiệu reset PIC khi điện áp nguồn cung cấp (V_{DD}) giảm xuống nhỏ hơn mức V_{BOR}
- Được chọn lựa và cho phép bằng bit **BOREN<1:0>** trong thanh ghi **CONFIG1**
- Giá trị V_{BOR} được thiết lập bằng bit **BOR4V** trong thanh ghi **CONFIG2**
 - **BOR4V = 0:** V_{BOR} đặt ở mức 2.1V
 - **BOR4V = 1:** V_{BOR} đặt ở mức 4.0V.

RESET HỆ THỐNG

➤ BOR (Brown-Out Reset)



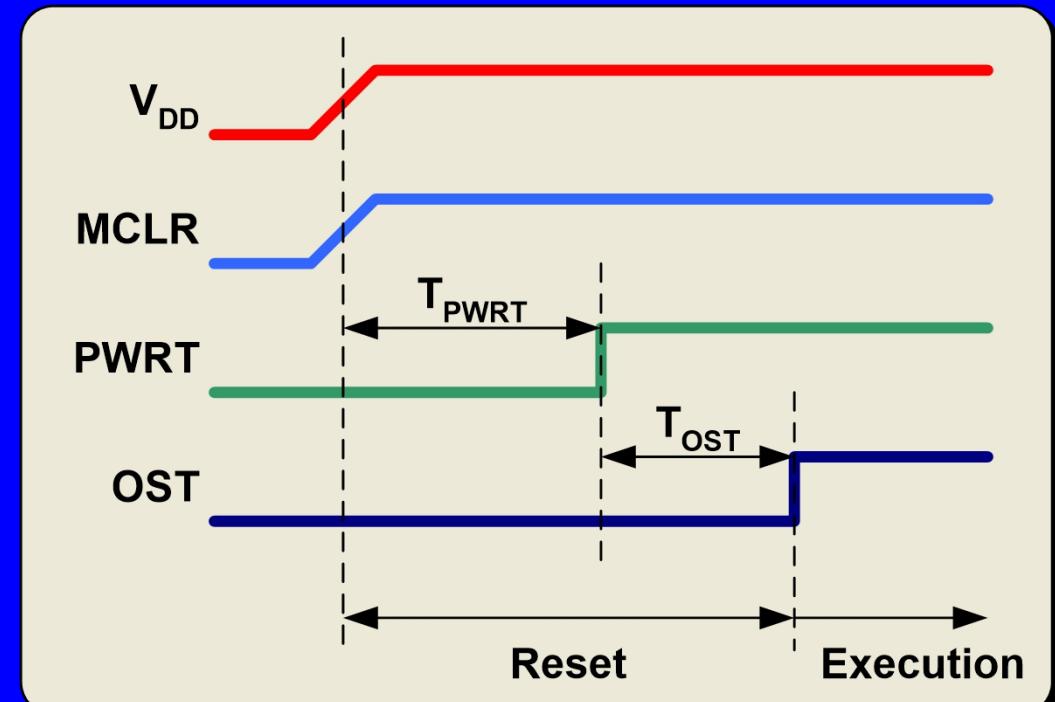
RESET HỆ THỐNG

➤ WDT Reset

- Tạo tín hiệu reset PIC sau một khoảng thời gian được lập trình trước
- Chu kỳ reset từ 1ms đến 268s
- Được chọn lựa và cho phép bằng bit **WDTE** trong thanh ghi **CONFIG1**.

RESET HỆ THỐNG

- **POR (Power-On Reset)**
 - Khi MCLR được nối với V_{DD} , một xung reset được tạo ra khi cạnh lên V_{DD} được phát hiện
- **PWRT (Power Up Timer)**
 - PIC được giữ ở trạng thái reset trong 64ms để V_{DD} tăng lên tới một mức chấp nhận được (tính từ sau POR)



- **OST (Oscillator Start-up Timer)**
 - PIC được giữ reset trong 1024 chu kỳ để bộ dao động (crystal, resonator) ổn định tần số và biên độ; không hoạt động ở các chế độ RC (tính từ sau POR hoặc Wake Up từ SLEEP).

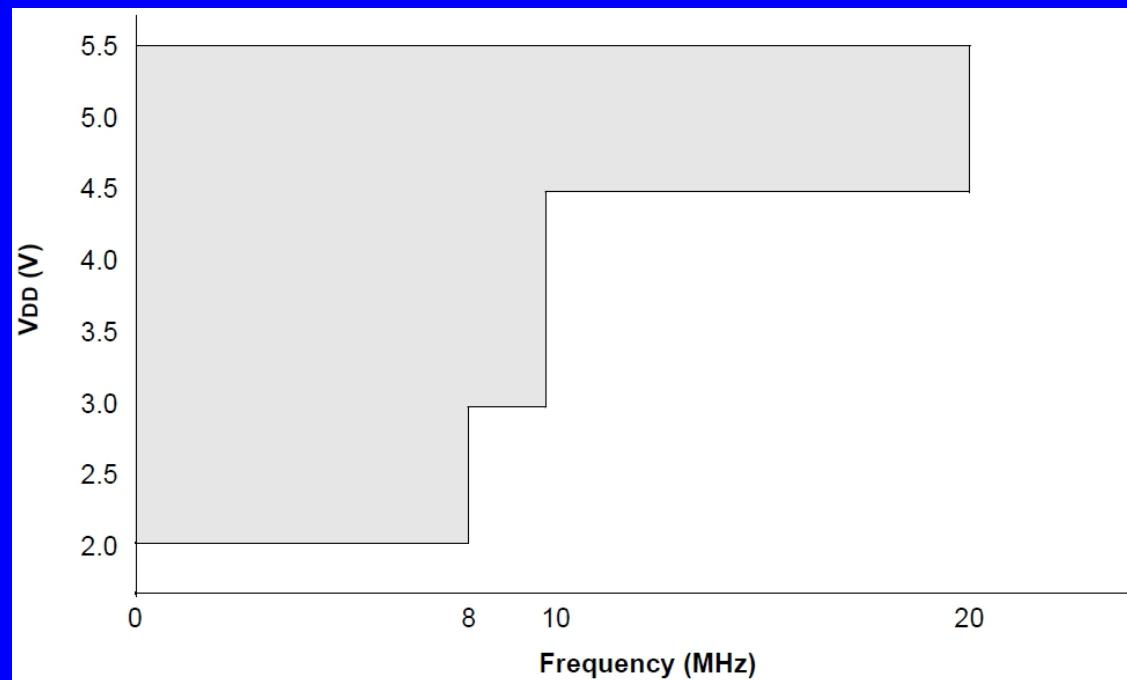
RESET HỆ THỐNG

➤ Sinh viên tự đọc tài liệu và tìm hiểu thêm:

- Tính năng định thời chờ nguồn cung cấp ổn định (Power-up Timer)
- Tính năng định thời chờ bộ dao động ổn định (Oscillator Start-up Timer)
- Giá trị khởi tạo mặc định cho các thanh ghi khi được reset.

NGUỒN CUNG CẤP

- Điện áp nguồn cung cấp từ 2.0V đến 5.5V
- Có 4 chân cấp nguồn:
 - V_{DD} (chân 11 và chân 32) → +2.0V đến +5.5V
 - V_{SS} (chân 12 và chân 31) → 0V
- Cả 4 chân đều phải được kết nối thì PIC mới hoạt động.

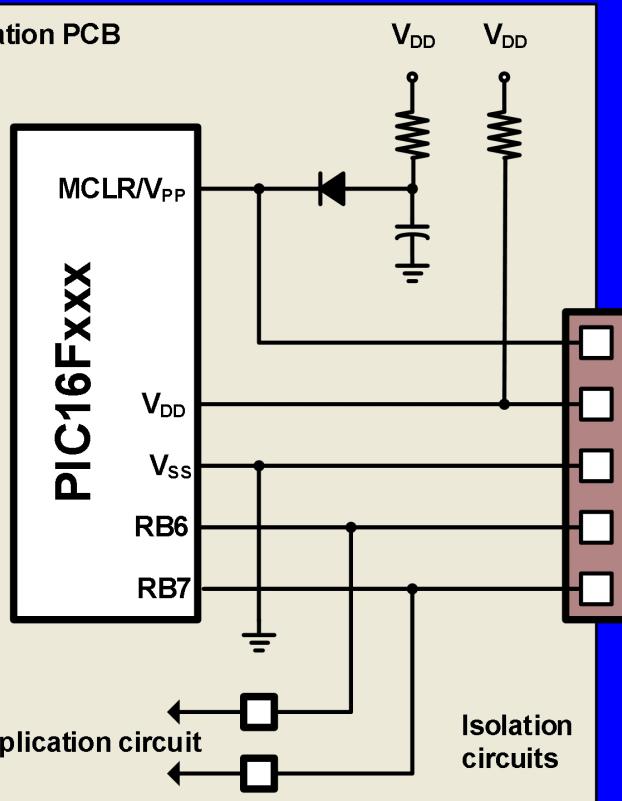


Quan hệ nguồn cung
cấp và tần số xung
clock hệ thống

LẬP TRÌNH NỐI TIẾP TÍCH HỢP

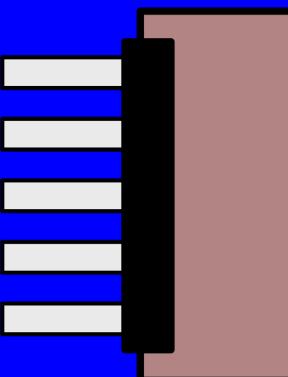
- Khi lập trình cho PIC chỉ cần 2 chân
- Được hỗ trợ cho các loại mạch nạp như:
ICD2, PICkit2, PICkit3.

Application PCB



Pin	Function
V _{PP}	Programming Voltage = 13V
V _{DD}	Supply Voltage
V _{SS}	Ground
RB6	Clock Input
RB7	Data I/O & Command Input

ICSP Connector



TỔ CHỨC BỘ NHỚ CỦA PIC16F887

Nội dung bao gồm:

- **Bộ nhớ chương trình (Program Memory)**
 - Bộ đếm chương trình (Program Counter)
 - Ngăn xếp (Stack)
- **Bộ nhớ dữ liệu (Data Memory)**
 - RAM
 - EEPROM
- **Thanh ghi chức năng đặc biệt khác (Special Function Registers).**

BỘ NHỚ CHƯƠNG TRÌNH

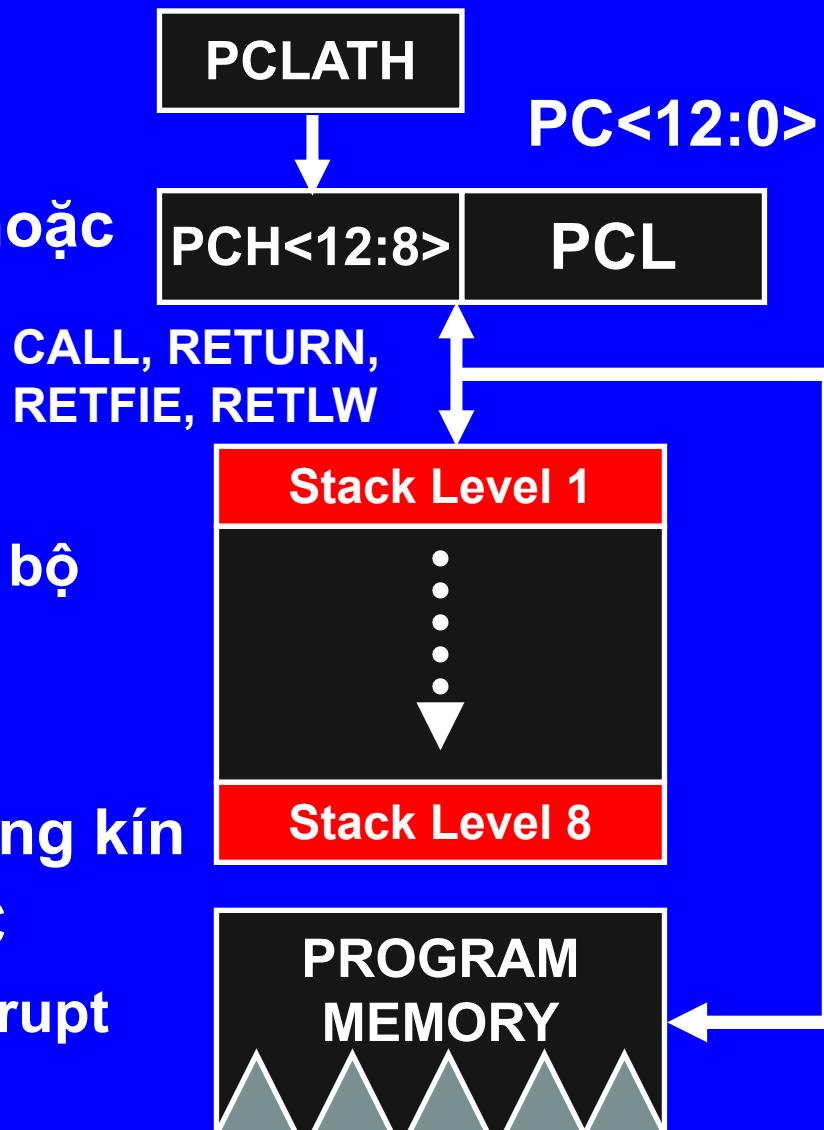
- Dung lượng: **8K word**
 - $8K \times 14\text{bit} = 14\text{Kbyte}$
- Vector RESET: **0000h**
 - Bộ đếm chương trình (PC) sẽ đi tới địa chỉ này ngay khi bị reset
- Vector ngắt: **0004h**
 - Bộ đếm chương trình (PC) sẽ đi tới địa chỉ này ngay khi có một sự kiện ngắt bất kỳ.

Reset Vector	0000h
⋮	⋮
Interrupt Vector	0004h
Page 0 PCH = 00h	2K
0005h
Page 1 PCH = 08h	2K
07FFh
Page 2 PCH = 10h	2K
0800h
0FFFh
Page 3 PCH = 18h	2K
1000h
17FFh
1800h
1FFFh

BỘ NHỚ CHƯƠNG TRÌNH

➤ Bộ đếm chương trình:

- Có 13 bit (PCH + PCL)
- PCL: Từ kết quả ALU (8 bit) hoặc từ mã lệnh (11 bit)
- PCH: Các bit chọn trang
 - Được cập nhật từ PCLATH
 - Xác định trang hiện tại trong bộ nhớ chương trình



➤ Ngăn xếp:

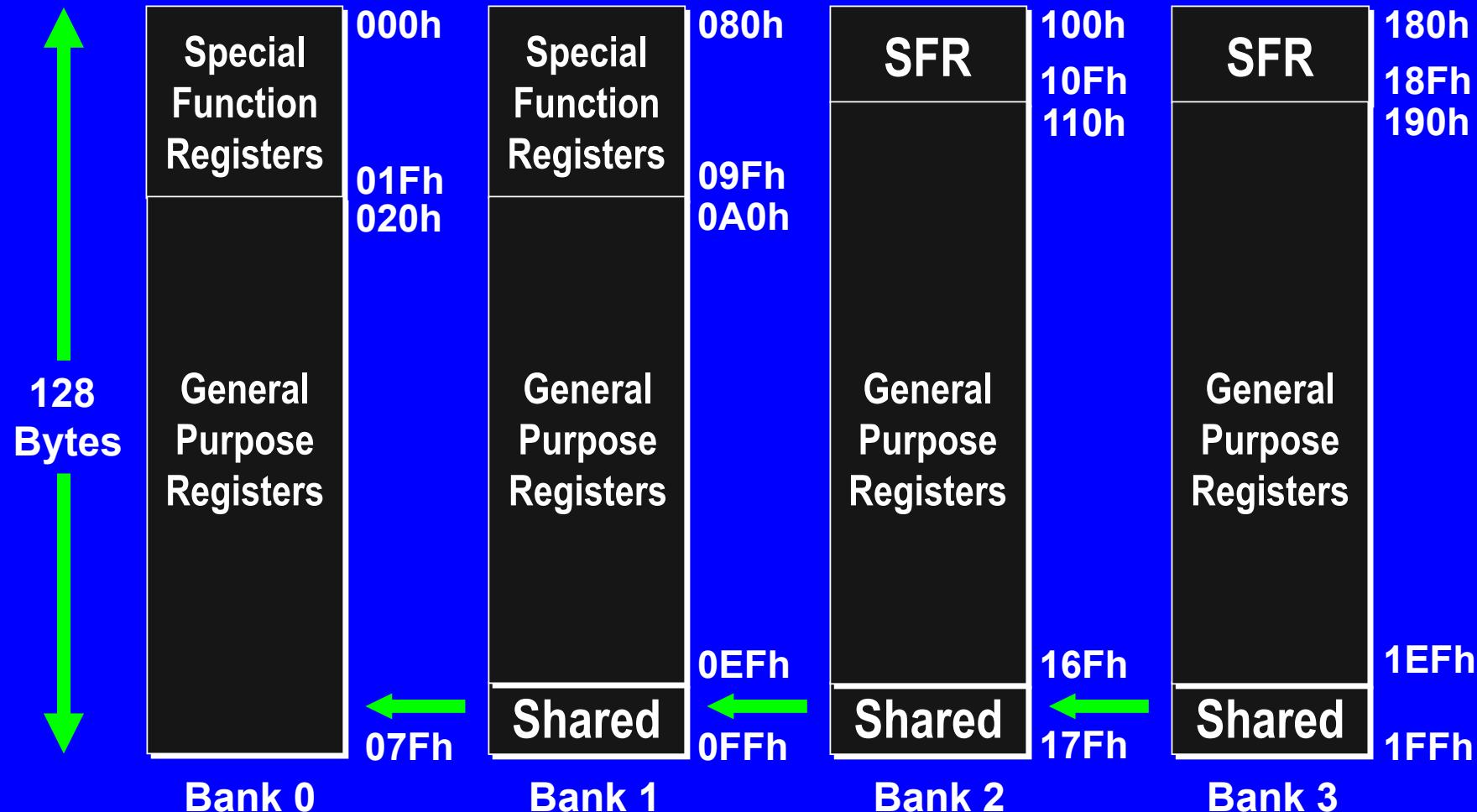
- Có 8 mức, hoạt động theo vòng kín
- Dùng lưu lại nội dung của PC
 - Cắt vào (PUSH): CALL / Interrupt
 - Lấy ra (POP): RETURN, RETFIE, RETLW.

BỘ NHỚ DỮ LIỆU - RAM

- Dung lượng: **368Byte** ($368 \times 8\text{bit}$)
- Bộ nhớ dữ liệu được chia thành 4 Bank:
 - Bank 0, Bank 1, Bank 2 và Bank 3
- Mỗi Bank có dung lượng 128 Byte, gồm:
 - Thanh ghi đa mục đích (GPR) → **RAM**
 - Thanh ghi chức năng đặc biệt (SFR)
- Các Bank này được lựa chọn bởi hai bit **RP_{<1:0>}** nằm trong thanh ghi **STATUS**.

RP1	RP0	Bank
0	0	Bank 0
0	1	Bank 1
1	0	Bank 2
1	1	Bank 3

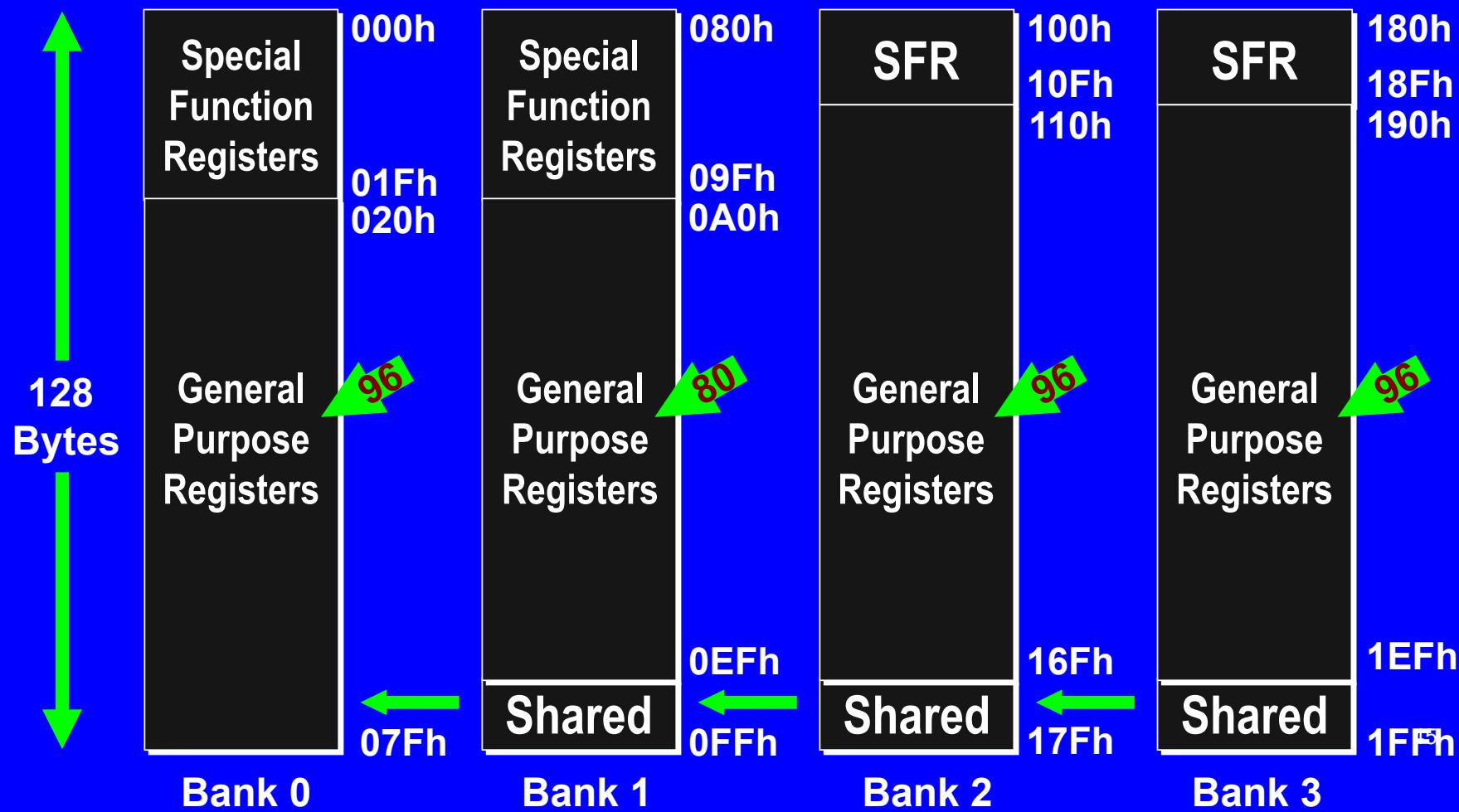
BỘ NHỚ DỮ LIỆU - RAM



Tổ chức bộ nhớ dữ liệu của PIC16F887

BỘ NHỚ DỮ LIỆU - RAM

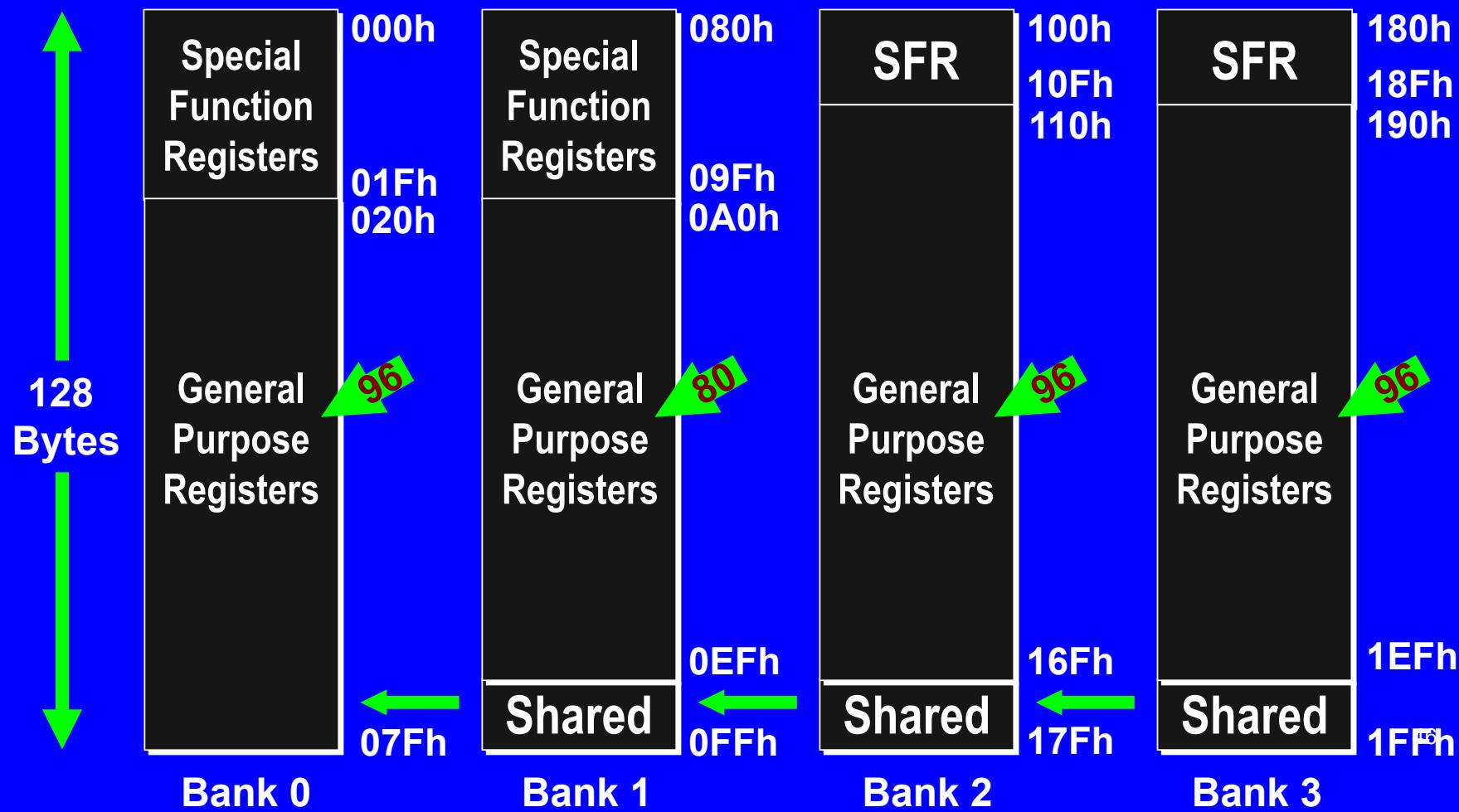
- **GPR – General Purpose Register:**
 - Dung lượng: 368 x 8bit



BỘ NHỚ DỮ LIỆU - RAM

➤ GPR – General Purpose Register:

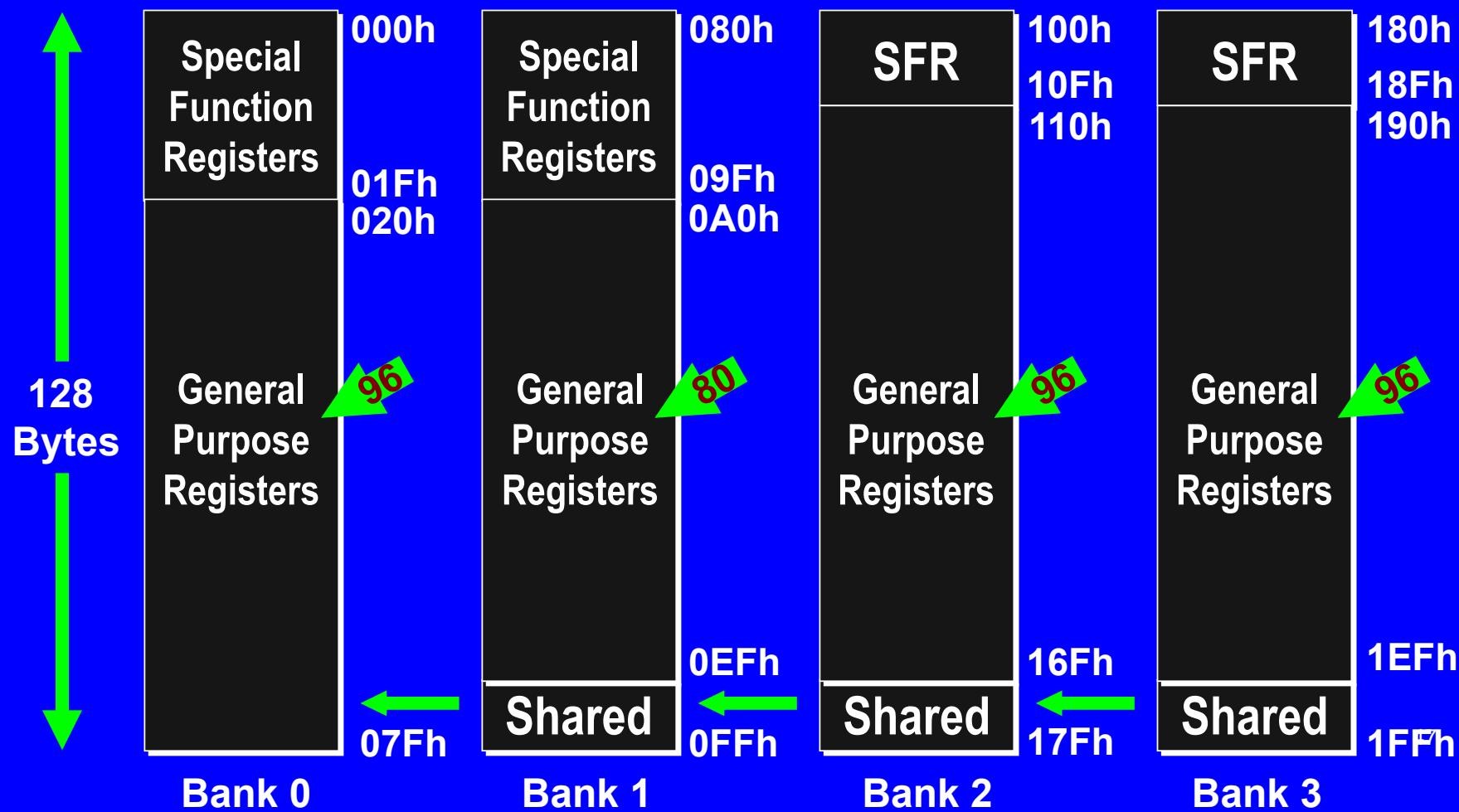
- Truy xuất tương tự như một RAM tĩnh



BỘ NHỚ DỮ LIỆU - RAM

➤ GPR – General Purpose Register:

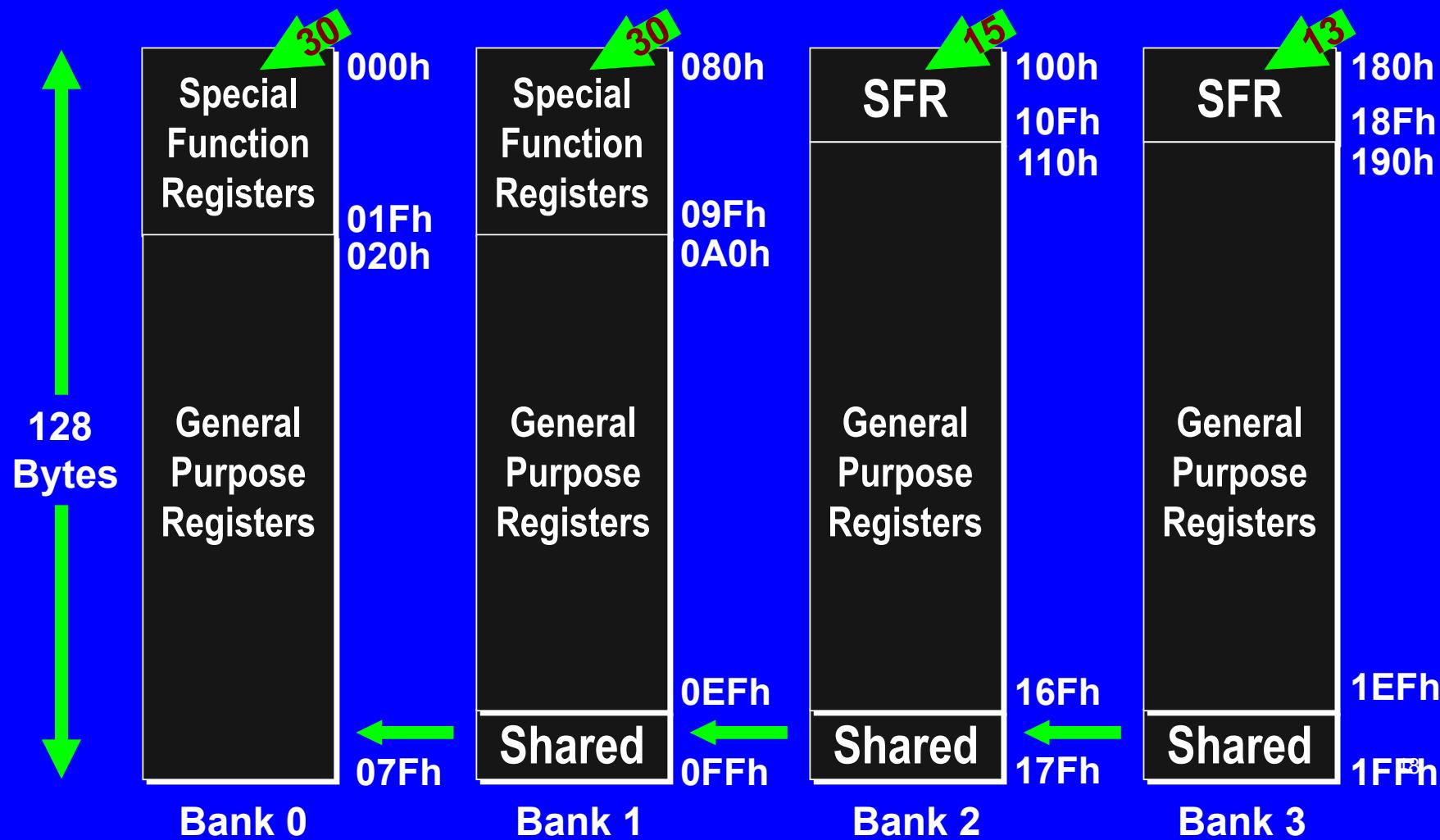
- Truy xuất trực tiếp, gián tiếp qua thanh ghi FSR.



BỘ NHỚ DỮ LIỆU - RAM

➤ SFR – Special Function Register:

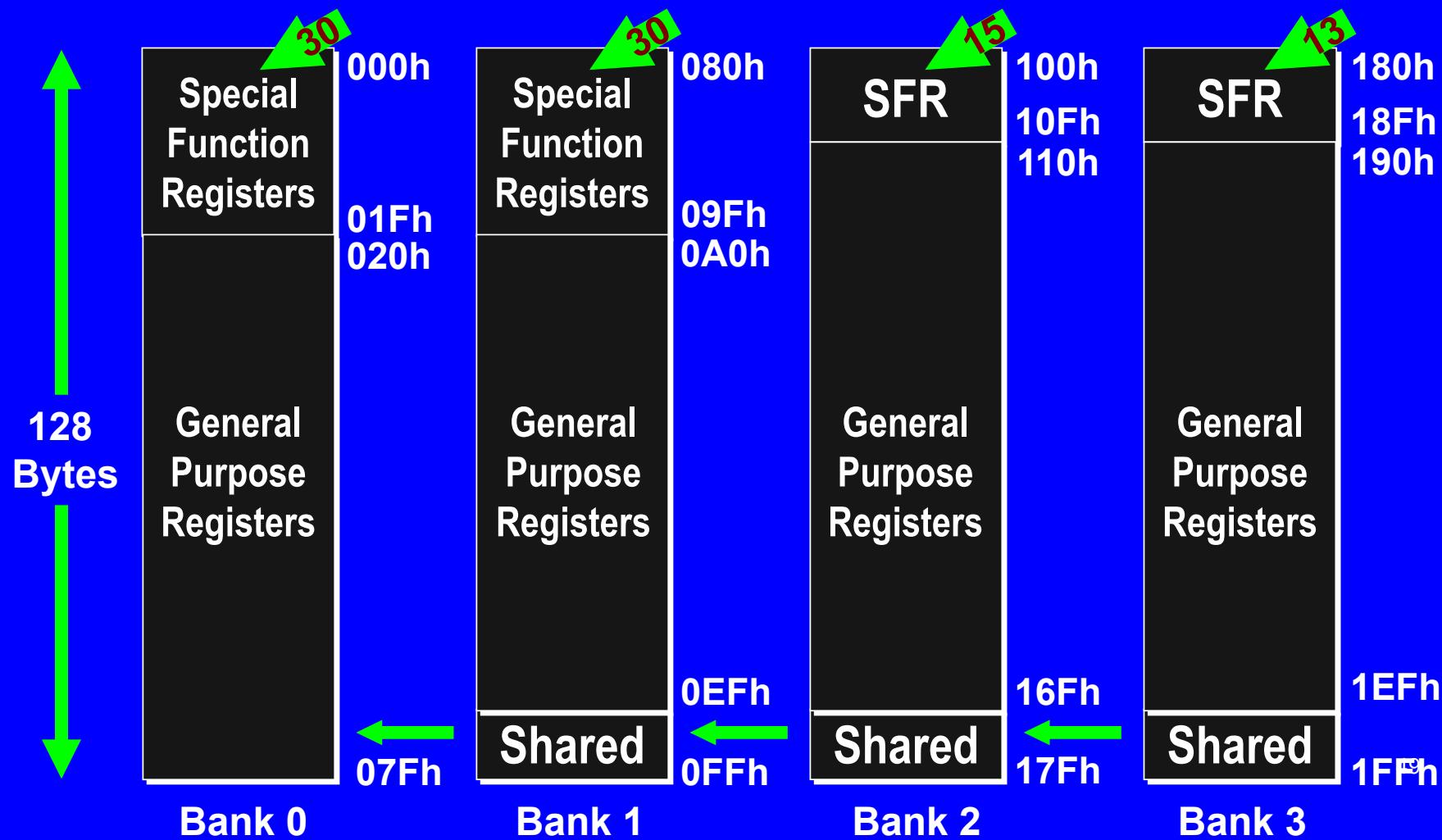
- Dung lượng: 88 thanh ghi x 8bit



BỘ NHỚ DỮ LIỆU - RAM

➤ SFR – Special Function Register:

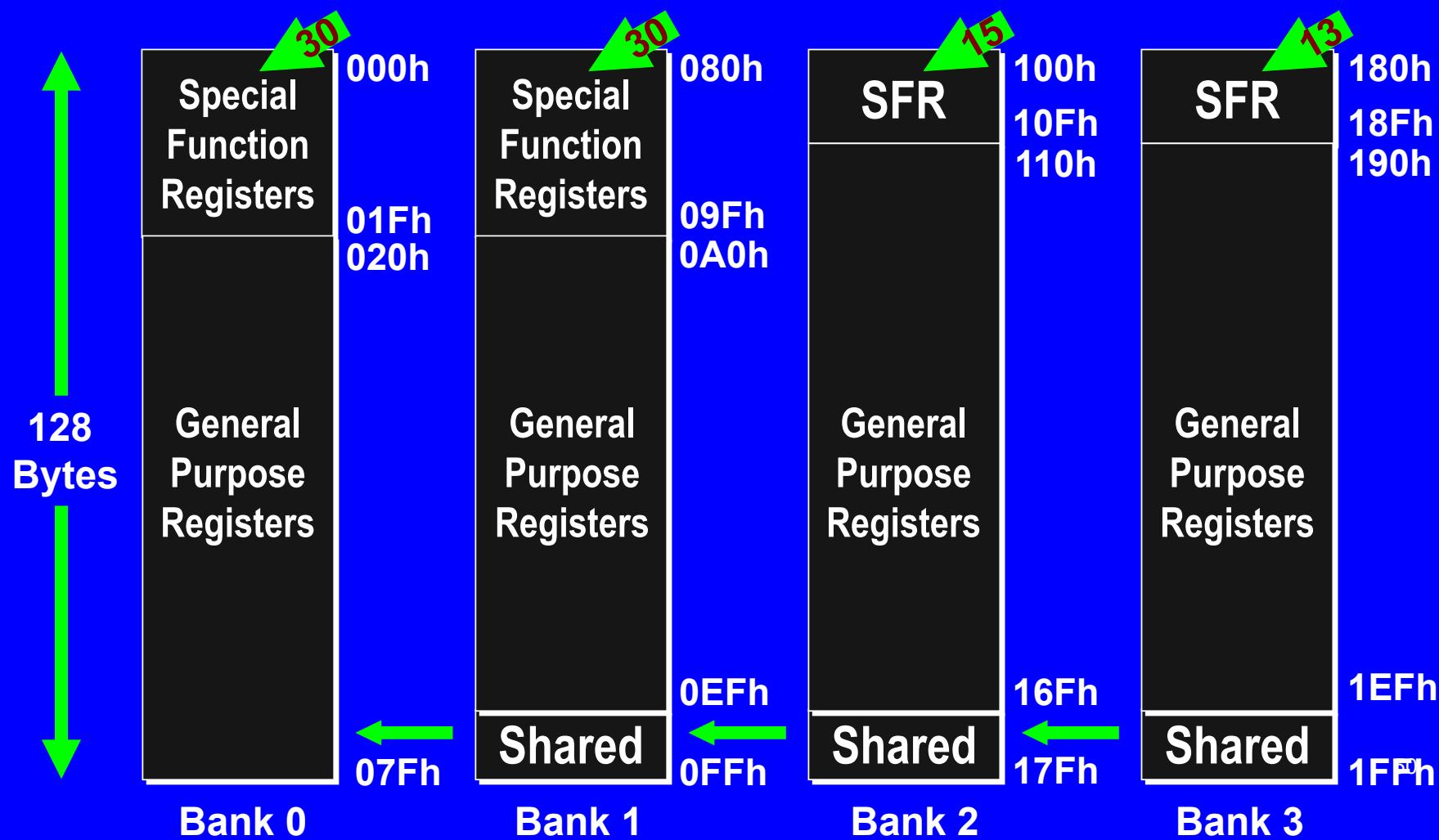
- Truy xuất tương tự như một RAM tĩnh



BỘ NHỚ DỮ LIỆU - RAM

➤ SFR – Special Function Register:

- Truy xuất bởi CPU và các chức năng ngoại vi.



BỘ NHỚ DỮ LIỆU - EEPROM

➤ **Sinh viên tự đọc tài liệu và tìm hiểu thêm:**

- Cấu trúc bộ nhớ dữ liệu EEPROM
- Phương pháp điều khiển (ghi và đọc) bộ nhớ dữ liệu EEPROM
- Phương pháp bảo mật dữ liệu (Protect Code).

THANH GHI CHỨC NĂNG ĐẶC BIỆT

➤ SFRs (Special Function Registers):

- Khái niệm về thanh ghi chức năng
- Được truy xuất (ghi hoặc đọc thông tin) tương tự như một RAM tĩnh
- Một số thanh ghi có trong tất cả các dãy (PCLATH, INTCON,...).

PORTB	06h	TRISB	86h
PORTC	07h	TRISC	87h
PORTD	08h	TRISD	88h
PORTE	09h	TRISE	89h
PCLATH	0Ah	PCLATH	8Ah
INTCON	0Bh	INTCON	8Bh
PIR1	0Ch	PIE1	8Ch
PIR2	0Dh	PIE2	8Dh

Bank 0

Bank 1

THANH GHI CHỨC NĂNG ĐẶC BIỆT

➤ **Liệt kê các SFR của PIC16F887**
(Chức năng và nhiệm vụ của các SFR sẽ lần lượt được trình bày trong các bài sau)

Address	Address	Address	Address	Address
Indirect addr. (1)	00h	Indirect addr. (1)	80h	Indirect addr. (1)
TMR0	01h	OPTION_REG	81h	TMR0
PCL	02h	PCL	82h	PCL
STATUS	03h	STATUS	83h	STATUS
FSR	04h	FSR	84h	FSR
PORTA	05h	TRISA	85h	WDTCON
PORTB	06h	TRISB	86h	PORTB
PORTC	07h	TRISC	87h	CM1CON0
PORTD ⁽²⁾	08h	TRISD ⁽²⁾	88h	CM2CON0
PORTE	09h	TRISE	89h	CM2CON1
PCLATH	0Ah	PCLATH	8Ah	PCLATH
INTCON	0Bh	INTCON	8Bh	INTCON
PIR1	0Ch	PIE1	8Ch	EEDAT
PIR2	0Dh	PIE2	8Dh	EEADR
TMR1L	0Eh	PCON	8Eh	EEDATH
TMR1H	0Fh	OSCCON	8Fh	EEADRH
T1CON	10h	OSCTUNE	90h	
TMR2	11h	SSPCON2	91h	
T2CON	12h	PR2	92h	
SSPBUF	13h	SSPADD	93h	
SSPCON	14h	SSPSTAT	94h	
CCPR1L	15h	WPUB	95h	
CCPR1H	16h	IOCB	96h	General Purpose Registers
CCP1CON	17h	VRCON	97h	
RCSTA	18h	TXSTA	98h	
TXREG	19h	SPBRG	99h	16 Bytes
RCREG	1Ah	SPBRGH	9Ah	
CCPR2L	1Bh	PWM1CON	9Bh	
CCPR2H	1Ch	ECCPAS	9Ch	
CCP2CON	1Dh	PSTRCON	9Dh	
ADRESH	1Eh	ADRESL	9Eh	
ADCON0	1Fh	ADCON1	9Fh	
	00h		100h	Indirect addr. (1)
	1Ah		101h	OPTION_REG
	1Bh		102h	PCL
	1Ch		103h	STATUS
	1Dh		104h	FSR
	1Eh		105h	SRCON
	1Fh		106h	TRISB
	00h		107h	BAUDCTL
	1Ah		108h	ANSEL
	1Bh		109h	ANSELH
	1Ch		10Ah	PCLATH
	1Dh		10Bh	INTCON
	1Eh		10Ch	EECON1
	1Fh		10Dh	EECON2 ⁽¹⁾
	00h		10Eh	Reserved
	1Ah		10Fh	Reserved
	00h		110h	
	1Ah		111h	
	1Bh		112h	
	1Ch		113h	
	1Dh		114h	
	1Eh		115h	
	1Fh		116h	General Purpose Registers
	00h		117h	
	1Ah		118h	
	1Bh		119h	16 Bytes
	1Ch		11Ah	
	1Dh		11Bh	
	1Eh		11Ch	
	1Fh		11Dh	
	00h		11Eh	
	1Ah		11Fh	
	1Bh		120h	
	1Ch		121h	
	1Dh		122h	
	1Eh		123h	
	1Fh		124h	