



LLVM Snippy

МФТИ
Весна 2024

Структура проекта LLVM (как найти Snippy)

- Subproject – подпроект LLVM (Clang, LLVM, LLDB, ...)
 - include – интерфейсные заголовочные файлы для библиотек проекта
 - lib – библиотеки, реализующие функциональность проекта
 - tools – инструменты, использующие проект как библиотеку
 - llvm-snippy
 - include – интерфейсные заголовочные файлы библиотек llvm-snippy
 - lib – библиотеки, реализующие функциональность llvm-snippy
 - llvm-snippy.cpp – вызов main

Интерфейс модели

- Базовый интерфейс: что llvm-snippy может попросить от модели:

<code>rvm_modelCreate</code>	<code>rvm_readXReg</code> / <code>rvm_setXReg</code>
<code>rvm_modelDestroy</code>	<code>rvm_readFReg</code> / <code>rvm_setFReg</code>
<code>rvm_executeInstr</code>	<code>rvm_readVReg</code> / <code>rvm_setVReg</code>
<code>rvm_readMem</code> / <code>rvm_writeMem</code>	<code>rvm_readCSRReg</code> / <code>rvm_setCSRReg</code>
<code>rvm_readPC</code> / <code>rvm_setPC</code>	<code>rvm_logMessage</code>

- Увы, необходимость поддерживать разные классы регистров делает модель бэкенд-специфичной. Для ARM или x86 интерфейс модели будет другим.

Идея симуляции внутри генератора

```
ProgramCounterType readPC() const override {  
    return ModelState.readPC();  
}
```

SimulatorInterface :

```
+ virtual readPC()  
+ virtual readGPR()  
+ virtual readMem()
```

CommonSimulatorImpl :

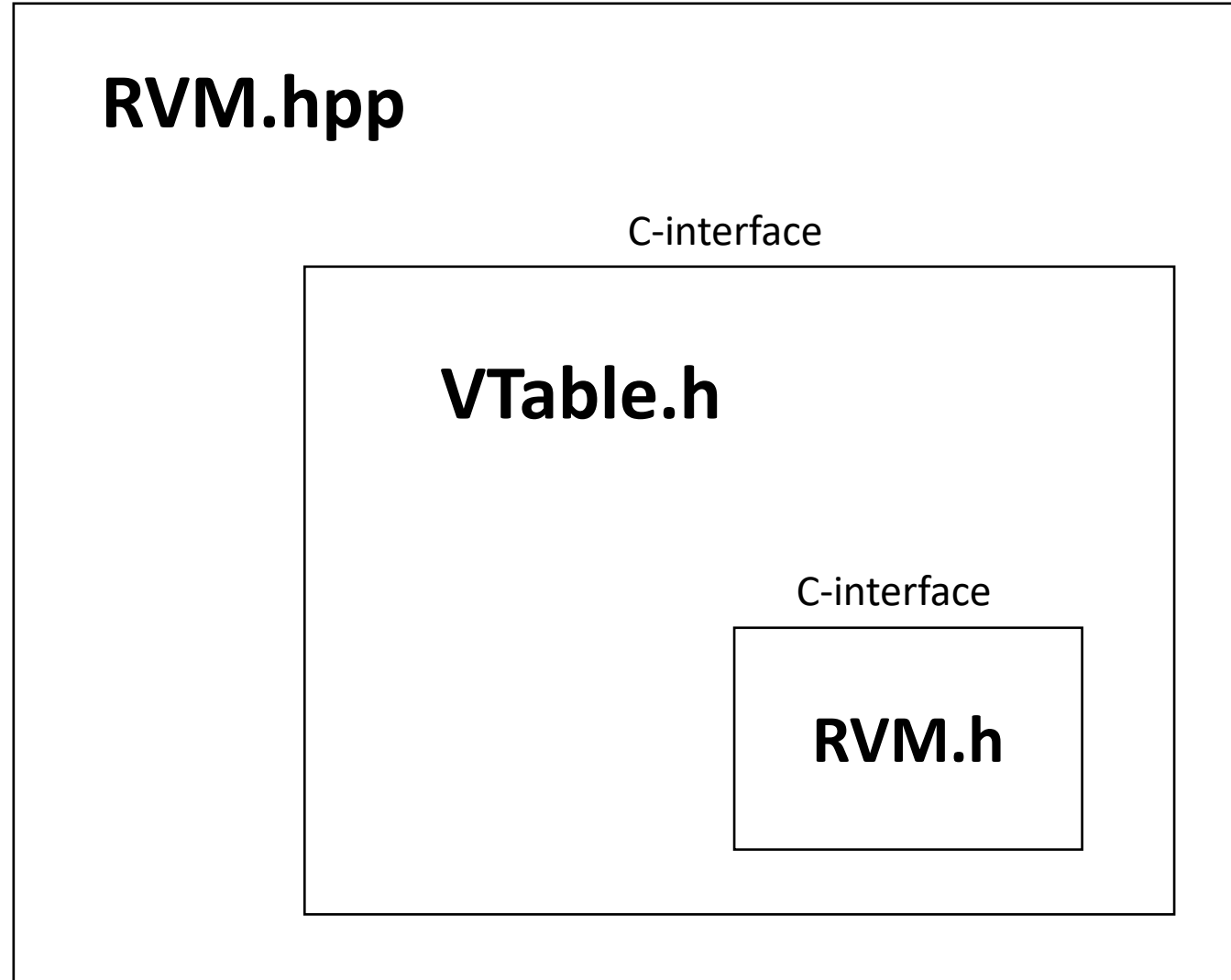
```
- StateType ModelState  
+ readPC override ()  
+ readMem override ()
```

SnippyRISCVSimulator :

```
- unsigned VLEN  
+ readGPR override ()
```

...

StateType (RISCV Impl)



To be continued ...

На следующем занятии

- Будем учиться запускать сгенерированные сниппеты на симуляторе