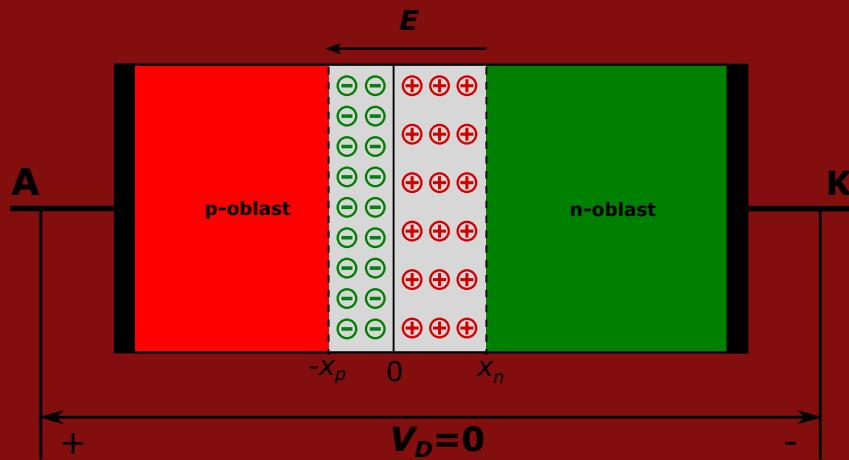


Univerzitet u Nišu
Elektronski fakultet

Aneta Prijić
Danijel Danković
Zoran Prijić

UVOD U
POLUPROVODNIČKE KOMPONENTE
I NJIHOVU PRIMENU
drugo, izmenjeno i dopunjeno
elektronsko izdanje



Edicija: Osnovni udžbenici

**Univerzitet u Nišu
Elektronski fakultet**

**Aneta Prijić
Danijel Danković
Zoran Prijić**

**UVOD U
POLUPROVODNIČKE KOMPONENTE
I NJIHOVU PRIMENU**

**drugo, izmenjeno i dopunjeno
elektronsko izdanje**



Edicija: Osnovni udžbenici

2020.

UVOD U POLUPROVODNIČKE KOMPONENTE I NJIHOVU PRIMENU
drugo, izmenjeno i dopunjeno elektronsko izdanje

Autori: Prof. dr Aneta Prijić
Prof. dr Danijel Danković
Prof. dr Zoran Prijić

Izdavač: Elektronski fakultet u Nišu
P. fah 73, 18000 Niš
<http://www.elfak.ni.ac.rs>

Recenzenti: Dr Stojan Ristić
red. prof. u penziji Elektronskog fakulteta u Nišu
Dr Ninoslav Stojadinović
redovni član SANU
Dr Zoran Pavlović
vanred. prof. u penziji Prirodno-matematičkog fakulteta u Nišu

Glavni i odgovorni urednik: Prof. dr Boban Veselić

Odlukom Nastavno-naučnog veća Elektronskog fakulteta u Nišu,
br. 07/05-007/20-005 od 16. 07. 2020. godine, rukopis je odobren za
publikovanje kao udžbenik na Elektronskom fakultetu.

ISBN 978-86-6125-225-9

CIP - Каталогизација у публикацији - Народна библиотека Србије,
Београд
621.382(075.8)(0.034.2)
ПРИЛИЋ, Анета П., 1969-
Увод у полупроводниčke komponente i njihovu primenu [Elektronski izvor]
/ Aneta Prijić, Danijel Danković, Zoran Prijić. - 2. izmenjeno i dopunjeno
elektronsko izd. - Niš : Elektronski fakultet, 2020 (Niš : Elektronski
fakultet). - 1 elektronski optički disk (CD-ROM) ; 12 cm. - (Edicija
Основни udžbenici / [Elektronski fakultet, Niš])
Системски захтеви: Нису наведени. - Насл. с насловне стране документа. -
Тираž 100. - Садржи bibliografiju.
ISBN 978-86-6125-225-9

1. Данковић, Данијел, 1976- [автор] 2. Прилић, Зоран, 1963- [автор]
a) Електронски уређаји - Елементи b) Полупроводници
COBISS.SR-ID 28542473

Tiraž: 100 primeraka

Narezuje: Elektronski fakultet, Niš

Materijal predstavljen u ovom tekstu koncipiran je tako da, ilustrujući pojedine fizičke pojave i tehničke principe, služi *isključivo* u obrazovne svrhe. Zbog toga pravo na njegovo umnožavanje i distribuciju u integralnom obliku nije ograničeno. Međutim, autori ne mogu snositi bilo kakvu, direktnu ili indirektnu, odgovornost za eventualne štete koje mogu nastati kao posledica upotrebe navoda iz ovog teksta u bilo koje druge svrhe. Korišćenje delova teksta i/ili ilustracija u drugim publikacijama bilo koje vrste, bez navođenja originalnog izvora, nije dozvoljeno.

SADRŽAJ

1 Poluprovodnička svojstva silicijuma	1
1.1 Kristalna struktura	1
1.2 Električna provodnost	4
1.2.1 Sopstveni nosioci naelektrisanja	4
1.2.2 Zonalna reprezentacija energetskih nivoa	4
1.2.3 Generacija i rekombinacija	8
1.3 Dopriranje	10
1.3.1 Silicijum n-tipa	11
1.3.2 Silicijum p-tipa	12
1.3.3 Kompenzovani silicijum	14
1.4 Električne karakteristike dopiranog silicijuma	17
1.4.1 Pokretljivost nosilaca naelektrisanja	17
1.4.2 Driftovska struja	18
1.4.3 Specifična otpornost	18
1.4.4 Difuziona struja	20
1.5 Osnovni tehnološki procesi	21
1.5.1 Formiranje supstrata	21
1.5.2 Epitaksijalni rast	21
1.5.3 Oksidacija	22
1.5.4 Fotolitografija	23
1.5.5 Jonska implantacija	25
1.5.6 Difuzija	25
1.5.7 Metalizacija	26
1.5.8 Pasivizacija	28
1.5.9 Enkapsulacija	30
1.5.10 Sortiranje	30
1.6 Primeri za samostalan rad	31
2 Diode	35
2.1 P – N spoj	35
2.1.1 Direktna polarizacija	38

2.1.2	Inverzna polarizacija i proboj	41
2.1.2.1	Proboj	43
2.1.3	Uticaj temperature	45
2.1.4	Kapacitivnost	47
2.1.5	Električni modeli diode	48
2.1.6	Radna tačka	53
2.1.7	Model za male signale	55
2.1.8	Difuziona kapacitivnost	58
2.2	Tipovi dioda	59
2.2.1	Tehničke specifikacije	59
2.2.2	Ispravljačke diode	62
2.2.3	Prekidačke diode	68
2.2.3.1	Ograničavači	72
2.2.3.2	Pomerači naponskog nivoa	77
2.2.3.3	Detektori vršne vrednosti	81
2.2.3.4	Multiplikatori napona	83
2.2.4	Zener diode	85
2.2.4.1	Zener diode kao izvori referentnog napona .	91
2.2.5	TVS diode	94
2.2.6	Šotkijeve diode	96
2.2.7	Varikap diode	99
2.2.8	LE diode	102
2.2.9	Fotodiode	107
2.2.10	Ostali tipovi dioda	112
2.3	Primeri za samostalan rad	113
3	Bipolarni tranzistor	121
3.1	Struktura i princip rada	121
3.1.1	Tehnološka realizacija	125
3.2	Električne karakteristike	128
3.2.1	Strujno-naponske karakteristike	128
3.2.2	Izlazna otpornost	136
3.2.3	Proboj	137
3.2.3.1	Tranzistor kao dioda	137
3.2.4	Strujno pojačanje	138
3.2.4.1	Uticaj temperature	139
3.2.5	Disipacija snage	139
3.2.5.1	Hlađenje tranzistora	142
3.3	Tranzistor kao prekidač	146
3.4	Tranzistor kao pojačavač	151
3.4.1	Princip primene	151

3.4.2	Osnovni model za male signale	155
3.4.2.1	Ulazna otpornost	156
3.4.3	Naponsko pojačanje	157
3.5	Polarizacija	159
3.5.1	Polarizacija korišćenjem otpornika prema bazi	160
3.5.2	Polarizacija korišćenjem naponskog razdelnika	163
3.5.3	Polarizacija korišćenjem povratne sprege iz kolektora .	172
3.5.4	Polarizacija preko emitora	175
3.5.5	Uticaj otpornosti izvora i opterećenja	177
3.5.6	Pojačavač sa zajedničkim kolektorom	180
3.5.7	Pojačavač sa zajedničkom bazom	186
3.6	Fototranzistor	190
3.6.1	Optokappler	193
3.7	Primeri za samostalan rad	196
4	MOS tranzistor	207
4.1	Struktura i princip rada	208
4.1.1	Tehnološka realizacija	212
4.2	Električne karakteristike	216
4.2.1	Strujno-naponske karakteristike	216
4.2.2	Izlazna otpornost	222
4.2.3	Proboj	225
4.2.4	Transkonduktansa	226
4.2.5	Otpornost uključenja	226
4.2.6	Disipacija snage	228
4.2.6.1	Hlađenje tranzistora	230
4.3	Tranzistor kao prekidač	231
4.3.1	CMOS invertor	234
4.4	Tranzistor kao pojačavač	236
4.4.1	Princip primene	236
4.4.2	Osnovni model za male signale	243
4.4.3	Naponsko pojačanje	244
4.5	Polarizacija	246
4.5.1	Polarizacija korišćenjem naponskog razdelnika	246
4.5.2	Polarizacija korišćenjem povratne sprege iz drejna .	251
4.5.3	Polarizacija korišćenjem izvora konstantne struje .	254
4.5.4	Pojačavač sa zajedničkim drejnom	255
4.5.5	Pojačavač sa zajedničkim gejtom	259
4.6	Fotonaponski relej	263
4.7	Primeri za samostalan rad	265

5 JFET	273
5.1 Struktura i princip rada	273
5.2 Električne karakteristike	276
5.2.1 Strujno-naponske karakteristike	276
5.2.1.1 JFET bez polarizacije gejta	276
5.2.1.2 JFET sa polarizacijom gejta	279
5.2.2 Transkonduktansa	284
5.2.3 Ulazna otpornost i kapacitivnost	285
5.2.4 Disipacija snage	286
5.3 Osnovni model za male signale	287
5.4 Polarizacija	288
5.4.1 Automatska polarizacija	288
5.4.2 Polarizacija korišćenjem naponskog razdelnika	290
5.4.3 Polarizacija u omsku oblast	292
5.5 JFET kao analogni prekidač	297
5.6 Primeri za samostalan rad	301

Dodaci

A Ebers–Molov model bipolarnog tranzistora	307
B Analiza kola za polarizaciju bipolarnog tranzistora korišćenjem naponskog razdelnika	313
C Struja drijnja MOSFET-a	317
D Struja drijnja JFET-a	321
E Rešenja	329
Literatura	381

PREDGOVOR

Poluprovodničke komponente predstavljaju osnovne elemente savremenih elektronskih uređaja. Postoji veliki broj tipova poluprovodničkih komponenata, koji se međusobno razlikuju po nameni, materijalu i tehnologiji izrade. Ipak, u današnje vreme dominiraju komponente napravljene korišćenjem silicijuma. Zbog toga je Glava 1 posvećena osnovnim poluprovodničkim svojstvima silicijuma. Pored toga, predstavljeni su i osnovni tehnološki procesi koji se koriste u obradi silicijuma pri proizvodnji poluprovodničkih komponenata.

Glava 2 obrađuje diode, kao najjednostavnije i veoma često korišćene poluprovodničke komponente. U Poglavlju 2.1 je opisan princip rada p-n spoja, na kome se praktično zasniva svaka dioda. Zatim su definisane osnovne električne karakteristike dioda. Poglavlje 2.2 obrađuje tipove dioda koji se najčešće sreću u praksi, pri čemu je princip njihove primene ilustrovan na primerima.

Glave 3 i 4 posvećene su bipolarnim i MOS tranzistorima, respektivno. Pored principa rada i električnih karakteristika, opisane su i dve osnovne primene tranzistora: kao prekidača i pojačavača. Opisana je polarizacija tranzistora, kao i osnovni pojačavački stepeni. U Glavi 3 je detaljnije obrađen i uticaj izvora signala i opterećenja na performanse osnovnih pojačavačkih stepena. Na kraju svake glave predstavljene su i osnovne optoelektronske komponente zasnovane na bipolarnim, odnosno MOS tranzistorima.

Glava 5 opisuje tranzistor sa efektom polja (JFET). U ovoj glavi su, pored principa rada i osnovnih karakteristika, prikazane i neke specifične primene JFET-a. Osnovni pojačavački stepeni nisu posebno predstavljeni, s obzirom da su veoma slični pojačavačkim stepenima sa MOS tranzistorima.

U ovom izdanju su izvršene sledeće izmene i dopune u odnosu na izdanje iz 2014. godine:

- Na kraju svake glave dodati su primeri za samostalan rad. Ukupno je dodato oko 60 primera, a njihova rešenja su data u Dodatku E.
- U okviru Glave 2 dodata su potpoglavlja 2.1.5, 2.2.3.1–2.2.3.4 i 2.2.4.1.

- U okviru Glave 3, potpoglavlje 3.2.1 je prerađeno u cilju drugačijeg pristupa analizi izlaznih karakteristika bipolarnog tranzistora. Takođe je dodato potpoglavlje 3.2.3.1.
- U okviru Glave 5, dodata su poglavlja 5.3 i 5.5, a prošireno potpoglavlje 5.4.3.
- Dodatak A je dopunjena.
- U celom tekstu učinjene su manje izmene i dodata pojašnjenja.
- Otklonjene su uočene tehničke greške.

Ovaj udžbenik je pre svega namenjen studentima prve i druge godine Elektronskog fakulteta u Nišu, kao deo materijala za praćenje nastave i pripremu ispita iz predmeta ELEKTRONSKE KOMPONENTE i POLUPROVODNIČKE KOMPONENTE. Studentima prve godine namenjeni su sledeći delovi teksta:

- Glava 1: 1.1–1.4, informativno 1.5;
- Glava 2: 2.1 (2.1.1–2.1.6) i 2.2;
- Glava 3: 3.1–3.3, 3.4 (samo 3.4.1) i 3.6;
- Glava 4: 4.1–4.3, 4.4 (samo 4.4.1), informativno 4.6.

Za razumevanje materije izložene u tekstu, studentima je neophodno znanje iz predmeta ELEKTROTEHNIKA 1, ELEKTROTEHNIKA 2 i FIZIKA, kao i iz dela predmeta ELEKTRONSKE KOMPONENTE koji se odnosi na osnovne elektronske komponente. U tom smislu, čitaoci se upućuju na literaturu koja je dostupna na Internet stranicama Elektronskog fakulteta, kao i na druge izvore (videti npr. [1]–[3]). Deo materije koji se odnosi na poluprovodnička svojstva silicijuma zasnovan je na naučnoj oblasti koja se naziva *Elektronska fizika čvrstog tela* (engl. *Solid-State Physics*). S obzirom da se radi o složenoj materiji, autori su se u tekstu ograničili na iznošenje samo nekih od osnovnih postulata, za koje procenjuju da su neophodni za razumevanje principa rada poluprovodničkih komponenata. Dodatna saznanja čitaoci mogu steći iz literature (videti npr. [4]–[7]), kao i u predmetima na višim godinama studija. Takođe, frekventne karakteristike pojačavača nisu obrađene, jer se razmatraju u drugim predmetima na osnovnim akademskim studijama, a detalji se mogu pronaći u [8]–[11]. Primeri primena samih komponenata su izabrani tako da ilustruju osnovne koncepte, pri čemu treba imati u vidu da konkretni tipovi upotrebljenih komponenata ne predstavljaju uvek i najbolji izbor za primenu u praksi. Čitaoci se, pored dodatne literature u vidu knjiga (videti npr. [9]),

[12], [13]), upućuju i na aplikacione note i tehničke specifikacije proizvođača komponenata koje su dostupne na njihovim Internet stranicama.

U tekstu je upotrebljena sledeća konvencija za označavanje električnih signala:

- Jednosmerni signali su označeni velikim slovima (npr. V_{BE} , I_D);
- Naizmenični signali su označeni malim slovima (npr. v_{in} , i_{out})
- Superponirani jednosmerni i naizmenični signali su označeni kombinacijom velikih i malih slova (npr. v_D , i_C);
- Dvostruki indeksi u oznakama za napone odnose se na razliku potencijala između dve tačke prema sledećoj konvenciji: $V_{XY} = V_X - V_Y$ (npr. $V_{BE} = V_B - V_E$, $V_{BC} = V_B - V_C$).

Svi eksperimentalni podaci i primeri prikazani u tekstu su izmereni, odnosno praktično realizovani, u Laboratoriji za mikroelektroniku i elektronske komponente pri Katedri za mikroelektroniku Elektronskog fakulteta u Nišu. Autori se zahvaljuju dipl. inž. Tihomiru Jovanoviću na pomoći prilikom tehničke obrade slika.

Autori se posebno zahvaljuju recenzentima: prof. dr Ninoslavu Stojadinoviću, redovnom članu SANU, prof. dr Stojanu Ristiću i prof. dr Zoranu Pavloviću, na naporu koji su učinili u svrhu poboljšanja kvaliteta ovog teksta.

GLAVA

1

POLUPROVODNIČKA SVOJSTVA SILICIJUMA

Materijali čija se vrednost specifične električne provodnosti nalazi između izolatora i provodnika nazivaju se *poluprovodnici*. Poluprovodnici mogu biti hemijski elementi ili jedinjenja. Elementi pripadaju IV-oj grupi periodnog sistema, dok se jedinjenja tipično formiraju kao dvokomponentna, od elemenata iz III i V ili II i VI grupe (Sl. 1.1), iako mogu biti i trokomponentna. Za sve poluprovodnike karakteristično je da im se specifična električna provodnost može povećati primenom tehnoloških postupaka kojima se modifikuje njihov hemijski sastav.

Većina savremenih elektronskih komponenata izrađuje se od poluprovodničkih materijala. Iz ekonomskih i tehnoloških razloga za proizvodnju se najviše koristi silicijum (Si), na čijem će primeru u nastavku teksta biti predstavljeni osnovni pojmovi neophodni za razumevanje načina rada poluprovodničkih komponenata.

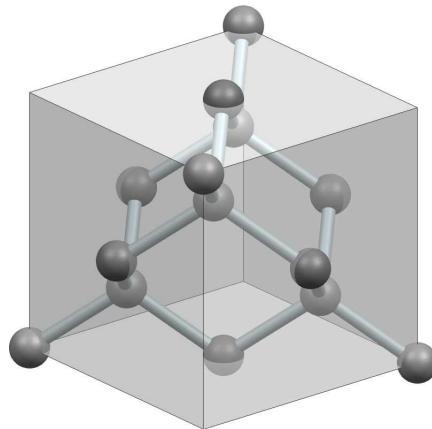
1.1 Kristalna struktura

Silicijum je jedan od najrasprostranjenijih elemenata u Zemljinoj kori i učestvuje u sastavu većine stena koje čine njenu površinu. Atom silicijuma se sastoji od jezgra, koje u sebi sadrži 14 protona i isto toliko neutrona, oko koga kruži 14 elektrona. Četiri elektrona koja su najudaljenija od jezgra predstavljaju valentne elektrone. Ovi elektroni učestvuju u stvaranju kovalentnih

	Grupa				
	12 IIB	13 IIIA	14 IVA	15 VA	16 VIA
Perioda					
2		5 B			
3		13 Al	14 Si	15 P	16 S
4	30 Zn	31 Ga	32 Ge	33 As	34 Se
5	48 Cd	49 In	50 Sn	51 Sb	52 Te
6	80 Hg	81 Tl	82 Pb	83 Bi	

Slika 1.1: Izvod iz periodnog sistema sa najčešće korišćenim elementima za proizvodnju poluprovodničkih komponenata.

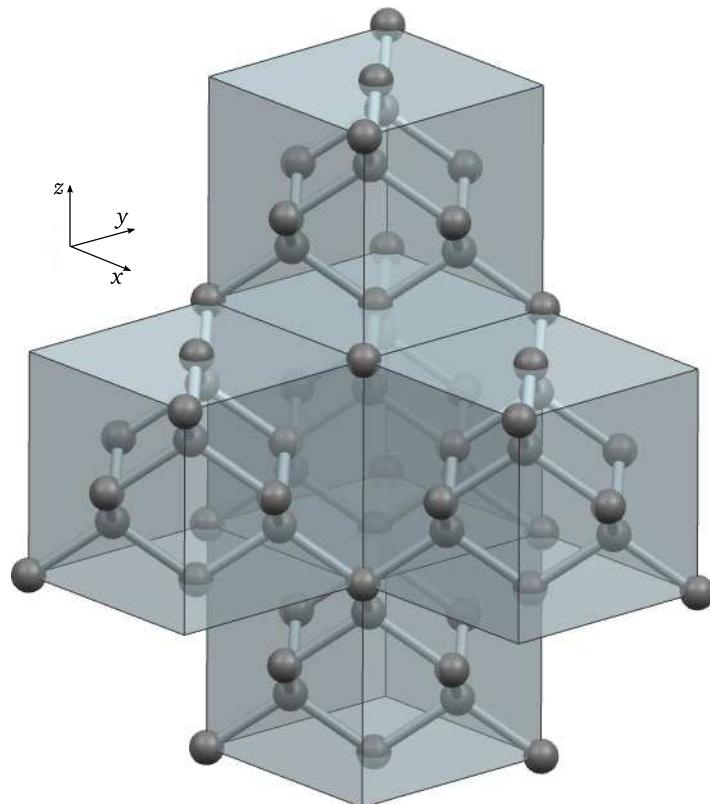
veza između atoma silicijuma. Svaku vezu čini par elektrona, unutar koje po jedan elektron pripada po jednom od dva susedna atoma. Kovalentnih veza ima četiri, tako da se formiraju strukture u obliku tetraedra, kao što je ilustrovano na Sl. 1.2. Na taj način je svaki atom silicijuma povezan sa četiri



Slika 1.2: Simbolički prikaz međusobne povezanosti atoma silicijuma: atomi su predstavljeni sferama, a kovalentne veze šipkama.

susedna atoma. Ovakav raspored atoma omogućava konstrukciju zamišljene kocke koja čini jediničnu ćeliju kristalne strukture silicijuma. Stranica kocke se naziva *konstanta rešetke* i dužine je 0,543 07 nm. Translacijom jedinične

ćelije za konstantu rešetke duž prostornih osa (x , y i z) dobija se *kristalna rešetka silicijuma* (Sl. 1.3). U zavisnosti od uniformnosti njegove strukture,



Slika 1.3: Model kristalne rešetke silicijuma.

mogu se razlikovati tri tipa silicijuma:

- **monokristalni** — postoji kristalna struktura koja je uniformna na makroskopskom nivou;
- **polikristalni** — postoji kristalna struktura koja je uniformna na mikroskopskom nivou (u okviru tzv. zrna);
- **amorfni** — ne postoji kristalna struktura.

Sva tri tipa silicijuma se koriste u proizvodnji poluprovodničkih komponenta, a razmatranja u nastavku teksta odnosiće se na monokristalni silicijum.

1.2 Električna provodnost

1.2.1 Sopstveni nosioci naelektrisanja

Osnovni uslov za električnu provodnost bilo kog materijala predstavlja postojanje *slobodnih nosilaca* nanelektrisanja u tom materijalu. Slobodni nosioci nanelektrisanja (*carriers*) u silicijumu su elektroni koji ne učestvuju u kovalentnim vezama unutar kristalne rešetke silicijuma. Teorijski posmatrano, na temperaturi apsolutne nule svi elektroni učestvuju u kovalentnim vezama, pa se silicijum ponaša kao izolator. Porast temperature izaziva vibracije atoma unutar kristalne rešetke, što deluje kao pobuda koja omogućava pojedinim elektronima da raskinu kovalentnu vezu i oslobode se od matičnog atoma. Na taj način oni postaju slobodni nosioci nanelektrisanja. Kada se elektron osloboodi od matičnog atoma, on za sobom ostavlja „šupljinu“ (*hole*) koja se, u električnom smislu, može posmatrati kao pozitivno nanelektrisanje po apsolutnoj vrednosti jednako nanelektrisanju elektrona. Prema tome, u poluprovodniku postoje dve vrste nosilaca nanelektrisanja: elektroni i šupljine.

Uobičajeno je da se broj slobodnih nosilaca nanelektrisanja izražava po jedinici zapremine (cm^{-3}), pa se tako uvodi pojam *koncentracija* nosilaca nanelektrisanja. U hemijski čistom (*intrinsic*) silicijumu, u termičkoj ravnoteži, koncentracija slobodnih elektrona n_0 jednaka je koncentraciji šupljina p_0 :

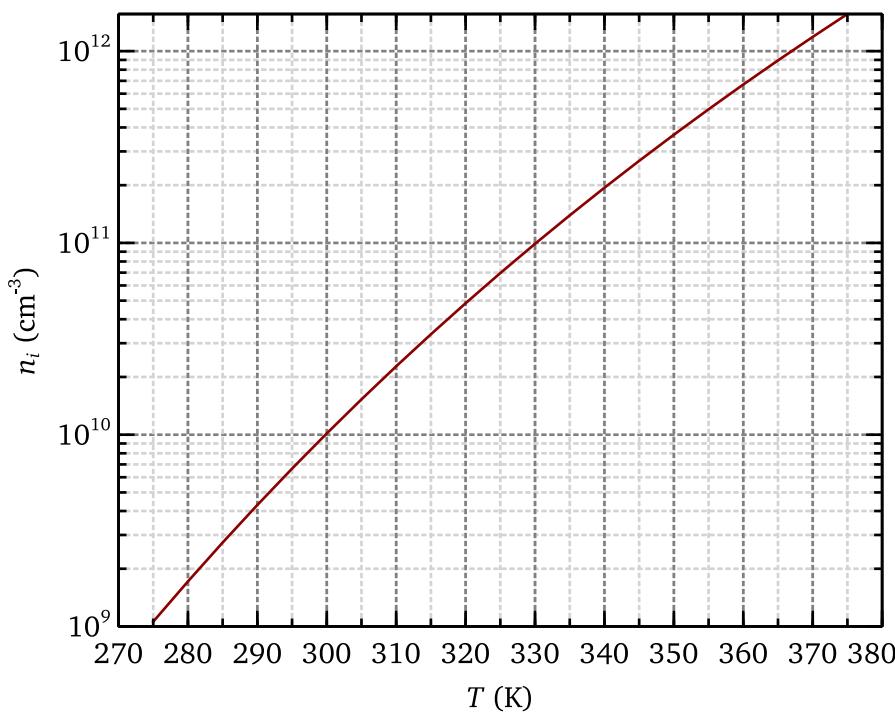
$$n_i = n_0 = p_0 \quad (\text{cm}^{-3}). \quad (1.1)$$

Termička ravnoteža je stanje u kome na poluprovodnik ne deluje nikakva spoljašnja pobuda (električno i magnetno polje, gradijent temperature, itd.). Veličina n_i naziva se *koncentracija sopstvenih nosilaca* nanelektrisanja. Koncentracija sopstvenih nosilaca silicijuma zavisi od temperature (Sl. 1.4) i na $T = 300\text{K}$ iznosi $n_i = 1,01 \cdot 10^{10} \text{cm}^{-3}$. Silicijum poseduje specifičnu električnu provodnost σ koja na sobnoj temperaturi¹ iznosi $\sigma \simeq 4,35 \cdot 10^{-6} \Omega^{-1} \text{cm}^{-1}$. Ova vrednost specifične provodnosti je za više redova veličine manja u odnosu na provodnosti metala, zbog čega se silicijum i svrstava u poluprovodnike.

1.2.2 Zonalna reprezentacija energetskih nivoa

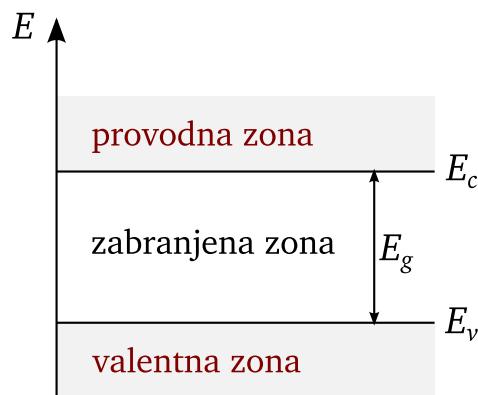
Svaki elektron unutar materijala poseduje određenu diskretну vrednost energije koja se naziva energetski nivo. Skup po vrednosti bliskih energetskih nivoa može se predstaviti kao područje koje se naziva *energetska zona*. Kod poluprovodnika je od interesa razmatrati energije valentnih elektrona, tj.

¹U tekstu će se pod pojmom „sobna temperatura“ podrazumevati temperatura od 300K .



Slika 1.4: Zavisnost koncentracije sopstvenih nosilaca nanelektrisanja u silicijumu od temperature.

onih koji učestvuju u stvaranju kovalentnih veza između atoma. Skup njihovih energija E određuje područje *valentne zone* (*valence band*), a maksimalna vrednost energije koju neki od njih može imati određuje energiju vrha valentne zone E_v , kao što je ilustrovano na Sl. 1.5. Teorijski posmatrano, na tem-



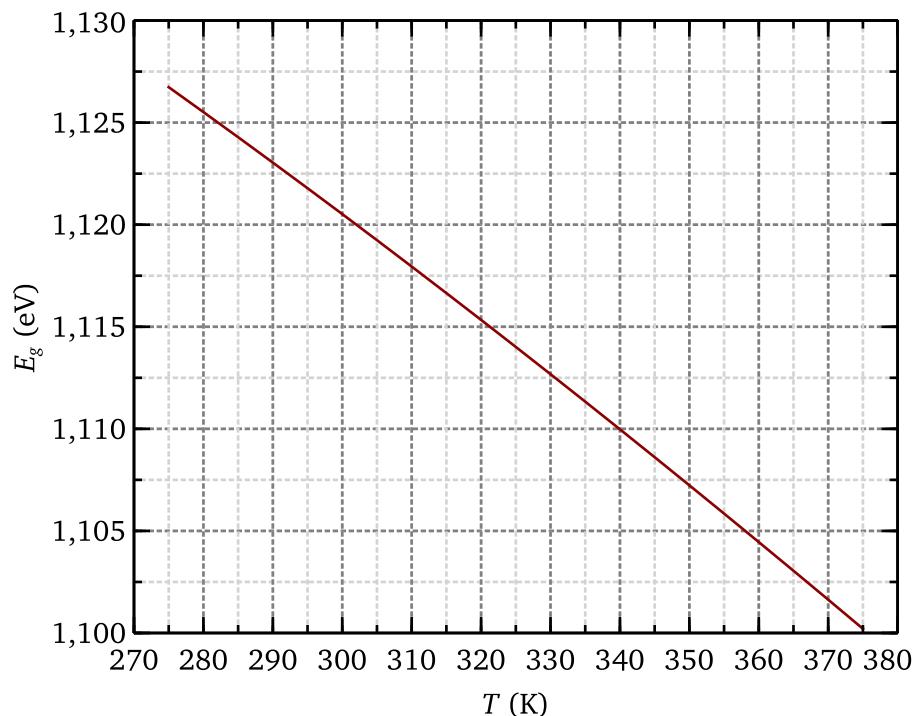
Slika 1.5: Pojednostavljeni model energetskih zona u silicijumu.

peraturi apsolutne nule svi valentni elektroni imaju energije koje se nalaze u opsegu energija valentne zone.

Da bi elektron postao slobodan potrebna mu je dodatna energija čiji izvor može biti temperatura ili neka druga vrsta pobude. Skup energija slobodnih elektrona čini područje *provodne zone* (*conduction band*), a minimalna vrednost energije koju neki od njih može da ima određuje energiju dna provodne zone E_c . Minimalna energija koju je potrebno dodati elektronu da bi prešao iz opsega energija valentne u opseg provodne zone jednaka je razlici energetskih nivoa dna provodne i vrha valentne zone. Ovim se definiše *zabranjena zona* (*bandgap*) energetske širine E_g :

$$E_g = E_c - E_v . \quad (1.2)$$

Praktično, E_g predstavlja opseg energija koje elektroni *ne mogu* da imaju. Širina zabranjene zone zavisi od temperature (Sl. 1.6), a na $T = 300\text{ K}$ u Elektronvolt: silicijumu iznosi $1,12\text{ eV}$. Sa porastom temperature smanjuje se energija koju $1\text{ eV} = 1,6 \cdot 10^{-19}\text{ J}$.



Slika 1.6: Zavisnost širine zabranjene zone silicijuma od temperature.

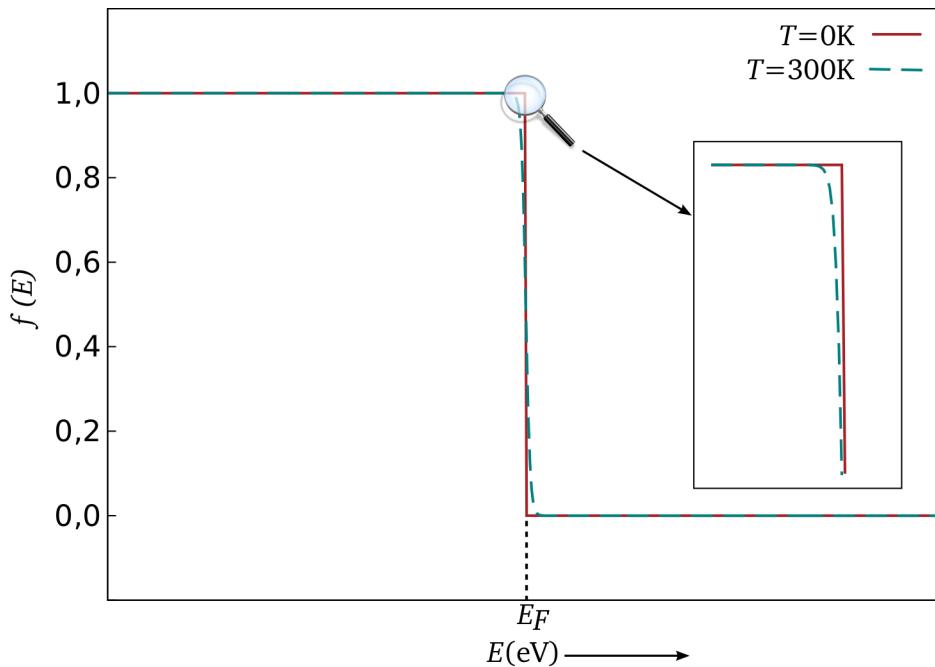
je potrebno dodati elektronu da bi iz opsega energije valentne zone prešao u opseg energija provodne zone, pa je to jedan od mehanizama kojima se objašnjava povećanje koncentracije sopstvenih nosilaca. Zabranjena zona kod

provodnika praktično ne postoji, dok je kod izolatora mnogo šira nego kod poluprovodnika.

Verovatnoća da će energetski nivo energije E biti zauzet elektronom određena je funkcijom koja se naziva *Fermi-Dirakova funkcija raspodele*:

$$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)}, \quad (1.3)$$

pri čemu je $k = 8,62 \cdot 10^{-5}$ eV K⁻¹ Boltzmanova konstanta. Veličina E_F naziva se *Fermijev nivo*. Na temperaturi apsolutne nule svi elektroni zauzimaju energetske nivoe ispod E_F , dok su svi energetski nivoi iznad E_F prazni. Za $E = E_F$ se (1.3) svodi na $f(E_F) = 0.5$, za bilo koju temperaturu. Fermi-Dirakova funkcija raspodele prikazana je na Sl. 1.7. Funkcija $f(E)$ je simetrična oko Fermijevog



Slika 1.7: Fermi-Dirakova funkcija raspodele.

nivoa:

$$f(E_F + \Delta E) = 1 - f(E_F - \Delta E), \quad (1.4)$$

što odražava podjednaku verovatnoću da je zauzet energetski nivo $E_F + \Delta E$, odnosno da je prazan energetski nivo $E_F - \Delta E$. Prema tome, funkcija $1 - f(E)$ predstavlja verovatnoću da energetski nivo energije E bude prazan, tj.

da nema elektrona sa tom energijom. Detaljnije razmatranje pokazuje da se koncentracije elektrona i šupljina u termičkoj ravnoteži mogu izraziti kao:

$$n_0 = N_c \exp\left(-\frac{E_c - E_F}{kT}\right), \quad (1.5a)$$

$$p_0 = N_v \exp\left(-\frac{E_F - E_v}{kT}\right). \quad (1.5b)$$

Veličine N_c i N_v nazivaju se *efektivne gustine stanja* (*effective densities of states*) elektrona u provodnoj i šupljina u valentnoj zoni, respektivno. Efektivne gustine stanja zavise od temperature, a za $T = 300$ K iznose $N_c = 2,8 \cdot 10^{19} \text{ cm}^{-3}$ i $N_v = 2,3 \cdot 10^{19} \text{ cm}^{-3}$.

Zamenom (1.5) u (1.1) i rešavanjem po E_F može se odrediti položaj Fermijevog nivoa u hemijski čistom silicijumu, koji se označava sa E_i :

$$E_i = \frac{1}{2}(E_c + E_v) - \frac{1}{2}kT \ln\left(\frac{N_c}{N_v}\right). \quad (1.6)$$

Prvi član sa desne strane (1.6) predstavlja energiju koja odgovara sredini zabranjene zone. Drugi član predstavlja pomeraj Fermijevog nivoa u odnosu na sredinu zabranjene zone i na $T = 300$ K iznosi približno 3 meV. Koncentracija sopstvenih nosilaca se u odnosu na E_i može izraziti kao:

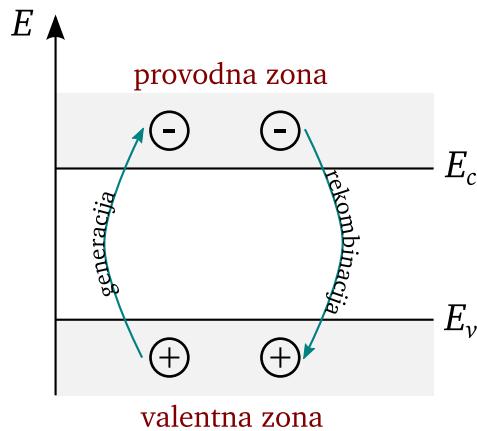
$$n_i = N_c \exp\left(-\frac{E_c - E_i}{kT}\right), \quad (1.7a)$$

$$n_i = N_v \exp\left(-\frac{E_i - E_v}{kT}\right). \quad (1.7b)$$

1.2.3 Generacija i rekombinacija

Proces oslobođanja elektrona iz kovalentnih veza i prelazak iz opsega energija valentne u opseg energija provodne zone naziva se *generacija* slobodnih nosilaca nanelektrisanja. Na ovaj način, u električnom smislu, nastaje par elektron-šupljina (Sl. 1.8). Slobodni elektroni se nasumično kreću unutar kristalne rešetke i tom prilikom dolaze u blizinu šupljina. Tada bivaju privučeni od strane šupljina i ovaj proces se naziva *rekombinacija*. Rezultat rekombinacije je nestanak para elektron-šupljina koji je praćen oslobođanjem energije. U procesu generacije vrši se eksitacija elektrona, a u procesu rekombinacije anihilacija elektrona. U termičkoj ravnoteži su neto koncentracije elektrona i šupljina jednake i ne zavise od vremena, što je posledica činjenice da se procesi generacije i rekombinacije odvijaju istim brzinama:

$$G_{n0} = G_{p0} = R_{n0} = R_{p0} \quad (\text{cm}^{-3} \text{s}^{-1}). \quad (1.8)$$



Slika 1.8: Ilustracija procesa generacije i rekombinacije.

Iz (1.1) i (1.8) proizilazi da je u termičkoj ravnoteži:

pn proizvod

$$n_0 p_0 = n_i^2. \quad (1.9)$$

Zamenom (1.5) u (1.9) dobija se:

$$n_i^2 = N_c N_v \exp\left(-\frac{E_g}{kT}\right), \quad (1.10)$$

što se dobija i kada se pomnože 1.7a i 1.7b.

Parovi elektron-šupljina mogu biti stvorenji i pod dejstvom spoljašnje pobude. Na primer, poluprovodnik može biti izložen elektromagnetskim talasima u vidu svetlosti tako da u njega prodiru fotonii energije $h\nu$ koja je veća od energije E_g . U tom slučaju upadni foton predaje svoju energiju elektronu i prebacuje ga iz valentne u provodnu zonu, čime se stvara par elektron-šupljina. Tako nastaju *natkoncentracije* (excess) elektrona δn i šupljina δp . Neto koncentracije elektrona i šupljina su sada uvećane u odnosu na ravnotežne:

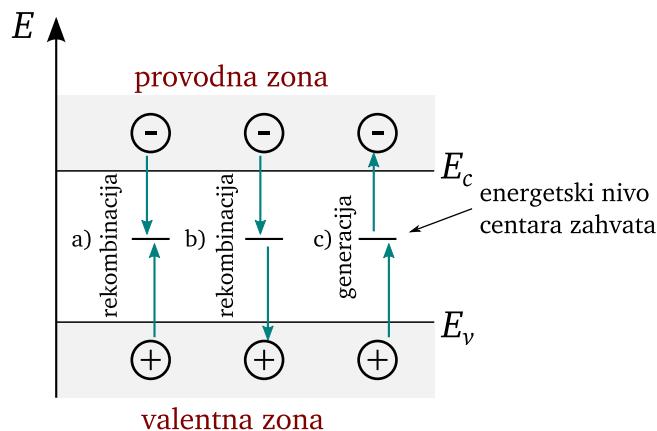
$$n = n_0 + \delta n, \quad (1.11a)$$

$$p = p_0 + \delta p. \quad (1.11b)$$

Treba primetiti da je $np \neq n_0 p_0$, jer je pod dejstvom spoljašnje pobude sistem izведен iz termičke ravnoteže.

Moguća je i rekombinacija između elektrona iz provodne i šupljine iz valentne zone pri kojoj se energija predaje drugom elektronu u provodnoj, odnosno šupljini u valentnoj zoni. Ova vrsta rekombinacije naziva se Ožeova (*Auger*) rekombinacija i kod hemijski čistog silicijuma nije od većeg značaja.

Opisani mehanizmi generacije i rekombinacije zasnivaju se na direktnom prelasku elektrona iz valentne u provodnu zonu i obratno (*band-to-band*). Međutim, kristalna rešetka silicijuma nije idealna i u njoj su prisutni defekti, kao i strani atomi. Njihovo prisustvo unosi dodatne energetske nivoe koji se najčešće nalaze oko sredine zabranjene zone, a oni se ponašaju kao centri zahvata (*traps*) elektrona i šupljina. Mehanizmi generacije i rekombinacije



Slika 1.9: Ilustracija procesa generacije i rekombinacije preko centara zahvata.

preko centara zahvata ilustrovani na Sl. 1.9 su:

- elektron iz provodne i šupljina iz valentne zone se rekombinuju na centru zahvata;
- elektron iz provodne zone se rekombinuje sa šupljinom iz valentne zone preko centra zahvata;
- elektron iz valentne zone prelazi u provodnu zonu preko centra zahvata.

Kako realna kristalna rešetka silicijuma sadrži dosta defekata, ovi mehanizmi rekombinacije dominiraju u odnosu na mehanizme zasnovane na direktnom prelasku iz zone u zonu.

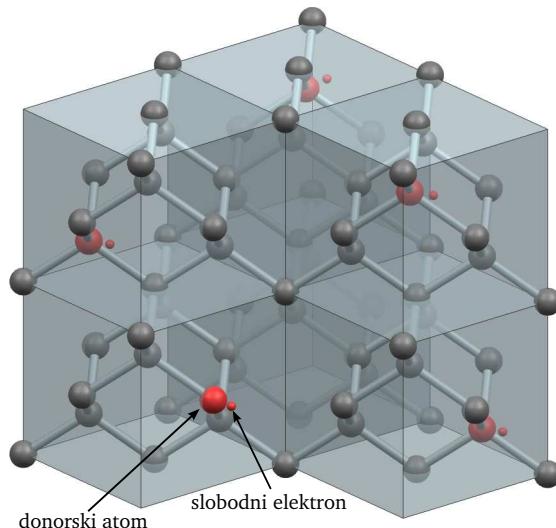
1.3 Dopriranje

Električna provodnost silicijuma se može povećati ugradnjom atoma drugih hemijskih elemenata u njegovu kristalnu rešetku. Atomi koji se ugrađuju

se nazivaju *primesni atomi (impurities)*, a sam proces ugradnje se naziva *dopriranje (doping)*. Dopriranje se može izvršiti tako da se poveća koncentracija slobodnih elektrona ili šupljina. U prvom slučaju se dopirani silicijum naziva silicijum *n-tipa*, a u drugom silicijum *p-tipa*.

1.3.1 Silicijum n-tipa

Povećanje koncentracije slobodnih elektrona u silicijumu postiže se ugradnjom atoma iz V grupe periodnog sistema (Sl. 1.1) u njegovu kristalnu rešetku. Najčešće se za dopiranje koriste fosfor ili arsen. Ovi elementi imaju po 5 valentnih elektrona, od kojih 4 učestvuju u kovalentnim vezama sa susednim atomima silicijuma. Peti valentni elektron se praktično može smatrati slobodnim na svim temperaturama od interesa za praktičan rad poluprovodničkih komponenata. Time svaki primesni atom dodaje po jedan slobodni elektron silicijumu, pa se ovakvi atomi nazivaju *donori* (Sl. 1.10). Koncentracija do-

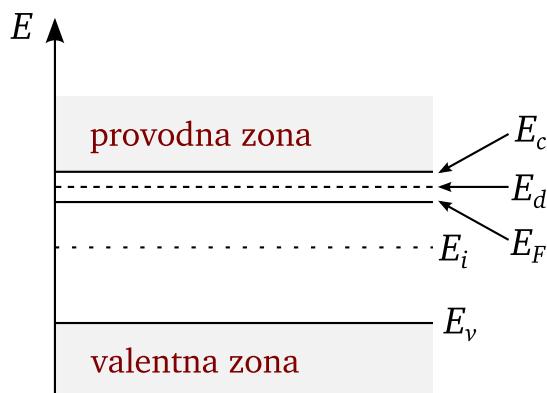


Slika 1.10: Model kristalne rešetke silicijuma sa donorskim primesama.

norskih atoma označava se sa N_D . Slobodni elektroni se mogu kretati unutar kristalne rešetke i udaljiti od matičnih atoma, tako da za sobom ostavljaju *pozitivne donorske jone*, čija se koncentracija označava sa N_D^+ .

Donorski atomi u zabranjenu zonu unose energetski nivo E_d blizak dnu provodne zone (Sl. 1.11) koji je, teorijski gledano, potpuno popunjen samo na temperaturi apsolutne nule. Pošto je valentnom elektronu donorskog atoma koji ne učestvuje u kovalentnoj vezi sa susednim atomima silicijuma potrebno

dodati jako malo energije da bi se oslobodio matičnog atoma, na sobnoj temperaturi se svi ovi elektroni mogu smatrati slobodnim (odnosno svi donorski atomi se mogu smatrati ionizovanim). Zbog veće popunjenoosti stanja u provodnoj nego u valentnoj zoni Fermijev nivo celog sistema E_F se udaljava od sredine zabranjene zone E_i i pomera ka dnu provodne zone, kao na Sl. 1.11.

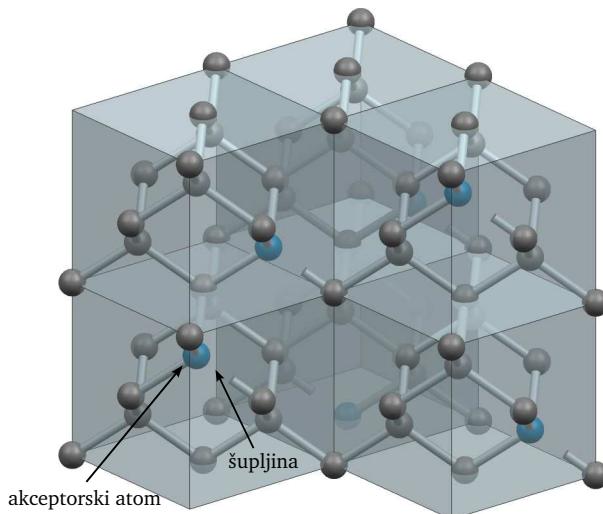


Slika 1.11: Položaji energetskih nivoa u n-tipu silicijuma.

Maksimalna koncentracija donora određena je granicom rastvorljivosti (*solid solubility limit*) donorskog elementa u silicijumu, koja zavisi od temperature na kojoj se odvija dopiranje. Za fosfor je ta granica $1,2 \cdot 10^{21} \text{ cm}^{-3}$ na 1100°C . Kada je koncentracija primesnih atoma veća od $1 \cdot 10^{19} \text{ cm}^{-3}$ smatra se da je silicijum *jako dopiran (heavily doped)*. Efekti jakog dopiranja su takvi da se silicijum može više smatrati provodnikom nego poluprovodnikom i u slučaju dovoljno visoke koncentracije donora Fermijev nivo se pomera iznad energije dna provodne zone. Jako dopirani poluprovodnik se naziva i *degenerisani poluprovodnik* i označava se sa "+" u eksponentu, odnosno silicijum n^+ -tipa.

1.3.2 Silicijum p-tipa

Povećanje koncentracije šupljina u silicijumu postiže se ugradnjom atoma iz III grupe periodnog sistema (Sl. 1.1) u njegovu kristalnu rešetku. Najčešće se za dopiranje koristi bor. Ovi elementi imaju po 3 valentna elektrona i svi učestvuju u kovalentnim vezama sa susednim atomima silicijuma. Jedna kovalentna veza, zbog nedostatka četvrtog elektrona, ostaje neformirana, pa se može smatrati da na tom mestu postoji šupljina. Time svaki primesni atom „prima“ po jedan elektron od silicijuma, pa se ovakvi atomi nazivaju *akceptorji* (Sl. 1.12). Koncentracija akceptorskih atoma označava se sa N_A . Šupljine se

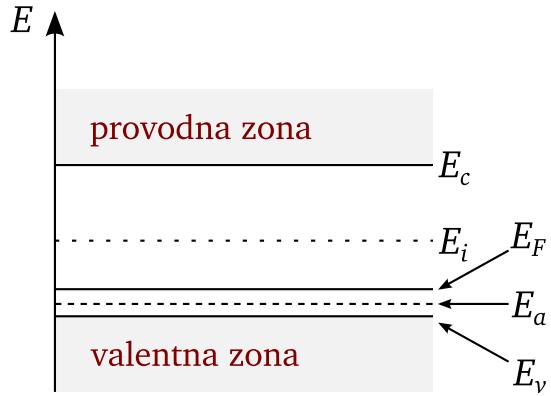


Slika 1.12: Model kristalne rešetke silicijuma sa akceptorskim primesama.

mogu kretati unutar kristalne rešetke i udaljiti od matičnih atoma, tako da za sobom ostavljaju *negativne akceptorske jone*, čija se koncentracija označava sa N_A^- . U suštini, kretanje šupljina je prividno, zbog toga što njih popunjavaju valentni elektroni iz nekog od susednih atoma (zbog težnje sistema da uspostavi energetsku ravnotežu narušenu pojavom šupljine), koji opet za sobom ostavljaju šupljinu.

Akceptorski atomi u zabranjenu zonu unose energetski nivo E_a blizak vrhu valentne zone (Sl 1.13) koji je, teorijski gledano, potpuno popunjeno samo na temperaturi apsolutne nule. Na sobnoj temperaturi se svi akceptorski atomi mogu smatrati ionizovanim, pa u ovom poluprovodniku postoji višak šupljina u valentnoj zoni koji je nastao bez stvaranja slobodnih elektrona u provodnoj zoni. Zbog veće popunjenosti stanja u valentnoj nego u provodnoj zoni, Fermijev nivo celog sistema E_F se udaljava od sredine zabranjene zone E_i i pomera ka vrhu valentne zone, kao na Sl 1.13.

Maksimalna koncentracija akceptor određena je granicom rastvorljivosti akceptorskog elementa u silicijumu, koja zavisi od temperature na kojoj se odvija dopiranje. Za bor je ta granica $3,3 \cdot 10^{20} \text{ cm}^{-3}$ na 1100°C . Kada je koncentracija primesnih atoma veća od $5 \cdot 10^{18} \text{ cm}^{-3}$ smatra se da je silicijum jako dopiran. Efekti jakog dopiranja su takvi da se silicijum može više smatrati provodnikom nego poluprovodnikom i u slučaju dovoljno visoke koncentracije akceptora Fermijev nivo se pomera ispod energije vrha valentne zone. Jako dopirani poluprovodnik i u ovom slučaju se naziva *degenerisani poluprovodnik* i označava sa "+" u eksponentu, odnosno silicijum p⁺-tipa.



Slika 1.13: Položaji energetskih nivoa u p-tipu silicijuma.

1.3.3 Kompenzovani silicijum

Kompenzovani silicijum sadrži i donorske i akceptorske primese, koncentracija N_D i N_A , respektivno. Ako je $N_D > N_A$ kompenzovani silicijum je n-tipa, a ako je $N_A > N_D$ kompenzovani silicijum je p-tipa. Ako su koncentracije primesnih atoma jednake, silicijum je potpuno kompenzovan i ima svojstva čistog silicijuma. Za izračunavanje koncentracija elektrona i šupljina u kompenzovanom silicijumu koristi se jednačina elektroneutralnosti:

jednačina
elektroneutralnosti

$$n_0 + N_A^- = p_0 + N_D^+, \quad (1.12)$$

pri čemu su n_0 i p_0 koncentracije elektrona i šupljina u termičkoj ravnoteži. Pod pretpostavkom da su svi primesni atomi ionizovani, može se napisati:

$$n_0 + N_A = p_0 + N_D. \quad (1.13)$$

Zamenom p_0 iz (1.9) dobija se:

$$n_0^2 - (N_D - N_A)n_0 = n_i^2. \quad (1.14)$$

Rešavanjem kvadratne jednačine (1.14) po n_0 , uzimajući u obzir fizički smisao rešenja, dobija se:

$$n_0 = \frac{N_D - N_A}{2} + \sqrt{\left(\frac{N_D - N_A}{2}\right)^2 + n_i^2}. \quad (1.15)$$

Kada je $N_D \gg N_A$, tada se (1.15) svodi na $n_0 = N_D$, dok je $p_0 = n_i^2/N_D$.

Na sličan način se može dobiti:

$$p_0 = \frac{N_A - N_D}{2} + \sqrt{\left(\frac{N_A - N_D}{2}\right)^2 + n_i^2}. \quad (1.16)$$

Kada je $N_A \gg N_D$, tada se (1.16) svodi na $p_0 = N_A$, dok je $n_0 = n_i^2/N_A$.

 **Primer 1.1:** Silicijum je dopiran atomima bora čija je koncentracija $N_A = 6 \cdot 10^{15} \text{ cm}^{-3}$. Na $T = 300 \text{ K}$ koncentracija elektrona u termičkoj ravnoteži je:

$$n_0 = \frac{n_i^2}{N_A} = \frac{(1,01 \times 10^{10})^2}{6 \times 10^{15}} = 1,7 \cdot 10^4 \text{ cm}^{-3}.$$

 **Primer 1.2:** Na osnovu dijagrama sa Sl. 1.4 je, za $T = 325 \text{ K}$, koncentracija sopstvenih nosilaca $n_i \approx 7 \cdot 10^{10} \text{ cm}^{-3}$. U silicijumu dopiranim atomima arsena koncentracije $N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$ je na $T = 325 \text{ K}$ koncentracija šupljina u termičkoj ravnoteži:

$$p_0 = \frac{n_i^2}{N_D} = \frac{(7 \times 10^{10})^2}{2 \times 10^{17}} = 2,4 \cdot 10^4 \text{ cm}^{-3}.$$

Za $T = 300 \text{ K}$ je $p_0 = 5,1 \cdot 10^2 \text{ cm}^{-3}$.

Treba primetiti da se, kada je $N_D = N_A$, jednačine (1.15) i (1.16) svode na (1.1). U kompenzovanom silicijumu n-tipa elektroni su *većinski* (*majority*), a šupljine *manjinski* (*minority*) nosioci nanelektrisanja. U kompenzovanom silicijumu p-tipa šupljine su većinski, a elektroni manjinski nosioci nanelektrisanja.

većinski i manjinski
nosioci nanelektrisanja

Kada je u pitanju dopirani poluprovodnik, u praksi se često (1.6) aproksimira kao:

$$E_i \simeq \frac{1}{2}(E_c + E_v), \quad (1.17)$$

čime se smatra da se Fermijev nivo u hemijski čistom silicijumu E_i nalazi tačno na sredini zabranjene zone. Ako se (1.5a) napiše u obliku:

$$n_0 = N_c \exp\left(-\frac{E_c - E_i}{kT}\right) \exp\left(\frac{E_F - E_i}{kT}\right),$$

korišćenjem (1.7a) dobija se:

$$n_0 = n_i \exp\left(\frac{E_F - E_i}{kT}\right), \quad (1.18)$$

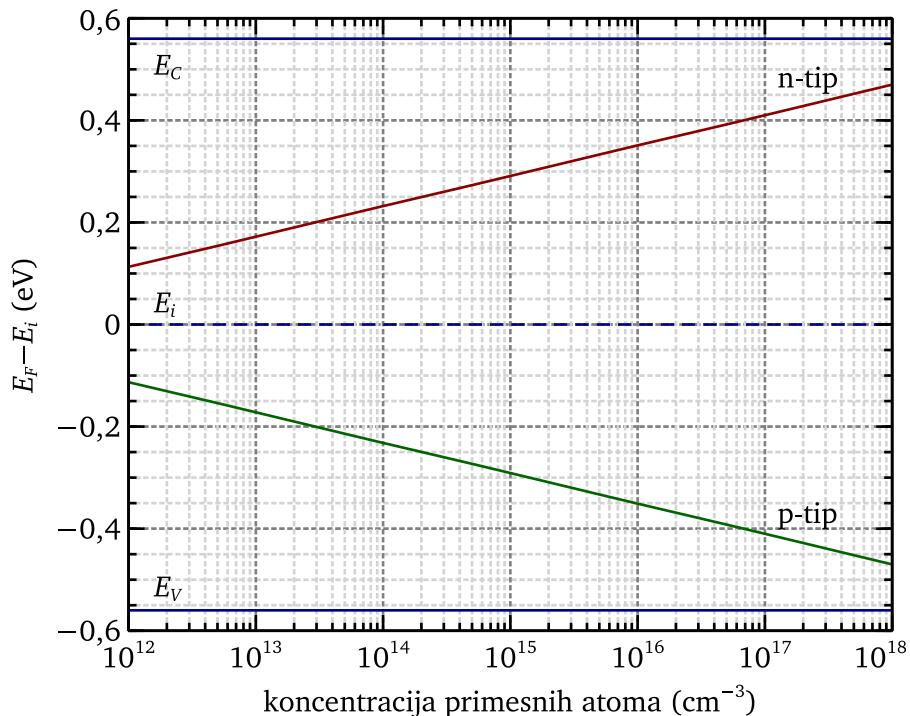
na osnovu čega se može odrediti pozicija Fermijevog nivoa u n–tipu poluprovodnika u odnosu na sredinu zabranjene zone:

$$E_F - E_i = kT \ln\left(\frac{n_0}{n_i}\right). \quad (1.19)$$

Na sličan način se može odrediti pozicija Fermijevog nivoa u p–tipu poluprovodnika u odnosu na sredinu zabranjene zone:

$$E_i - E_F = kT \ln\left(\frac{p_0}{n_i}\right). \quad (1.20)$$

Zavisnosti (1.19) i (1.20) prikazane su na Sl. 1.14. Kao što je napomenuto



Slika 1.14: Položaj Fermijevog nivoa u funkciji koncentracije primesnih atoma u silicijumu na $T = 300\text{ K}$.

u 1.3.1 i 1.3.2, porast koncentracije primesnih atoma uzrokuje udaljavanje Fermijevog nivoa od sredine zabranjene zone.

⌚ **Primer 1.3:** Za silicijum dopiran atomima fosfora čija je koncentracija $N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$ na temperaturi $T = 323\text{ K}$ je, na osnovu (1.19):

$$E_F - E_i = kT \ln\left(\frac{N_D}{n_i}\right).$$

Iz dijagrama na Sl. 1.4 je, za 323 K , $n_i \approx 6 \cdot 10^{10}\text{ cm}^{-3}$, pa je:

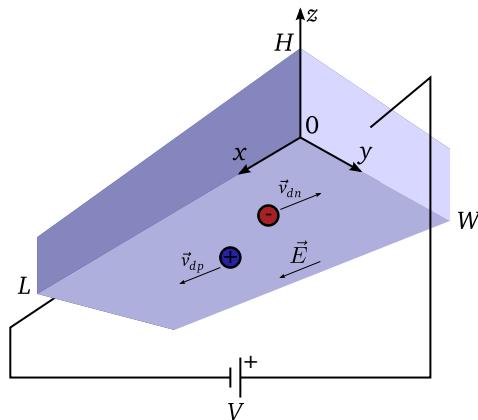
$$E_F - E_i = 8,62 \times 10^{-5} \cdot 323 \cdot \ln\left(\frac{2 \times 10^{17}}{6 \times 10^{10}}\right) \approx 0,42\text{ eV}.$$

1.4 Električne karakteristike dopiranog silicijuma

Kada na dopirani silicijum deluje spoljašnje električno polje, kretanje slobodnih nosilaca nanelektrisanja postaje usmereno, što za rezultat ima protok električne struje. Ovo kretanje se naziva *driftovsko kretanje (drift)*, a sama struja *driftovska struja*.

1.4.1 Pokretljivost nosilaca nanelektrisanja

Ako se na krajeve komada dopiranog silicijuma dimenzija $L \times W \times H$ priključi napon V , u njemu će se uspostaviti električno polje \vec{E} (Sl. 1.15). Pod



Sl. 1.15: Ilustracija dejstva spoljašnjeg napona na dopirani silicijum.

dejstvom električnog polja doći će do usmerenog kretanja slobodnih elektro-na i šupljina, pri čemu će njihove driftovske brzine \vec{v}_{dn} i \vec{v}_{dp} biti proporcionalne polju:

$$\vec{v}_{dn} = -\mu_n \vec{E}, \quad (1.21a)$$

$$\vec{v}_{dp} = \mu_p \vec{E}. \quad (1.21b)$$

Negativni predznak u (1.21a) odražava činjenicu da se elektroni kreću suprotno smeru dejstva polja. Veličine μ_n i μ_p nazivaju se *pokretljivosti (mobility)*

brzina zasićenja elektrona i šupljina, respektivno. Jedinica za pokretljivost je $\text{cm}^2 \text{V}^{-1} \text{s}^{-1}$. Mak-simalna brzina kojom se nosioci mogu kretati kroz silicijum naziva se *brzina zasićenja (saturation velocity)* i iznosi približno $1 \cdot 10^7 \text{ cm s}^{-1}$.

Fizički smisao pokretljivosti nalazi se u prirodi kretanja nosilaca nanelektrisanja kroz kristalnu rešetku. Termičke vibracije atoma kristalne rešetke silicijuma povećavaju verovatnoću da se slobodni nosioci na svom putu sudare sa njima. Pored toga, oni mogu doći i u interakciju sa jonizovanim primesnim atomima. Na kraju, mogući su i međusobni sudari samih nosilaca. Ovi procesi nazivaju se *rasejanje (scattering)* nosilaca. Pokretljivost generalno opada sa porastom temperature i koncentracije primesa. S obzirom da je kretanje šupljina u stvari kretanje valentnih elektrona (videti 1.3.2), pokretljivost šupljina je, za istu koncentraciju primesa i temperaturu, tipično 2–3 puta manja od pokretljivosti elektrona². Na primer, za koncentraciju primesa od $1 \cdot 10^{15} \text{ cm}^{-3}$ i $T = 300 \text{ K}$ je $\mu_n = 1360 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$, a $\mu_p = 460 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$.

1.4.2 Driftovska struja

Gustine struja koje protiču kroz silicijum usled drifta elektrona i šupljina su:

$$\vec{J}_{n(dr)} = -qn\vec{v}_{dn}, \quad (1.22a)$$

$$\vec{J}_{p(dr)} = qp\vec{v}_{dp}, \quad (1.22b)$$

pri čemu je $q = 1,6 \cdot 10^{-19} \text{ C}$ elementarno nanelektrisanje, a n i p koncentracije elektrona i šupljina, respektivno. Negativni predznak u (1.22a) uzima u obzir činjenicu da je smer struje suprotan od smera kretanja elektrona. Ukupna gustina driftovske struje koja protiče kroz silicijum predstavlja zbir struja elektrona i šupljina:

$$\vec{J}_{dr} = \vec{J}_{n(dr)} + \vec{J}_{p(dr)}. \quad (1.23)$$

Zamenom (1.21) u (1.22), (1.23) postaje:

$$\vec{J}_{dr} = q(\mu_n n + \mu_p p)\vec{E} \quad (\text{A cm}^{-2}). \quad (1.24)$$

1.4.3 Specifična otpornost

Gustina driftovske struje (1.24) se u kompaktnom obliku može napisati kao:

$$\vec{J}_{dr} = \sigma \vec{E}, \quad (1.25)$$

²Kvantna fizika ovu pojavu objašnjava činjenicom da je efektivna masa šupljina veća od efektivne mase elektrona.

pri čemu je σ specifična provodnost (conductivity):

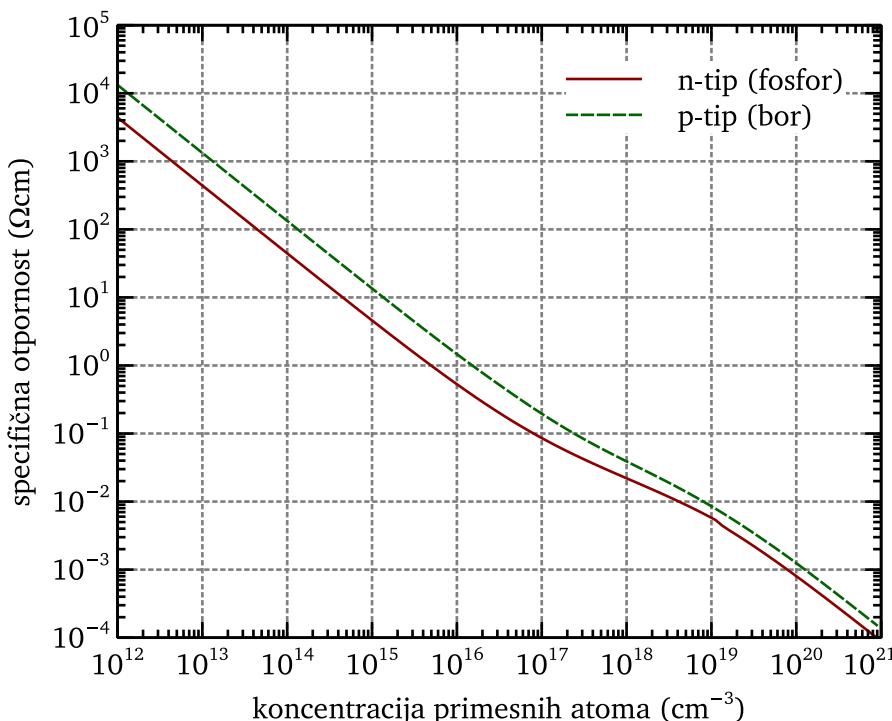
$$\sigma = q(\mu_n n + \mu_p p) \quad \Omega^{-1} \text{cm}^{-1}. \quad (1.26)$$

Recipročna vrednost specifične provodnosti naziva se specifična otpornost (resistivity):

$$\rho = \frac{1}{\sigma} = \frac{1}{q(\mu_n n + \mu_p p)} \quad (\Omega \text{cm}). \quad (1.27)$$

specifična otpornost

Specifična otpornost zavisi od koncentracije primesa i temperature. Tipične zavisnosti su prikazane na Sl. 1.16.



Slika 1.16: Zavisnost specifične otpornosti od koncentracije primesnih atoma za p- i n-tip silicijuma na $T = 300 \text{ K}$.

Korišćenjem dimenzija sa Sl. 1.15 izraz (1.25) se u skalarnom obliku može napisati kao:

$$\frac{I}{W \times H} = \frac{1}{\rho} \cdot \frac{V}{L}, \quad (1.28)$$

gde je I jačina struje koja protiče kroz dopirani silicijum. Lako je uočiti da (1.28), u stvari, predstavlja Omov zakon:

Omov zakon

$$V = \frac{\rho L}{W \times H} \cdot I = RI, \quad (1.29)$$

gde je R otpornost komada dopiranog silicijuma.

 **Primer 1.4:** Komad silicijuma u obliku kvadra dimenzija $L \times W \times H = 50 \mu\text{m} \times 10 \mu\text{m} \times 2 \mu\text{m}$ dopiran je fosforom koncentracije $N_D = 5 \cdot 10^{15} \text{ cm}^{-3}$. Potrebno je odrediti otpornost ovakvog silicijumskog otpornika na temperaturi $T = 300 \text{ K}$.

Za datu koncentraciju primesnih atoma fosfora, sa Sl. 1.16 specifična otpornost silicijuma je $\rho \simeq 1 \Omega \text{ cm}$. Otpornost otpornika je:

$$R = \rho \frac{L}{W \times H} = 1 \frac{50 \times 10^{-4}}{(10 \times 10^{-4}) \times (2 \times 10^{-4})} = 25 \text{ k}\Omega .$$

1.4.4 Difuziona struja

Koncentracija slobodnih nosilaca nanelektrisanja ne mora biti uniformna unutar poluprovodnika. Tehnološkim procesima je moguće uspostaviti oblasti neuniformne koncentracije i to tipično tako da je koncentracija na jednom kraju veća od one na drugom kraju. Jednostavnosti radi, može se prepostaviti da se koncentracija šupljina u poluprovodniku sa Sl. 1.15 menja samo duž x ose tako da je najveća u $x = 0$, a zatim kontinualno opada, tako da se može predstaviti u obliku finkcije $p(x)$. Zbog težnje za izjednačavanjem koncentracije unutar celog poluprovodnika, šupljine će početi da se kreću od oblasti sa većom koncentracijom ka oblasti sa manjom koncentracijom. Ovakvo kretanje šupljina naziva se difuziono kretanje. Struja koja je posledica difuzionog kretanja naziva se *difuziona struja šupljina*:

$$\vec{J}_{p(\text{diff})} = -qD_p \frac{dp(x)}{dx} \hat{x} . \quad (1.30)$$

Slično, ako postoji neuniformna koncentracija elektrona $n(x)$, pojaviće se difuziona struja elektrona:

$$\vec{J}_{n(\text{diff})} = qD_n \frac{dn(x)}{dx} \hat{x} . \quad (1.31)$$

Koeficijenti D_p i D_n u (1.30) i (1.31) nazivaju se *difuzioni koeficijenti* ($\text{cm}^2 \text{ s}^{-1}$) ili difuzivnosti šupljina i elektrona, respektivno. Difuzioni koeficijenti i pokretnost nosilaca povezani su preko Ajnštajnove relacije:

$$\frac{D_p}{\mu_p} = \frac{kT}{q} , \quad (1.32a)$$

$$\frac{D_n}{\mu_n} = \frac{kT}{q} . \quad (1.32b)$$

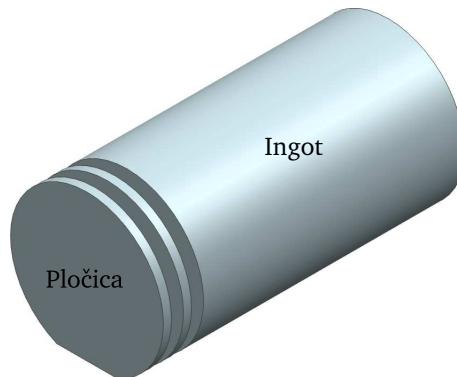
Ukupna struja kroz poluprovodnik jednaka je zbiru driftovske i difuzione struje.

1.5 Osnovni tehnološki procesi

Za proizvodnju poluprovodničkih komponenata koristi se veći broj tehnoloških procesa. Svaki od procesa je dosta složen u fizičkom i hemijskom smislu. Pored toga, postoji veliki broj različitih tehnologija kojima se oni realizuju. U ovom potpoglavlju je dat kratak prikaz najznačajnijih procesa, neophodan za razumevanje strukture osnovnih poluprovodničkih komponenata.

1.5.1 Formiranje supstrata

Osnovni materijal u proizvodnji poluprovodničkih komponenata predstavlja monokristalni silicijum. On se dobija tehnološkim procesom koji se naziva izvlačenje monokristala, nakon koga se dobija šipka oblika kao na Sl. 1.17, prečnika 2,5 cm do 30 cm, koja se naziva ingot. Tokom procesa iz-

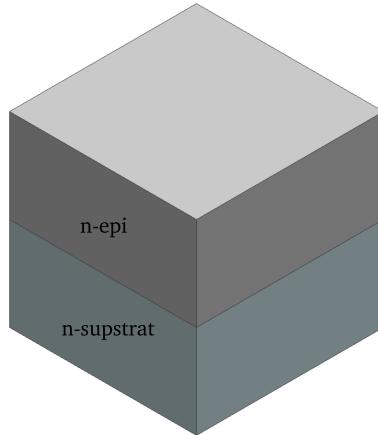


Slika 1.17: Monokristalni silicijum u obliku ingota od koga se dobijaju pločice.

vlačenja odvija se dopiranje primesama p- ili n-tipa, tako da je rezultujući ingot homogeno dopiran unutar cele svoje zapremine. Dobijeni ingot se seče na pločice (*wafer*) debljine 250 µm do 750 µm. Ove pločice se nazivaju i supstratske pločice ili, skraćeno, *supstrat* (*substrate*) i predstavljaju osnovu nad kojom se kasnije odvijaju svi tehnološki procesi.

1.5.2 Epitaksijalni rast

Epitaksija (*epitaxy*) je proces narastanja monokristalnog silicijuma na silicijumskom supstratu. Epitaksijalni (epi) sloj može biti debeo do nekoliko desetina mikrometara (Sl. 1.18). Epitaksija je hemijski proces koji se može realizovati na više načina. Tokom epitaksijalnog rasta dodaju se primese, tako

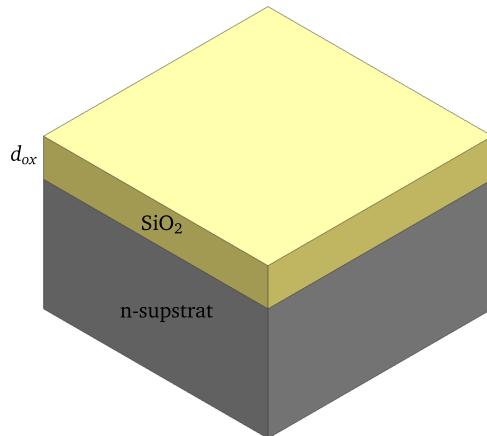


Slika 1.18: Epitaksijalni sloj silicijuma n–tipa na supstratu.

da se kao rezultat dobija uniformno dopirani epitaksijalni sloj. Koncentracija primesa u epitaksijalnom sloju može biti veća ili manja od koncentracije primesa u supstratu. Tip primesa u epitaksijalnom sloju može biti isti ili različit u odnosu na tip primesa u supstratu.

1.5.3 Oksidacija

Oksidacija predstavlja proces formiranja sloja silicijum–dioksida (SiO_2) na površini silicijuma (Sl. 1.19). Oksidacija može biti termička ili hemijska. Ter-



Slika 1.19: Sloj silicijum–dioksida (SiO_2) na supstratu.

mička oksidacija se odvija na temperaturama $800\text{ }^\circ\text{C}$ do $1100\text{ }^\circ\text{C}$ u prisustvu

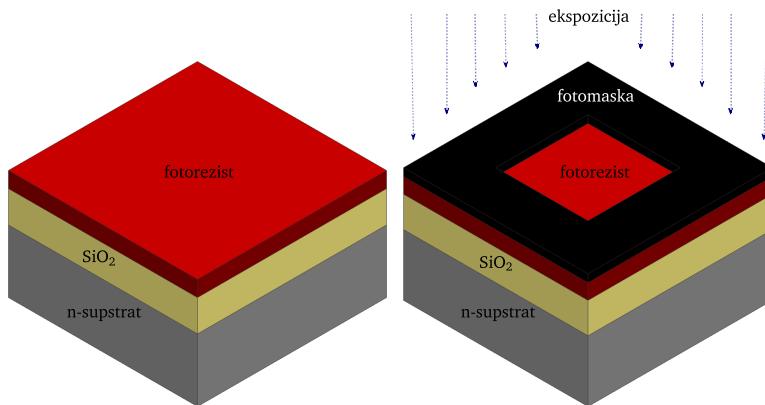
kiseonika. Debljina sloja silicijum-dioksida d_{ox} zavisi od temperature i vremena trajanja procesa. Tokom procesa se debljina supstrata smanji za $0,44 \cdot d_{ox}$, tj. izgubi se deo silicijuma koji učestvuje u reakciji sa kiseonikom stvarajući sloj silicijum-dioksida. Hemiska oksidacija podrazumeva nanošenje sloja silicijum-dioksida na supstrat procesom depozicije u pari koji se skraćeno naziva CVD (*Chemical Vapour Deposition*). Ona se odvija na temperaturama 200 °C do 600 °C. Debljina sloja silicijum-dioksida zavisi od temperature, pritiska i vremena trajanja procesa. Tehnološki procesi oksidacije silicijuma omogućavaju formiranje slojeva silicijum-dioksida čije se debljine kreću u opsegu od par nanometara do nekoliko desetina mikrometara.

Važno je istaći da je silicijum-dioksid dielektrik, odnosno da se u električnom smislu ponaša kao izolator. Ova osobina ga čini posebno pogodnim za SiO_2 je dielektrik primenu u proizvodnji poluprovodničkih komponenata.

Oksidacija se može vršiti i lokalno, na delu površine pločice, pri čemu se kao maska koja sprečava narastanje oksida na ostaku površine koristi silicijum-nitrid (Si_3N_4).

1.5.4 Fotolitografija

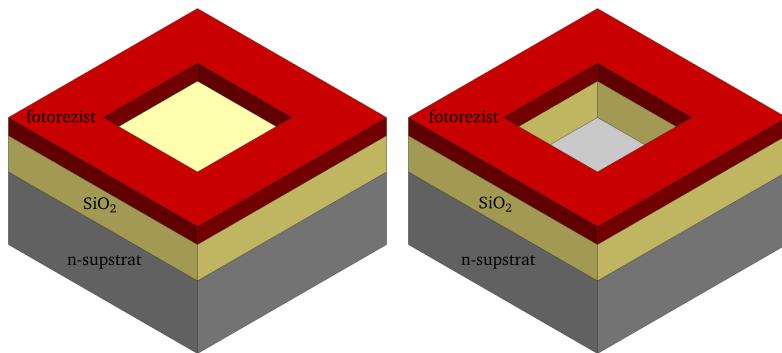
Fotolitografija je proces kojim se definišu šabloni (*pattern*) na površini materijala. U proizvodnji poluprovodničkih komponenata primenjuje se tako što se površina pločice najpre prekrije slojem fotoosetljivog materijala koji se naziva fotorezist (Sl. 1.20). Nakon toga se fotorezist prekrije fotomaskom



Slika 1.20: Nanošenje fotorezista (levo) i maskiranje i ekspozicija (desno).

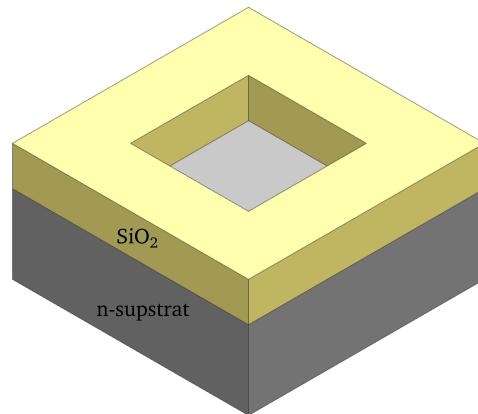
na kojoj se nalaze otvori koji predstavljaju šablove. Sledeći korak predstavlja ekspoziciju, odnosno izlaganje maskirane površine pločice ultraljubučastoj svetlosti ili fokusiranom mlazu elektrona. Na površinama kroz koje svetlost

prodire kroz masku fotorezist menja svoj hemijski sastav (polimerizuje se). Nakon toga se fotomaska uklanja, a fotorezist izlaže hemijskom nagrizzanju (*etching*). Nagrizzanje je selektivno, tako da se uklanjaju samo polimerizovani delovi fotorezista (Sl. 1.21). Zatim se, takođe hemijskim postupkom, nagriza



Slika 1.21: Nagrizzanje fotorezista (levo) i silicijum-dioksida (desno).

silicijum-dioksid, čime se stvaraju otvor do površine supstrata. Na kraju se fotorezist uklanja (Sl. 1.22), čime je pločica spremna za dalje procesiranje.

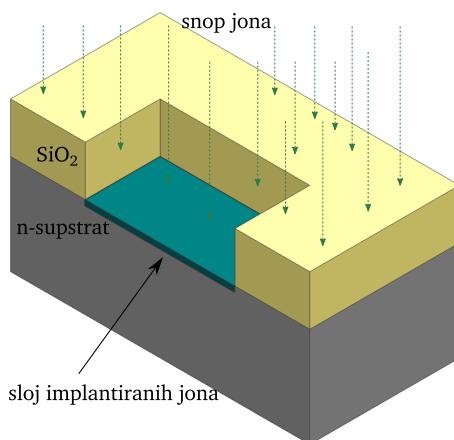


Slika 1.22: Struktura sa Sl. 1.19 nakon završenog fotolitografskog postupka.

Rezolucija fotolitografskog postupka predstavlja najmanju dimenziju otvora koja se može ostvariti na fotomasci, a u vreme nastanka ovog teksta iznosi par desetina nanometara. Treba napomenuti da fotolitografija uključuje i veći broj međukoraka u procesiranju pločica koji ovde, jednostavnosti radi, nisu prikazani.

1.5.5 Jonska implantacija

Jonska implantacija predstavlja proces ubacivanja primesa u obliku jona u silicijum. Površina pločice se bombarduje snopom jona primesnog elementa (fosfora, arsena, bora, ...), pri čemu silicijum-dioksid služi kao barijera, odnosno maska (Sl. 1.23). Na taj način joni se nagomilavaju u sloju neposredno



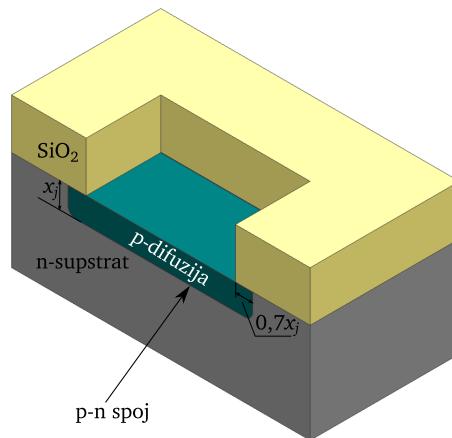
Slika 1.23: Ilustracija procesa jonske implantacije.

ispod površine supstrata na onim mestima na kojima su fotolitografskim postupkom napravljeni otvor u silicijum-dioksidu. Količina unetih primesa precizno se može kontrolisati podešavanjem parametara koji se nazivaju doza i energija implantacije. Jonska implantacija praktično predstavlja prvi korak u procesu dopiranja silicijuma. Da bi se primese distribuirale unutar supstrata, neposredno nakon jonske implantacije potreban je dodatni termički proces koji se naziva difuzija.

1.5.6 Difuzija

Difuzija predstavlja proces dopiranja silicijuma. Difuzija se odvija na visokim temperaturama, tipično u opsegu $850\text{ }^{\circ}\text{C}$ do $1200\text{ }^{\circ}\text{C}$. Tokom procesa difuzije dolazi do redistribucije (preraspodele) primesnih atoma koji su uneti jonskom implantacijom u dubinu supstrata (Sl. 1.24). Ako su primese koje difunduju suprotnog tipa od tipa primesa u supstratu formira se struktura koja se naziva *p–n spoj* (*p–n junction*). Profil distribucije primesa zavisi pre svega od temperature i vremena trajanja procesa. Dubina do koje se difundovane primese distribuiraju označava se sa x_j . Tokom procesa dolazi i do lateralne (bočne) difuzije primesa ispod silicijum-dioksida tako da se p–n spoj širi

formiranje p–n spoja



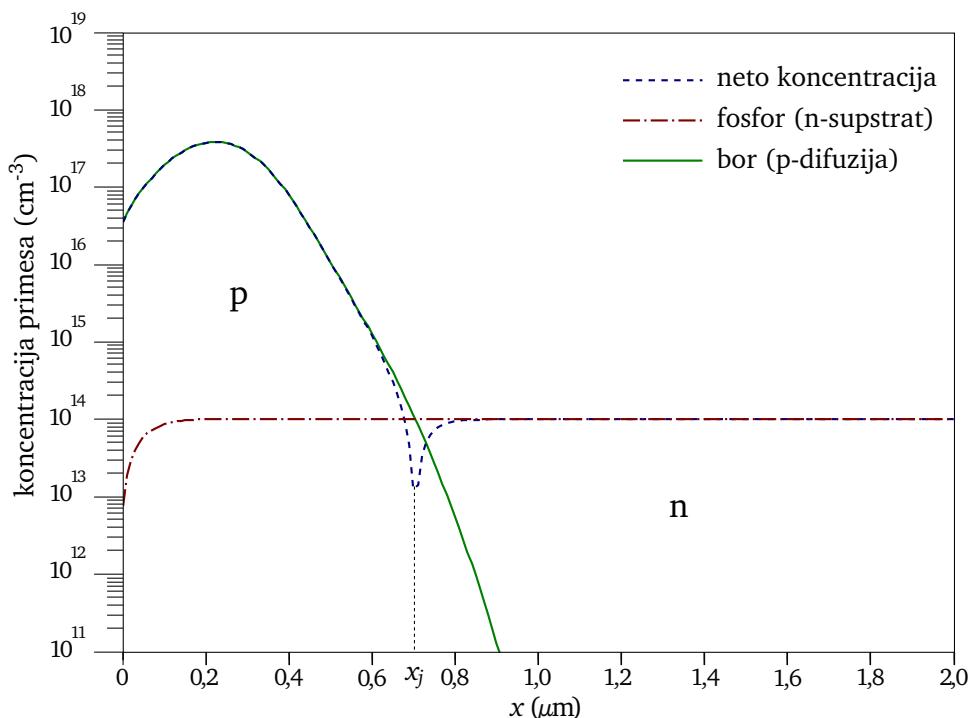
Slika 1.24: Ilustracija procesa difuzije i formiranja p–n spoja.

približno po $0,7x_j$ sa svake strane oksidne maske. Ako su primeše koje difunduju istog tipa kao primeše u supstratu, formira se struktura koja se naziva *h–l spoj* (*high–low*). Koncentracija primeša u difundovanoj oblasti je uvek veća od koncentracije primeša u oblasti u kojoj se difuzija vrši (Sl. 1.25). Difuzija se najčešće odvija u prisustvu kiseonika, pa pri tom nad difuzionim otvorom naraste sloj silicijum–dioksida.

Dubine p–n spojeva koji se dobijaju difuzijom kreću se u opsegu od par desetina nanometara do par desetina mikrometara. Plići p–n spojevi nastaju posebnom vrstom kratkotrajne difuzije koja se naziva brzo termičko odžarivanje ili, skraćeno, RTA (*Rapid Thermal Annealing*). S druge strane, za dobijanje dubljih p–n spojeva se kao izvor primeša ne koristi prethodno implantirani sloj jona, već atomi koji se nalaze u smeši odgovarajućih gasova kojima se supstratske pločice izlažu na visokoj temperaturi.

1.5.7 Metalizacija

Metalizacija je proces koji ima svrhu stvaranja električnih kontakata, kao i međusobnog povezivanja komponenata koje se nalaze na istom komadu silicijuma. Nakon difuzije se silicijum–dioksid uklanja sa cele površine pločice. Procesom oksidacije narasta novi, uniformni sloj silicijum–dioksida. U primeru sa Sl. 1.25 ovaj proces pomera granicu međupovršine Si–SiO₂ sa vrednosti $x = 0$ na vrednost koja je približno jednaka vrednosti koja odgovara maksimalnoj neto koncentraciji primeša (jer se taj deo silicijuma utroši u procesu oksidacije). Na novoformiranom sloju silicijum–dioksida se fotolitografskim postupkom definišu otvori za metal. Nakon toga se CVD postupkom nanosi

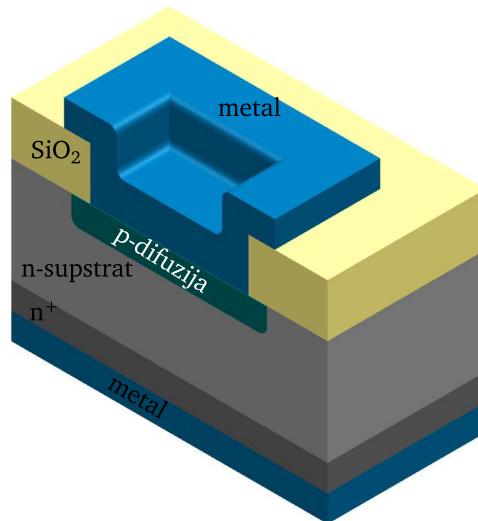


Slika 1.25: Primer profila primesa u preseku duž x ose sa Sl. 1.24; x_j označava dubinu p–n spoja.

sloj metala preko čitave površine pločice. Narednim fotolitografskim postupkom se definišu mesta na kojima metal treba da ostane, a ostatak se nagriza sve do silicijum-dioksida (Sl. 1.26). Metal dolazi u dodir sa silicijumom koji je jako dopiran tako da se stvara kvalitetan električni kontakt koji se naziva *omski kontakt*. U slučaju da koncentracija primesa na površini silicijuma nije dovoljna za formiranje omskog kontakta, pre metalizacije može se izvršiti još jedna jonska implantacija primesa istog tipa, u zavisnosti od tehnologije i komponente. Električna otpornost omskog kontakta se u prvoj aproksimaciji može smatrati zanemarljivom.

omski kontakt

Radi stvaranja omskog kontakta sa donje strane pločice vrši se jonska implantacija primesa istog tipa kao što je i tip supstrata. Ovaj proces se obično radi na samom početku proizvodnje, pre prvog fotolitografskog postupka, tako da tokom narednih termičkih procesa ove prime se difunduju u supstrat formirajući h-l spoj. Koncentracija primesa uz donju površinu supstrata ostaje dovoljno visoka da se taj deo može smatrati kao dopiranim poluprovodnikom (oznaka n^+ u primeru sa Sl. 1.26). Nanošenjem metala sa donje strane pločice ostvaruje se omski kontakt sa supstratom.



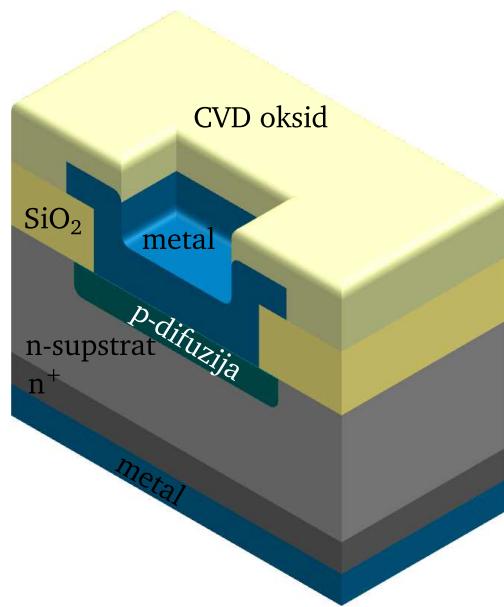
Slika 1.26: Ilustracija procesa metalizacije.

Uobičajeno se za metalizaciju koristi aluminijum, ali i drugi metali kao što su titan, nikl ili njihove legure. Debljine metala kreću se u opsegu od par stotina nanometara pa do par mikrometara. Umesto metala se na pojedinim mestima koristi i polikristalni silicijum (polisilicijum) koji se jako dopira tako da po električnoj provodnosti bude blizak metalu. Polisilicijum nema osobinu da prodire u silicijum i silicijum-dioksid, kao što je to slučaj kod metala, pa je zato pogodan za „metalizaciju“ iznad vrlo tankih slojeva silicijum-dioksida. Za metalizaciju iznad vrlo plitkih p-n spojeva koriste se silicidi (npr. PtSi, TiS₂). Metalizacija se izvodi i u više slojeva, međusobno izolovanih silicijum-dioksidom.

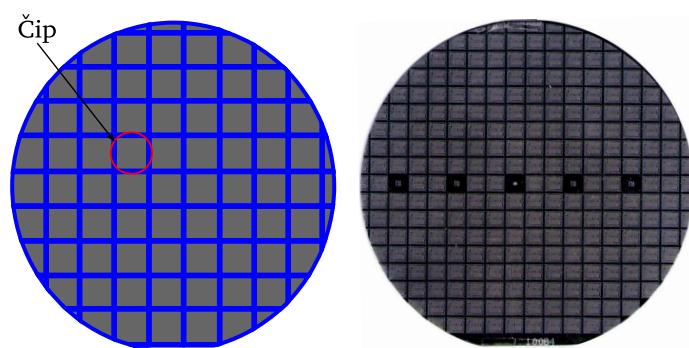
1.5.8 Pasivizacija

Pasivizacija predstavlja proces hemijskog nanošenja sloja silicijum-dioksida preko cele površine komponente, pre svega radi zaštite od mehaničkih oštećenja i uticaja vlage. Ovaj sloj se uobičajeno naziva CVD oksid. Nakon toga se fotolitografskim postupkom na CVD oksidu otvaraju otvor na onim mestima gde elektrode komponente treba da budu povezane sa izvodima na kućištu (Sl. 1.27).

Po završetku procesa pasivizacije pločice izgledaju kao na Sl. 1.28. Na svakoj pločici se, u zavisnosti od primenjene tehnologije i prečnika, nalazi veći broj identičnih struktura. Svaka od ovih struktura predstavlja po jedan čip. Svaki čip prolazi grupu električnih testova. Odnos broja funkcionalnih čipova



Slika 1.27: Ilustracija procesa pasivizacije.



Slika 1.28: Šematski prikaz (levo) i realni izgled (desno) pločice nakon završetka procesiranja.

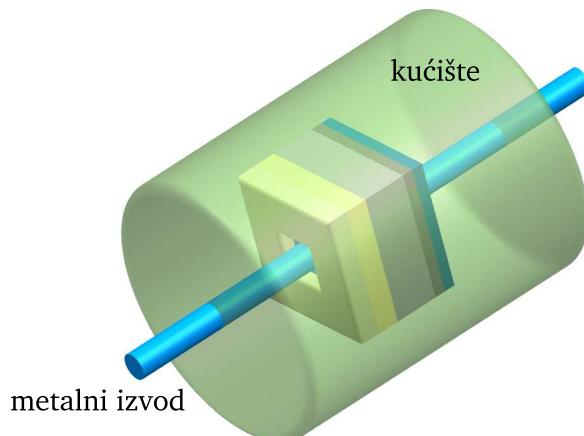
u odnosu na ukupan broj na pločici predstavlja *prinos (yield)*. Pločica se zatim seče dijamantskim nožem i neispravni čipovi se odbacuju. Ova operacija se naziva probiranje (*screening*). Za sve proizvodne procese karakteristično je da nisu uniformni, pa se čipovi sa najboljim karakteristikama nalaze na sredini pločice.

Ako se na jednom čipu nalazi samo jedna komponenta radi se o *diskretnoj komponenti*. Ako se na jednom čipu nalazi više komponenata povezanih u električno i logički funkcionalnu celinu radi se o *integrisanom kolu*.

diskrete
komponente i
integrisana kola

1.5.9 Enkapsulacija

Kontakti na čipovima se povezuju sa metalnim žicama (*bonds*) pomoću ultrazvučnog procesa koji se naziva bondiranje. Nakon toga vrši se enkapsulacija, odnosno zatvaranje čipa u kućište (Sl. 1.29). Postoji veliki broj tipova i



Slika 1.29: Ilustracija komponente u kućištu.

familija kućišta, a njihov izbor pre svega zavisi od vrste i namene komponente/kola, površine čipa, broja kontakata na čipu i disipacije snage. U svim kućištima čip je hermetički zatvoren i do njega se ne može dopreti bez primene destruktivnih metoda. Treba napomenuti da se pod pojmom „čip“ u tehničkoj literaturi često podrazumeva integrисано kolo zapakovano u kućište sa većim brojem izvoda.

1.5.10 Sortiranje

Komponente u kućištu prolaze kroz seriju električnih testova. Na osnovu rezultata testova komponente se sortiraju u podgrupe i obeležavaju na od-

goverajući način, tipično sufiksom u nazivu (npr. bipolarni tranzistor BC547 se pojavljuje kao BC547A, BC547B i BC457C). Glavna razlika između podgrupa je u opsegu vrednosti pojedinih kritičnih električnih parametara. Što je opseg širi, to je veće rasipanje parametara (*manufacturing spread*) unutar jedne podgrupe, tj. komponenta je, uslovno rečeno, manje prihvatljiva za zahtevnije primene. Tipičan primer je klasifikacija mikroprocesora u računarскоj industriji.

Određeni broj komponenata iz svake proizvedene serije se uzima kao uzorak za testove pouzdanosti (*reliability*). Testovi pouzdanosti obuhvataju izlaganje komponenata različitim naprezanjima (temperatura, vlažnost, salinitet). Na osnovu rezultata ovih testova komponente se sortiraju u klase, tipično u klasu visoke pouzdanosti i komercijalnu klasu. Komponente u klasi visoke pouzdanosti su namenjene upotrebi pre svega u vojnim uređajima i tzv. kritičnim primenama (medicinski uređaji, avio i auto elektronika, itd.), dok su komponente u komercijalnoj klasi namenjene za opštu upotrebu.

Nakon obeležavanja i sortiranja, komponente se pakuju u zbirna pakovanja. Način pakovanja pre svega zavisi od kućišta komponente, a pakovanja su prilagođena upotrebi u mašinama za automatsku montažu komponenata na štampane ploče. Najčešći oblik pakovanja je traka namotana na kotur (*tape-on-reel*). Za veća integrisana kola koriste se cevi i palete, oblika posebno prilagođenog konkretnom kućištu. S obzirom da su poluprovodničke komponente osetljive na statički elektricitet, sva pakovanja se izrađuju od antistatičkih materijala.

1.6 Primeri za samostalan rad

 **Primer 1.5:** Koliko puta je veća koncentracija sopstvenih nosilaca nanelektrisanja u silicijumu na temperaturama 57°C i 87°C od koncentracije na 27°C ?

 **Primer 1.6:** Zavisnost koncentracije sopstvenih nosilaca nanelektrisanja u silicijumu od temperature može se aproksimirati relacijom:

$$n_i(T) = A \left(\frac{T}{300} \right)^B \cdot \exp\left(-\frac{C}{T}\right),$$

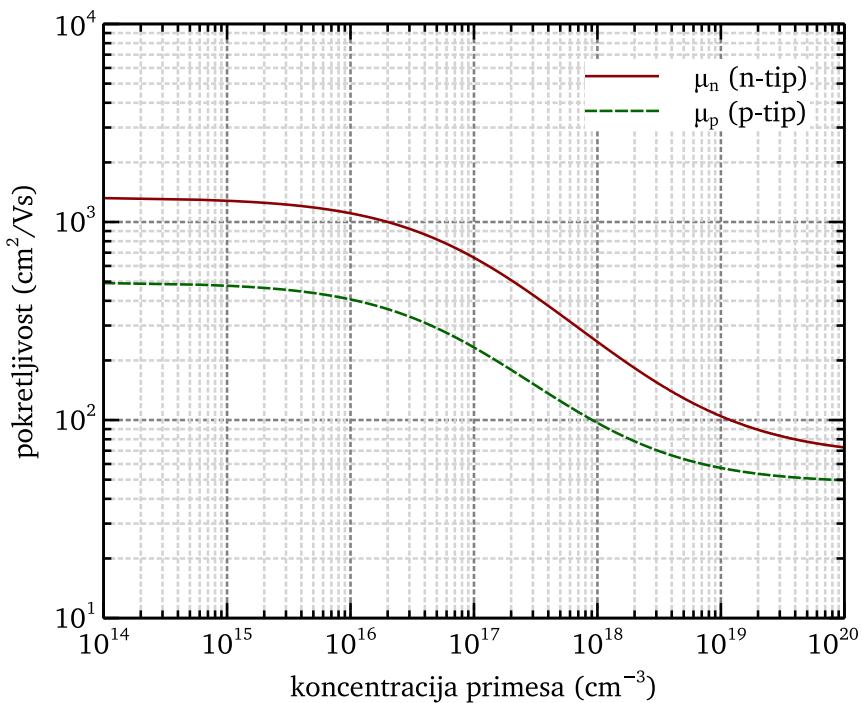
gde su $A = 5,71 \cdot 10^{19} \text{ cm}^{-3}$, $B = 2,365$ i $C = 6733 \text{ K}$ konstante. Odrediti odnos koncentracija sopstvenih nosilaca na temperaturama 250 K i 293 K .

 **Primer 1.7:** Odrediti koncentraciju šupljina u termičkoj ravnoteži p_0 u kompenzovanom silicijumu n-tipa, pod pretpostavkom da su svi primesni atomi jonizovani. Poznato je: $N_D = 3 \cdot 10^{15} \text{ cm}^{-3}$; $N_A = 1 \cdot 10^{15} \text{ cm}^{-3}$; $T = 300 \text{ K}$. Uputstvo: Iskoristiti Sl. 1.4.

⌚ **Primer 1.8:** U silicijumu n–tipa je $N_D = 1 \cdot 10^{17} \text{ cm}^{-3} \gg N_A$. Pod pretpostavkom da su na $T = 300 \text{ K}$ svi primesni atomi jonizovani, odrediti poziciju Fermijevog nivoa u eV u odnosu na sredinu zabranjene zone. Smatrali da je silicijum u termičkoj ravnoteži. Boltmanova konstanta je $1,38 \cdot 10^{-23} \text{ JK}^{-1}$.

⌚ **Primer 1.9:** U silicijumu p–tipa je $N_A = 1 \cdot 10^{16} \text{ cm}^{-3} \gg N_D$. Pod pretpostavkom da su na $T = 300 \text{ K}$ svi primesni atomi jonizovani, odrediti poziciju Fermijevog nivoa u eV u odnosu na sredinu zabranjene zone. Kolika je koncentracija šupljina, a kolika elektrona, ako je $n_i = 1,01 \cdot 10^{10} \text{ cm}^{-3}$? Smatrali da je silicijum u termičkoj ravnoteži.

⌚ **Primer 1.10:** Izračunati specifičnu provodnost silicijuma dopiranog primesama koncentracije: a) $N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$; b) $N_A = 1 \cdot 10^{16} \text{ cm}^{-3}$. Zavisnost pokretljivosti elektrona i šupljina od koncentracije primesa prikazana je na Sl. 1.30. Smatrali da su na $T = 300 \text{ K}$ svi primesni atomi jonizovani i



Slika 1.30: Zavisnost pokretljivosti elektrona i šupljina od koncentracije primesnih atoma u silicijumu na $T = 300 \text{ K}$.

da je silicijum u termičkoj ravnoteži. Poznato je: $n_i \simeq 1 \cdot 10^{10} \text{ cm}^{-3}$.

⌚ **Primer 1.11:** Odrediti specifičnu otpornost dva komada silicijuma istih dimenzija od kojih je jedan dopiran fosforom, a drugi borom. Koncentracije

primesnih atoma kod oba uzorka su $1 \cdot 10^{17} \text{ cm}^{-3}$. Obrazložiti zbog čega se izračunate vrednosti razlikuju.

☞ **Primer 1.12:** Specifična otpornost aluminijuma je $2,8 \cdot 10^{-8} \Omega \text{ m}$. Odrediti odnos specifičnih provodnosti aluminijuma i silicijuma n-tipa jako dopiranog fosforom koncentracije $N_D = 1 \cdot 10^{21} \text{ cm}^{-3}$. Pokretljivost elektrona u siliciju-mu je $\mu_n \simeq 20 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$.

☞ **Primer 1.13:** Dva cilindrična uzorka silicijuma imaju jednake polupreč-nike. Jedan uzorak je dopiran fosforom koncentracije $N_D = 4 \cdot 10^{18} \text{ cm}^{-3}$, a drugi borom koncentracije $N_A = 5 \cdot 10^{15} \text{ cm}^{-3}$. Oba uzorka imaju istu otpor-nost. Kako se i koliko uzorci razlikuju? Uputstvo: Upotrebiti Sl. 1.16.

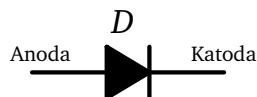
☞ **Primer 1.14:** Uzorak silicijuma cilindričnog oblika dopiran je fosforom koncentracije $N_D = 1 \cdot 10^{19} \text{ cm}^{-3}$. Osnove uzorka, poluprečnika $100 \mu\text{m}$, pri-ključene su na spoljašnji napon $V = 1 \text{ V}$. Ako je dužina uzorka $500 \mu\text{m}$, odre-diti jačinu i gustinu struje kroz njega.

GLAVA

2

DIODE

Dioda je naziv za poluprovodničku komponentu koja ima dve elektrode, anodu i katodu. Električni simbol diode prikazan je na Sl. 2.1. Uobičajena



Slika 2.1: Električni simbol diode.

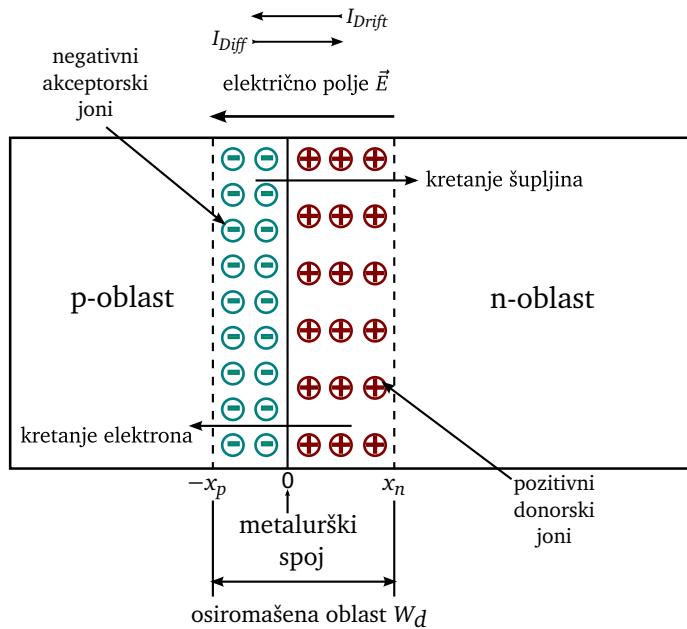
slovna oznaka za diodu u električnim šemama je *D*.

U poluprovodničkoj tehnologiji *dioda predstavlja p–n spoj*, čija je realizacija opisana u 1.5.6.

2.1 P – N spoj

Nakon tehnološke realizacije, oblast koja obuhvata p–difuziju i n–supstrat na Sl. 1.24 se može posmatrati kao kompenzovani poluprovodnik u čijem jednom delu kao slobodni nosioci nanelektrisanja dominiraju šupljine, a u drugom delu elektroni. Zamišljena linija dodira p– i n–oblasti, na koordinati $x = 0$, naziva se *metalurški spoj* (Sl. 2.2). Unutar ovakvog sistema, zbog težnje za uspostavljanjem ravnotežnog stanja, dolazi do difuzije¹ slobodnih nosilaca

¹Ovde opisan proces difuzije odnosi se na slobodne nosioce nanelektrisanja i ne treba ga poistovećivati sa procesom difuzije primesnih atoma koji je opisan u 1.5.6.



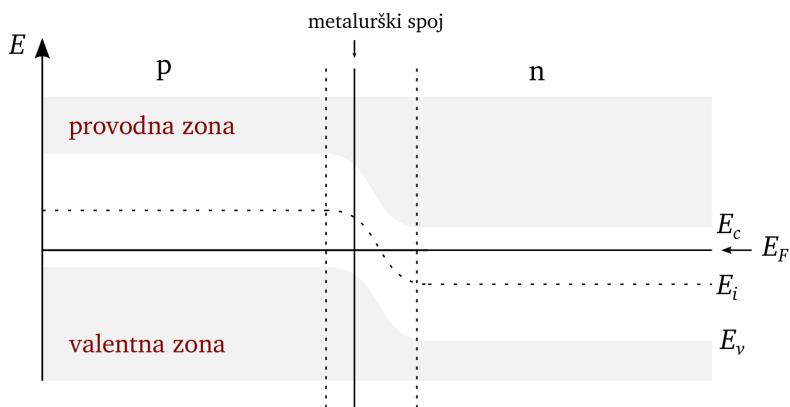
Slika 2.2: Formiranje ugrađenog električnog polja na p-n spoju.

naelektrisanja sa obe strane spoja, odnosno do njihovog kretanja sa mesta više ka mestu niže koncentracije. Šupljine, kao većinski nosioci naelektrisanja u p-oblasci, kreću se ka n-oblasci i za sobom ostavljaju negativne akceptorske jone. Kada pređu u n-oblasci postaju manjinski nosioci naelektrisanja i rekombinuju se sa elektronima. Elektroni, kao većinski nosioci naelektrisanja u n-oblasci, kreću se ka p-oblasci i za sobom ostavljaju pozitivne donorske jone. Kada pređu u p-oblasci postaju manjinski nosioci naelektrisanja i rekombinuju se sa šupljinama. Na taj način se u okolini p-n spoja stvara *osiromašena oblast* širine W_d , tj. oblast u kojoj nema slobodnih nosilaca naelektrisanja (*depletion region*). Zbog uslova elektroneutralnosti osiromašene oblasti, broj slobodnih elektrona koji napuštaju donorske jone jednak je broju šupljina koje napuštaju akceptorske jone. S obzirom da je koncentracija šupljina u p-oblasci veća od koncentracije elektrona u n-oblasci (Sl. 1.25), širina osiromašene oblasti x_p na p-strani će biti manja od širine osiromašene oblasti x_n na n-strani spoja. Osiromašena oblast se naziva još i oblast prostornog naelektrisanja (*space charge region*), jer u njoj ostaju naelektrisani joni. Naelektrisani joni dovode do stvaranja električnog polja \vec{E} koje se suprotstavlja daljem difuzionom kretanju slobodnih nosilaca naelektrisanja. Ovo električno polje naziva se *ugrađeno (built-in) polje*.

U električnom smislu, difuziono kretanje slobodnih nosilaca nanelektrisanja predstavlja *difuzionu struju* I_{Diff} . Istovremeno, unutar n-oblasti dolazi do termalne generacije šupljina, kao manjinskih nosilaca nanelektrisanja. Deo ovih šupljina, koji se nalazi uz granicu osiromašene oblasti, pod dejstvom ugrađenog električnog polja prelazi u p-oblasci. Slično, deo termalno generisanih elektrona iz p-oblasti prelazi u n-oblasci. Na taj način se stvara *driftovska struja* I_{Drift} . Sistem ulazi u termičku ravnotežu kada je:

$$I_{Diff} = I_{Drift}, \quad (2.1)$$

čime je opisana činjenica da, s obzirom da p-n spoj sa Sl. 2.2 predstavlja otvoreno električno kolo, ne može biti ni neto protoka struje. Ovakvo stanje odgovara uniformnoj vrednosti energije Fermijevog nivoa E_F unutar čitavog sistema (Sl. 2.3).



Slika 2.3: Položaji energetskih nivoa na p-n spoju.

Ugrađeno električno polje stvara pad napona na osiromašenoj oblasti:

$$V_{bi} = \frac{kT}{q} \ln\left(\frac{N_D N_A}{n_i^2}\right) = V_t \ln\left(\frac{N_D N_A}{n_i^2}\right). \quad (2.2)$$

Napon V_{bi} naziva se *ugrađeni napon* diode, a veličina $V_t = kT/q$ *termički napon*. Za silicijumske diode na sobnoj temperaturi ugrađeni napon se kreće u opsegu 0,6 V do 1 V, a tipična vrednost iznosi 0,8 V. Za tipičnu vrednost termičkog napona na sobnoj temperaturi uzima se 26 mV. Pod pretpostavkom da su svi primesni atomi jonizovani, N_D u (2.2) odgovara ravnotežnoj koncentraciji elektrona u n-oblasti n_{n0} , a N_A ravnotežnoj koncentraciji šupljina u p-oblasti p_{p0} (u oba slučaja radi se o većinskim nosiocima nanelektrisanja):

$$n_{n0} = N_D, \quad (2.3a)$$

$$p_{p0} = N_A. \quad (2.3b)$$

ugrađeni napon

Ravnotežne koncentracije manjinskih nosilaca nanelektrisanja u p– i n– oblasti su, na osnovu (1.9):

$$n_{p0} = \frac{n_i^2}{N_A}, \quad (2.4a)$$

$$p_{n0} = \frac{n_i^2}{N_D}. \quad (2.4b)$$

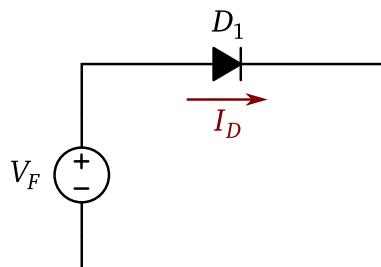
Širina osiromašene oblasti je:

$$W_d = \sqrt{\frac{2\epsilon_s}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) V_{bi}}, \quad (2.5)$$

gde je $\epsilon_s = \epsilon_0 \times \epsilon_{Si} = 1,04 \cdot 10^{-12} \text{ F cm}^{-1}$ dielektrična konstanta silicijuma ($\epsilon_0 = 8,85 \cdot 10^{-14} \text{ F cm}^{-1}$ – dielektrična konstanta vakuma, a $\epsilon_{Si} = 11,8$ – relativna dielektrična konstanta silicijuma).

2.1.1 Direktna polarizacija

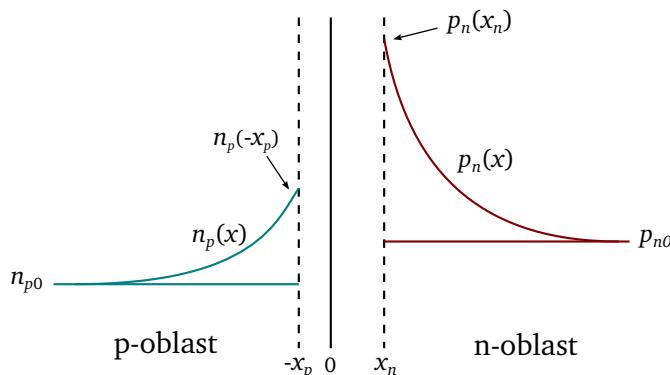
Direktna polarizacija diode predstavlja dovođenje spoljašnjeg napona na njene priključke tako da je pozitivan kraj napona na anodi, a negativan na katodi (Sl. 2.4). Spoljašnji napon generiše električno polje koje je suprotnog



Slika 2.4: Direktna polarizacija diode.

smera od ugrađenog električnog polja diode. Pod dejstvom tog polja šupljine iz p– oblasti se kreću ka p–n spoju i pritom nailaze na deo osiromašene oblasti koji se sastoji od negativnih akceptorskih jona (Sl. 2.2) koje neutralizuju. S druge strane, elektroni iz n– oblasti se takođe kreću ka p–n spoju i pritom nailaze na deo osiromašene oblasti koji se sastoji od pozitivnih donorских jona koje takođe neutralizuju. Na taj način se smanjuje broj nanelektrisanih primesnih jona u osiromašenoj oblasti, ona se sužava, pa se samim tim smanjuje i ugrađeno električno polje. Smanjenje ugrađenog električnog polja

omogućava da više šupljina iz p-oblasi, preko osiromašene oblasti, pređe u n-oblasi, a da više elektrona iz n-oblasi pređe u p-oblasi. Ovaj proces se naziva *injekcija* manjinskih nosilaca. Na granicama (sada sužene) osiromašene oblasti pojavljuju se koncentracije elektrona $n_p(-x_p)$ i šupljina $p_n(x_n)$, koje su znatno veće od ravnotežnih vrednosti (2.4), kao što je ilustrovano na Sl. 2.5. Ovaj višak koncentracija manjinskih nosilaca u odnosu na ravnotežne



Slika 2.5: Koncentracije manjinskih nosilaca na p-n spoju pri direktnoj polarizaciji.

vrednosti predstavlja tzv. natkoncentracije manjinskih nosilaca. Pojava natkoncentracija manjinskih nosilaca uzrokuje pojavu difuzione struje kroz p-odnosno n-oblasc koja je znatno veća nego što je to bilo u stanju termičke ravnoteže. Pritom, vrednost driftovske struje termalno generisanih nosilaca ostaje nepromenjena. Kao rezultat, kroz diodu teče struja I_D koja se održava uz pomoć spoljašnjeg napona V_F :

$$I_D = I_{Diff} - I_{Drift}. \quad (2.6)$$

Koncentracije injektovanih manjinskih nosilaca na granicama osiromašene oblasti zavise od napona direktne polarizacije V_F :

$$n_p(-x_p) = n_{p0} \exp\left(\frac{V_F}{V_t}\right), \quad (2.7a)$$

$$p_n(x_n) = p_{n0} \exp\left(\frac{V_F}{V_t}\right). \quad (2.7b)$$

Tokom difuzije unutar p- i n-oblasti dolazi do rekombinacije, pa se koncentracije $n_p(x)$ i $p_n(x)$ smanjuju (Sl. 2.5) i, ako su oblasti dovoljno dugačke, padaju na ravnotežne vrednosti. Spoljašnji napon dodaje dovoljno elektrona

struja kroz diodu pri da bi se ovakav proces održavao. Ukupna struja kroz diodu je: direktnoj polarizaciji

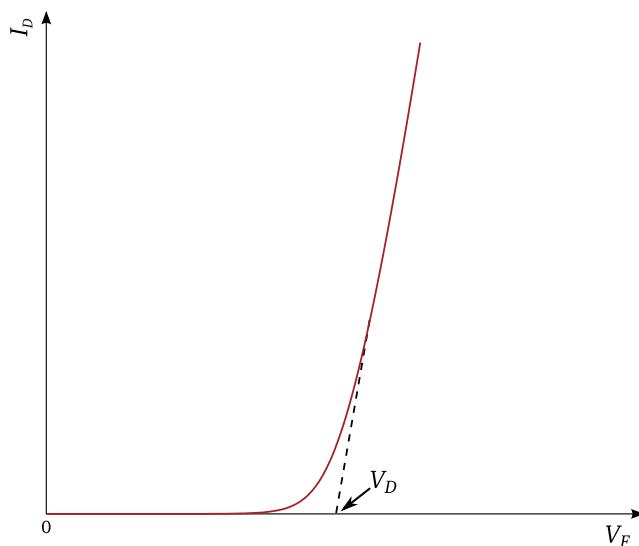
$$I_D = I_S \left[\exp\left(\frac{V_F}{V_t}\right) - 1 \right]. \quad (2.8)$$

Struja I_S naziva se *inverzna struja zasićenja* (*saturation current* ili *scale current*) diode i zavisi, u prvoj aproksimaciji, od površine p–n spoja A , koncentracije primesa i temperature:

$$I_S = A q n_i^2 \left(\frac{D_p}{L_p N_D} + \frac{D_n}{L_n N_A} \right), \quad (2.9)$$

pri čemu su D_n i D_p difuzioni koeficijenti elektrona i šupljina, respektivno. Veličine L_p i L_n predstavljaju *difuzione dužine* šupljina u n–oblasti i elektrona u p–oblasti, respektivno. Difuzione dužine se definišu kao rastojanja na kojima natkoncentracije manjinskih nosilaca padnu na 36,8% ($1/e$) od svoje **difuzione dužine**. Jih graničnih vrednosti $p_n(x_n)$ i $n_p(-x_p)$ sa Sl. 2.5. Na sobnoj temperaturi je inverzna struja zasićenja vrlo mala, tipično nekoliko desetina do nekoliko $1 \text{ fA} = 1 \cdot 10^{-15} \text{ A}$ stotina fA. Inverzna struja zasićenja se približno udvostručuje na svakih 5°C porasta temperature.

Strujno–naponska karakteristika diode pri direktnoj polarizaciji prikazana je na Sl. 2.6. Treba napomenuti da značajna struja počinje da protiče tek



Slika 2.6: Strujno–naponska karakteristika diode pri direktnoj polarizaciji (lin–lin razmera).

kada spoljašnji napon V_F postane blizak vrednosti ugrađenog napona diode

V_{bi} . Nakon toga, struja eksponencijalno raste, u skladu sa (2.8), i za male promene napona dobijaju se velike promene struje. Uobičajeno se kaže da dioda *provodi* struju u ovim uslovima. Pri direktnoj polarizaciji se drugi član u (2.8) može zanemariti, pa se struja kroz diodu može aproksimirati kao:

$$I_D \simeq I_S \exp\left(\frac{V_F}{V_t}\right). \quad (2.10)$$

aproksimacija struje
kroz diodu pri
direktnoj polarizaciji

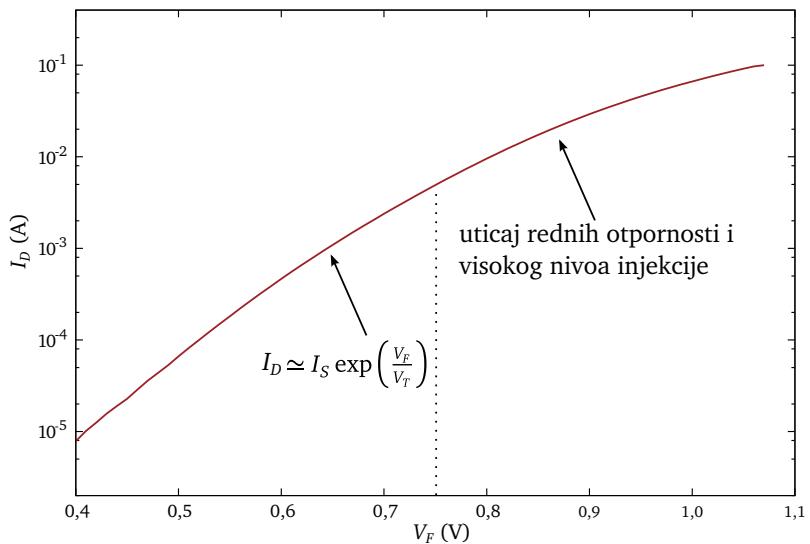
Kod realnih dioda se struja pri direktnoj polarizaciji najčešće opisuje izrazom:

$$I_D \simeq I_S \exp\left(\frac{V_F}{nV_t}\right), \quad (2.11)$$

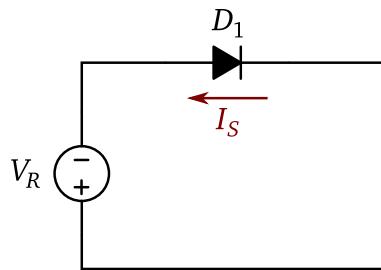
pri čemu je $1 \leq n \leq 2$ faktor *idealnosti*. Model opisan izrazom (2.8) ne uzima u obzir generaciono–rekombinacione efekte, koji su značajni pri malim naponima direktne polarizacije. Zbog toga je pri naponima direktne polarizacije $V_F < 0,3\text{ V}$ faktor idealnosti $n = 2$. U opsegu napona $0,3\text{ V} < V_F < 0,5\text{ V}$ vrednost faktora idealnosti se kreće od 2 prema 1, tako da se pri $V_F \geq 0,5\text{ V}$ struja kroz diodu može opisati izrazom (2.10). Treba napomenuti da se pri većim naponima direktne polarizacije ($V_F > 0,75\text{ V}$) pojavljuje efekat *visokih nivoa injekcije nosilaca*, kada natkoncentracije manjinskih nosilaca postaju veće od koncentracija primesa u p– i n–oblasti. Pored toga, do izražaja dolazi parazitna redna otpornost, koja predstavlja zbir otpornosti izvoda, kontakata i otpornosti poluprovodničkog tela diode. Oba efekta smanjuju struju kroz diodu, kao što je ilustrovano na Sl. 2.7. Pokazuje se da faktor idealnosti $n = 2$ opet dosta dobro opisuje ove efekte. Za diode u električnim kolima je bitna vrednost napona vođenja diode V_D koja predstavlja vrednost napona direktne polarizacije diode pri kojoj struja kroz nju počinje da ima značajnu vrednost. Napon vođenja diode se sa strujno–naponske karakteristike dobija u preseku tangente na krivu u njenom eksponencijalnom delu i naponske ose kao što je prikazano na Sl. 2.6. Važno je istaći da se tipična vrednost napona vođenja za silicijumske diode na sobnoj temperaturi u praksi ne smatra egzaktnom, već se može uzeti npr. $0,65\text{ V}$, $0,7\text{ V}$, $0,75\text{ V}$ ili $0,8\text{ V}$, a da se ne učini značajna greška u proračunima za sve primene dioda u kolima u kojima su ostali naponi mnogo veći od napona V_D .

2.1.2 Inverzna polarizacija i probaj

Inverzna polarizacija diode predstavlja dovođenje spoljašnjeg napona na njene priključke tako da je negativan kraj napona priključen na anodu, a pozitivan na katodu (Sl. 2.8). Spoljašnji napon generiše električno polje koje je istog smera kao ugrađeno električno polje diode. Pod dejstvom tog polja



Slika 2.7: Eksperimentalna strujno-naponska karakteristika diode 1N914 [14] pri direktnoj polarizaciji (lin-log razmara).



Slika 2.8: Inverzna polarizacija diode.

šupljine iz p-oblasti napuštaju okolinu p-n spoja ostavljajući za sobom negativne akceptorske jone. S druge strane, elektroni iz n-oblasti takođe napuštaju okolinu p-n spoja ostavljajući za sobom pozitivne donorske jone. Na taj način se ukupna širina osiromašene oblasti povećava. Zbog toga se povećava i vrednost ugrađenog električnog polja koje sprečava difuziono kretanje nosilaca nanelektrisanja između p- i n- oblasti. Jedino se, pod uticajem ugrađenog električnog polja, kreću termalno generisani nosioci nanelektrisanja, pa je ukupna struja kroz diodu jednaka driftovskoj struji I_{Drift} , odnosno inverznoj struji zasićenja I_S :

$$I_D = -I_{Drift} = -I_S . \quad (2.12)$$

Prethodna razmatranja nisu uzela u obzir činjenicu da se termalno generisani nosioci pojavljuju i *unutar osiromašene oblasti*. Ovi nosioci se takođe kreću u suprotnim smerovima pod dejstvom lokalnog električnog polja, što povećava struju kroz diodu pri inverznoj polarizaciji. Pored toga, *kod realnih dioda*, zbog načina tehnološke realizacije i neizbežnih defekata na međupovršinama, pojavljuje se i tzv. struja curenja (*leakage current*), koja dodatno doprinosi ukupnoj struci I_R kroz diodu pri inverznoj polarizaciji. Zbog toga je na sobnoj temperaturi struja I_R veća od stuje I_S i tipično je reda veličine nA. U prvoj aproksimaciji, struja I_R se može smatrati nezavisnom od vrednosti spoljašnjeg napona inverzne polarizacije V_R .

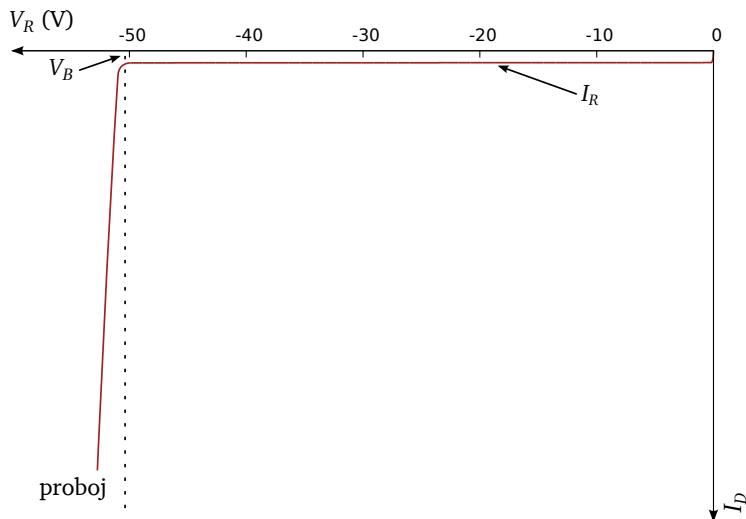
2.1.2.1 Proboj

Povećanje spoljašnjeg napona inverzne polarizacije dovodi vrednost ugradenog električnog polja do granice pri kojoj je ono u mogućnosti da raskine kovalentne veze unutar kristalne rešetke u blizini osiromašene oblasti. Na taj način se generišu parovi elektron–šupljina. Generisani elektroni bivaju prevučeni na n–, a šupljine na p– stranu spoja, povećavajući naglo struju kroz diodu. Ovaj proces se naziva *Zenerov proboj* (*Zener breakdown*). Pored toga, pri još višim vrednostima inverzne polarizacije, može se dogoditi da manjinski nosioci koji prolaze kroz osiromašenu oblast dostignu dovoljnu kinetičku energiju da u sudarima sa atomima kristalne rešetke raskidaju kovalentne veze između njih. Na ovaj način se generišu novi slobodni nosioci koji, opet, imaju dovoljnu kinetičku energiju da u sudarima sa drugim atomima kristalne rešetke raskidaju kovalentne veze između njih i stvaraju još slobodnih nosilaca. Rezultat je opet naglo povećanje struje kroz diodu. Proces je kumulativan i zato se naziva *lavinski proboj* (*avalanche breakdown*). Strujno–naponska karakteristika diode pri inverznoj polarizaciji i lavinskom probaju² prikazana je na Sl. 2.9.

Spoljašnji napon inverzne polarizacije pri kome nastupa proboj naziva se *probojni napon* V_B . Pojava određene vrste probaja zavisi pre svega od tehnologije izrade diode. Zenerov proboj obično je dominantan kod dioda sa probojnim naponom manjim od 5 V, a lavinski proboj kod dioda sa probojnim naponom većim od 7 V. Proboj može nastupiti i kao kombinacija Zenerovog i lavinskog efekta. Proboj nije destruktivna pojava³, što znači da se smanjenjem spoljašnjeg napona inverzne polarizacije ispod vrednosti V_B struja kroz diodu smanjuje na vrednost struje I_R . Na osnovu Sl. 2.6 i 2.9 može se izvesti važan zaključak:

²Po konvenciji je struja kroz diodu negativna (III kvadrant koordinantog sistema).

³Sve dok je struja kroz diodu u opsegu dozvoljene sa stanovišta disipacije snage (videti str. 60).

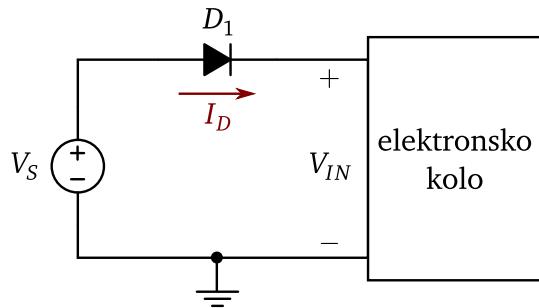


Slika 2.9: Strujno-naponska karakteristika diode pri inverznoj polarizaciji i lavinskom proboru.

- Dioda je *usmeraćka komponenta*, što znači da provodi struju samo kada je direktno polarisana.

U oblasti inverzne polarizacije, sve do probaja, struja I_R se može smatrati zanemarljivom, pa se kaže da dioda ne provodi (blokira) struju kada je inverzno polarisana.

Primer 2.1: Iz prethodnog zaključka proizilazi i jedna elementarna primena diode, a to je zaštita elektronskih kola od suprotne polarizacije. Naime, kod elektronskih uređaja koji se napajaju jednosmernom strujom iz spoljašnjeg izvora jednosmernog napona V_S (Sl. 2.10), često se u praksi događa da se zamene polovi priključka na izvoru. Upotrebom diode na samom ulazu uređaja sprečava se oštećenje elektronskog kola iza nje usled primene suprotne polarizacije. Prilikom izvođenja ovog vidi zaštite treba izabrati diodu čija je maksimalna dozvoljena stalna jednosmerna struja veća od maksimalne struje koja je potrebna elektronskom kolu za normalan rad. Jedan nedostatak je u tome što je ulazni napon elektronskog kola V_{IN} u odnosu na napon V_S umanjen za pad napona na diodi. Drugi nedostatak je u tome da u slučaju većih opterećenja protok struje kroz diodu proizvodi značajnu disipaciju snage, zbog čega je diodi potrebno obezbediti dodatno hlađenje. Na primer, ako je potrošnja struje elektronskog kola 1 A, onda je snaga koja se disipira na diodi $0,7V \times 1A = 0,7W$.



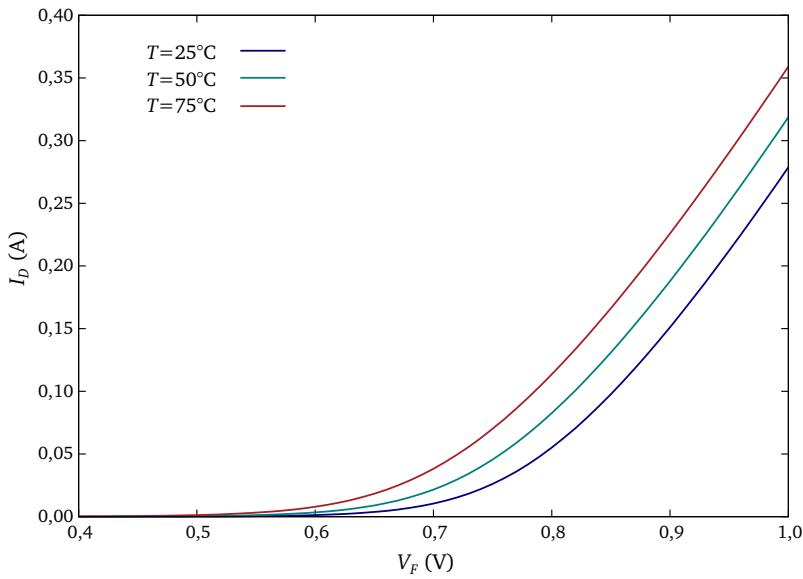
Slika 2.10: Zaštita elektronskih kola od suprotne polarizacije korišćenjem diode.

2.1.3 Uticaj temperature

S obzirom da temperatura ima značajan uticaj na električne osobine poluprovodnika, to će se njena promena odraziti i na strujno–naponske karakteristike diode. Porast temperature uzrokuje smanjenje vrednosti napona vođenja diode pri direktnoj polarizaciji, sa približno konstantnim temperaturnim koeficijentom:

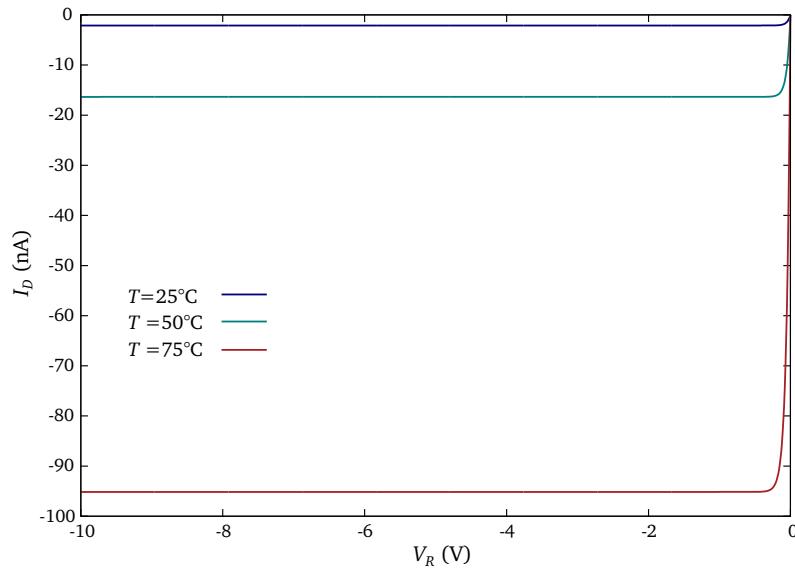
$$\frac{dV_D}{dT} \simeq -2 \text{ mV}^{\circ}\text{C}^{-1}. \quad (2.13)$$

Zbog toga se pri direktnoj polarizaciji struja diode menja kao na Sl. 2.11.



Slika 2.11: Promena strujno–naponske karakteristike diode sa temperaturom pri direktnoj polarizaciji.

S druge strane, pri inverznoj polarizaciji dolazi do porasta struje $I_D \equiv I_R$ (Sl. 2.12). Vrednost struje pri inverznoj polarizaciji se približno udvostručuje



Slika 2.12: Promena strujno–naponske karakteristike diode sa temperaturom pri inverznoj polarizaciji.

na svakih 10°C porasta temperature.

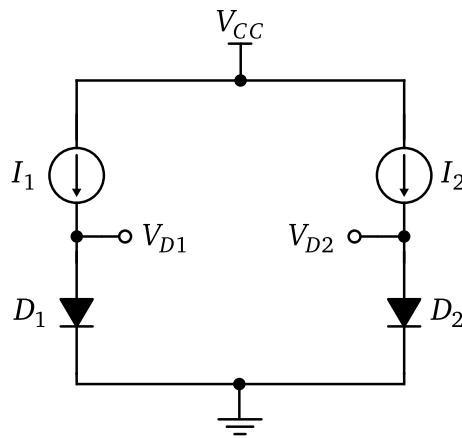
Sa porastom temperature probajni napon se smanjuje, kada je dominantan mehanizam probaja Zenerov probaj. S druge strane, kada je dominantan mehanizam lavinski probaj tada probajni napon raste sa porastom temperature.

Uopšteno, može se zaključiti da porast temperature degradira električne karakteristike diode.

⌚ **Primer 2.2:** Kolo na Sl. 2.13 predstavlja jednostavan diodni termometar. Kroz dve identične direktno polarisane diode teku konstantne struje I_1 i I_2 , koje su nezavisne od temperature. S obzirom da su diode identične, njihove inverzne struje zasićenja su jednake, tj. $I_{S1} = I_{S2} \equiv I_S$. Razlika napona na diodama je:

$$V_{D1} - V_{D2} = \frac{kT}{q} \ln\left(\frac{I_1}{I_S}\right) - \frac{kT}{q} \ln\left(\frac{I_2}{I_S}\right) = \frac{kT}{q} \ln\left(\frac{I_1}{I_2}\right).$$

Vrednosti struja I_1 i I_2 su poznate, pa je razlika napona direktno proporcionalna *apsolutnoj* temperaturi. Ovo je osnovni princip rada popularnih ručnih kontaktnih „digitalnih“ termometara, pri čemu su diode izdvojene na vrh termometra i zajedno čine temperaturni senzor. Izvori konstantne struje, displej



Slika 2.13: Ilustracija principa rada diodnog termometra.

i prateća elektronska kola su smešteni u ručicu termometra. Ovi termometri se stručno nazivaju PTAT (*Proportional To Absolute Temperature*).

2.1.4 Kapacitivnost

Postojanje osiromašene oblasti na p–n spoju (Sl. 2.2) rezultuje pojmom kapacitivnosti koja se može izraziti relacijom koja opisuje kapacitivnost kondenzatora sa ravnim oblogama površine A i međusobnog rastojanja W_d , između kojih je dielektrik dielektrične konstante ϵ_s :

$$C_j = \frac{\epsilon_s A}{W_d}. \quad (2.14)$$

Primenom spoljašnjeg napona inverzne polarizacije V_R , osiromašena oblast se širi, pa se (2.5) može napisati u obliku:

$$W_d = \sqrt{\frac{2\epsilon_s}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) (V_{bi} + |V_R|)}. \quad (2.15)$$

Zamenom (2.15) u (2.14) dobija se:

kapacitivnost spoja

$$C_j = \frac{C_{j0}}{\left(1 + \frac{|V_R|}{V_{bi}} \right)^n}, \quad (2.16)$$

gde je $n = 1/2$. Kod realnih dioda je $1/3 \leq n \leq 1/2$, što zavisi od oblika profila primesa p–n spoja (Sl. 1.25). Kapacitivnost C_j naziva se *kapacitivnost spoja*

(*junction capacitance*) ili *kapacitivnost osiromašene oblasti*. Kapacitivnost C_{j0} predstavlja kapacitivnost spoja u odsustvu spoljašnje polarizacije:

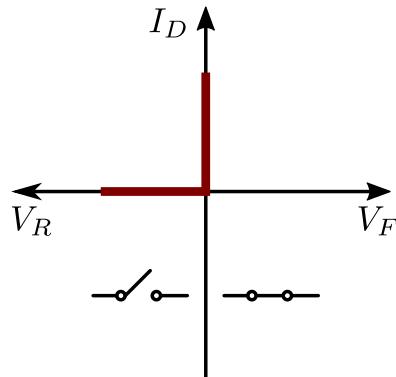
$$C_{j0} = \frac{\epsilon_s A}{\sqrt{\frac{2\epsilon_s}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) V_{bi}}} . \quad (2.17)$$

Pored kapacitivnosti spoja, dioda se karakteriše i difuzionom kapacitivnošću, koja dolazi do izražaja pri direktnoj polarizaciji na visokim  videti 2.1.8 učestanostima.

2.1.5 Električni modeli diode

Električni model elektronske komponente predstavlja ekvivalentno električno kolo kojim se opisuju njene strujno–naponske karakteristike u pojedinim oblastima rada. Ekvivalentno kolo se sastoji od naponskih i strujnih izvora, kao i od pasivnih komponenata, tipično prekidača, otpornika i kondenzatora. Dioda se može opisati uz pomoć tri električna modela: idealnog, praktičnog i realnog.

Idealni model diode ilustrovan je na Sl. 2.14. Ovaj model podrazumeva



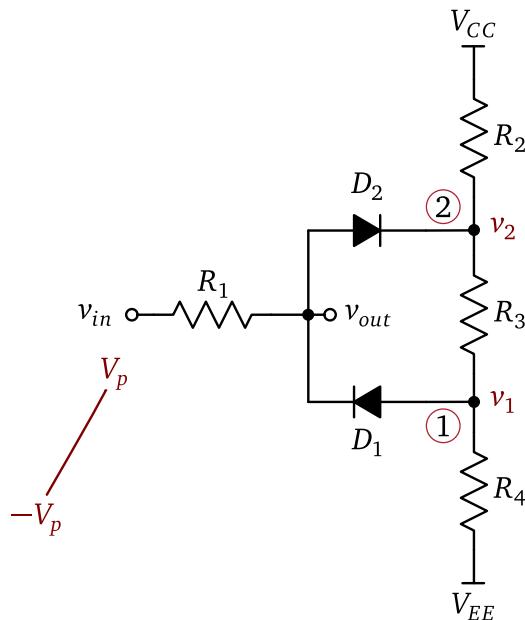
Sl. 2.14: Idealni model diode.

da je dioda neprovodna za sve napone na njenim krajevima koji su manji od 0 V, pa se u oblasti inverzne polarizacije modelira kao otvoreni prekidač, tj. kao otvoreno kolo. Za sve napone na njenim krajevima koji su veći od 0 V smatra se da dioda provodi, pa se u oblasti direktne polarizacije modelira kao zatvoren prekidač, tj. kao kratak spoj. Zbog toga što zanemaruje napon vođenja diode V_D , model je primenljiv u sledećim slučajevima:

- kada su svi drugi naponi u kolu mnogo veći od napona vođenja diode;

- kada u kolu ima više dioda i potrebno ga je preliminarno pojednostaviti, radi lakšeg uvida u osnovnu funkciju.

 **Primer 2.3:** Za kolo na slici 2.15 potrebno je skicirati naponsku prenosnu karakteristiku $v_{out} = f(v_{in})$, ako se ulazni napon menja linearno u opsegu vrednosti $V_p = \mp 15\text{ V}$. Poznato je: $V_{CC} = 15\text{ V}$; $V_{EE} = -15\text{ V}$; $R_1 = 2R$; $R_2 = R_3 = R_4 = R$.



Slika 2.15: Kolo za promenu nagiba linearne funkcije.

Ako ne vodi ni jedna od dioda, primenom idealnog modela sa Sl. 2.14, obe se mogu zameniti otvorenim prekidačima. Ukupan raspon napona od $V_{CC} - V_{EE} = 15 - (-15) = 30\text{ V}$ raspodeljen je između otpornika R_2 , R_3 i R_4 . Pošto su otpornici jednakih vrednosti otpornosti, na svakom od njih postojiće pad napona od 10 V . To znači da je napon na čvoru 1 sa Sl. 2.15 $v_1 = -5\text{ V}$, a na čvoru 2 je $v_2 = 5\text{ V}$. U tom slučaju će izlazni napon v_{out} , preko otpornika R_1 , pratiti promene ulaznog napona v_{in} , odnosno:

$$-5\text{ V} \leq v_{in} \leq 5\text{ V} \Rightarrow v_{out} = v_{in},$$

Ako provodi samo dioda D_1 , tada se ona primenom idealnog modela može zameniti zatvorenim prekidačem, pa je $v_1 = v_{out}$. Kroz redno vezane otpornike R_2 i R_3 teče struja I_{23} (Sl. 2.16(a)), a kroz otpornike R_1 i R_4 teku struje I_1 i I_4 , respektivno. Na osnovu Kirhofovog pravila za struje, za čvor 1



Slika 2.16: Struje u čvorovima kola sa Sl. 2.15: (a) kada provodi dioda D_1 i
(b) kada provodi dioda D_2 .

može se napisati:

$$\frac{V_{CC} - v_1}{R_2 + R_3} = \frac{v_1 - v_{in}}{R_1} + \frac{v_1 - V_{EE}}{R_4}. \quad (2.18)$$

Pošto je $v_1 = v_{out}$, imajući u vidu date vrednosti otpornosti i napona napajanja, izraz (2.18) postaje:

$$\frac{15 - v_{out}}{2R} = \frac{v_{out} - v_{in}}{2R} + \frac{v_{out} - (-15)}{R}. \quad (2.19)$$

Sređivanjem (2.19) dobija se prenosna funkcija:

$$-V_p \leq v_{in} < -5 \text{ V} \Rightarrow v_{out} = 0,25v_{in} - 3,75, \quad (2.20)$$

jer dioda D_1 može da provodi samo u opsegu ulaznog napona $-15 \text{ V} \leq v_{in} < -5 \text{ V}$. Za $v_{in} = -V_p = -15 \text{ V}$ se, iz (2.20), dobija $v_{out} = -7,5 \text{ V}$.

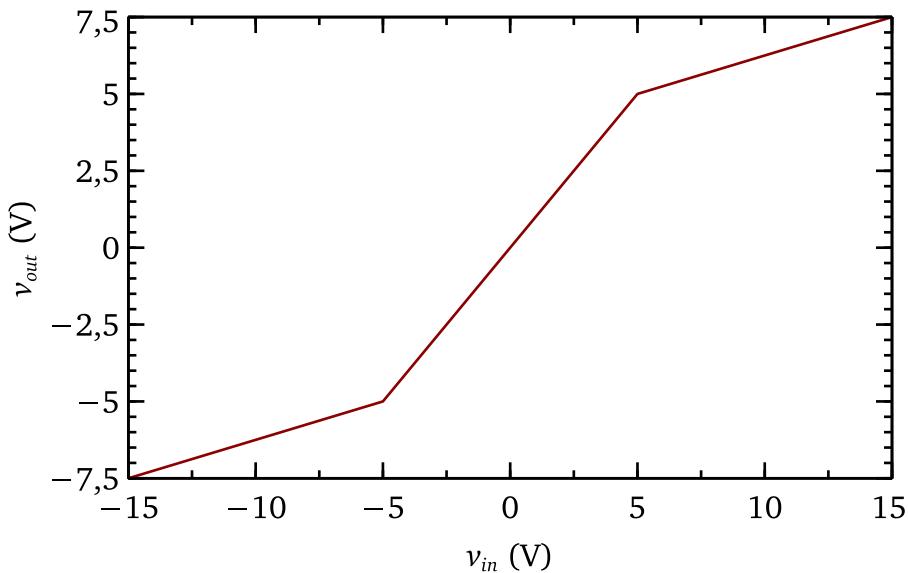
Ako provodi samo dioda D_2 , tada se ona primenom idealnog modela može zameniti zatvorenim prekidačem, pa je $v_2 = v_{out}$. Korišćenjem Sl. 2.16(b) i analognim postupkom se dolazi do prenosne funkcije⁴

$$5 \text{ V} < v_{in} \leq V_p \Rightarrow v_{out} = 0,25v_{in} + 3,75, \quad (2.21)$$

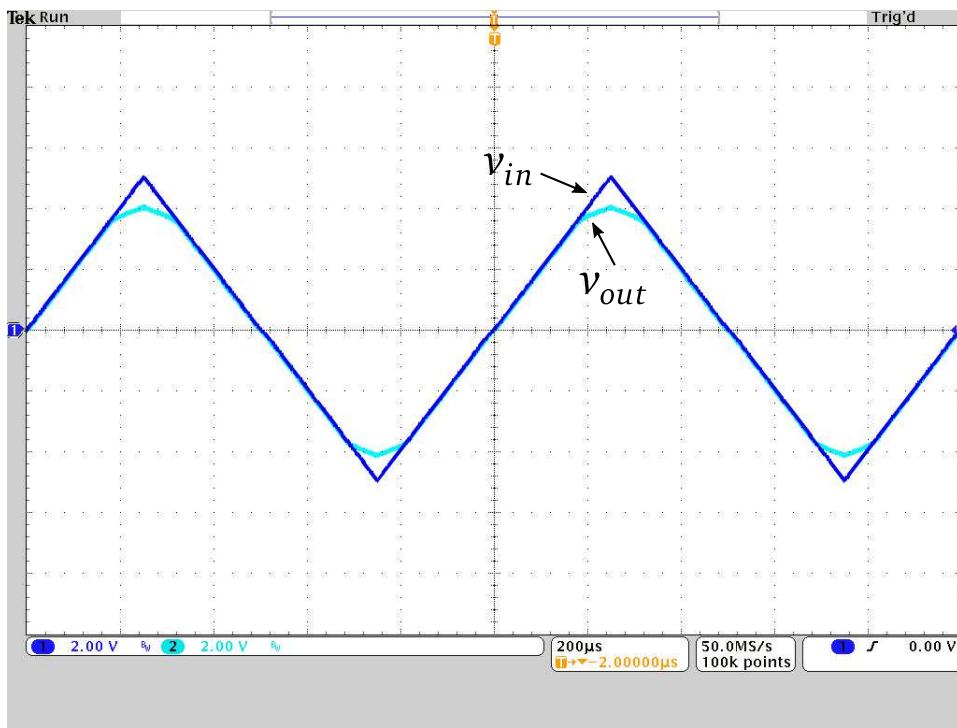
jer dioda D_2 može da provodi samo u opsegu ulaznog napona $5 \text{ V} < v_{in} \leq 15 \text{ V}$. Za $v_{in} = V_p = 15 \text{ V}$ se, iz (2.21), dobija $v_{out} = 7,5 \text{ V}$. Konfiguracija kola sa antiparalelnim diodama sprečava da obe istovremeno provode, pa takav slučaj nema smisla razmatrati.

Naponska prenosna karakteristika prikazana je na Sl. 2.17. Može se uočiti da kolo smanjuje nagib linearног ulaznog napona u odgovarajućim opsezima. Ovakva kola nazivaju se uobičavačima (*wave shaping*) signala. Ako se na ulaz kola doveđe povorka trouglova, na izlazu će se pojaviti talasni oblik prikazan na Sl. 2.18. Zbog smanjenog nagiba, temena trouglova se „zaokružuju“. Kaskadnim dodavanjem novih parova dioda i izborom otpornika odgovarajućih otpornosti, od ulazne povorke trouglova se može dobiti izlazna

⁴U ovom slučaju se (2.21) može napisati i direktno, zbog simetrije u kolu.



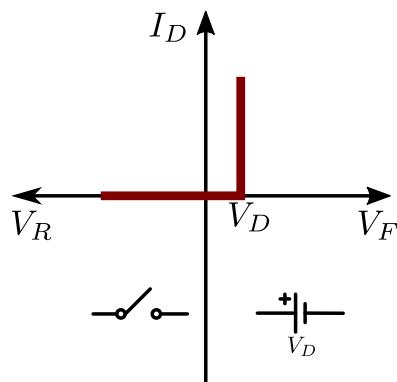
Slika 2.17: Naponska prenosna karakteristika kola sa Sl. 2.15.



Slika 2.18: Eksperimentalni talasni oblici ulaznog i izlaznog napona u kolu sa Sl. 2.15; $V_p = 5\text{V}$; $f = 1\text{kHz}$; $V_{CC} = 10\text{V}$; $V_{EE} = -10\text{V}$; $R_1 = 10\text{k}\Omega$; $R_2 = R_3 = R_4 = 5,1\text{k}\Omega$; $D_1, D_2 - 1N4148$.

sinusoide [8], [15]. Za kvalitetnu aproksimaciju sinusoide potrebno je 6–8 parova dioda, što je jedna od tehnika koja se koristi u generatorima funkcija [16]. Položaji prelomnih tačaka između segmenata mogu se tačnije izračunati primenom praktičnog modela diode.

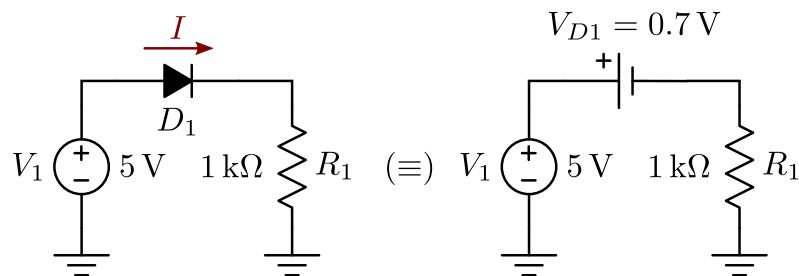
Praktični model diodu u oblasti direktne polarizacije, kada je V_F veće od napona vođenja diode, predstavlja kao naponski izvor vrednosti napona V_D . Za sve napone polarizacije manje od napona vođenja, dioda se predstavlja kao otvoren prekidač. Ovaj model aproksimira strujno-naponsku karakteristiku diode na način koji je ilustrovan na Sl. 2.19. Najčešće se upotrebljava kod



Slika 2.19: Praktični model diode.

elektronskih kola koja se pobuđuju jednosmernim signalima, kao i naizmeničnim signalima čije su amplitude znatno veće od napona vođenja diode.

⌚ **Primer 2.4:** Primena praktičnog modela diode ilustrovana je na Sl. 2.20.
Struja u kolu je:

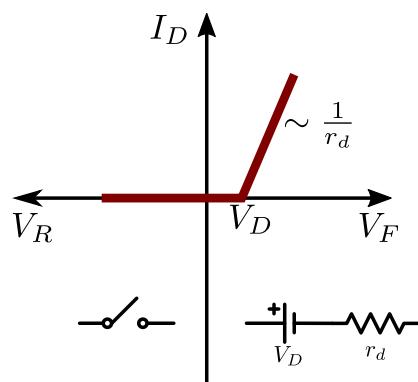


Slika 2.20: Ilustracija primene praktičnog modela diode.

$$I = \frac{V_1 - V_{D1}}{R_D} = \frac{5 - 0,7}{1000} = 4,3 \text{ mA} .$$

Ako je, na primer, $V_1 = 0,2\text{ V}$ ili $V_1 = -5\text{ V}$, dioda bi bila zamenjena otvorenim prekidačem, pa bi struja u kolu bila jednaka nuli.

Realni model, za napone polarizacije veće od napona vođenja, diodu predstavlja kao rednu vezu naponskog izvora vrednosti napona V_D i otpornika otpornosti r_d . Za napone manje od napona vođenja, dioda je predstavljena otvorenim prekidačem. Ovaj model aproksimira strujno–naponsku karakteristiku diode na način koji je ilustrovan na Sl. 2.21. Struja kroz diodu za napone



Slika 2.21: Realni model diode.

veće od napona V_D aproksimirana je pravom linijom čiji je nagib $1/r_d$, pri čemu se r_d naziva dinamička otpornost diode i definisana je u 2.1.7. Otpornost r_d je obično zanemarljiva u odnosu na ostale otpornosti u diodnim kolima i od značaja je samo prilikom analize kola za tzv. male signale, kao što je detaljnije objašnjeno u 2.1.7.

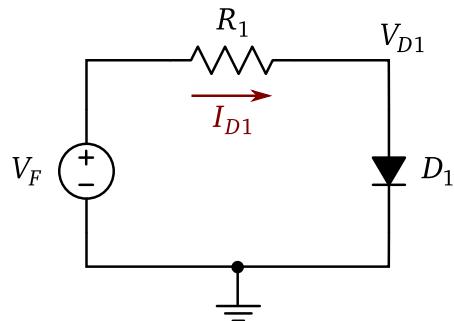
Sva tri modela vrše aproksimaciju strujno–naponske karakteristike diode korišćenjem povezanih pravih linija. Ovakva aproksimacija se naziva „deo po deo“ (piecewise) i koristi se i kod modela drugih elektronskih komponenata. Treba primetiti da nijedan od modela ne aproksimira karakteristiku diode u oblasti probaja.

2.1.6 Radna tačka

Postavljanjem otpornika u kolo diode (Sl. 2.22) moguće je ograničiti struju kroz nju pri direktnoj polarizaciji. Iz kola na Sl. 2.22 struja kroz diodu je:

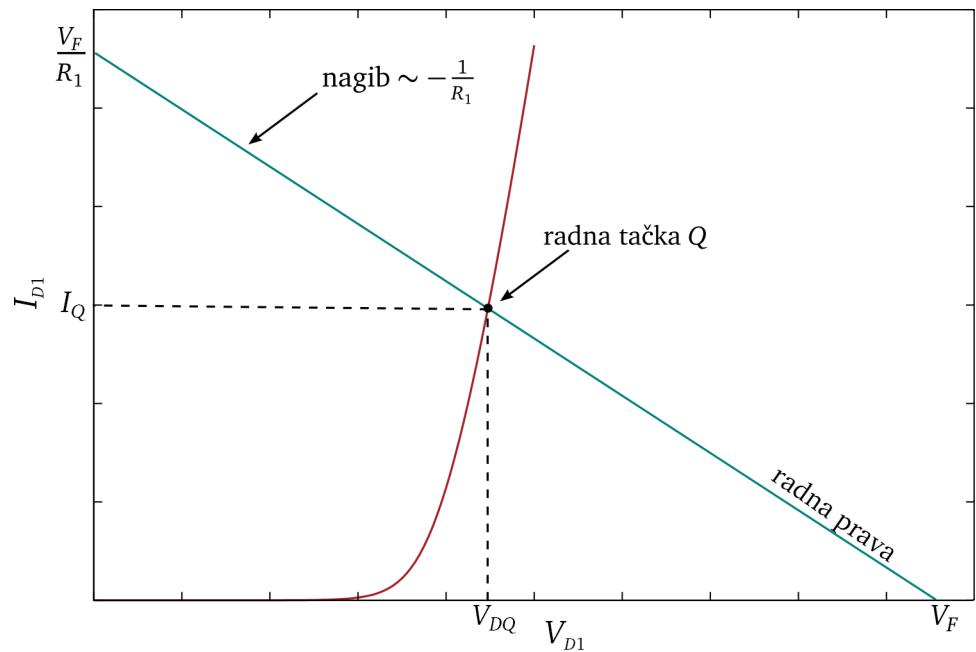
$$I_{D1} = \frac{V_F - V_{D1}}{R_1}, \quad (2.22)$$

pri čemu je V_{D1} pad napona na diodi D_1 . Izraz (2.22) u koordinatnom sistemu (V_{D1}, I_{D1}) predstavlja pravu liniju sa koeficijentom pravca (nagibom) $-1/R_1$



Slika 2.22: Diodno kolo sa otpornikom.

i odsečkom ordinate V_F/R_1 (Sl. 2.23). Ova prava linija se naziva *radna prava*



Slika 2.23: Postavljanje radne tačke diode.

radna prava i radna tačka (*load line*). Presek radne prave i strujno-naponske karakteristike diode definiše *radnu tačku Q* (*quiescent point*). Radna tačka određuje struju kroz diodu I_Q i pad napona na njoj V_{DQ} pri toj struji. U radnoj tački dioda ima *statičku otpornost* diode:

$$R_{D1} = \frac{V_{DQ}}{I_Q}. \quad (2.23)$$

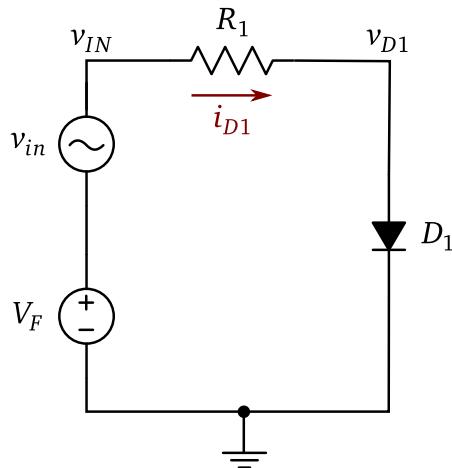
Promenom vrednosti otpornika R_1 menja se, za poznatu vrednost V_F , nagib radne prave, pa time i pozicija radne tačke na strujno–naponskoj karakteristici diode.

2.1.7 Model za male signale

Pod malim signalima (*small signal*) se u elektronici generalno podrazumevaju naizmenični električni signali čije su amplitude mnogo manje od vrednosti jednosmernih signala u kolu. To znači da, ako je naizmenični signal ugaone brzine (kružne učestanosti) $\omega = 2\pi f$ u kolu sa Sl. 2.24 oblika⁵:

$$v_{in} = V_{in} \sin(\omega t), \quad (2.24)$$

onda je $V_{in} \ll V_F$. Ulagani napon v_{IN} je, po principu superpozicije:



Slika 2.24: Diodno kolo sa naizmeničnom pobudom.

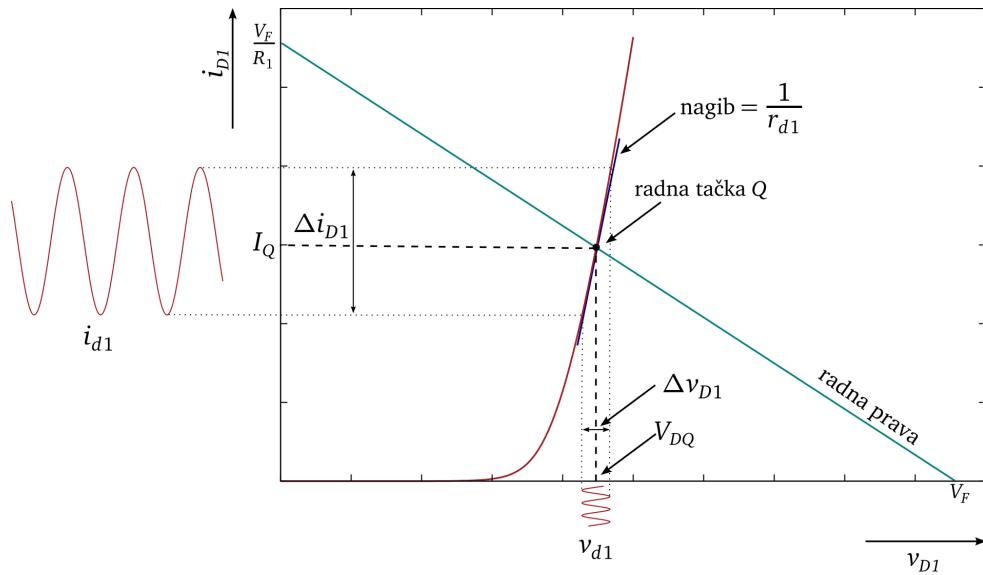
$$v_{IN} = V_F + v_{in}. \quad (2.25)$$

Napon na diodi v_{D1} će biti zbir jednosmerne i naizmenične komponente:

$$v_{D1} = V_{D1} + v_{d1}. \quad (2.26)$$

S obzirom da je, za datu vrednost V_F , radna tačka diode određena izborom otpornika R_1 , to će se napon na diodi u okolini radne tačke menjati kao na Sl. 2.25. Zbog strmine strujno–naponske karakteristike, mala promena na

⁵Uobičajeno je da se u osnovnoj analizi elektronskih kola mali signali uzimaju kao prostoperiodični.



Slika 2.25: Mali signali u okolini radne tačke diode.

pona Δv_{D1} izazvaće veliku promenu struje Δi_{D1} kroz diodu u okolini radne tačke. Odnos ovih promena definiše *dinamičku otpornost* diode:

$$r_{d1} = \frac{\Delta v_{D1}}{\Delta i_{D1}}. \quad (2.27)$$

Ako se na strujno–naponsku karakteristiku povuče tangenta u radnoj tački, onda njen nagib odgovara recipročnoj vrednosti dinamičke otpornosti, kao što je ilustrovano na Sl. 2.25.

Ako je trenutna vrednost napona na diodi v_{D1} onda je, prema (2.11), trenutna vrednost struje kroz diodu:

$$\begin{aligned} i_{D1} &= I_S \exp\left(\frac{v_{D1}}{nV_t}\right) \\ &= I_S \exp\left(\frac{V_{D1} + v_{d1}}{nV_t}\right) \\ &= I_S \exp\left(\frac{V_{D1}}{nV_t}\right) \exp\left(\frac{v_{d1}}{nV_t}\right) \\ &= I_{D1} \exp\left(\frac{v_{d1}}{nV_t}\right), \end{aligned} \quad (2.28)$$

za $x \ll 1$ je: pri čemu je I_{D1} jednosmerna komponenta struje kroz diodu. Ako je: $\exp(x) \simeq 1 + x$.

$$\frac{v_{d1}}{nV_t} \ll 1, \quad (2.29)$$

onda se (2.28) može napisati u obliku:

aproksimacija za male signale

$$i_{D1} \simeq I_{D1} \left(1 + \frac{v_{d1}}{nV_t} \right). \quad (2.30)$$

S obzirom da je na sobnoj temperaturi $V_t = 26 \text{ mV}$, treba primetiti da aproksimacija (2.30) u praksi važi samo za naizmenične signale čije su amplitude u opsegu 5 mV do 10 mV, u zavisnosti od vrednosti n . Drugim rečima, smatra se da je deo strujno-naponske karakteristike u okolini radne tačke u ovom opsegu *linearan* (Sl. 2.25). U tom slučaju će izlazni signal po obliku odgovarati ulaznom signalu, tj. neće biti izobličen.

Pošto je u radnoj tački $I_{D1} = I_Q$, iz (2.30) se može napisati:

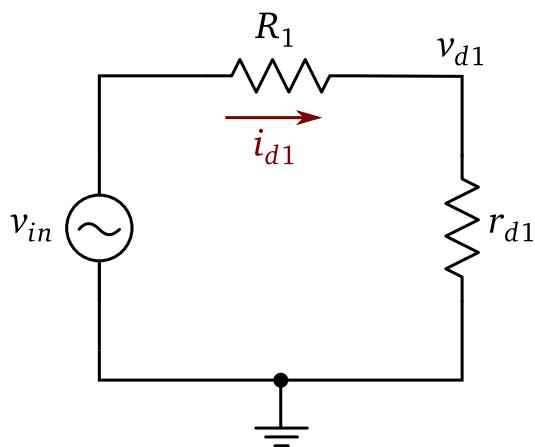
$$i_{D1} = I_Q + \frac{I_Q v_{d1}}{nV_t} = I_Q + \frac{v_{d1}}{r_{d1}} = I_Q + i_{d1}, \quad (2.31)$$

pri čemu je i_{d1} naizmenična komponenta struje kroz diodu. Iz (2.31) je dinamička otpornost diode:

dinamička otpornost diode

$$r_{d1} = \frac{nV_t}{I_Q}. \quad (2.32)$$

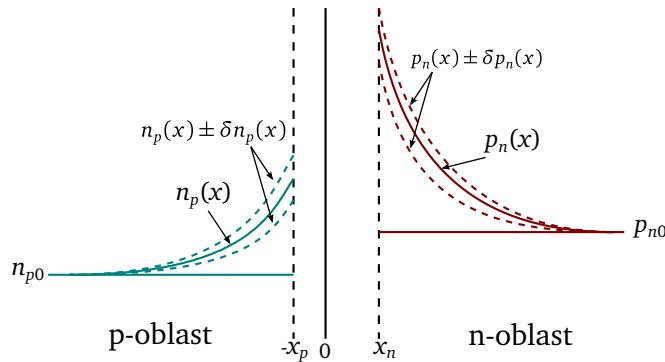
Dolazi se do zaključka da se, uz korišćenje aproksimacije za male signale, dinamička otpornost diode može odrediti korišćenjem jednosmerne struje u radnoj tački. Ekvivalentno kolo za male signale dobija se zamenom diode u kolu sa Sl. 2.24 njenom dinamičkom otpornošću i kratkim spajanjem izvora V_F (Sl. 2.26). Ekvivalentno kolo za jednosmerne signale isto je kao na Sl. 2.22.



Slika 2.26: Ekvivalentno kolo za male signale diodnog kola sa Sl. 2.24.

2.1.8 Difuziona kapacitivnost

Primena malog naizmeničnog signala superponiranog na jednosmerni signal u radnoj tački diode (Sl. 2.24) uticaće na natkoncentracije nosilaca na p–n spoju, tako što će se one naizmenično povećavati i smanjivati, kao što je ilustrovano na Sl. 2.27. Ako se ukupno nanelektrisanje natkoncentracija ma-

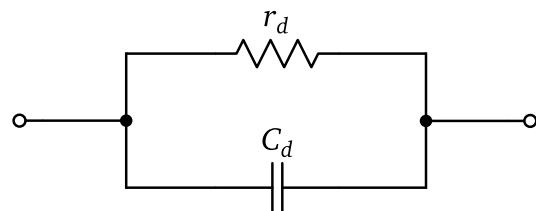


Slika 2.27: Ilustracija promene natkoncentracija manjinskih nosilaca na p–n spoju diode u kolu sa Sl. 2.24.

njinskih nosilaca u blizini granica osiromašene oblasti označi sa Q , onda se može napisati:

$$C_d = \frac{dQ}{dV}, \quad (2.33)$$

gde je C_d difuziona kapacitivnost, a V napon na diodi. Difuziona kapacitivnost postoji pri direktnoj polarizaciji diode i dolazi do izražaja pri visokim učestanostima naizmeničnih signala i znatno je veća od kapacitivnosti spoja C_j . Difuziona kapacitivnost i dinamička otpornost u paralelnoj vezi predstavljaju ekvivalentno kolo diode za male signale pri visokim učestanostima (Sl. 2.28).



Slika 2.28: Ekvivalentno kolo diode za male signale pri visokim učestanostima.

2.2 Tipovi dioda

2.2.1 Tehničke specifikacije

Tehničke specifikacije (*datasheet*) predstavljaju skup podataka koji karakterišu diodu, pre svega sa stanovišta primene u elektronskim kolima⁶. Podaci se generalno mogu podeliti u tri grupe:

- numerički parametri
- parametarski dijagrami
- mehanički podaci

Numerički parametri se prikazuju u tabelarnom obliku i obuhvataju:

- granične radne uslove (*Absolute Maximum Ratings*),
- termičke karakteristike (*Thermal Characteristics*),
- tipične vrednosti električnih karakteristika (*Electrical Characteristics*).

Parametarski dijagrami predstavljaju skup dijagrama koji opisuju promene karakteristika diode, a u zavisnosti od radnih uslova.

Mehanički podaci obuhvataju opis i dimenzije kućišta diode, kao i zbirnih pakovanja u kojima se isporučuju.

 **Primer 2.5:** Tabela 2.1 prikazuje izvod iz tehničkih specifikacija dioda familije 1N4000, koja obuhvata sedam tipova (1N4001–1N4007), a koji se odnosi na granične radne uslove. Standardna inženjerska praksa prilikom pro-

Tabela 2.1: Granični radni uslovi za diode familije 1N4000 [17].

MAXIMUM RATINGS									
Rating	Symbol	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	Unit
†Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	$V_{R\text{RM}}$ $V_{R\text{WM}}$ V_R	50	100	200	400	600	800	1000	V
†Non-Repetitive Peak Reverse Voltage (halfwave, single phase, 60 Hz)	V_{RMS}	60	120	240	480	720	1000	1200	V
†RMS Reverse Voltage	$V_{R(\text{RMS})}$	35	70	140	280	420	560	700	V
†Average Rectified Forward Current (single phase, resistive load, 60 Hz, $T_A = 75^\circ\text{C}$)	I_0	1.0							A
†Non-Repetitive Peak Surge Current (surge applied at rated load conditions)	I_{FSM}	30 (for 1 cycle)							A
Operating and Storage Junction Temperature Range	T_J T_{stg}	−65 to +175							°C

⁶Ovde opisana struktura tehničkih specifikacija odnosi se i na ostale poluprovodničke komponente, pa zato neće biti predmet posebnog razmatranja u narednim poglavljima.

projektovanja električnih kola je da se komponente *ne izlažu*, čak ni kratkotrajno, graničnim radnim uslovima. Iskustveno pravilo je da, prilikom proračuna kola, kao najgori mogući slučaj treba uzimati vrednosti koje su maksimalno oko 80% vrednosti graničnih radnih uslova. Na primer, ako se u kolu upotrebljava dioda 1N4002, poželjno je obezbediti da efektivna vrednost napona inverzne polarizacije (*RMS Reverse Voltage* $V_{R(RMS)}$) na njoj ne bude veća od 55 V (u tehničkim specifikacijama se daju *apsolutne* vrednosti; realno, radi se o naponu $V_{R(RMS)} = -55 \text{ V}$).

Tabela 2.2 prikazuje izvod iz tehničkih specifikacija dioda familije 1N4000 koji se odnosi na termičke karakteristike. Od posebnog značaja je

Tabela 2.2: Termičke karakteristike za diode familije 1N4000 [17].

THERMAL CHARACTERISTICS

Rating	Symbol	Typ	Max	Unit
Power Dissipation	P_D	3		W
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	50		°C/W

disipacija snage

disipacija snage P_D , koja je, prema Vatovom zakonu, definisana kao:

$$P_D = I \cdot V , \quad (2.34)$$

pri čemu je I struja kroz diodu, a V napon na diodi, bilo pri direktnoj ili inverznoj polarizaciji. Disipacija snage je ograničenje koje obavezno treba uzeti u obzir prilikom projektovanja elektronskih kola, a ako je neophodno struja kroz diodu se može ograničiti otpornikom. Termička otpornost $R_{\theta JA}$ ili, skraćeno, θ_{JA} predstavlja razliku temperatura između čipa i okoline koja se pojavljuje po svakom W disipirane snage. Ovaj parametar je od značaja prilikom izbora veličine i materijala hladnjaka.

Tabela 2.3 prikazuje izvod iz tehničkih specifikacija dioda familije 1N4000, koji se odnosi na tipične vrednosti električnih karakteristika. Ove

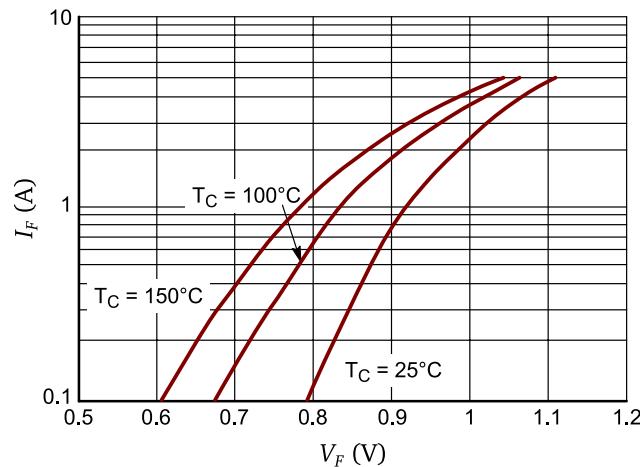
Tabela 2.3: Tipične vrednosti električnih karakteristika za diode familije 1N4000 [17].

ELECTRICAL CHARACTERISTICS

Rating	Symbol	Typ	Max	Unit
Maximum Instantaneous Forward Voltage Drop, ($i_F = 1.0 \text{ Amp}, T_J = 25^\circ\text{C}$)	V_F	0.93	1.1	V
Maximum Full Cycle Average Forward Voltage Drop, ($i_O = 1.0 \text{ Amp}, T_L = 75^\circ\text{C}, 1 \text{ inch leads}$)	$V_{F(AV)}$		0.8	V
Maximum Reverse Current (rated DC voltage) ($T_J = 25^\circ\text{C}$) ($T_J = 100^\circ\text{C}$)	i_R	0.05 1.0	10 50	mA
Maximum Full Cycle Average Reverse Current, ($i_O = 1.0 \text{ Amp}, T_L = 75^\circ\text{C}, 1 \text{ inch leads}$)	$i_{R(AV)}$		30	mA

vrednosti se definišu prema skupu standarda u mikroelektronskoj industriji koji se naziva JEDEC (www.jedec.org). Svaka od vrednosti se definiše za odgovarajuće radne uslove. Na primer, tipična vrednost pada napona na diodi pri direktnoj polarizaciji $V_F = 0,93 \text{ V}$ definisana je za protok struje kroz diodu od 1 A na temperaturi od 25°C .

Na Sl. 2.29 prikazane su strujno–naponske karakteristike dioda familije 1N4000 pri direktnoj polarizaciji. U ovom slučaju parametar je temperatura.

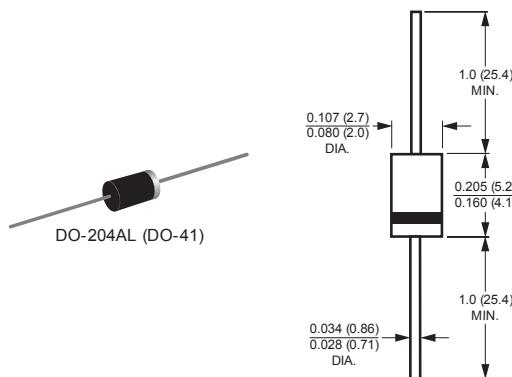


Slika 2.29: Strujno–naponske karakteristike pri direktnoj polarizaciji za diode familije 1N4000. T_C je temperatura kućišta diode. Adaptacija na osnovu tehničke specifikacije proizvođača [17].

Za diode se još, kao standardni, daju i parametarski dijagrami funkcija $I_R = f(V_R)$ i $C_j = f(V_R)$.

Na Sl. 2.30 prikazan je izvod iz tehničke specifikacije proizvođača koji se odnosi na tip kućišta i njegove dimenzije, za diode familije 1N4000. Ku-

PACKAGE OUTLINE DIMENSIONS in inches (millimeters)



Slika 2.30: Dimenzije kućišta za diode familije 1N4000 [17].

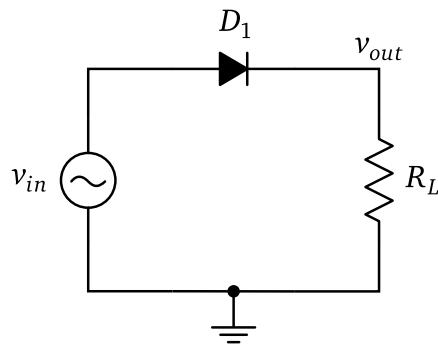
ćista poluprovodničkih komponenata definisana su JEDEC standardima. U

ovom slučaju prikazano je kućište DO-41 iz DO-XX familije kućišta. U pitanju je radijalno kućište sa izvodima za montažu kroz rupe na štampanoj ploči (*through hole*). Na kućištu je katoda obeležena obojenim prstenom. Dimenzijske vrijednosti kućišta se uobičajeno daju u milimetrima i inčima (1in = 25,4 mm).

2.2.2 Ispravljačke diode

Usmeraća svojstva dioda omogućavaju pretvaranje naizmeničnih signala koji imaju pozitivne i negativne vrednosti u signale sa isključivo pozitivnim ili negativnim vrednostima. Ovaj postupak se naziva ispravljanje signala, a diode koje se pri tom koriste *ispravljačke* (*rectifying*) diode. Signali koji se ispravljaju najčešće su prostoperiodični, a njihove amplitude mogu biti znatno veće od napona vođenja diode.

Osnovno kolo za ispravljanje prikazano je na Sl. 2.31. Tokom pozitivne

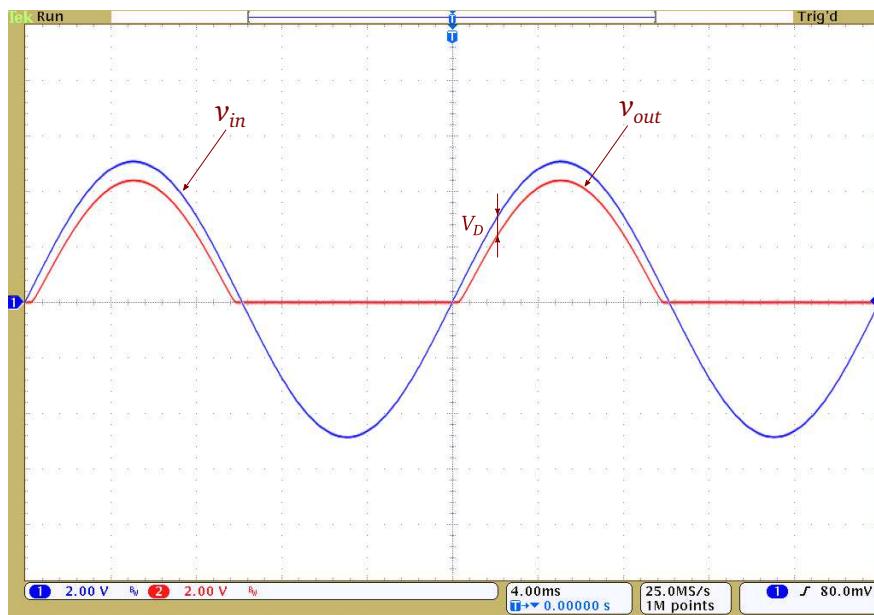


Slika 2.31: Kolo za polutalasno ispravljanje.

poluperiode ulaznog signala v_{in} , dioda provodi struju koja stvara pad napona v_{out} na otpornosti opterećenja⁷ R_L . Vrednost izlaznog napona umanjena je za pad napona na diodi koji odgovara naponu vođenja primenjene diode (Sl. 2.32). Tokom negativne poluperiode dioda ne provodi, pa kroz otpornik R_L ne teče struja. Pri tome, amplituda ulaznog napona ne sme biti veća od probojnog napona diode. Ova vrsta ispravljanja naziva se *polutalasno* (*half-wave*) ispravljanje naizmeničnog signala.

U praksi se za ispravljanje naizmeničnog signala najčešće koristi kolo prikazano na Sl. 2.33, koje se sastoji od četiri diode povezane u konfiguraciju mosta. Tokom pozitivne poluperiode ulaznog napona provode diode D_1 i D_2 , a diode D_3 i D_4 su zakočene. Situacija je obrnuta tokom negativne poluperiode, kada provode diode D_3 i D_4 , dok su diode D_1 i D_2 zakočene. Rezultat je da

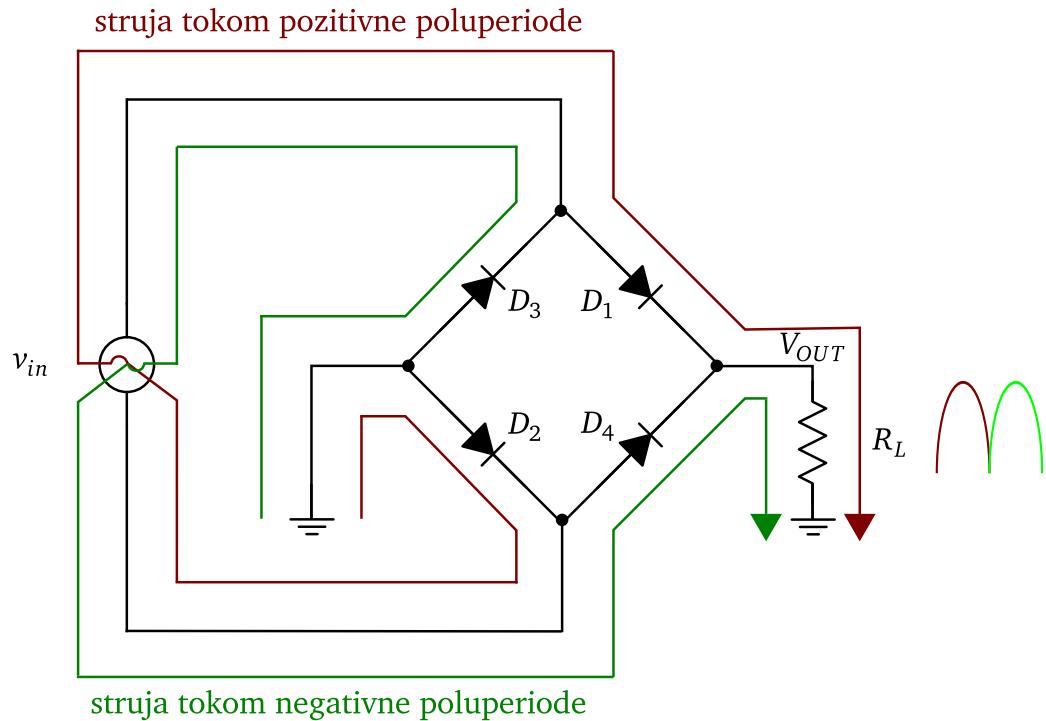
⁷Otpornost opterećenja se konvencionalno označava kao $R_{L(\text{oad})}$.



Slika 2.32: Eksperimentalni talasni oblici ulaznog i izlaznog napona u kolu za polutalasno ispravljanje sa Sl. 2.31 (D_1 : 1N4003; $R_L = 10\text{k}\Omega$).

se obe poluperiode ulaznog napona pojavljuju kao ispravljene na izlazu. Ova vrsta ispravljanja naziva se *punotalasno* (*full-wave*) ispravljanje naizmeničnog signala. Vrednost izlaznog napona umanjena je za dvostruku vrednost pada napona na diodi (Sl. 2.34). Punotalasni ispravljač je efikasniji od polutalasnog ispravljača jer su praktično iskorišćene obe poluperiode ulaznog napona. Punotalasni ispravljač sa Sl. 2.33 se u domaćoj stručnoj literaturi često naziva Grecov spoj.

Izlazni napon sa Sl. 2.34 može se smatrati ispravljenim sa stanovišta značka, ali se i dalje menja u vremenu. Da bi se pretvorio u jednosmerni napon konstantne amplitude, na izlaz punotalasnog ispravljača dodaje se kondenzator C , kao što je ilustrovano na Sl. 2.35 (pri čemu su četiri diode sa Sl. 2.33 zamenjene šematskim simbolom U_1). Sve dok ulazni napon v_{in} sa Sl. 2.34 raste, struja protiče kroz odgovarajuće dve diode i paralelnu vezu otpornika i kondenzatora, tako da i izlazni napon raste. Pri tome se kondenzator puni i kada ulazni napon dostigne maksimalnu vrednost kondenzator je napunjeno na vrednost $V_{in} - 2V_D$. Kada ulazni napon počne da opada, na kondenzatoru se zadržava maksimalna vrednost izlaznog napona, a na diodama se javlja napon manji od $2V_D$ koji je nedovoljan da ih direktno polariše. Diode prestaju da vode, kondenzator preuzima ulogu izvora i počinje da se prazni preko ot-



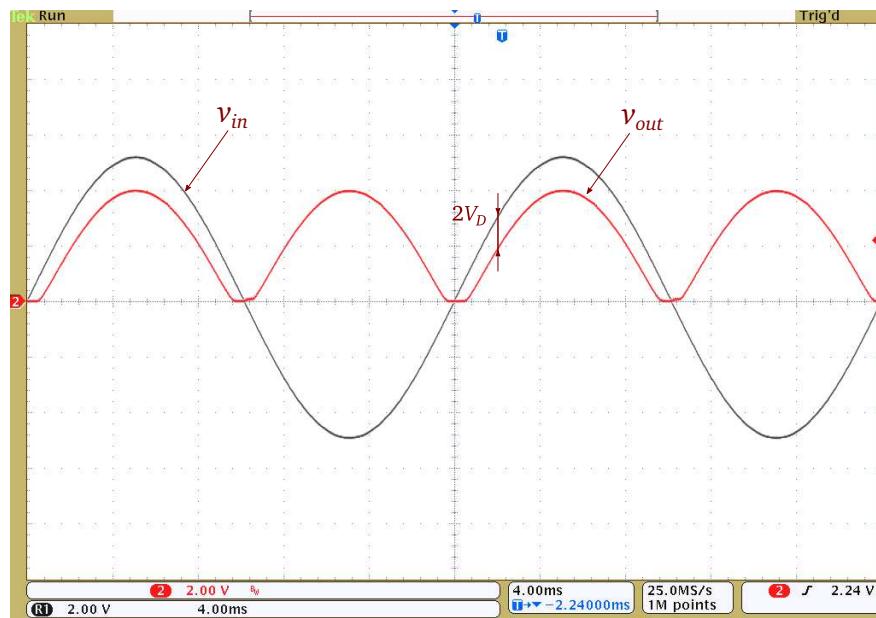
Slika 2.33: Kolo za punotalasno ispravljanje.

pornosti R_L . Vreme pražnjenja kondenzatora zavisi od vremenske konstante $\tau = R_L C$. Sa nailaskom nove poluperiode ispravljenog napona kondenzator se ponovo puni i proces se ciklično ponavlja.

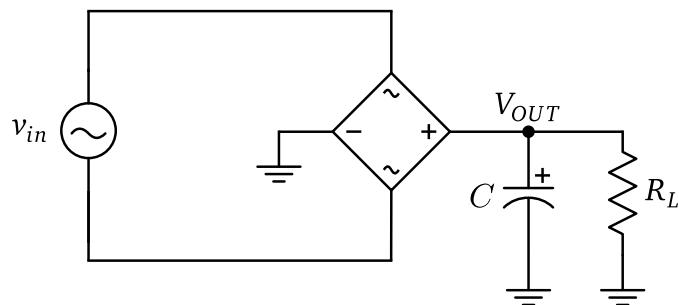
Efekat izlaznog kondenzatora na punotalasni ispravljeni napon V_{OUT} prikazan je na Sl. 2.36. Povećanjem kapacitivnosti povećava se vremenska konstanta, pa se samim tim kondenzator sporije prazni. Time se smanjuje *talasnost (ripple)* izlaznog napona $V_{r(pp)}$. Izlazni kondenzator se naziva kondenzatorom za poravnjanje napona (*smoothing capacitor*) ili rezervoarom (*reservoir capacitor*).

Ispravljačke diode se tehnološki realizuju kao standardne silicijumske diode. Najčešće su u upotrebi diode serije 1N4000. Punotalasni ispravljači se realizuju kao monolitna kola, u kojima su sve četiri diode integrisane na jednom čipu, a mogu biti i diskretne, unutar jednog kućišta. Kućišta mogu biti različita, u zavisnosti od predviđenog načina montaže i disipacije snage (Sl. 2.37).

Primer 2.6: Standardna primena ispravljačkih dioda je u uređajima za ispravljanje mrežnog napona, poznatim pod skraćenim nazivom ispravljači. Kod ovih uređaja se mrežni napon, preko osigurača F_1 dovodi na primar



Slika 2.34: Eksperimentalni talasni oblici ulaznog i izlaznog napona u kolu za punotalasno ispravljanje sa Sl. 2.33 (D_1-D_4 : 1N4003; $R_L = 10\text{k}\Omega$).



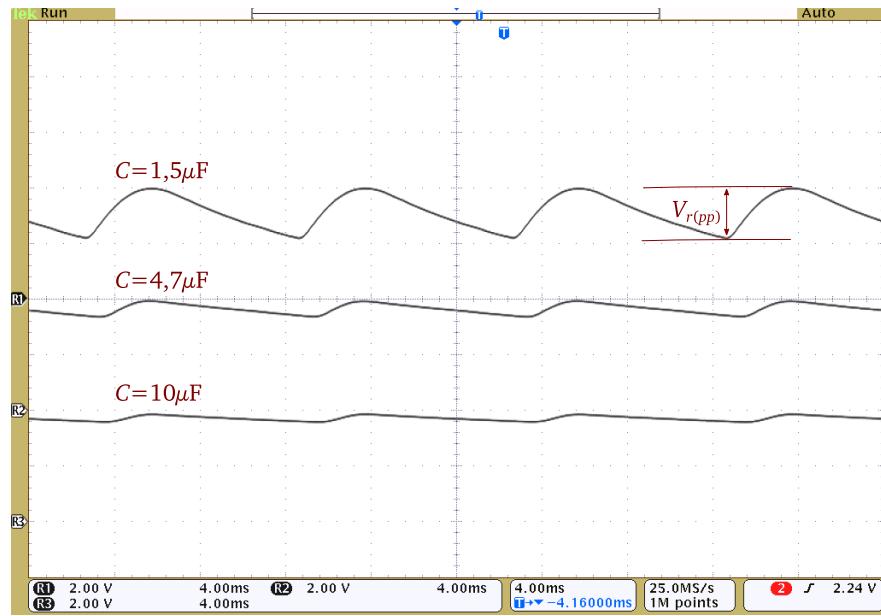
Slika 2.35: Kolo za punotalasno ispravljanje sa izlaznim kondenzatorom.

transformatora T_1 (Sl. 2.38). Vršna (peak) vrednost ulaznog mrežnog napona na primaru je:

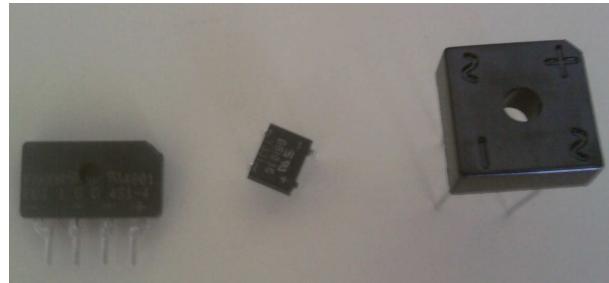
$$V_{p(pri)} = \sqrt{2} \cdot 230 \simeq 325\text{ V}.$$

Transformator smanjuje vrednost ulaznog napona, tako da se na sekundaru pojavljuje napon v_{sec} . Ako je, na primer, odnos transformacije transformatora $n = 0, 1$, tada je vršna vrednost napona na sekundaru:

$$V_{p(sec)} = nV_{p(pri)} = 32,5\text{ V}.$$



Slika 2.36: Efekat izlaznog kondenzatora na punotalasni ispravljeni napon ($R_L = 10 \text{ k}\Omega$).



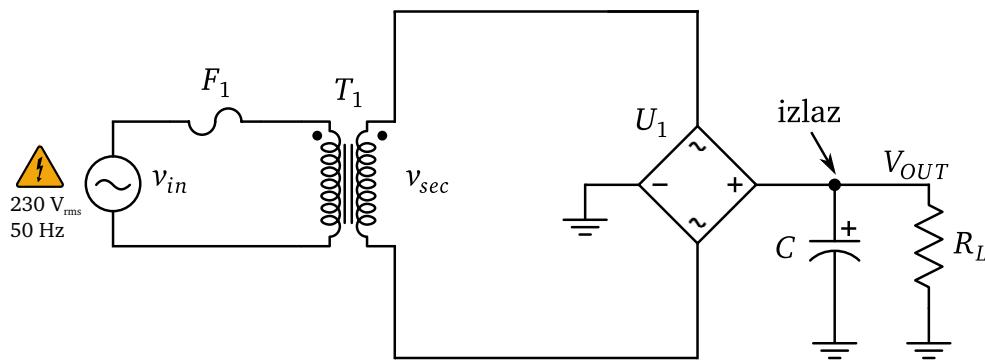
Slika 2.37: Integrисани punotalasni ispravljači.

Vršna vrednost ispravljenog napona $v_{p(out)}$ je umanjena za pad napona na dve diode u punotalasnom ispravljaču:

$$V_{p(out)} = V_{p(sec)} - 2V_D = 32,5 - 2 \cdot 0,7 \simeq 31 \text{ V}.$$

Pod uslovom da je $V_{r(pp)} < 0,1V_{p(out)}$, talasnost izlaznog napona se može aproksimirati relacijom:

$$V_{r(pp)} \simeq \frac{1}{fR_L C} V_{p(out)}, \quad (2.35)$$



Slika 2.38: Osnovno kolo mrežnog ispravljača.

pri čemu je $f = 50 \text{ Hz}$ učestanost ulaznog napona. Vrednost jednosmernog izlaznog napona uzima se kao:

$$V_{OUT} \simeq V_{p(out)} - \frac{1}{2}V_{r(pp)} = \left(1 - \frac{1}{2fR_L C}\right)V_{p(out)}. \quad (2.36)$$

Za $R_L = 1 \text{ k}\Omega$ i $C = 470 \mu\text{F}$, iz (2.36) je $V_{OUT} \simeq 30 \text{ V}$. Za opisivanje talasnosti izlaznog napona koristi se *koeficijent talasnosti*:

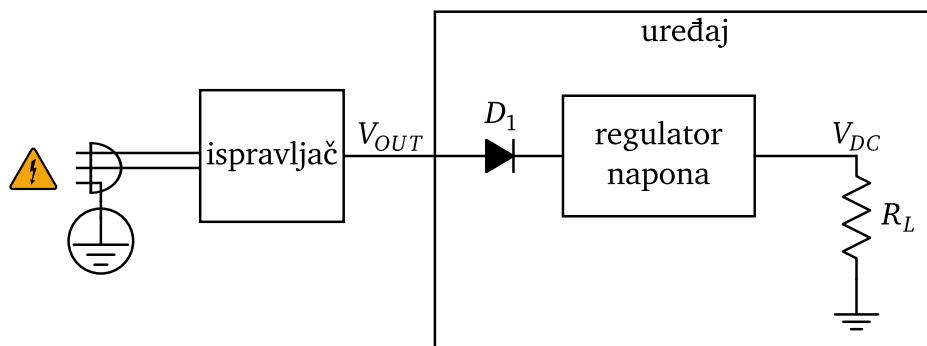
$$r = \frac{V_{r(pp)}}{V_{OUT}} \cdot 100 \quad (\%). \quad (2.37)$$

U ovom primeru je $r \simeq 4,4\%$. Ako se vrednost kapacitivnosti izlaznog kondenzatora poveća na $C = 1000 \mu\text{F}$, tada će koeficijent talasnosti biti $r \simeq 2,1\%$, pa će i izlazni jednosmerni napon biti bliži konstantnoj vrednosti. Kao izlazni filterski kondenzatori koriste se aluminijumski elektrolitski kondenzatori ili kondenzatori sa čvrstim elektrolitom [1]. Tipične vrednosti kapacitivnosti koje se koriste su reda veličine nekoliko hiljada μF . S obzirom na gabarite ovih kondenzatora, uobičajeno se, umesto jednog, u ispravljač ugrađuju dva kondenzatora u paralelnoj vezi. Nazivni napon kondenzatora mora biti veći od napona $V_{p(out)}$. Kondenzatori moraju biti deklarisani i za odgovarajuću talasnost izlazne struje (*ripple current*) [1]. Osnovni nedostatak ovakvih uređaja je u tome što kroz transformator i ispravljač stalno prolazi struja, pa su za veće snage potrebni transformatori velikih gabarita, kojima treba obezbediti i odgovarajuće hlađenje.

Ispravljač sa slike 2.38 ne obezbeđuje konstantan jednosmerni napon na izlazu, već on zavisi od vrednosti opterećenja (R_L se nalazi iza izlaza ispravljača i nije njegov sastavni deo). Zbog toga se ovaj tip ispravljača naziva ne-regulisani. Postupak regulacije jednosmernog napona podrazumeva upotrebu integrisanih kola koja obavljaju funkciju DC/DC pretvarača, a koja se nazivaju *stabilizatori* ili *regulatori napona*. Regulatori napona se nalaze unutar

 Ako je kućište uređaja metalno, tada mora biti uzemljeno!

elektronskih uređaja koji se napajaju preko spoljašnjeg neregulisanog ispravljača (Sl. 2.39). Dioda D_1 sprečava inverznu polarizaciju regulatora napona,



Slika 2.39: Blok napajanja elektronskog uređaja.

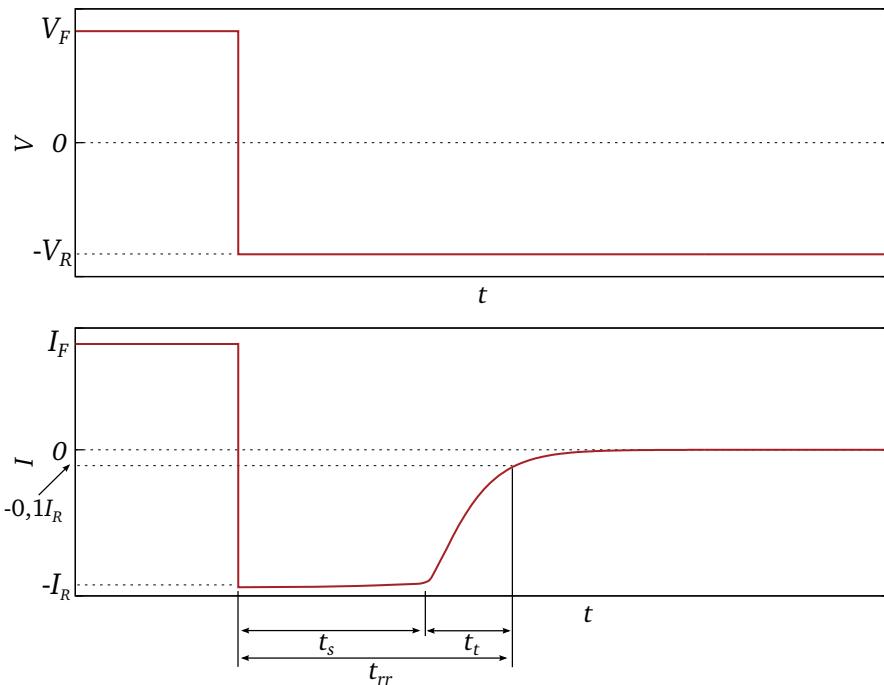
koji obezbeđuje izlazni napon V_{DC} , čija vrednost ne zavisi od opterećenja.

Punotalasni ispravljač je moguće realizovati i korišćenjem samo dve diode, od kojih svaka ispravlja po jednu poluperiodu ulaznog napona (primer 2.22). Međutim, u tom slučaju neophodno je upotrebiti transformator koji ima centralni izvod na sekundaru (*center-tapped transformer*), što je skuplje rešenje.

2.2.3 Prekidačke diode

Diode koje u elektronskim kolima prelaze iz provodnog u neprovodno stanje i obratno, najčešće pod dejstvom impulsne pobude, nazivaju se *prekidačke* (*switching*) diode. Na taj način ove diode ostvaruju funkciju elektronskog prekidača koji na određeni način razdvaja ili spaja pojedine delove kola. Impulsna pobuda predstavlja naglu promenu vrednosti električnog signala u vremenu.

Pored standardnih karakteristika opisanih u 2.2.1, za prekidačke diode je od suštinskog značaja brzina prekidanja. Prelazak diode iz provodnog u neprovodno stanje nije trenutan. Ako se u kolu sa Sl. 2.4 napon na diodi poveća, u idealnom slučaju trenutno, od vrednosti V_F na vrednost $-V_R$, struja kroz diodu će se promeniti kao na Sl. 2.40. Natkoncentracije manjinskih nosilaca koje postoje u p- i n-oblasti pri direktnoj polarizaciji (Sl. 2.5) pod dejstvom negativne polarizacije bivaju uklonjene tako što elektroni iz p-oblasti prelaze u n-oblasci, a šupljine iz n-oblasti prelaze u p-oblasci. Zbog toga dolazi do pojave inverzne struje $-I_R$. Da bi koncentracije manjinskih nosilaca na granicama osiromašene oblasti dostigle ravnotežne vrednosti, potrebno je vreme skladištenja t_s (*storage time*), tokom koga je struja $-I_R$ približno konstantna.

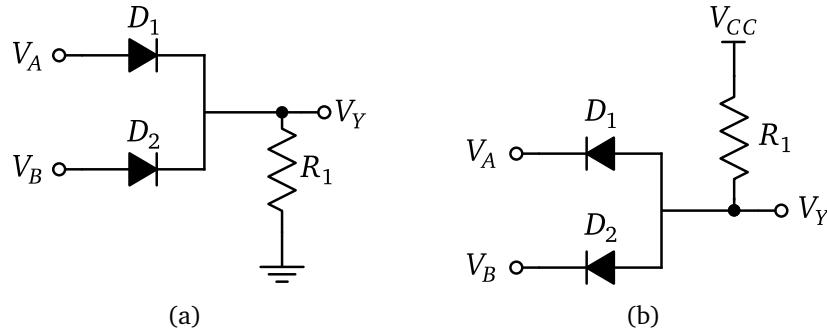


Slika 2.40: Definicija vremena oporavka diode.

Nakon toga, struja kroz diodu opada i dostiže vrednost inverzne struje zasićenja. Vreme tokom koga struja opadne od $-I_R$ do $-0,1I_R$ predstavlja vreme prelaza t_s (*transit time*). Ukupno vreme $t_{rr} = t_s + t_t$ tokom koga se struja kroz diodu promeni od vrednosti I_F do vrednosti $-0,1I_R$ naziva se *vreme oporavka* (*reverse recovery time*) diode. Ovo vreme se naziva još i vreme isključenja (*turn-off time*) diode. Vreme oporavka određuje brzinu prekidanja diode i daje se kao parametar u tehničkim specifikacijama prekidačkih dioda (proizvođači često definišu vreme oporavka kao vreme potrebno za promenu struje kroz diodu od neke vrednosti I_F do neke vrednosti $-I_R$, npr. od $I_F = 10 \text{ mA}$ do $I_R = -1 \text{ mA}$). Prekidačke diode su tehnološki optimizovane tako da su im tipične vrednosti vremena oporavka od nekoliko ns do nekoliko desetina ns. Vreme oporavka je jedan od parametara kojim je određena i maksimalna učestanost povorke impulsa koja se može dovesti na diodu. Vreme uključenja (*turn-on time*) diode se definiše kao vreme koje je potrebno da dioda iz neprovodnog pređe u provodno stanje. Ovo vreme, iako konačno, kraće je od vremena oporavka i u praksi se smatra zanemarljivim. Treba napomenuti da ispravljačke diode, opisane u 2.2.2, nisu pogodne za primenu u kolima sa signalima viših učestanosti jer im je vreme oporavka dugačko, reda veličine μs ili duže.

vreme oporavka

Područje primene prekidačkih dioda je veoma široko, pa se zbog toga u stručnoj literaturi svrstavaju u diode opšte namene. Pored primena u složenijim kolima, kao što su RF (*Radio Frequency*) kola, ove diode se često koriste i u analognim kolima kod kojih je potrebno implementirati jednostavnu logičku funkciju (Sl. 2.41). Diodna logička kola projektuju se tako da naponi



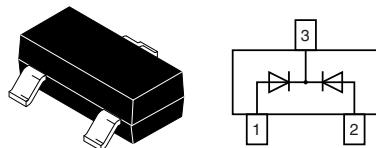
Slika 2.41: Diodna logička kola: (a) ILI kolo i (b) I kolo.

V_A i V_B mogu imati jednu od dve moguće vrednosti: 0 V ili npr. $V_{CC} = 5$ V. U zavisnosti od kombinacije napona na ulazu provode odgovarajuće diode, pa napon na izlazu V_Y može imati neku od vrednosti iz Tab. 2.4, pri čemu je V_D pad napona na direktno polarisanoj diodi. Vrednosti napona od 0 V i V_{CC}

Tabela 2.4: Tablice istinitosti diodnih logičkih kola (logičke vrednosti su u zagradama).

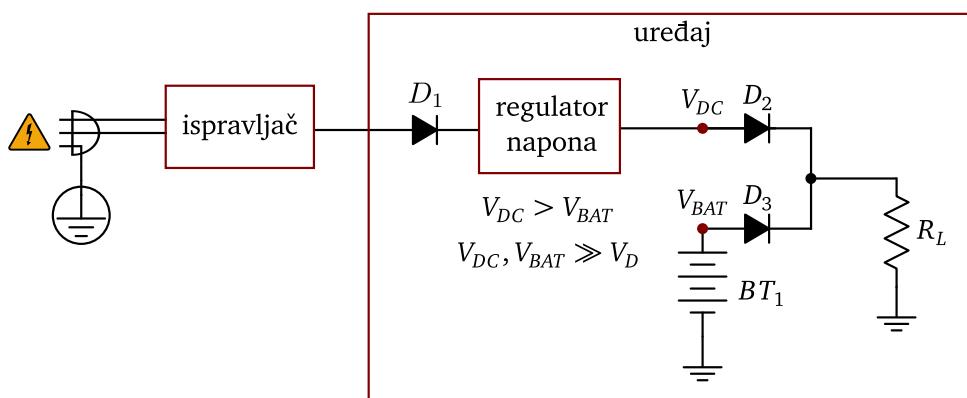
(a) ILI kolo		(b) I kolo		
V_A	V_B	V_Y	V_A	V_B
0 (0)	0 (0)	0 (0)	0 (0)	V_D (0)
V_{CC} (1)	0 (0)	$V_{CC} - V_D$ (1)	V_{CC} (1)	0 (0)
0 (0)	V_{CC} (1)	$V_{CC} - V_D$ (1)	0 (0)	V_{CC} (1)
V_{CC} (1)	V_{CC} (1)	$V_{CC} - V_D$ (1)	V_{CC} (1)	V_{CC} (1)

odgovaraju logičkoj nuli i jedinici, respektivno. Za $V_{CC} \gg V_D$ može se smatrati da vrednosti napona V_D i $V_{CC} - V_D$ takođe odgovaraju logičkoj nuli i jedinici, respektivno. U praksi je prethodni uslov ispunjen kada je $V_{CC} \geq 5$ V. Za diskretnu realizaciju diodnih logičkih kola mogu se koristiti npr. diode 1N914 ili 1N4148 [14], [18]. Postoje i integrisane varijante, sa zajedničkom anodom ili katodom (Sl. 2.42). Vrednost otpornika R_1 zavisi od opterećenja izlaza logičkog kola, a tipično je nekoliko stotina Ω .



Slika 2.42: Dvostruka dioda sa zajedničkom katodom u kućištu za površinsku montažu SOT-23.

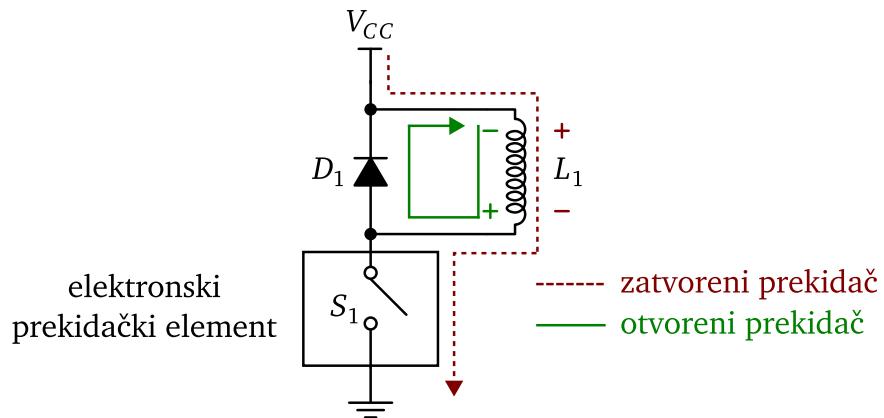
☞ **Primer 2.7:** Jedna od primena kola sa Sl. 2.41(a) je realizacija jednostavnog sistema za obezbeđenje neprekidnog napajanja uređaja (Sl. 2.43). Kada



Slika 2.43: Realizacija sistema za neprekidno napajanje korишћењем diodne logike.

je mrežno napajanje prisutno, dioda D_2 je direktno polarisana, a dioda D_3 je inverzno polarisana. Opterećenje se tada napaja preko regulatora napona. U odsustvu mrežnog napajanja, dioda D_3 biva direktno polarisana i opterećenje se napaja preko baterije BT_1 . Inverzna polarizacija diode D_2 u tom slučaju sprečava pražnjenje baterije preko regulatora napona. Treba primetiti da je u ovom kolu predviđena upotreba baterije koja se ne puni u prisustvu mrežnog napajanja, jer inverzna polarizacija diode D_3 to sprečava.

Značajna primena prekidačkih dioda je u zaštiti elektronskih prekidača od uticaja induktivnog opterećenja (npr. releja, elektromotora, itd.). U elektronskim kolima se za kontrolu rada induktivnih opterećenja često koriste elektronski prekidački elementi, npr. tranzistori, u konfiguraciji kao na Sl. 2.44. Kada je prekidač S_1 zatvoren struja teče kroz induktivno opterećenje L_1 , a dioda D_1 je inverzno polarisana. Prilikom otvaranja prekidača na krajevima induktivnog opterećenja se u prelaznom režimu indukuje napon suprotnog polariteta, koji može oštetiti prekidač. Međutim, tada dioda D_1 postaje direk-

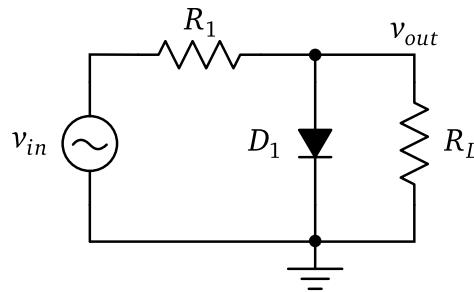


Slika 2.44: Upotreba diode kao zaštite od uticaja induktivnog opterećenja.

no polarisana, pa se strujno kolo zatvara preko nje i induktivnog opterećenja. Napon na induktivnom opterećenju se smanjuje na vrednost napona direktne polarizacije diode, čime se štiti prekidač. Dioda D_1 u ovoj konfiguraciji predstavlja povratni provodni put (*flyback*) za struju iz induktivnog opterećenja, pa se može nazvati povratnom diodom (*freewheeling/catch diode*). Prilikom izbora povratne diode potrebno je obratiti pažnju na trenutnu vršnu struju (*non-repetitive peak forward current*) koja se kao parametar daje u tehničkim specifikacijama proizvođača. Od vrednosti ove struje zavisi da li dioda može, sa stanovišta disipacije snage, da podnese naponski tranzijent koji nastaje prilikom isključivanja prekidača. Takođe, poželjno je da probajni napon diode bude što veći od napona napajanja kola V_{CC} .

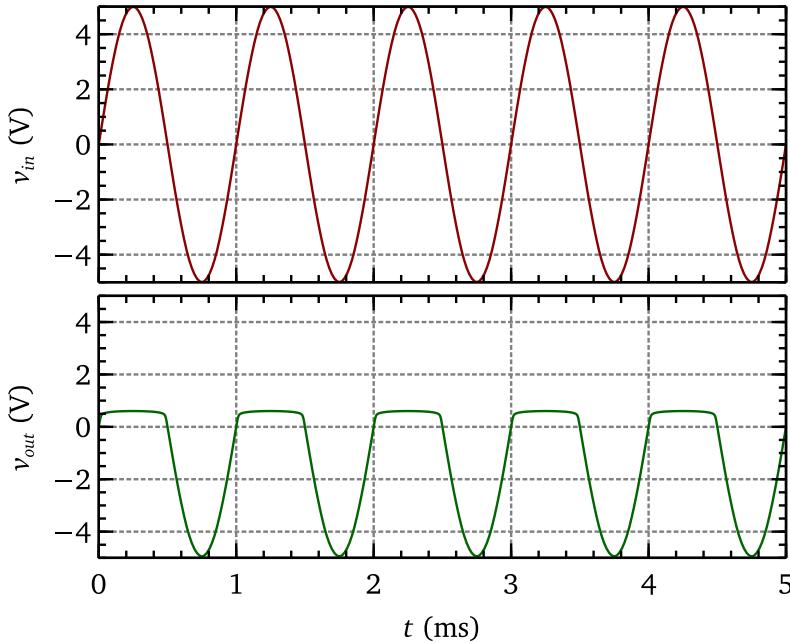
2.2.3.1 Ograničavači

Prekidačke diode se upotrebljavaju i za ograničenje amplitudе signala, odnosno odsecanje (*clipping*). Kolo na Sl. 2.45 odseca sve pozitivne vrednosti ulaznog naizmeničnog signala v_{in} na vrednost koja je jednaka naponu vođenja diode V_D . Kolo propušta sve negativne vrednosti ulaznog signala. Dioda je vezana paralelno opterećenju, pa kolo predstavlja paralelni pozitivni diodni ograničavač. Diodni ograničavači se nazivaju po tome kako je dioda vezana u kolo i po tome koje vrednosti ulaznog signala *odsecaju*, što se utvrđuje na osnovu orientacije diode. U ovom primeru dioda je vezana paralelno, a ograničavač odseca pozitivne vrednosti ulaznog signala, pa je ograničavač paralelni pozitivni. Amplituda ulaznog signala mora biti manja od probajnog napona diode i obično je do par desetina V. Pri projektovanju kola potrebno je poznavati vrednost otpornosti opterećenja R_L . Ako se želi očuvanje



Slika 2.45: Kolo za odsecanje pozitivne vrednosti naizmeničnog signala (paralelni pozitivni diodni ograničavač).

amplitude ulaznog signala u delu periode tokom koga se ne vrši odsecanje, otpornost R_L mora biti mnogo veća od otpornosti otpornika R_1 . Otpornik R_1 služi da ograniči struju kroz diodu i otpornost mu je tipično reda veličine $k\Omega$. Na Sl. 2.46 prikazani su talasni oblici ulaznog i izlaznog napona pozitivnog diodnog ograničavača. Ograničavač ne menja oblik ulaznog signala već sa-

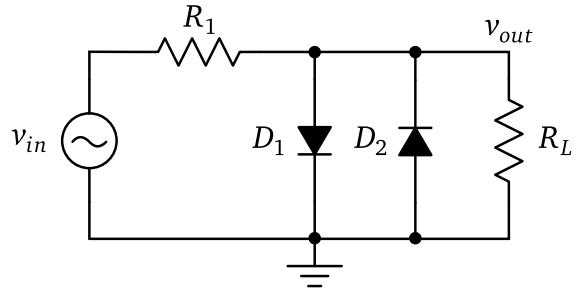


Slika 2.46: Talasni oblici ulaznog i izlaznog napona paralelnog pozitivnog diodnog ograničavača sa Sl. 2.45: $R_s = 1\text{ k}\Omega$, $R_L = 50\text{ k}\Omega$, dioda D_1 je 1N914 [14].

mo utiče na njegovu amplitudu u delu periode tokom koga se vrši odsecanje.

Ulagani signal ne mora biti oblika sinusa, već može biti trougaoni, povorka pravougaonih impulsa, itd.

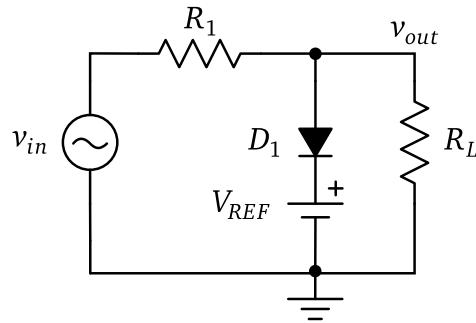
Okretnjem diode u kolu sa Sl. 2.45 dobija se paralelni negativni diodni ograničavač, odnosno kolo koje odseca sve negativne vrednosti ulaznog najzmeničnog signala (primer 2.24). Upotreboom dve diode dobija se simetrični (dvostrani) diodni ograničavač, koji je prikazan na Sl. 2.47. Ovaj ograničavač



Slika 2.47: Simetrični (dvostrani) paralelni diodni ograničavač.

se često koristi kada je potrebno zaštiti osetljiva elektronska kola koja prihvataju relativno mali opseg napona na ulazu, na primer $\pm 0,5\text{ V}$ (u ovom slučaju R_L predstavlja ulaznu otpornost takvog kola). Primenom simetričnog ograničavača napon v_{out} će biti ograničen na $\approx \pm 0,7\text{ V}$, što je bezbedna vrednost (primer 2.25).

Da bi se ulagni signal ograničio na vrednost koja je veća od $0,7\text{ V}$ moguće je redno vezati više dioda (primer 2.26). Drugo rešenje je umetanje izvora referentnog jednosmernog napona V_{REF} u granu diode, čime se formira diodni ograničavač sa polarizacijom (*biased clipper*) kao što je ilustrovano na Sl. 2.48. Pošto je na katodi diode napon V_{REF} , ona će početi da provodi tek

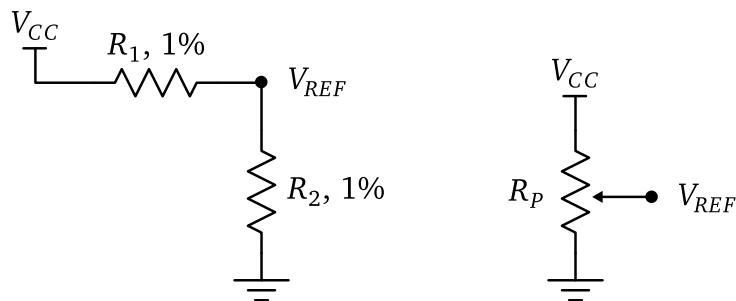


Slika 2.48: Paralelni pozitivni diodni ograničavač sa polarizacijom.

kada napon na njenoj anodi dostigne vrednost $V_D + V_{REF}$. Kada dioda provodi,

izlazni napon će biti upravo ta vrednost, odnosno $v_{out} = V_D + V_{REF}$. Kada je dioda zakočena, ponašaće se kao otvoreni prekidač, pa napon V_{REF} nema uticaja na izlazni napon. Prema tome, kolo sa Sl. 2.48 će odsecati sve pozitivne vrednosti ulaznog naizmeničnog signala koje su veće od vrednosti $0,7V + V_{REF}$, a propuštati sve negativne vrednosti. Podešavanjem napona V_{REF} moguće je podešiti i nivo odsecanja signala. Polaritet napona V_{REF} u kolu sa Sl. 2.48 može biti i obrnut („–“ kraj prema katodi diode). Tada je katoda diode na naponu $-V_{REF}$, pa će ona provoditi za svaku vrednost ulaznog napona koja je veća od $V_D - V_{REF}$ (primer 2.27).

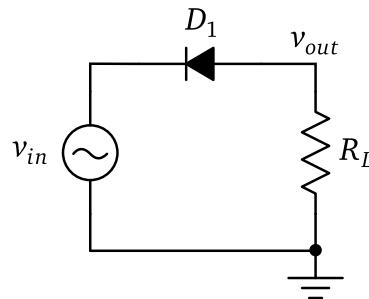
Umesto posebnog izvora referentnog napona, moguće je koristiti već postojeći izvor V_{CC} kojim se polarišu sve ostale komponente u kolu, a željenu vrednost napona V_{REF} podešiti korišćenjem naponskog razdelnika ili potencijometra/trimera, kao što je ilustrovano na Sl. 2.49. Polarizacija se može pri-



Slika 2.49: Realizacija izvora referentnog napona za kolo sa Sl. 2.48 preko naponskog razdelnika ili preko potenciometra/trimera. Upotrebljeni su otpornici sa 1% tolerancije.

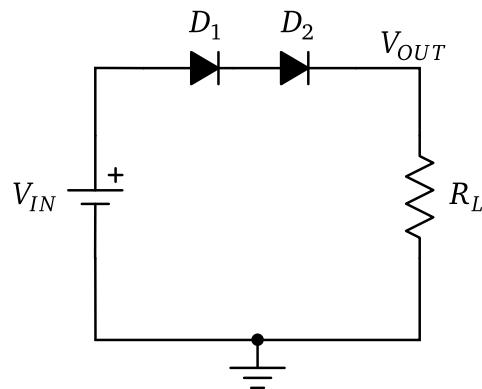
meniti i kod negativnog i kod simetričnog ograničavača (primeri 2.28 i 2.29).

Ograničavači mogu biti i u rednoj (serijskoj) konfiguraciji. Za razliku od paralelnih, kod rednih ograničavača nema posebnog otpornika koji ograničava struju kroz diodu, jer je ona redno vezana na otpornost opterećenja. Redni negativni diodni ograničavač je u stvari kolo za polusalasno ispravljanje prikazano na Sl. 2.31, s tim što se umesto ispravljačke koristi prekidačka dioda. Redni pozitivni diodni ograničavač se dobija okretanjem diode, kao na Sl. 2.50. Kolo će odsecati sve pozitivne vrednosti ulaznog signala jer je tada dioda zakočena. Dioda će početi da provodi tek kada napon na njenoj katodi postane manji od $-0,7V$. Amplituda negativnih vrednosti ulaznog signala će na izlazu biti umanjena za napon vođenja diode (primer 2.30). Redni ograničavači mogu biti i sa više redno vezanih dioda. U praksi se ovakvi ograničavači koriste za ograničenje vrednosti jednosmernog napona.



Slika 2.50: Redni pozitivni diodni ograničavač.

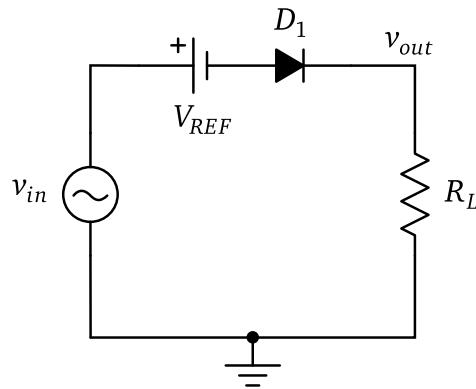
⌚ Primer 2.8: U kolu na Sl. 2.51 dve redno vezane diode su upotrebљene da ograniče vrednost jednosmernog napona na opterećenju. Za $V_{IN} = 5\text{ V}$



Slika 2.51: Redni diodni ograničavač sa dve diode.

je $V_{OUT} = V_{IN} - 2V_D \simeq 3,5\text{ V}$. Ograničavač se može koristiti kod opterećenja čija je otpornost približno konstantna ($R_L \simeq Const.$), pod uslovom da su dovoljno tolerantna na promene napona i struje kroz diode usled promena temperature. Treba napomenuti da i kod rednih i kod paralelnih ograničavača nije praktično (i preporučljivo) koristiti više od 2–3 redno vezane prekidačke diode za ograničenje vrednosti napona. U slučaju potrebe da napon na opterećenju bude npr. 3,3 V preporučljivo je koristiti namenska integrisana kola, tj. naponske regulatore.

Redni ograničavači takođe mogu biti sa polarizacijom, kao što je ilustrovano na Sl. 2.52. Na ulaz kola se dovodi naizmenični napon sinusnog oblika $v_{in} = V_p \sin(\omega t)$. Za sve negativne poluperiode v_{in} dioda je zakočena, pa je $v_{out} = 0$. U pozitivnim poluperiodama napon na opterećenju će se pojaviti



Slika 2.52: Redni negativni diodni ograničavač sa polarizacijom.

tek kada je $V_p > V_{REF} + V_D$. Zbog toga će amplitudu pozitivne poluperiode izlaznog napona biti ograničene na vrednost:

$$V_p - V_{REF} - V_D .$$

Ako je polaritet napona V_{REF} u kolu sa Sl. 2.52 suprotan (+ prema anodi diode), amplituda pozitivne poluperiode izlaznog napona će biti:

$$V_p + V_{REF} - V_D ,$$

odnosno amplituda ulaznog napona je uvećana za vrednost $V_{REF} - V_D$. Pored toga, kada je $v_{in} = 0$, izlazni napon je $V_{REF} - V_D$. Zbog toga će izlazni napon biti na 0 V tek kada je vrednost ulaznog napona $-V_{REF} + V_D$ (primer 2.31). Treba istaći da redni ograničavač sa polarizacijom neće obavljati željenu funkciju odsecanja kada je amplituda ulaznog napona V_p manja od vrednosti V_{REF} !

Kod svih ograničavača sa polarizacijom kao izvor referentnog napona može se koristiti posebna vrsta diode koja se naziva Zener dioda, opisana u 2.2.4.

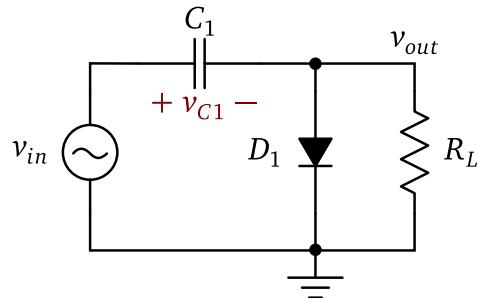
Iako na prvi pogled kao kola mogu da deluju jednostavno, pri projektovanju ograničavača se mora uzeti u obzir više faktora, kao što su: amplituda ulaznog signala, opseg učestanosti ulaznog signala, otpornost opterećenja, vreme oporavka diode, temperaturna stabilnost, itd.

2.2.3.2 Pomerači naponskog nivoa

Pomerači naponskog nivoa (*clampers*) su kola koja su namenjena za promenu referentne vrednosti ulaznog signala. Standardno se sastoje od kondenzatora, prekidačke diode i otpornika. Kod ovih kola ulazni signal se preko kondenzatora dovodi na paralelnu vezu diode i otpornika. Pomerač može biti

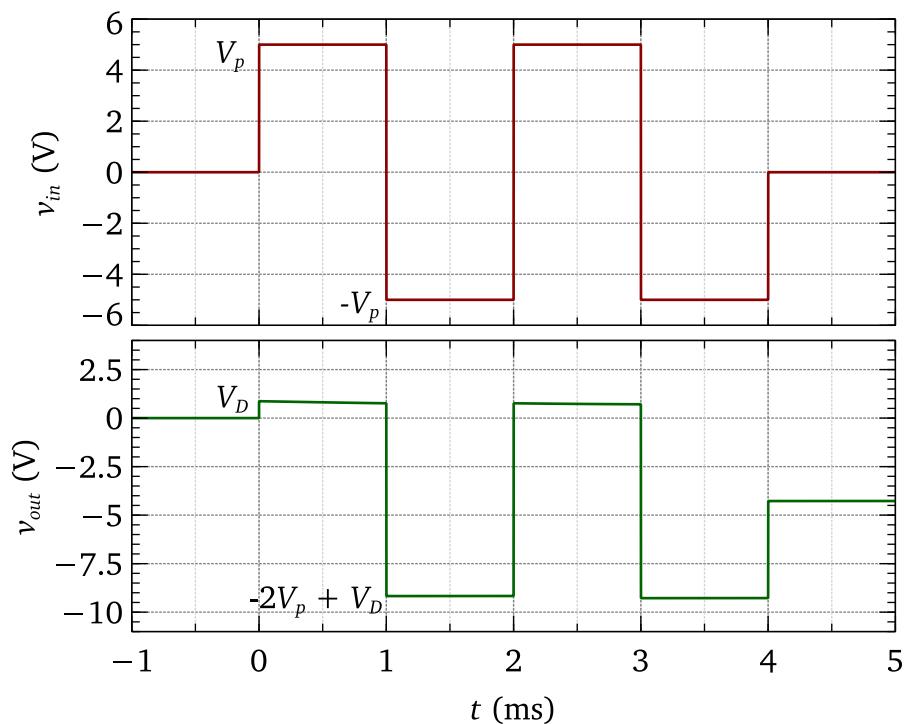
pozitivni ili negativni, u zavisnosti od toga da li se referentna vrednost napona povećava ili smanjuje, a to je određeno orijentacijom diode.

Na Sl. 2.53 prikazan je negativni pomerač naponskog nivoa. Na ulaz kola



Slika 2.53: Negativni pomerač naponskog nivoa.

se dovodi povorka naizmeničnih impulsa amplitude $V_p = 5\text{ V}$ i učestanosti $f = 500\text{ Hz}$, kao na Sl. 2.54. Iz kola se može napisati:



Slika 2.54: Talasni oblici ulaznog i izlaznog napona negativnog pomerača sa Sl. 2.53.

$$v_{in} - v_{C1} - v_{out} = 0 . \quad (2.38)$$

Perioda signala je $T = 1/f = 2\text{ ms}$. U trenutku dovođenja impulsa⁸ ($t = 0$, $v_{in} = V_p$) kondenzator je bio prazan ($v_{C1}(0) = 0$), pa bi iz (2.38) trebalo da bude $v_{in}(0) = v_{out}(0) = V_p$. Međutim, pošto je $V_p > V_D$ može se smatrati da dioda odmah provodi i kondenzator se puni preko nje. S obzirom da je ekvivalentna serijska otpornost kondenzatora mala, kao i unutrašnje otpornosti diode i izvora, ukupna vremenska konstanta kola je mala. Zbog toga se kondenzator brzo napuni na vrednost napona $v_{C1} = V_p - V_D$ i dioda prestaje da provodi, pa je izlazni napon $v_{out} = V_D$ (polaritet napona na kondenzatoru se lako utvrđuje na osnovu orijentacije diode). Ovakvo stanje se zadržava tokom pozitivne poluperiode ulaznog napona. Kada se ulazni napon spusti na vrednost $v_{in} = -V_p$, napunjeni kondenzator i v_{in} se ponašaju kao dva redno vezana izvora, pa je izlazni napon $v_{out} = -V_p - (V_p - V_D) = -2V_p + V_D$. Dioda je inverzno polarisana, pa ne provodi, a struja teče kroz opterećenje R_L . Ovakvo stanje se zadržava tokom negativne poluperiode ulaznog napona, pod uslovom da je vremenska konstanta $\tau = R_L C_1$ mnogo veća od poluperiode $T/2$. Tako se kondenzator neće isprazniti, odnosno napon na njemu će biti $v_{C1} \simeq V_p - V_D$ tokom trajanja negativne poluperiode.

 **Primer 2.9:** Za kolo na Sl. 2.53 i ulazni napon sa Sl. 2.54 potrebno je odrediti vrednost kapacitivnosti kondenzatora C_1 , ako je $R_L = 10\text{ k}\Omega$.

Može se poći od kriterijuma:

$$5\tau = 5R_L C_1 \gg T/2 , \quad (2.39)$$

jer je 5τ vreme koje je potrebno da se napunjen kondenzator u potpunosti isprazni. Poluperioda ulaznog napona je $T/2 = 1\text{ ms}$. Iz (2.39) je:

$$C_1 \gg \frac{T}{2} \cdot \frac{1}{5R_L} = 1 \cdot 10^{-3} \frac{1}{5 \cdot 10 \cdot 10^3} = 0,02\text{ }\mu\text{F} .$$

Može se uzeti 100 puta veća vrednost, odnosno standardnih $2,2\text{ }\mu\text{F}$, što daje $\tau = 10 \cdot 10^3 \cdot 2 \cdot 10^{-6} = 0,022\text{ s}$. Pražnjenje kondenzatora je eksponencijalno i napon na njemu opada $\propto \exp(-t/\tau)$. U tom slučaju će se kondenzator tokom negativne poluperiode isprazniti za oko 5%, jer je $\exp(-t/\tau) = \exp(-1 \cdot 10^{-3}/0,022) \simeq 0,95$. Ako se vrednost kapacitivnosti poveća još više, npr. na standardnih $22\text{ }\mu\text{F}$, pražnjenje kondenzatora tokom negativne poluperiode će biti zanemarljivo.

⁸U ovom razmatranju je učinjena aproksimacija da se napon v_{in} menja trenutno od 0 V na 5 V . U teoriji električnih kola se koriste označke 0^- i 0^+ , pa je $v_{in}(0^-) = \lim_{t \rightarrow 0^-} 0$ (sa leve strane početka vremenske ose) i $v_{in}(0^+) = \lim_{t \rightarrow 0^+} 5\text{ V}$ (sa desne strane početka vremenske ose). U realnosti je vreme za koje se napon v_{in} promeni od 0 V na 5 V konačno.

Relativno komplikovano razmatranje u primeru 2.9 može se pojednostaviti tako što će se, umesto (2.39), upotrebiti jednostavniji kriterijum:

$$\tau = R_L C_1 > 100T , \quad (2.40)$$

koji se i najčešće primenjuje. Za vrednosti iz primera 2.9, primenom (2.40), direktno se dobija $C_1 = 20 \mu\text{F}$.

Kod negativnog pomerača naponskog nivoa je referentna vrednost spuštena sa 0 V ulazu na $-V_p + V_D$ na izlazu. Aproksimativno, ako se V_D zanemari, referentna vrednost je spuštena sa 0 V ulazu na $\approx -V_p$ na izlazu. Međutim, ukupni raspon amplituda (*peak-to-peak*) je ostao isti po absolutnoj vrednosti: na ulazu je bilo $V_{pp} = V_p - (-V_p) = 2V_p$, a na izlazu je takođe $V_{pp} \approx |2V_p|$. Analogna situacija će biti i kada je ulazni napon oblika sinusa. Okretanjem diode u kolu sa Sl. 2.53 dobija se pozitivni pomerač naponskog nivoa (primer 2.32).

U opštem slučaju signal ne mora biti simetričan po amplitudi. Iz (2.38) je:

$$v_{out} = v_{in} - v_{C1} , \quad (2.41)$$

što ukazuje na to da će referentna vrednost ulaznog napona biti spuštena za vrednost napona na kondenzatoru. Drugim rečima, ako je negativna amplituda npr. -5 V , a pozitivna 6 V , izlazni napon će biti spušten za $6 - 0,7 = 5,3 \text{ V}$. Tako će maksimalna vrednost amplitute izlaznog napona biti $0,7 \text{ V}$, a minimalna $-10,3 \text{ V}$. Međutim, i u ovom slučaju će biti očuvan raspon amplituda izlaznog napona, koji će iznositi 11 V , isto kao i kod ulaznog napona.

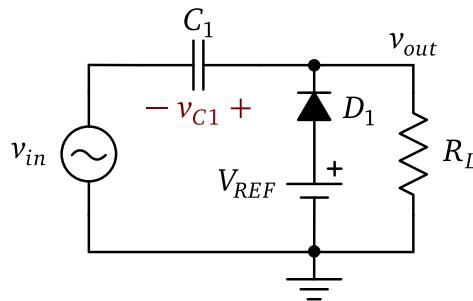
Pomerači naponskog nivoa takođe mogu biti sa polarizacijom (*biased clamps*). U granu kola u kojoj se nalazi dioda se redno umeće izvor referentnog napona V_{REF} , pomoću koga se utiče na vrednost napona za koji će ulazni signal biti pomerен. Polarizacija može biti pozitivna i negativna.

Na Sl. 2.55 prikazan je pozitivni pomerač naponskog nivoa sa pozitivnom polarizacijom. Kolo se projektuje tako da je $V_{REF} > V_D$. Ako se na ulaz kola dovodi naizmenični napon amplitude V_p , čija je referentna vrednost 0 V, na izlazu će ta vrednost biti pomerena za $V_p + V_{REF}$. Izlazni napon će oscilovati oko ove referentne vrednosti, tako da mu se amplituda menja između $2V_p + V_{REF} - V_D$ i $V_{REF} - V_D$.

 **Primer 2.10:** Za date vrednosti ulaznog i referentnog napona $V_p = 5 \text{ V}$ i $V_{REF} = 2,5 \text{ V}$ u kolu sa Sl. 2.55 potrebno je odrediti vrednost napona na kondenzatoru nakon punjenja. Takođe je potrebno odrediti maksimalnu i minimalnu vrednost izlaznog napona.

Napon na kondenzatoru nakon punjenja je:

$$v_{C1} = V_p + V_{REF} - V_D = 5 + 2,5 - 0,7 = 6,8 \text{ V} ,$$



Slika 2.55: Pozitivni pomerač naponskog nivoa sa pozitivnom polarizacijom.

a polaritet je kao na Sl. 2.55. Može se napisati:

$$v_{in} + v_{C1} - v_{out} = 0 \Rightarrow v_{out} = v_{in} + v_{C1},$$

odakle se dobijaju maksimalna i minimalna vrednost izlaznog napona:

$$\begin{aligned} v_{out(max)} &= V_p + v_{C1} = 2V_p + V_{REF} - V_D = 2 \cdot 5 + 2,5 - 0,7 = 11,8 \text{ V}, \\ v_{out(min)} &= -V_p + v_{C1} = V_{REF} - V_D = 2,5 - 0,7 = 1,8 \text{ V}. \end{aligned}$$

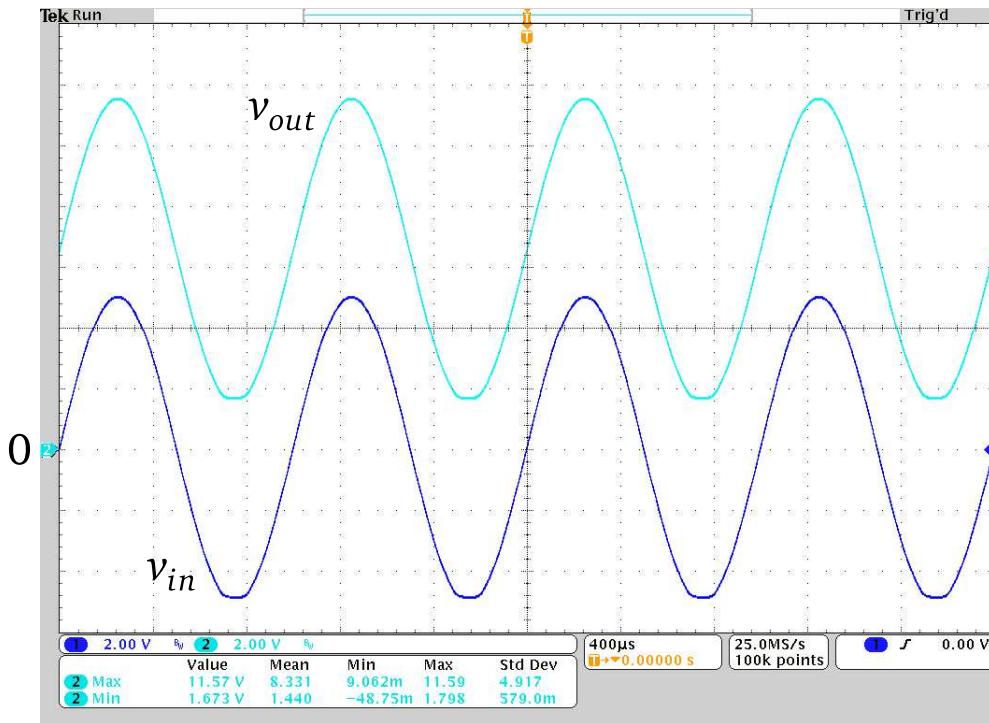
Diода će provoditi svaki put kada je $v_{in} \simeq -V_p$, svodeći na taj način napon na izlazu na 1,8 V. Eksperimentalni talasni oblici ulaznog i izlaznog napona prikazani su na Sl. 2.56. Izračunate vrednosti su nešto veće od izmerenih (11,57 V i 1,67 V sa Sl. 2.56), zbog toga što pad napona na konkretnom primerku diode nije idealnih 0,7 V, kao i zbog neidealnosti ostalih komponenata u kolu. Detaljna analiza ovog kola analogna je analizi datoj u primeru 2.32.

Promenom polariteta referentnog napona u kolu sa Sl. 2.55 dobija se pozitivni pomerač naponskog nivoa sa negativnom polarizacijom, prikazan na Sl. 2.57. U ovom slučaju će maksimalna i minimalna vrednost izlaznog napona biti $2V_p - V_{REF} - V_D$ i $-V_{REF} - V_D$, respektivno.

Negativni pomerač naponskog nivoa takođe može biti sa pozitivnom i negativnom polarizacijom (primeri 2.33 i 2.34).

2.2.3.3 Detektori vršne vrednosti

Kolo za polatalasno ispravljanje sa Sl. 2.31 se može modifikovati tako da predstavlja detektor vršne vrednosti ulaznog napona (*peak detector*). U ovu svrhu se, umesto ispravljačke, koristi prekidačka dioda, a na izlaz se dodaje kondenzator, kao što je prikazano na Sl. 2.58. Kondenzator ima svrhu poravnanja (*smoothing*) izlaznog napona, a efekat mu je isti kao na Sl. 2.36. Ako



Slika 2.56: Eksperimentalni talasni oblici ulaznog i izlaznog napona pozitivnog pomerača naponskog nivoa sa Sl. 2.55, nakon punjenja kondenzatora. Ulazni napon je oblika $5 \sin(2\pi 1000t)$. Upotrebljena dioda je 1N914 [14], $V_{REF} = 2,5\text{V}$; $C_1 = 4,7\text{\mu F}$; $R_L = 33\text{k}\Omega$.

je vremenska konstanta $\tau = R_L C_1$ mnogo veća od periode T ulaznog signala, onda će biti:

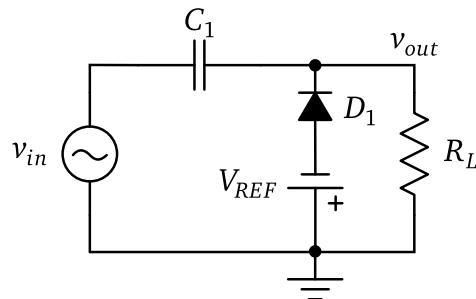
$$v_{out} = V_p - V_D = Const. \quad (2.42)$$

U (2.42) V_p je vršna vrednost ulaznog signala, tj. njegova maksimalna pozitivna vrednost. Ako je $V_p \gg V_D$, onda se (2.42) svodi na:

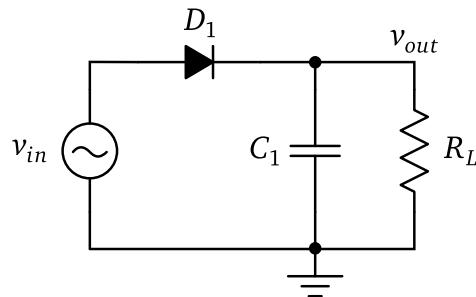
$$v_{out} \simeq V_p.$$

Detektori vršnih vrednosti se često primenjuju u različitim oblastima elektrotehnike, a posebno u merenjima (primer 2.35). Na primer, vizuelni indikatori trenutne jačine zvuka na audio uređajima, popularni „VU metri“, zasnovani su na detektorima vršne vrednosti.

Očigledan nedostatak detektora predstavlja činjenica da je napon na izlazu uvek umanjen za vrednost pada napona na diodi V_D u odnosu na napon na ulazu. Ovo može predstavljati problem za pravilnu detekciju vršne vrednosti



Slika 2.57: Pozitivni pomerač naponskog nivoa sa negativnom polarizacijom.



Slika 2.58: Detektor vršne vrednosti.

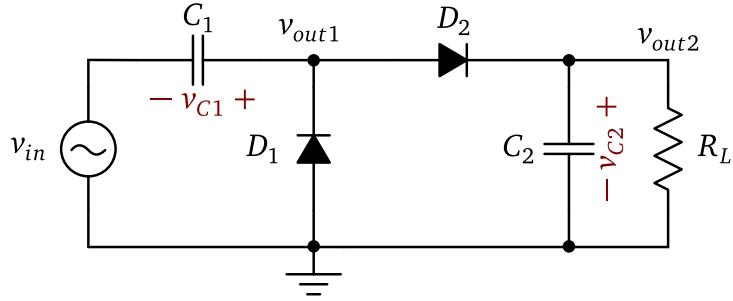
kada nije ispunjen uslov $V_p \gg V_D$. Srećom, ovaj nedostatak se lako rešava upotrebljmom elektronskog kola koje se naziva operacioni pojačavač⁹.

Kaskadnom vezom pomerača naponskog nivoa i detektora vršne vrednosti dobija se detektor raspona amplituda naizmeničnog signala (*peak-to-peak detector*), prikazan na Sl. 2.59. Pozitivni pomerač naponskog nivoa podiže referentnu vrednost ulaznog signala za vrednost V_p , tako da je maksimalna vrednost napona na njegovom izlazu $v_{out1(max)} \simeq 2V_p$ (videti rešenje primera 2.32). Tu vrednost prihvata detektor vršne vrednosti, na čijem se izlazu pojavljuje približno konstantna vrednost $v_{out2} \simeq 2V_p$.

2.2.3.4 Multiplikatori napona

Multiplikatori (množaci) napona su kola namenjena dobijanju većih vrednosti jednosmernih napona, tipično reda veličine od nekoliko desetina do nekoliko stotina V. Osnovno kolo multiplikatora napona je u stvari detektor raspona amplituda sa Sl. 2.59, koji predstavlja udvostručavač napona (*voltage*

⁹Opis operacionog pojačavača prevaziđa kontekst ovog teksta. Zainteresovani čitaoci se upućuju na dodatnu literaturu, npr. [19].

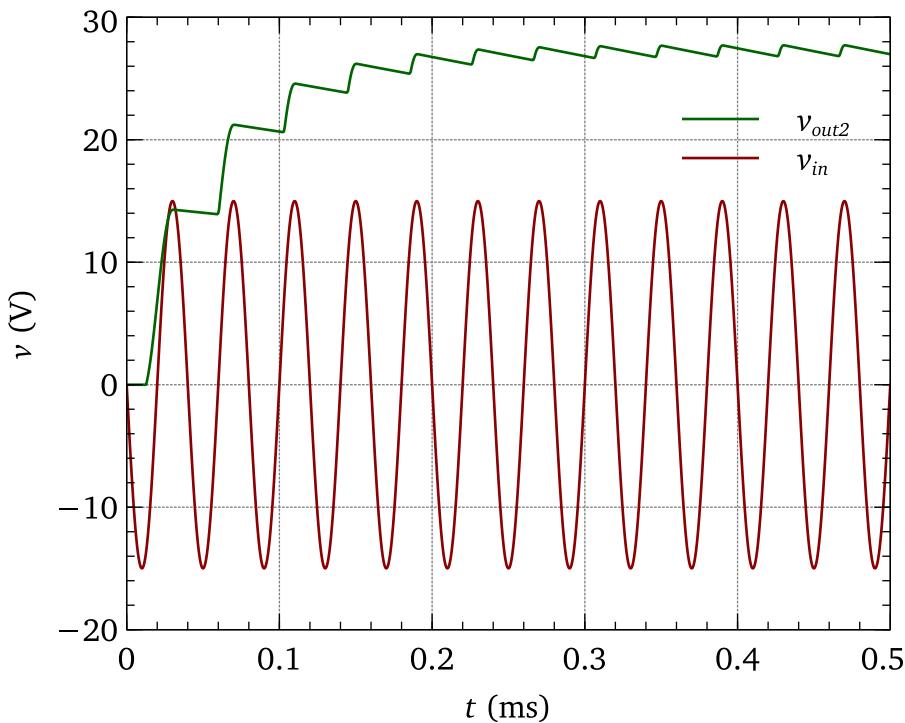


Slika 2.59: Detektor raspona amplituda naizmeničnog signala.

doubler). Sa nailaskom negativne poluperiode v_{in} provodi dioda D_1 i kondenzator C_1 se puni na vrednost napona $\simeq V_p$. Istovremeno, provodi i dioda D_2 , pa se i kondenzator C_2 napuni na vrednost napona $\simeq V_p$. Sa nailaskom pozitivne poluperiode v_{in} dioda D_1 biva zakočena, pa se napon na ulazu i napon na kondenzatoru superponiraju, dioda D_2 provodi i kondenzator C_2 se napuni na vrednost napona $\simeq 2V_p$. Izlazni napon se ne uspostavlja trenutno, već je za to potrebno izvesno vreme (prelazni režim), kao što je ilustrovano na Sl. 2.60.

Kondenzator C_2 se puni tokom prve polovine pozitivne poluperiode, a prazni preko otpornosti opterećenja R_L do kraja perioda. Zbog toga postoji talasnost izlaznog napona. Ova talasnost se može ublažiti upotrebom kondenzatora većih kapacitivnosti. Važno je primetiti da kondenzator C_2 mora biti deklarisan za nazivni napon koji je najmanje dva puta veći od vrednosti V_p ! Okretanjem dioda u kolu sa Sl. 2.59 menja se i polaritet napona na kondenzatorima, pa će izlazni napon biti negativan $v_{out} \simeq -2V_p$. Kolo je polatalasni udvostručavač napona (*half-wave voltage doubler*) u konfiguraciji sa masom – opterećenje se priključuje između jedne tačke u kolu i mase. Možuća je i realizacija punatalasnog udvostručavača u plivajućoj konfiguraciji (primer 2.36).

Kaskadnom vezom n sekcija od kojih se svaka sastoji od diode i kondenzatora dobijaju se n -tostruki multiplikatori. Na Sl. 2.61 prikazan je utrostručavač napona. U ovom slučaju se kondenzator C_1 napuni na vrednost napona $\simeq V_p$, a C_2 na $\simeq 2V_p$, tako da je napon na izlazu $v_{out} \simeq 3V_p$. Na sličan način se realizuje i učetvorostručavač napona (Sl. 2.62). Kod svih multiplikatora je tačna vrednost izlaznog napona $v_{out} = n \cdot (V_p - V_D)$. Iako mogu da daju visoke napone, multiplikatori nisu pogodni za mala opterećenja zbog toga što se tada izlazni kondenzatori brzo prazne. Zbog toga se koriste za napajanje opterećenja koja nisu veliki potrošači struje.

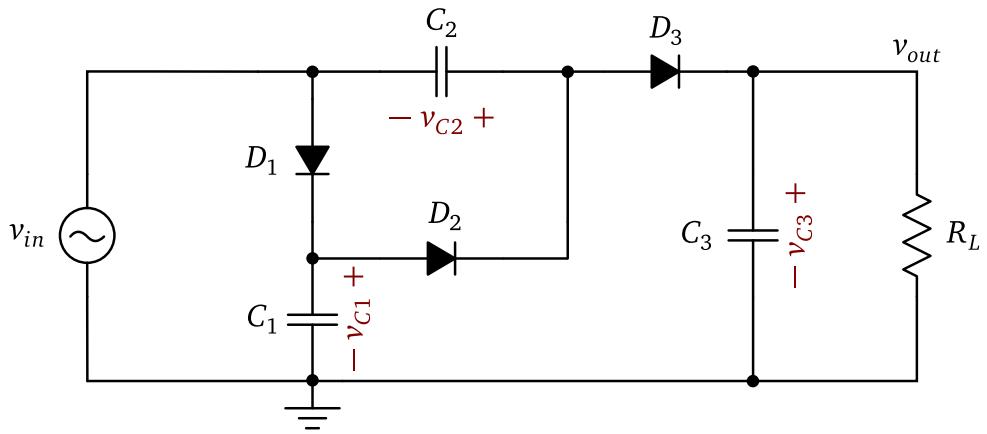


Slika 2.60: Talasni oblici ulaznog i izlaznog napona u kolu sa Sl. 2.59.
Parametri kola su: $C_1 = C_2 = 22 \mu\text{F}$; $R_L = 50 \text{ k}\Omega$.

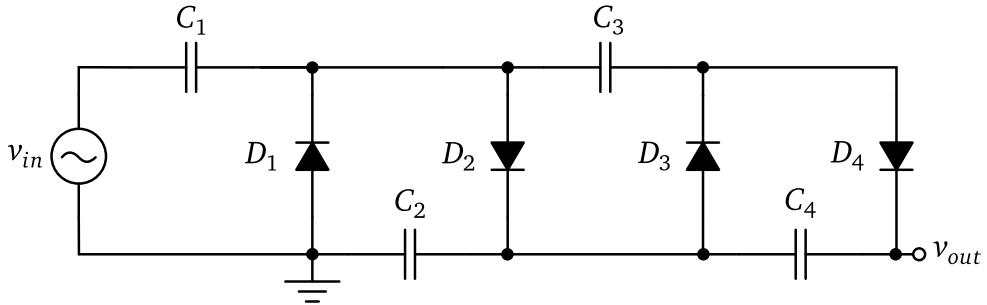
U multiplikatorima napona se mogu koristiti diode koje imaju veće preobojne napone od standardnih prekidačih dioda. S druge strane, vreme oporavka im je duže u odnosu na standardne prekidačke diode, ali opet relativno kratko u odnosu na ispravljačke diode, tipično do par stotina ns. Zbog toga se opisuju kao diode sa brzim oporavkom (*fast recovery*), a neke od njih su 1N4933–1N4937, UF4001–UF4007, BY203, itd. Često se u praksi ulazni signal multiplikatora dovodi sa sekundarnog namotaja mrežnog transformatora. U tom slučaju se za multiplikator mogu koristiti i ispravljačke diode. Na taj način se, kada su potrebne veće vrednosti jednosmernih napona, izbegava upotreba transformatora većih gabarita.

2.2.4 Zener diode

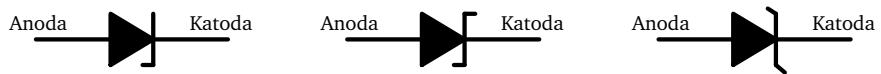
Zener diode su silicijumske diode koje su tehnološki optimizovane tako da pri inverznoj polarizaciji rade u oblasti probaja. Električni simboli Zener diode prikazani su na Sl. 2.63. Pri direktnoj polarizaciji strujno–naponska karakteristika Zener diode je identična strujno–naponskoj karakteristici standardne diode (Sl. 2.6). Pri inverznoj polarizaciji, u oblasti probaja strujno–naponska



Slika 2.61: Utrostručavač napona.



Slika 2.62: Učetvorostručavač napona.

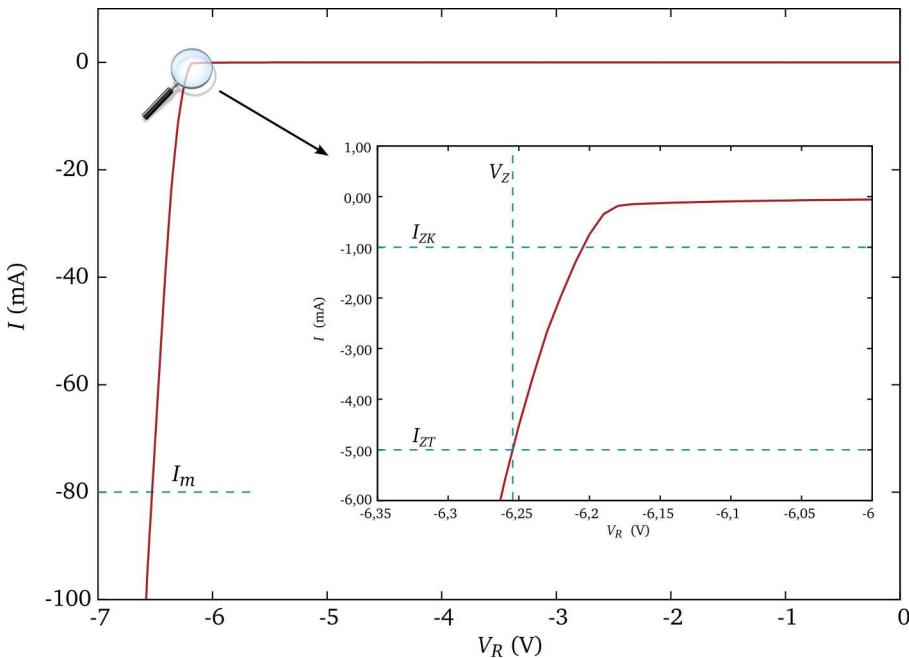


Slika 2.63: Električni simboli Zener diode.

karakteristika Zener diode ima oštro koleno, kao na Sl. 2.64. Napon V_Z pri kome nastupa proboj naziva se Zenerov napon i on se definiše za određenu testnu struju I_{ZT} , pri čemu su oba parametra deo tehničkih specifikacija diode. Dodatno se definiše Zenerova impedansa (otpornost):

$$Z_{ZT} = \frac{V_Z}{I_{ZT}} \quad (\Omega). \quad (2.43)$$

Pored vrednosti za testnu struju, Zenerova impedansa se definiše i za struju I_{ZK} u kolenu strujno-naponske karakteristike i označava sa Z_{ZK} . Struja I_{ZK}



Slika 2.64: Eksperimentalna strujno–naponska karakteristika Zener diode BZX55B6V2 [20] u oblasti inverzne polarizacije.

se može posmatrati kao minimalna struja pri kojoj je dioda u oblasti Zenerovog probroja. Proizvođači u tehničkim specifikacijama Zenerovu impedansu ne definišu kao statičku, već kao dinamičku otpornost, tipično na učestanosti 1 kHz.

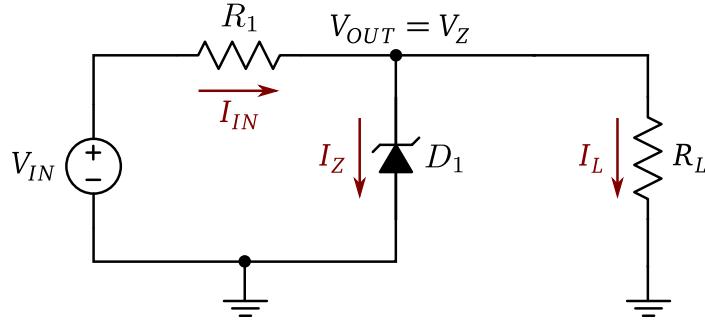
Maksimalna struja koja je dozvoljena za diodu u oblasti Zenerovog probroja označava se sa I_m i određena je deklarisanom disipacijom snage na diodi:

$$I_m = \frac{P_D}{V_Z} . \quad (2.44)$$

Oblast određena strujama I_{ZK} i I_m naziva se oblast regulacije. Smatra se da je u oblasti regulacije Zenerov napon u prvoj aproksimaciji konstantan. Zenerov napon se u tehničkim specifikacijama deklariše kroz minimalnu, nominalnu i maksimalnu vrednost. U primeru sa Sl. 2.64 te vrednosti su 6,08 V, 6,2 V i 6,32 V. Zener diode se proizvode kao familije, sa različitim nominalnim vrednostima Zenerovog napona. Oznaka same diode u sebi tipično sadrži oznaku familije (BZX55), toleranciju (B) i nominalnu vrednost Zenerovog napona (6V2), ali može biti i drugačija (npr. 1N4735A), u zavisnosti od proizvođača.

Primer 2.11: Osnovna primena Zener dioda je regulacija napona, kao što je ilustrovano na Sl. 2.65. Regulacija napona podrazumeva održavanje kon-

stantne vrednosti napona na opterećenju, bez obzira na promenu vrednosti ulaznog napona ili opterećenja. Otpornik R_1 ograničava struju kroz Zener diodu D_1 (BZX55B6V2). Za, iz tehničkih specifikacija diode deklarisane vred-



Slika 2.65: Zener dioda kao regulator napona.

nosti $P_D = 0,5 \text{ W}$ i $V_Z = 6,2 \text{ V}$, iz (2.44) dobija se za maksimalnu dozvoljenu vrednost struje kroz diodu¹⁰ $I_m \simeq 80 \text{ mA}$. Ako na izlazu nema opterećenja (otvoreno kolo), tada je, za $V_{IN} = 12 \text{ V}$ minimalna vrednost otpornosti:

$$R_1 = \frac{V_{IN} - V_Z}{I_m} = 72,5 \Omega, \quad (2.45)$$

na osnovu čega se može usvojiti najblja standardna vrednost $R_1 = 75 \Omega$ ($0,5 \text{ W}$, 1% tolerancije). Ako je $R_L = 100 \Omega$, tada je:

$$I_L = \frac{V_Z}{R_L} = 62 \text{ mA}.$$

Struja kroz Zener diodu je:

$$I_Z = I_{IN} - I_L = I_m - I_L = 18 \text{ mA}.$$

Kako je $I_{ZT} = 5 \text{ mA}$ (Sl. 2.64), dioda je u oblasti regulacije. Minimalno opterećenje za koje će dioda biti u oblasti regulacije je:

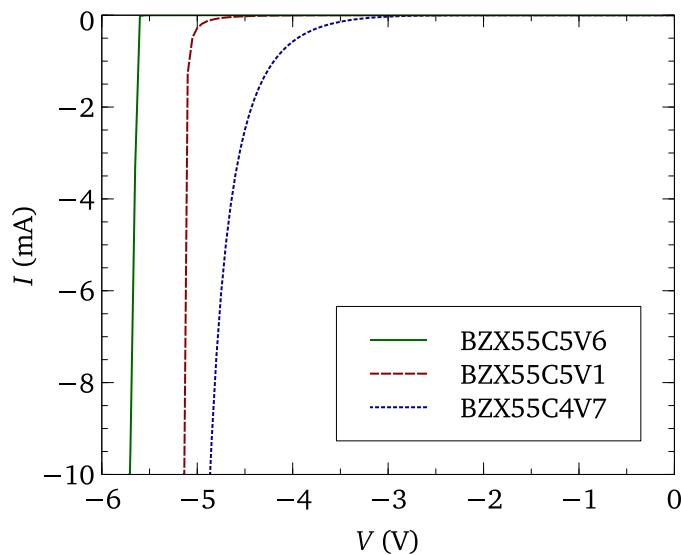
$$R_{Lmin} = \frac{V_Z}{I_m - I_{ZT}} \simeq 83 \Omega. \quad (2.46)$$

Za sve vrednosti opterećenja iznad R_{Lmin} napon V_{OUT} će biti približno jednak vrednosti V_Z . Ovde je, jednostavnosti radi, izračunavanje dato korišćenjem nominalne vrednosti Zenerovog napona. Realni inženjerski proračun mora

¹⁰S obzirom da Zenerov napon nije u potpunosti nezavisan od struje kroz diodu, proizvođači u nekim tehničkim specifikacijama daju vrednost I_m . Na primer, za diodu 1N4735A je u tehničkim specifikacijama navedena vrednost $I_m = 146 \text{ mA}$ [21].

da uzme u obzir minimalnu i maksimalnu vrednost Zenerovog napona iz tehničkih specifikacija.

U praksi se za regulaciju napona koriste diode sa Zenerovim naponom većim od 5 V, jer diode sa nižim probojnim naponima imaju prilično „mehko“ koleno strujno–naponske karakteristike u oblasti inverzne polarizacije (Sl. 2.66).



Slika 2.66: Eksperimentalne strujno–naponske karakteristike Zener dioda u oblasti inverzne polarizacije.

⌚ **Primer 2.12:** Jedan nedostatak kola sa Sl. 2.65 je u tome što promena vrednosti napona V_{IN} zahteva, na osnovu (2.45), promenu vrednosti otpornika R_1 . U praksi se može proceniti koliko će se promeniti izlazni napon za pretpostavljene promene ulaznog napona. Na primer, za diodu BZX55C5V1 je $V_Z = 5,1 \text{ V}$ pri $I_{ZT} = 5 \text{ mA}$ [20]. Ako ulazni napon može da varira u opsegu 14 V do 15 V, vrednost otpornosti otpornika R_1 je:

$$R_1 = \frac{15 - 5,1}{5 \cdot 10^{-3}} \simeq 2 \text{ k}\Omega .$$

Za ovu vrednost R_1 i ulazni napon od 14 V je struja kroz diodu:

$$I_Z = \frac{14 - 5,1}{2 \cdot 10^3} \simeq 4,5 \text{ mA} .$$

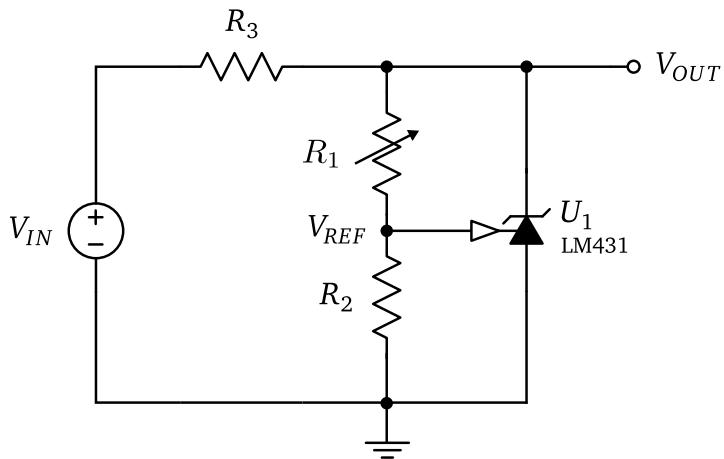
Iz tehničkih specifikacija diode je njena dinamička otpornost $Z_{ZT} = 35 \Omega$, pa je promena izlaznog napona:

$$\Delta V_{OUT} \equiv \Delta V_Z \simeq Z_{ZT} \Delta I_Z = 35 \cdot (5 - 4,5) \cdot 10^{-3} = 17,5 \text{ mV} .$$

Ova promena može biti prihvatljiva za mnoge primene. Međutim, ako je potrebno projektovati uređaj koji treba da prihvati ulazni napon u širem opsegu vrednosti, ili opterećenje nije tolerantno na promene napona, upotrebljava se drugačije rešenje.

 **Primer 2.13:** Kolo na Sl. 2.65 ima još jedan nedostatak koji se odnosi na temperaturnu stabilnost Zener diode. Temperaturni koeficijent Zener diode može, u zavisnosti od tipa diode, biti i pozitivan i negativan, što proizvođači navode u tehničkim specifikacijama¹¹, za datu testnu struju kroz diodu. U prvoj aproksimaciji, diode kod kojih je Zenerov napon manji od 5 V imaju negativan, a one sa većim Zenerovim naponom pozitivan temperaturni koeficijent – ova granica nije egzaktna, jer zavisi od struje kroz diodu. Zbog toga se može dogoditi da pri nekoj kombinaciji radnih uslova (temperatura diode, temperatura ambijenta, prisustvo ili odsustvo hladnjaka, promena otpornosti opterećenja sa temperaturom) dioda izađe iz opsega regulacije.

Oba pomenuta nedostatka prevazilaze se upotrebom integrisanih kola koja u stvari predstavljaju temperaturno stabilisane Zener diode koje mogu da prihvate širok opseg vrednosti ulaznog napona (Sl. 2.67). Ovakve Zener



Slika 2.67: Zener dioda kao stabilisani regulator napona.

diode imaju tri elektrode, pri čemu se na trećoj elektrodi pojavljuje referentni napon tipične vrednosti $V_{REF} = 2,5\text{V}$. Regulisani izlazni napon je:

$$V_{OUT} = \left(1 + \frac{R_1}{R_2}\right) V_{REF}. \quad (2.47)$$

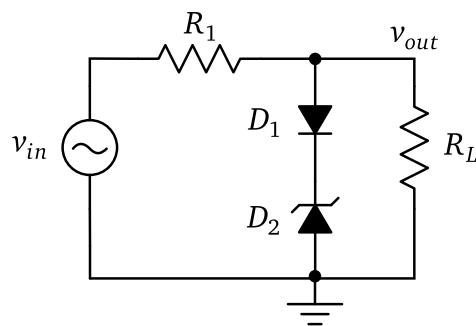
¹¹Prilikom izračunavanja uvek se uzima absolutna vrednost Zenerovog napona, a vrednost promene određuje znak temperaturnog koeficijenta.

Topologija kola sa Sl. 2.67 naziva se *šant (shunt)* regulator. Zener dioda U_1 može da prihvati ulazni napon u opsegu vrednosti $3,5V < V_{IN} < 37V$, dok opseg vrednosti izlaznog napona može biti $2,5V < V_{OUT} < 36V$. Fino podešavanje vrednosti izlaznog napona vrši se trimerom R_1 . Izlazni napon može se smatrati temperaturno stabilnim u celom radnom opsegu diode. Otpornik R_3 služi da ograniči struju u kolu na maksimalnu dozvoljenu vrednost struje kroz diodu. Opciono, na izlaz kola se još može dodati filtarski elektrolitski kondenzator.

šant regulator

2.2.4.1 Zener diode kao izvori referentnog napona

Zener diode su pogodne za primenu u kolima ograničavača i pomerača naponskih nivoa, gde se koriste kao izvori referentnog napona. Svako od kola opisanih u 2.2.3.1 i 2.2.3.2 koje sadrži izvor referentnog napona moguće je modifikovati pomoću Zener diode. Na primer, paralelni pozitivni diodni ograničavač sa polarizacijom sa Sl. 2.48 se može realizovati korišćenjem Zener diode, kao na Sl. 2.68. Zener dioda D_2 će početi da provodi kada je napon

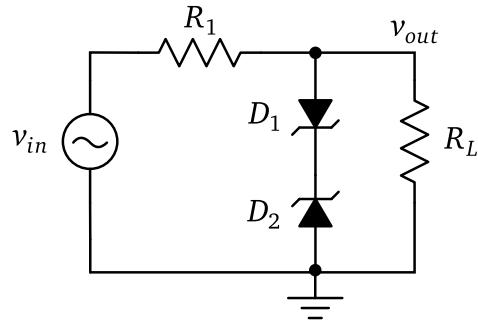


Slika 2.68: Paralelni pozitivni diodni ograničavač sa Zener diodom.

na njenoj katodi V_Z . Kolo će odsecati sve pozitivne vrednosti naizmeničnog ulaznog signala koje su veće od vrednosti $0,7V + V_Z$. Na primer, ako je upotrebljena Zener dioda EDZV6.2B ($V_Z = 6,2V$), sve pozitivne vrednosti ulaznog naizmeničnog signala veće od $\approx 7V$ biće odsečene (primer 2.37). Ako je ulazni signal jednosmeran, ograničavač se pretvara u izvor referentnog napona. Na primer, ako je $v_{in} \equiv V_{IN} = 15V$ i D_2 je 1N4736A ($V_Z = 6,8V$), onda je jednosmerni izlazni napon $v_{out} \equiv V_{OUT} = 7,5V$.

Veživanjem dve Zener diode tako da budu u oponiciji (*back-to-back*) povećava se fleksibilnost paralelnog ograničavača. Podsećanja radi, direktno polarisana Zener dioda se ponaša kao standardna silicijumska dioda na kojoj je pad napona $V_D \simeq 0,7V$. U kolu na Sl. 2.69 izlazni napon će se kretati između vrednosti $V_D + V_{Z2}$ i $-V_D - V_{Z1}$, pri čemu su V_{Z1} i V_{Z2} Zenerovi naponi dioda D_1

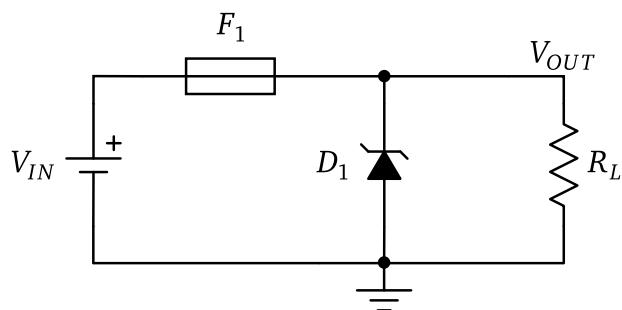
i D_2 , respektivno. Najčešće se upotrebljava konfiguracija sa identičnim Zener



Slika 2.69: Paralelni diodni ograničavač sa Zener diodama u opoziciji.

diodama ($V_{Z1} = V_{Z2} \equiv V_Z$), pa je ograničavač simetričan. Ovi ograničavači se sreću u mnogim elektronskim kolima, a mogu poslužiti i za dobijanje signala čiji je oblik približan obliku trapeza (primer 2.38). Zener diode imaju relativno veliku parazitnu kapacitivnost, pa zbog toga nisu pogodne za pobudu signalima visokih učestanosti. Taj nedostatak se prevazilazi upotrebom redne veze brze prekidačke diode i Zener diode, kao na Sl. 2.68. Ako je potreban simetrični ograničavač, u kolo se umeće druga paralelna grana sa rednom vezom brze prekidačke i Zener diode, tako da diode u njoj budu u opoziciji diodama u prvoj grani.

Zener dioda se može upotrebiti i za zaštitu od naponskih premašenja (*overvoltage protection*). U toj ulozi ne predstavlja izvor referentnog napona, već samostalni ograničavač. Tipična konfiguracija prikazna je na Sl. 2.70. Ko-

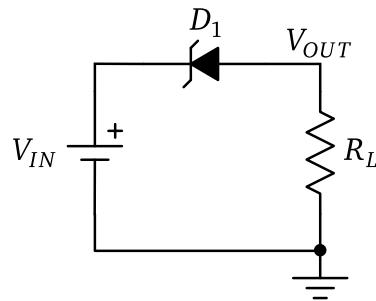


Slika 2.70: Upotreba Zener diode za zaštitu od naponskih premašenja.

lo se projektuje tako da je pri normalnim radnim uslovima $V_{IN} = V_{OUT} < V_Z$. Ako ulazni napon poraste tako da je $V_{IN} > V_Z$, Zener dioda provede povla-

čeći kroz osigurač¹² struju dovoljnu da on prekine kolo i na taj način štiti opterećenje.

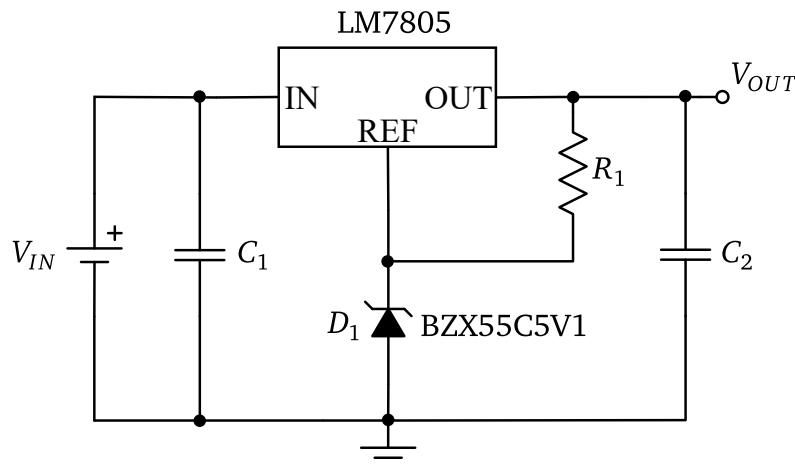
Zener dioda može biti i u rednoj konfiguraciji, kao što je ilustrovano na Sl. 2.71. Kolo predstavlja pomerač jednosmernog naponskog nivoa tako da



Slika 2.71: Pomerač jednosmernog naponskog nivoa sa Zener diodom.

je napon na izlazu $V_{OUT} = V_{IN} - V_Z$, pod uslovom da je vrednost otpornosti opterećenja takva da je Zener dioda u oblasti regulacije.

Na Sl. 2.72 ilustrovana je primena Zener diode kao pomerača jednosmernog naponskog nivoa fiksnog regulatora napona. Regulator LM7805 prihvav-



Slika 2.72: Pomerač jednosmernog naponskog nivoa fiksnog regulatora napona.

ta širok opseg jednosmernih ulaznih napona V_{IN} na IN ulazu i daje fiksnih

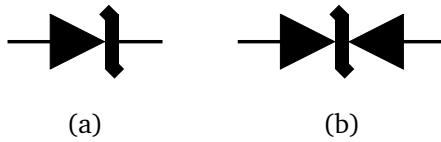
¹²Osigurač mora biti deklarisan za jednosmernu struju (*DC rated fuse*).

$V_{OUT} = 5\text{ V}$ na OUT izlazu, kada je REF ulaz na masi [22]. Podizanjem vrednosti napona na REF ulazu pomoću Zener diode podiže se i vrednost napona V_{OUT} za Zenerov napon. U primeru na slici je upotrebljena dioda sa Zenerovim naponom $V_Z = 5,1\text{ V}$, pa je $V_{OUT} = 5 + 5,1 \simeq 10\text{ V}$. Otpornik R_1 je opcionalni i koristi se kada struja regulatora na REF ulazu nije dovoljna da Zener diodu drži u oblasti regulacije. Kondenzatori C_1 i C_2 su rezervoar kondenzatori koji se standardno koriste kod regulatora napona. S obzirom da na regulatoru postoji pad napona V_{REG} , potrebno je da uvek bude ispunjen uslov $V_{IN} > V_{REG} + V_{OUT}$.

2.2.5 TVS diode

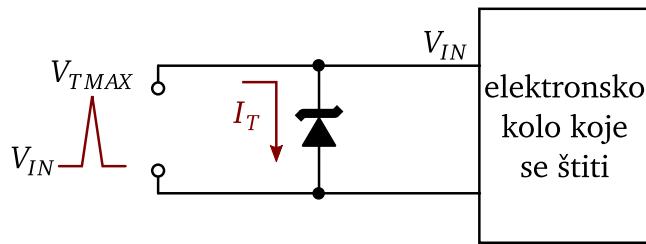
Diode koje su posebno namenjene zaštiti elektronskih kola od uticaja naponskih tranzijenata nazivaju se TVS (*Transient Voltage Suppression*) diode. Realizuju se kao silicijumski pn spojevi, sa posebno optimizovanom geometrijom i profilima primesa. TVS diode mogu biti unidirekcionе i bidirekcionе, a odgovarajući električni simboli prikazani su na Sl. 2.73. Koncept primene

U praksi se za TVS diodu koristi i električni simbol Zener diode.



Slika 2.73: Električni simboli unidirekcionе (a) i bidirekcionе (b) TVS diode.

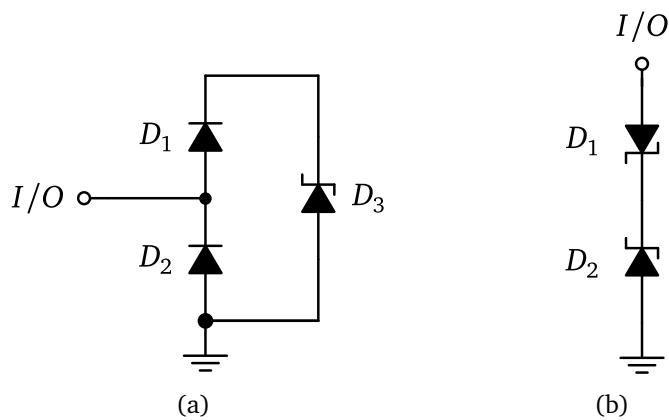
TVS dioda ilustrovan je na Sl. 2.74. Pozitivni naponski tranzijent predstavlja



Slika 2.74: Zaštita elektronskih kola od naponskih tranzijenata.

kratkotrajan porast napona od nominalne vrednosti, u ovom slučaju vrednosti V_{IN} , do neke maksimalne vrednosti V_{TMAX} i njegovo ponovno opadanje na nominalnu vrednost. Analogno se definiše i negativni naponski tranzijent. Tranzijent je najčešće izazvan eksterno, indukcijom ili elektrostatickim praznjenjem, a predstavlja opasnost po elektronsko kolo jer je $V_{TMAX} \gg V_{IN}$.

Uloga TVS diode je da prilikom nailaska naponskog tranzijenta provede, spuštajući na taj način napon na ulazu kola na vrednost svog napona proboga pri inverznoj polarizaciji. Unidirekcionе diode pružaju asimetričnu zaštitu ulazno-izlazne (I/O) linije na koju su priključene (Sl. 2.75(a)). Prilikom



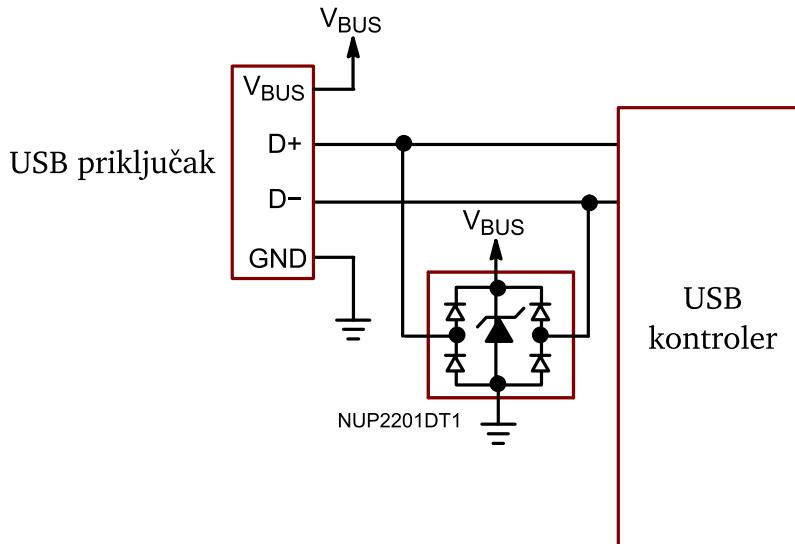
Slika 2.75: Tipična konfiguracija TVS dioda: (a) unidirekciona i (b) bidirekciona.

nailaska pozitivnog tranzijenta dioda D_1 biva direktno polarisana, a Zener dioda D_3 biva inverzno polarisana u oblast proboga. Zener dioda je projektovana tako da ima manji probojni napon od diode D_2 , ali pri tome može da izdrži veliku struju. Napon na I/O liniji se približno ograničava na vrednost probognog napona Zener diode. Prilikom nailaska negativnog tranzijenta dioda D_2 biva direktno polarisana, pa se napon ograničava na vrednost njenog napona provođenja. Unidirekcionе diode se koriste za zaštitu linija kojima se podaci prenose velikom brzinom, jer diode D_1 i D_2 imaju male parazitne kapacitivnosti. Bidirekcionе diode pružaju simetričnu zaštitu, tj. napon se u oba slučaja približno ograničava na vrednost probognog napona Zener diode (Sl. 2.75(b)). TVS diode moraju biti brze, a pored toga treba da uđu u oblast proboga pri relativno malom naponu inverzne polarizacije.

TVS diode se primenjuju u zaštiti elektronskih kola od uticaja elektrostatickog pražnjenja (*Electrostatic Discharge Protection - ESD*), pa se otuda nazivaju i ESD diode. Najčešći uzrok pojave elektrostatickog pražnjenja koji može oštetiti uređaje potrošačke elektronike je dodir korisnika sa nekim od priključaka na uređaju. Naponi koji se mogu pojaviti prilikom pražnjenja su reda veličine kilovolta, a trajanje pražnjenja je reda veličine nanosekunde.

Primer 2.14: Univerzalna serijska magistrala (*Universal Serial Bus - USB*) se, u osnovnoj varijanti, sastoji od diferencijalnog para linija za prenos po-

dataka ($D+$ i $D-$), kao i linija napajanja i mase. Zaštita magistrale od elektrostatičkog pražnjenja na USB priključku izvodi se korišćenjem ESD dioda, kao na Sl. 2.76. ESD komponente najčešće se pojavljuju u pakovanjima koja



Slika 2.76: Zaštita USB magistrale od elektrostatičkog pražnjenja na priključku.

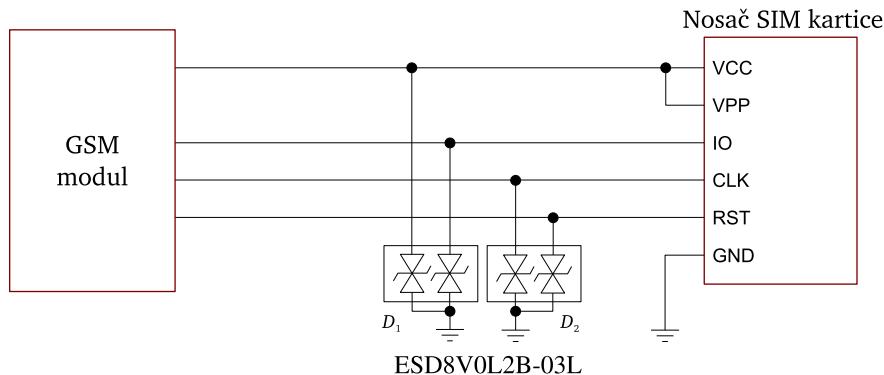
sadrže više dioda, radi primene u kolima gde je potrebna zaštita više linija.

Primer 2.15: Osnovni funkcionalni blok svakog mobilnog telefona predstavlja GSM modul, koji je povezan sa SIM karticom. Prilikom umetanja SIM kartice u nosač može doći do elektrostatičkog pražnjenja, pa se GSM modul štiti pomoću ESD dioda, kao što je ilustrovano na Sl. 2.77.

Na sličan način se ESD zaštita primenjuje i kod HDMI priključka, čitača memorijskih kartica, itd. Mnoga integrisana kola u sebi sadrže fabrički ugrađene zaštitne diode.

2.2.6 Šotkijeve diode

Šotkijeve (Schottky) diode se tehnološki realizuju kao spoj metala i dopiranog poluprovodnika. Na Sl. 2.78 prikazan je električni simbol Šotkijeve diode. Zbog prisustva metala, ugrađena potencijalna barijera kod Šotkijeve diode je manja nego kod diode zasnovane na p-n spoju. Zbog toga je napon provođenja pri direktnoj polarizaciji u opsegu 0,3 V do 0,4 V, kao što je prikazano na Sl. 2.79. Pošto u metalu ne postoje šupljine, prilikom provođenja nema stvaranja njihove natkoncentracije, pa je zato vreme oporavka kod Šotkijevih dioda reda veličine nanosekunde ili manje. S druge strane, opet zbog



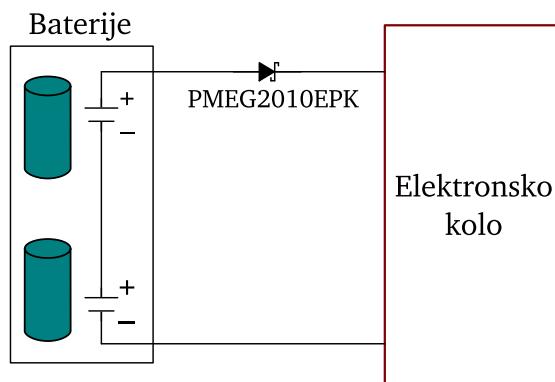
Slika 2.77: Zaštita GSM modula od elektrostatičkog pražnjenja na nosaču SIM kartice.



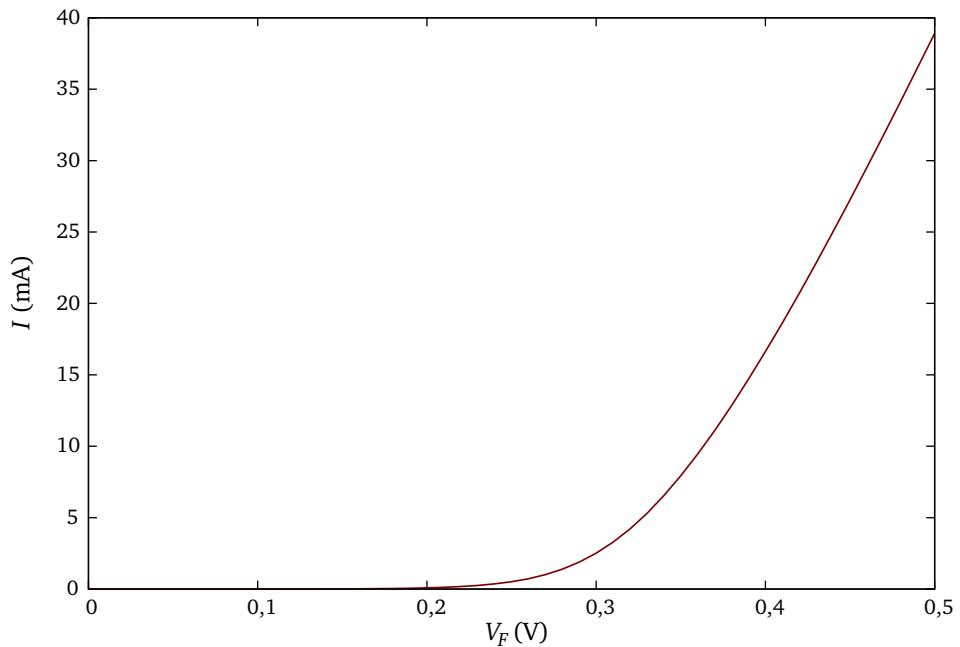
Slika 2.78: Električni simbol Šotkijeve diode.

prisustva metala, inverzna struja zasićenja je kod Šotkijeve diode značajno veća nego kod diode zasnovane na p-n spoju i reda je veličine mikroampera na sobnoj temperaturi. Na svakih $25\text{ }^{\circ}\text{C}$ porasta temperature, inverzna struja zasićenja se poveća približno za red veličine.

 **Primer 2.16:** Elektronski uređaji koji su predviđeni za rad sa baterijskim napajanjem mogu se zaštititi od suprotne polarizacije pomoću Šotkijeve diode, kao što je ilustrovano na Sl. 2.80. Šotkijeva dioda se u ovom slučaju upotre-



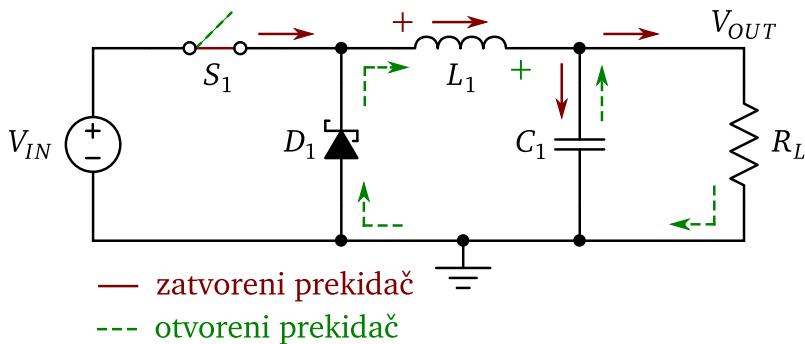
Slika 2.80: Zaštita elektronskih kola sa baterijskim napajanjem od suprotne polarizacije pomoću Šotkijeve diode.



Slika 2.79: Eksperimentalna strujno–naponska karakteristika Šotkijevih dioda BAT42 [23] pri direktnoj polarizaciji.

bljava zbog manjeg pada napona u odnosu na standardnu silicijumsku diodu. Na primer, ako se uređaj napaja pomoću dve redno vezane alkalne baterije tipa AA, napon na njima je $2 \times 1,65 = 3,3$ V. Ako je maksimalna potrošnja kola 500 mA, pad napona na Šotkijevoj diodi sa Sl. 2.80 je, prema tehničkoj specifikaciji diode, tipično 0,3 V, pa se kolo napaja sa stabilnih 3 V. Nedostatak ove vrste zaštite je u vrednosti inverzne struje zasićenja Šotkijeve diode, kao i u njenoj osetljivosti na porast temperature. Zbog toga je, iako je jednostavna za realizaciju, treba izbegavati, osim u slučajevima kada je kolo tolerantno na relativno velike inverzne struje.

Šotkijevi diodi se standardno primenjuju u prekidačkim izvorima napajanja (*switch mode power supply*), a osnovni koncept je ilustrovan na Sl. 2.81. Kada je prekidač S_1 zatvoren, dioda D_1 je zakočena, pa struja teče kroz kalem L_1 i opterećenje R_L . Istovremeno, puni se i kondenzator C_1 . U kalemu i kondenzatoru se akumulira energija. Kada se prekidač otvori, na krajevima kalema se indukuje napon suprotnog polariteta, pa dioda D_1 postaje direktno polarisana, što omogućava da struja nastavi da teče kroz opterećenje. Ova struja opada sa vremenom, jer se troši energija akumulirana u kalemu, što se nadoknađuje iz kondenzatora. U suštini, talasnost izlaznog napona se ublažava pražnjnjem kondenzatora. Dioda D_1 igra ulogu povratne diode, na sličan



Slika 2.81: Osnovno kolo prekidačkog izvora napajanja ($V_{OUT} < V_{IN}$).

način kao na Sl. 2.44. S_1 je elektronski prekidački element koji se otvara i zatvara sa učestanostu dovoljnom da održava kontinuitet struje kroz opterećenje. Na ovaj način kroz izvor V_{IN} struja ne teče stalno, već samo u periodima kada je prekidač zatvoren. Zbog toga na njemu nema kontinualne disipacije snage¹³, pa je za dobijanje V_{IN} moguće upotrebiti transformatore znatno manjih gabarita nego što je to slučaj kod linearnih izvora napajanja (videti primer 2.6). Prikazana konfiguracija srušta ulazni napon (*buck converter*), a moguće su i druge [24].

Zbog kratkog vremena oporavka, Šotkijeve diode se koriste i za ispravljanje naizmeničnih signala visokih učestanosti. Zbog toga se upotrebljavaju kao detektori vršnih vrednosti u AM (*amplitude modulation*) radio prijemnicima, kao i u drugim RF aplikacijama.

2.2.7 Varikap diode

Varikap diode su silicijumske diode koje su tehnološki realizovane tako da se sa promenom napona inverzne polarizacije dobija što veća promena kapacitivnosti. Varikap dioda se još naziva i *varaktor*. Električni simbol varikap diode prikazan je na Sl. 2.82. Pored silicijuma, za proizvodnju varikap dio-

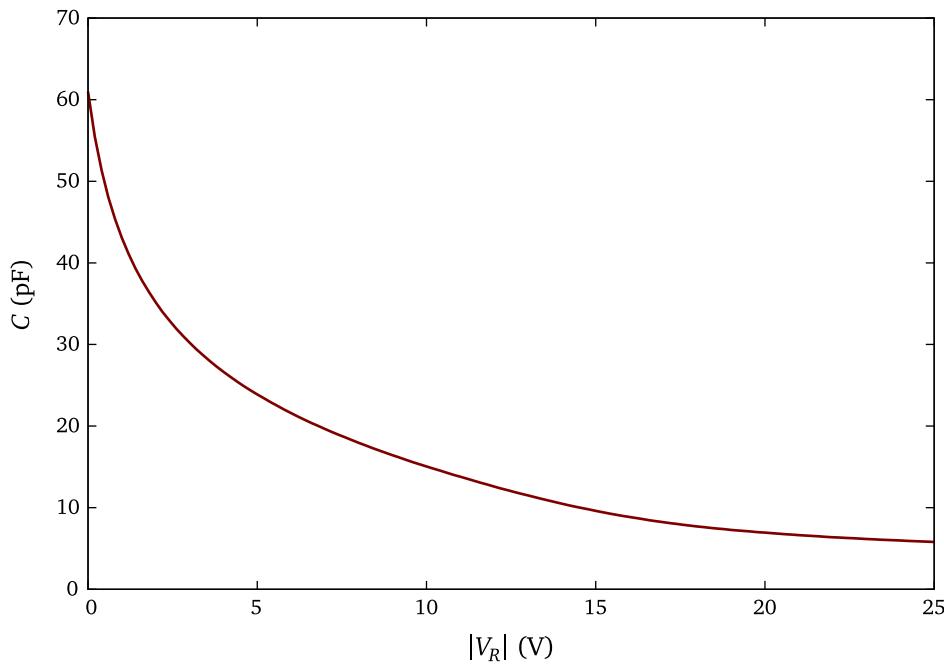


Slika 2.82: Električni simbol varikap diode.

da koristi se i poluprovodničko jedinjenje galijum-arsenid (GaAs). U praksi,

¹³Drugim rečima, izvor malo radi, malo „odmara“.

varikap dioda radi u režimu inverzne polarizacije i to kao kondenzator promenljive kapacitivnosti. Promena kapacitivnosti varikap diode sa promenom napona inverzne polarizacije prikazana je na Sl. 2.83. Kod varikap diode se



Slika 2.83: Eksperimentalna zavisnost kapacitivnosti varikap diode BB109G od napona inverzne polarizacije.

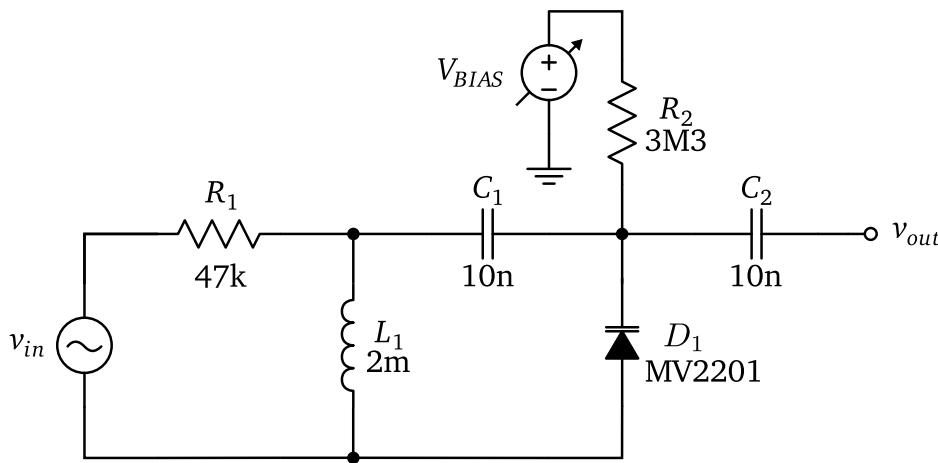
definiše odnos kapacitivnosti (*Capacitance Ratio*) CR kao:

$$CR = \frac{C_{VRmin}}{C_{VRmax}}, \quad (2.48)$$

pri čemu su C_{VRmin} i C_{VRmax} kapacitivnosti diode pri minimalnom i maksimalnom naponu inverzne polarizacije, respektivno. Ove vrednosti deklariše proizvođač u tehničkoj specifikaciji, tako da je za diodu sa Sl. 2.83 odnos kapacitivnosti $CR = C(3\text{V})/C(25\text{V}) \simeq 5$.

Varikap diode se primenjuju u kolima za podešavanje učestanosti (*tuning circuits*) koja su osnova za izbor kanala kod radio, TV i satelitskih prijemnika, kao i kod mobilnih telefona. Učestanost koja se podešava naziva se *rezonantna učestanost* i na njoj se vrši prijem signala određenog emitera.

Primer 2.17: Elektronsko kolo koje selektivno propušta signale naziva se *filtar*. Na Sl. 2.84 prikazan je filter koji propušta signal u određenom opsegu učestanosti (*band pass*). Osnovu filtra čini paralelna veza induktivnosti L_1



Slika 2.84: Primena varikap diode u filtru propusniku opsega učestanosti.

i kapacitivnosti varikap diode C_{D1} . Kako je, u praksi, $C_1 \gg C_{D1}$ rezonantna učestanost filtra je:

$$f_r = \frac{1}{2\pi\sqrt{L_1 C_{D1}}} . \quad (2.49)$$

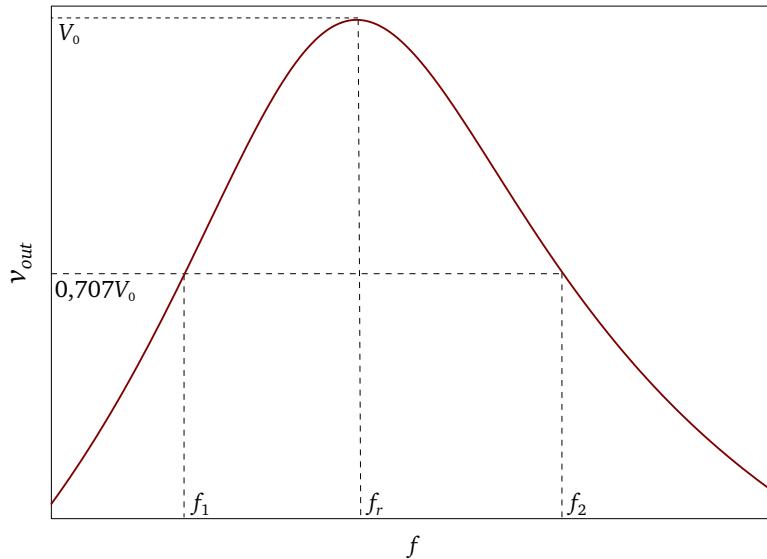
Na ulaz kola se dovodi naizmenični signal oblika:

$$v_{in} = V_0 \sin(\omega t) , \quad (2.50)$$

pri čemu je $\omega = 2\pi f$ ugaona (kružna) učestanost. Učestanost ulaznog signala se menja u opsegu $1 \text{ MHz} \leq f \leq 2 \text{ MHz}$, a amplituda je $V_0 = 1 \text{ V}$. Promena kapacitivnosti varikap diode vrši se promenom jednosmernog napona inverzne polarizacije V_{BIAS} , preko otpornika R_2 , čija velika vrednost ograničava jednosmernu struju tako da je jednosmerni napon na katodi diode praktično jednak naponu V_{BIAS} . Kondenzatori C_1 i C_2 lokalizuju jednosmerni napon V_{BIAS} samo na katodu varikap diode jer je za opseg učestanosti od interesa njihova reaktansa zanemarljiva, tako da se za naizmenični signal mogu smatrati kratkim spojem. Za $V_{BIAS} = 5 \text{ V}$ je, prema tehničkoj specifikaciji, kapacitivnost varikap diode $C_{D1} = 6 \text{ pF}$, pa je $f_r = 1,45 \text{ MHz}$. Za $V_{BIAS} = 10 \text{ V}$ je $C_{D1} = 5 \text{ pF}$, pa je $f_r = 1,59 \text{ MHz}$. Dakle, promenom napona V_{BIAS} menja se kapacitivnost varikap diode, a samim tim i rezonantna učestanost filtra.

Amplituda izlaznog signala $v_{out} = V_0$ jednaka je amplitudi ulaznog signala $v_{in} = V_0$ samo na rezonantnoj učestanosti (Sl. 2.85). U suštini, na rezonantnoj učestanosti se paralelna veza induktivnosti L_1 i kapacitivnosti varikap diode C_{D1} može smatrati otvorenim kolom (impedansa filtra teži beskonačnoj vrednosti). Za sve ostale učestanosti postoji slabljenje amplitude izlaznog signala u odnosu na amplitudu ulaznog signala, jer se impedansa filtra smanjuje, pa se povećava pad napona na otporniku R_1 . U praksi se smatra da filtr

Reaktansa
kondenzatora je
 $X_C = 1/\omega C$ (Ω).



Slika 2.85: Amplituda izlaznog signala u kolu sa Sl. 2.84 u funkciji učestanosti ulaznog signala.

propušta učestanosti u opsegu $f_1 \leq f \leq f_2$ sa Sl. 2.85. Takođe, zbog prisustva parazitnih komponenata u kolu (npr. redne otpornosti kalema) praktične vrednosti se nešto razlikuju od teorijski izračunatih. Radi finog podešavanja rezonantne učestanosti koristi se potenciometar u kolu izvora V_{BIAS} .

2.2.8 LE diode

Diode koje emituju svetlost (*Light Emitting Diodes - LED*) pripadaju grupi optoelektronske komponente optoelektronskih komponenata. Na Sl. 2.86 prikazan je električni simbol LE diode. Emisija svetlosti se dešava prilikom direktnе polarizacije diode i ova



Slika 2.86: Električni simbol LE diode.

pojava se naziva *elektroluminiscencija*. Suština pojave je u rekombinaciji elektrona iz provodne zone sa šupljinama u valentnoj zoni, prilikom koje se višak energije otpušta u obliku fotona. LE diode se izrađuju od poluprovodničkih jedinjenja (GaAs, GaAsP, AlGaP, SiC, itd.). Za razliku od silicijuma, kod ovih jedinjenja u procesu rekombinacije elektronu za transfer energije nije potreban

„posrednik“ u vidu centra zahvata ili drugog elektrona, već se proces odvija direktnim prelaskom elektrona iz provodne u valentnu zonu. U zavisnosti od jedinjenja i konstrukcije diode, svetlost koja se emituje može imati različitu talasnu dužinu (Sl. 2.87), pa se proizvode ultraljubičaste, infracrvene, kao i diode koje emituju vidljivu svetlost.



Slika 2.87: Spektar ultraljubičaste (UV), vidljive i infracrvene (IC) svetlosti.

Napon direktne polarizacije pri kome diode provode je različit za različite talasne dužine svetlosti (Tab. 2.5). Jačina svetlosti¹⁴ zavisi od struje kroz diodu, a tipične vrednosti struja su date u Tab. 2.5. Prema jačini vidljive svetlosti

Tabela 2.5: Tipične vrednosti napona direktne polarizacije i struja kod LE dioda koje emituju vidljivu svetlost.

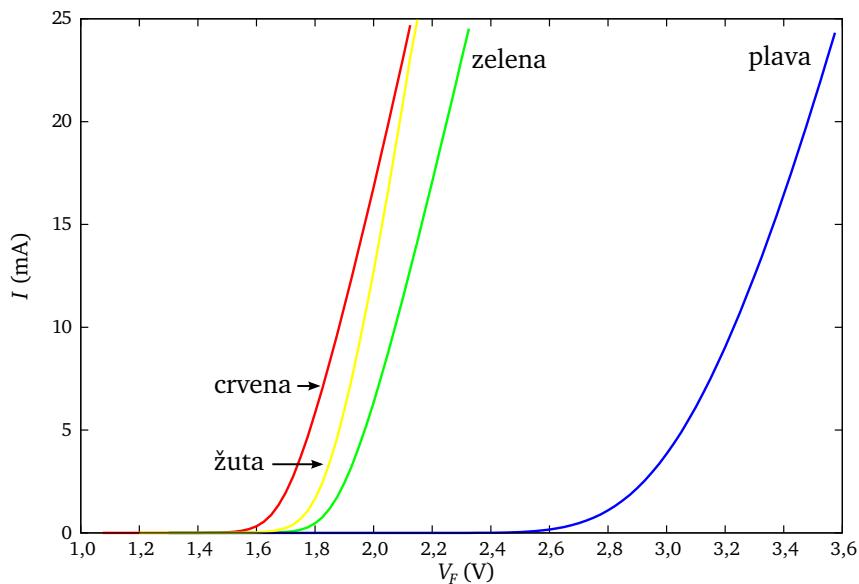
Svetlost	$V_{F(typ)}$ (V)	$I_{F(typ)}$ (mA)
infracrvena	1,2	20–100
crvena	1,8	10–20
narandžasta	2,0	10–20
žuta	2,1	10–20
zelena	2,2	10–20
plava	3,5	20–30
bela	3,5	20–30
ultraljubičasta	3,6	20

koju emituju LE diode se dele na standardne i ultrasvetle (*ultra bright*). LE diode su predviđene da rade u režimu direktne polarizacije, a probajni napon pri inverznoj polarizaciji im je tipično –5 V. Strujno–naponske karakteristike LE dioda pri direktnoj polarizaciji prikazane su na Sl. 2.88.

Primer 2.18: Relativna jačina svetlosti koju emituje LE dioda se definiše kao:

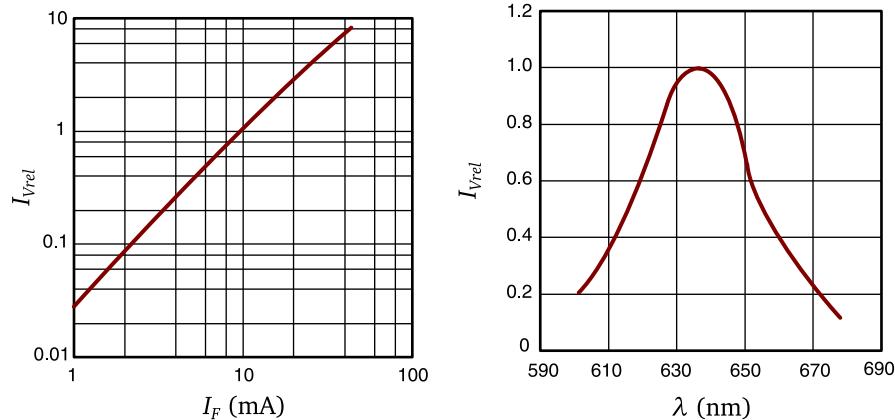
$$I_{Vrel} = \frac{I_V}{I_V(\lambda_p)},$$

¹⁴Jačina svetlosti se označava kao I_V , a jedinica je kandela (cd).



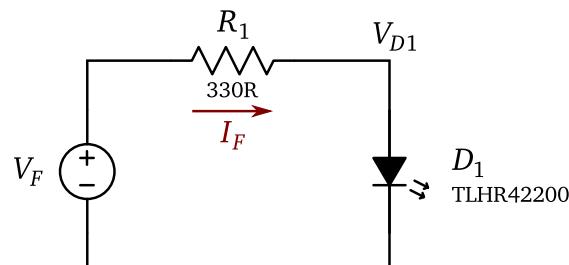
Slika 2.88: Eksperimentalne strujno–naponske karakteristike LE dioda pri direktnoj polarizaciji.

pri čemu je λ_p talasna dužina pri kojoj je emitovana svetlost najjača (*peak wavelength*). Pri ovoj talasnoj dužini je $I_{Vrel} = 1$, kao što je ilustrovano na Sl. 2.89. U ovom primeru je $\lambda_p = 635 \text{ nm}$, pri struji $I_F = 10 \text{ mA}$. Struja kroz



Slika 2.89: Zavisnosti relativne jačine svetlosti crvene LE diode TLHR4200 [25] od struje pri direktnoj polarizaciji i talasne dužine emitovane svetlosti.

LE diodu se ograničava otpornikom, kao što je ilustrovano na Sl. 2.90. Ako je $V_F = 5 \text{ V}$, za struju $I_F = 10 \text{ mA}$ je, na osnovu tehničke specifikacije, pad



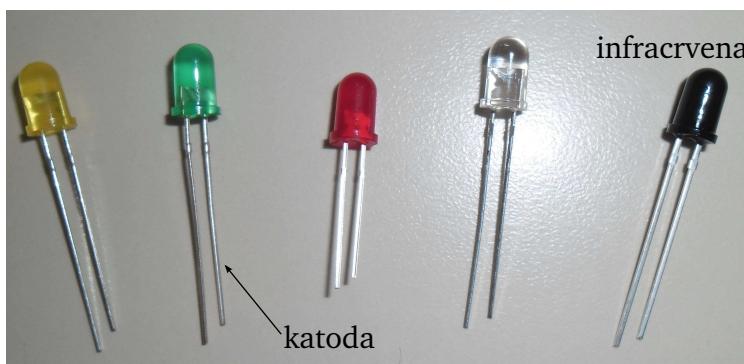
Slika 2.90: Osnovno kolo LE diode.

napona na diodi $V_{D1} \approx 1,8$ V, pa je:

$$R_1 = \frac{V_F - V_{D1}}{I_F} = \frac{5 - 1,8}{0,01} = 320 \Omega . \quad (2.51)$$

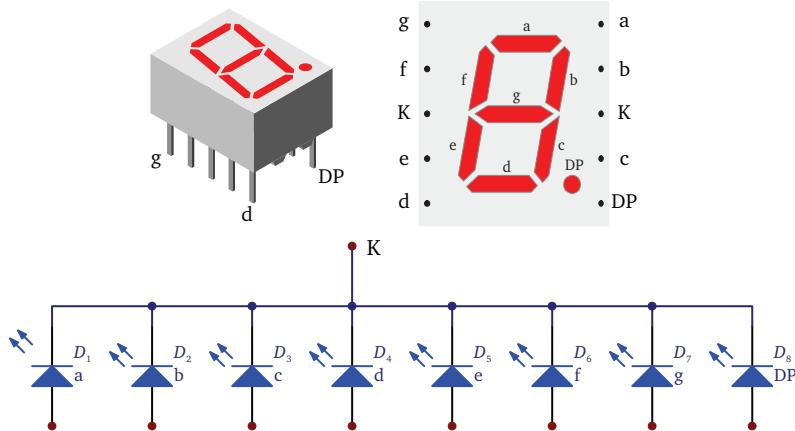
U praksi se uzima najbliža standardna vrednost, npr. $R_1 = 330 \Omega$.

LE diode koje emituju vidljivu svetlost uobičajeno se koriste kao indikatori kod elektronskih uređaja. Enkapsulirane su u prozirna kućišta različitih oblika i optičkih svojstava. Standardne LE diode se najčešće nalaze u okruglim kućištima prikazanim na Sl. 2.91 pri čem je izvod katode kraći od izvoda anode. Pored toga, LE diode se pakuju i u SMD kućišta. U jednom kućištu mogu



Slika 2.91: Standardne LE diode u okruglim kućištima prečnika 5 mm.

biti dve LE diode različitih boja i ovakva konfiguracija se naziva dvobojni LED (primer 2.39). Grupe LE dioda formiraju displeje, a široko je rasprostranjen 7-segmentni displej (Sl. 2.92) koji je pogodan za prikazivanje brojnih vrednosti kod mernih instrumenata i u mnogim drugim primerima. Generisanje cifara obavlja se pomoću namenskih integrisanih kola na koja se priključuje jedan ili više displeja.



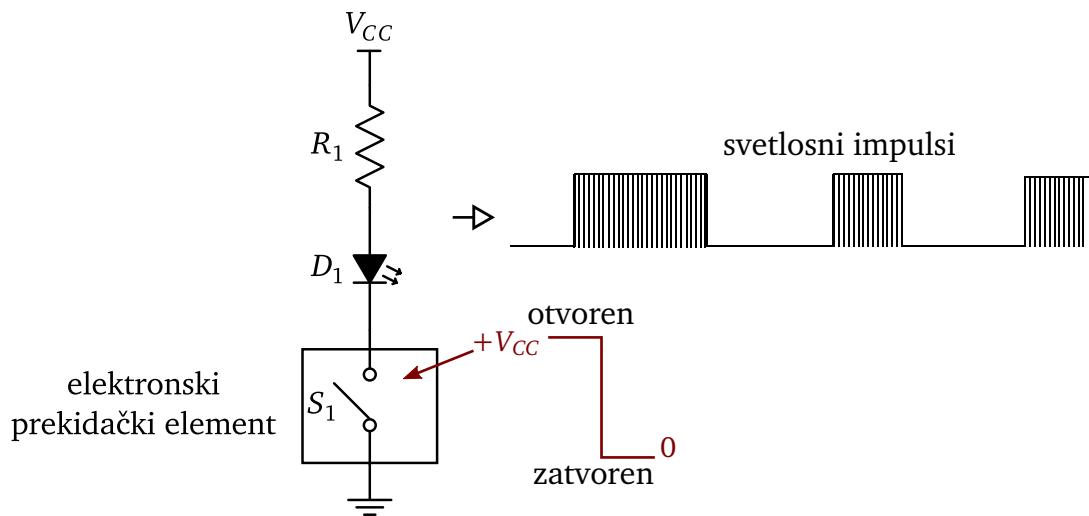
Slika 2.92: Prikaz kućišta, raspored pinova i električna šema 7-segmentnog LED displeja u konfiguraciji sa zajedničkom katodom (analogna je konfiguracija sa zajedničkom anodom).

LE diode se takođe koriste i za osvetljenje, pri čemu se više dioda grupiše tako da formira jedno rasvetno telo koje se naziva LED lampa. U odnosu na ostale tipove rasvetnih tela, prednost LED lampi je u manjoj potrošnji i, eventualno, dužem veku trajanja.

Posebnu vrstu LE dioda predstavljaju *organske* LE diode (OLED). Kod ovih dioda se između anode i katode nalazi dva ili više slojeva organskih molekula ili, češće, provodnih polimera. Ovi materijali emituju svetlost pod dejstvom primjenjenog napona, što je pojava poznata pod nazivom *elektrofotoforescencija*. Tehnologija omogućava da se provodni polimeri rasprše u vidu spreja na supstrat i rasporede u vidu matrice, što OLED diode čini posebno pogodnim za izradu displeja TV prijemnika, monitora i mobilnih telefona.

Infracrvene (IR) LE diode se koriste kod predajnika u daljinskim upravljačima elektronskih uređaja, sistemima za noćno osmatranje, industrijskim i medicinskim uređajima, itd. Ultraljubičaste (UV) LE diode se najviše primeđuju u medicinskim uređajima, kao i u tehnologiji štampe na tkaninama.

Primer 2.19: LE diodama se često upravlja korišćenjem elektronskog prekidačkog elementa, kao što je ilustrovano na Sl. 2.93. Kada je prekidački element otvoren, dioda ne provodi struju i na njemu se pojavljuje napon $+V_{CC}$. Po zatvaranju prekidača napon na njemu postaje približno jednak nuli, dioda provodi i emituje svetlost. Kontrolisanim otvaranjem i zatvaranjem prekidača postiže se da dioda emituje svetlost u obliku povorke svetlosnih impulsa određenog trajanja, koji u digitalnom obliku predstavljaju bitove. Na taj način se između diode, kao predajnika, i prijemnog elementa ostvaruje optička komunikacija (npr. kod daljinskog upravljača).



Slika 2.93: Upravljanje LE diodom pomoću elektronskog prekidačkog elementa.

S obzirom na mali probojni napon, ako se na LE diodu dovodi naizmeđični signal, potrebna joj je zaštita od inverzne polarizacije (primer 2.40). Takođe, kada se više LE dioda koristi u paralelnoj vezi (primer 2.41), praksa je da svaka ima svoj otpornik, čak i ako su identične i istovremeno direktno polarisane.

2.2.9 Fotodiode

Fotodiode takođe spadaju u grupu optoelektronskih komponenata, a njihova osnovna karakteristika je da im se inverzna struja zasićenja menja sa promenom intenziteta upadne svetlosti. Električni simbol fotodiode prikazan je na Sl. 2.94. Kućišta fotodioda su ili prozirna ili se na njima nalazi otvor koji



Slika 2.94: Električni simbol fotodiode.

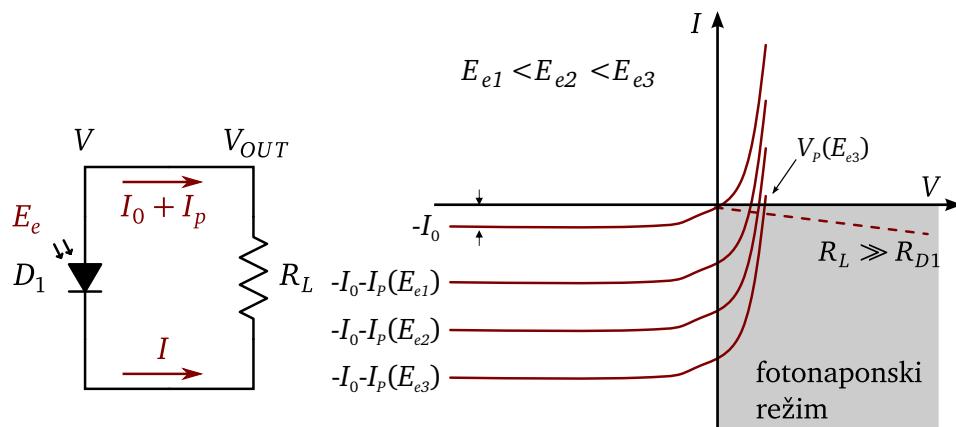
omogućava da svetlost dore do samog čipa. Kada fotodioda nije osvetljena kroz nju teče inverzna struja zasićenja I_0 koja se naziva *struja mraka* (*dark current*). Pod dejstvom upadne svetlosti, unutar p-n spoja dolazi do generacije parova elektron-šupljina, pa se inverzna struja kroz diodu povećava.

Struja usled dejstva upadne svetlosti se naziva *struja osvetljaja* (*light current*) ili *fotostruja* I_p i superponira se na struju diode I_D :

$$I = I_0 \left(\exp\left(\frac{V}{V_t}\right) - 1 \right) + I_p , \quad (2.52)$$

pri čemu je V napon na fotodiodi.

Osnovno kolo fotodiode ne uključuje primenu napona polarizacije, kao što je ilustrovano na Sl. 2.95. Struja I_p se menja u zavisnosti od iradijanse¹⁵ E_e



Slika 2.95: Fotodioda u fotonaponskom režimu.

upadne svetlosti, tako da je pad napona na otporniku $V_{OUT} = V = (I_0 + I_p)R_L$. Treba primetiti da u ovom slučaju pad napona V_{OUT} teži da pozitivno polariše diodu. Zbog toga kroz diodu počinje da teče struja u smeru suprotnom od smera fotostruje. Kada struja I postane jednaka nuli, tada je, na osnovu (2.52), napon na diodi:

$$V_p(E_e) = V_t \ln\left(\frac{I_p(E_e)}{I_0} + 1\right) . \quad (2.53)$$

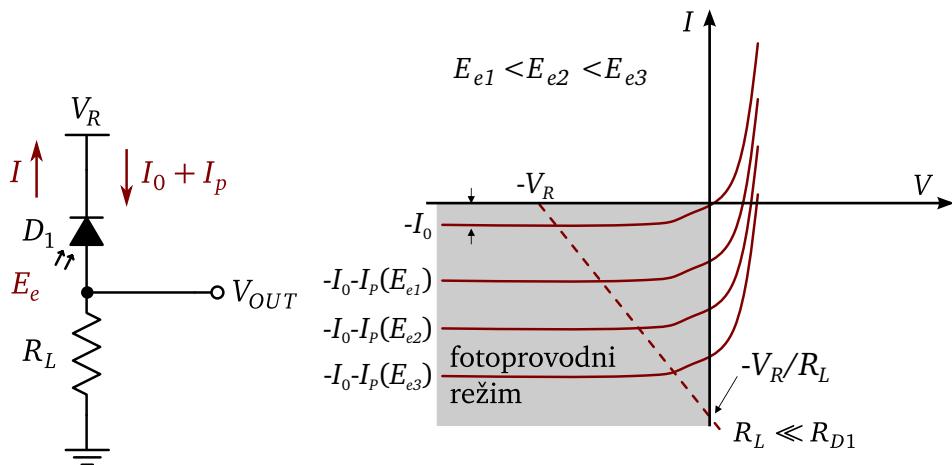
Fotodioda se ponaša kao izvor jednosmernog napona, pa se pojava naziva **fotonaponski efekat**. Fotodioda radi u *fotonaponskom* (*photovoltaic*) režimu. Napon $V_p(E_e)$ naziva se *fotonapon*. Slično, struja $I_p(E_e)$ koja odgovara uslovu $V = 0$ naziva se *fotostruja*. Fotonapon i fotostruja odgovaraju uslovima otvorenog i kratkospojenog kola na izlazu, respektivno. Otpornik R_L mora biti mnogo veći od statičke otpornosti fotodiode R_{D1} . Napon $V_p(E_e)$ ne može biti

¹⁵Gustina fluksa svetlosnog zračenja Φ (W) naziva se iradijansa E_e (mW cm^{-2}).

veći od maksimalnog napona direktne polarizacije koji je moguće dovesti na fotodiodu. Rad solarnih čelija je upravo zasnovan na fotonaponskom efektu, odnosno direktnoj konverziji svetlosti u napon (primer 2.42). Uopšteno rečeno, solarne čelije predstavljaju fotodiode koje se proizvode od sva tri tipa silicijuma.

videti 1.1

Fotodioda se može iskoristiti i u režimu inverzne polarizacije (Sl. 2.96). U



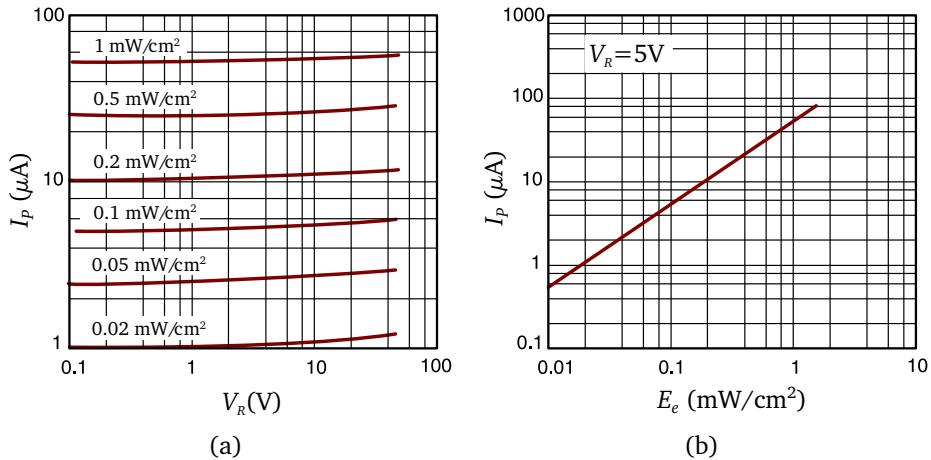
Slika 2.96: Fotodioda u fotoprovodnom režimu.

ovom slučaju je $V_{OUT} = (I_0 + I_p)R_L = -IR_L$, pa je odziv fotodiode na upadnu svetlost linearan, pod uslovom da se vrednost napona inverzne polarizacije izabere tako da je uvek ispunjen uslov $V_R > V_{OUT}$. Otpornik R_L mora biti mnogo manji od statičke otpornosti fotodiode R_{D1} . Radna prava je definisana relacijom:

$$I = -\frac{1}{R_L}V - \frac{V_R}{R_L}, \quad (2.54)$$

i prikazana je na Sl. 2.96, pri čemu je $V = V_{OUT} - V_R$ napon na fotodiodi. U ovakvoj konfiguraciji fotodioda radi u *fotoprovodnom* (*photoconductive*) režimu. U fotoprovodnom režimu je odziv fotodiode na upadnu svetlost brži nego u fotonaponskom režimu jer je, zbog inverzne polarizacije, kapacitivnost p-n spoja manja. Zbog toga je i ukupna RC konstanta kola manja. Tipično vreme videti 2.1.4 odziva fotodiode na impulsnu svetlosnu pobudu je reda veličine nanosekunde.

Primer 2.20: U tehničkim specifikacijama fotodioda standardno se daju zavisnosti na osnovu kojih se može izračunati statička otpornost, za datu iradijansu i napon inverzne polarizacije. Na primer, sa Sl. 2.97 je, za $V_R = 5\text{ V}$ i $E_e = 0,02\text{ mW cm}^{-2}$:



Slika 2.97: Zavisnosti fotostruje fotodiode BPV10NF [26] od (a) napona inverzne polarizacije i (b) iradijanse, za talasnu dužinu upadne svetlosti $\lambda = 870 \text{ nm}$.

$$R_{D1} = \frac{V_R}{I_p} \simeq \frac{5}{1 \cdot 10^{-6}} = 5 \text{ M}\Omega,$$

dok je za $E_e = 1 \text{ mW cm}^{-2}$:

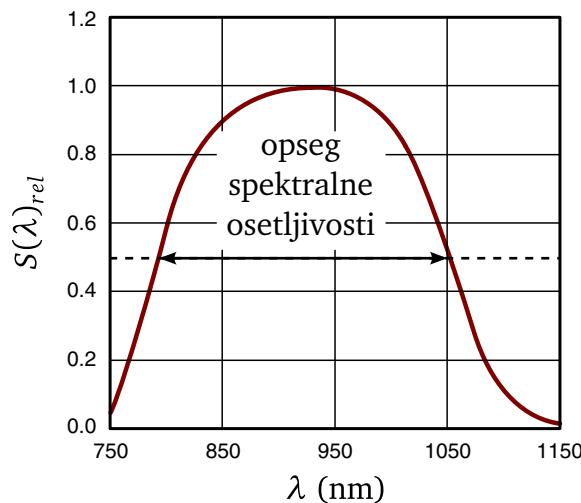
$$R_{D1} \simeq \frac{5}{55 \cdot 10^{-6}} \approx 91 \text{ k}\Omega.$$

Treba napomenuti da je, na sobnoj temperaturi, za ovu diodu struja mraka $I_0 = 1 \text{ nA}$, pa se može zanemariti. Ako se u kolu sa Sl. 2.96 izabere $R_L = 10 \text{ k}\Omega$ onda će na ovom otporniku za $0,02 \text{ mW cm}^{-2} \leq E_e \leq 1 \text{ mW cm}^{-2}$ pad napona biti u opsegu vrednosti $10 \text{ mV} \leq V_{OUT} \leq 550 \text{ mV}$, pri čemu je ispunjen uslov $R_L \ll R_{D1}$.

Za fotodiode proizvođači standardno daju zavisnost relativne spektralne osetljivosti¹⁶ od talasne dužine upadne svetlosti (Sl. 2.98). Fotodioda je najosetljivija na talasnoj dužini upadne svetlosti na kojoj je $S(\lambda)_{rel} = 1$, u ovom slučaju na $\lambda_p = 940 \text{ nm}$. Opseg spektralne osetljivosti fotodiode je definisan u opsegu talasnih dužina koji je ograničen vrednostima $S(\lambda)_{rel} = 0,5$, a to je 790 nm do 1050 nm. Ova fotodioda je projektovana tako da joj opseg spektralne osetljivosti bude u infracrvenom području (Sl. 2.87).

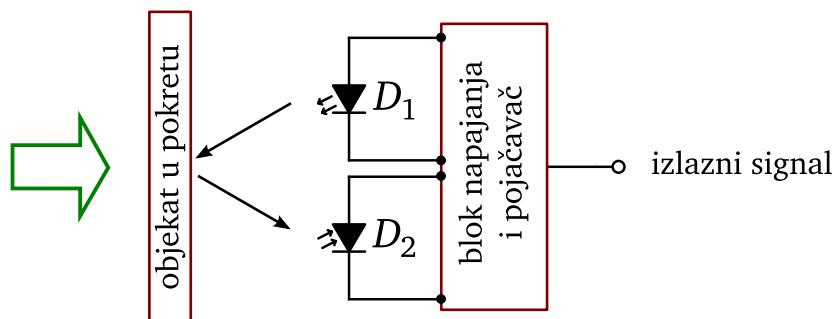
Fotodiode se primenjuju kao senzorski elementi u kolima za detekciju nivoa osvetljenosti prostora, medicinskim uređajima, čitačima elektronskih knjiga, kamerama, alarmnim uređajima, itd.

¹⁶Spektralna osetljivost je osetljivost fotomaterijala na svetlost različitih talasnih dužina.



Slika 2.98: Zavisnost relativne spektralne osetljivosti fotodiode BPV10NF [26] od talasne dužine upadne svetlosti.

⌚ Primer 2.21: Detektor objekata na kratkim rastojanjima (*proximity sensor*) ilustrovan na Sl. 2.99 koristi infracrvenu LE diodu kao predajnik i fotodiodu kao prijemnik. Fotodioda registruje reflektovanu infracrvenu svetlost



Slika 2.99: Ilustracija principa rada detektora objekta na kratkim rastojanjima.

od objekta koji prilazi detektoru. Signal sa fotodiode se pojačava i prenosi na izlaz detektora. Uređaj u koji je detektor ugrađen reaguje na promenu amplitude izlaznog signala. Efektivni domet detektora je do nekoliko desetina cm i može se podešavati. Primjenjuje se u industrijskim mašinama i uređajima kao sigurnosni prekidač (na primer, ako objekat uđe u radni prostor alata, kretanje alata se automatski zaustavlja). Takođe se primjenjuje i za automatsko otvaranje klizećih vrata. Pored toga, primjenjuje se i u mobilnim telefonima,

za automatsko isključivanje ekrana osetljivog na dodir kada je telefon prislojen na uho.

Fotodiode mogu biti tehnološki optimizovane da rade i u režimu lavin-skog probaja i ove komponente se skraćeno nazivaju APD (*Avalanche Photo Diode*).

2.2.10 Ostali tipovi dioda

Pored prethodno opisanih, u praksi se sreće još nekoliko tipova dioda:

Tunel diode odlikuju se *negativnom otpornošću* u delu strujno–naponske karakteristike pri direktnoj polarizaciji. To znači da sa porastom napona na diodi struja kroz nju opada. Primenuju se u oscilatornim kolima koja rade na visokim učestanostima. Električni simbol tunel diode prikazan je na Sl. 2.100.



Slika 2.100: Električni simbol tunel diode.

Diode regulatori struje predstavljaju poluprovodničke komponente koje su namenjene za ograničavanje (*Current Limiting Diode* – CLD) ili regulisanje (*Current Regulating Diode* – CRD) struje u kolu. Upotrebljavaju se kao izvor konstantne struje u kolima kod kojih je potrebna visoka pouzdanost, npr. kod mernih instrumenata ili vojnih uređaja. Električni simbol diode regulatora struje prikazan je na Sl. 2.101.



Slika 2.101: Električni simboli diode regulatora struje.

Laserske diode spadaju u grupu optoelektronskih komponenata, a emituju svetlost u obliku koherentnog zraka. Proizvode se od poluprovodničkih jedinjenja. Primenuju se u bar–kod čitačima, DVD i Blu–ray uređajima, kao i u optičkim komunikacijama. Za lasersku diodu se koristi električni simbol LE diode.

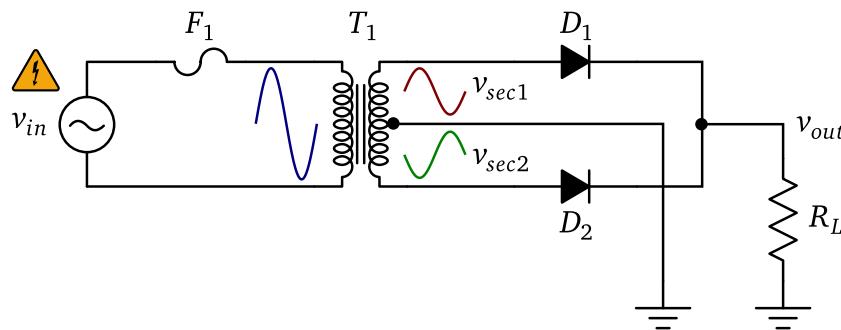
videti Primer 5.1

PIN diode predstavljaju silicijumske diode kod kojih je deo n-oblasti slabo dopiran, pa je po karakteristikama sličan čistom poluprovodniku (*P-Intrinsic-N*). Primenjuju se kao otpornici promenljive otpornosti, kao i u prekidačkim kolima na visokim učestanostima. Pored toga, neke fotodiode su realizovane kao PIN strukture. Za PIN diodu se koristi simbol obične diode.

U električnim šemama se *obavezno*, pored električnog simbola i slovne oznake D , stavlja i oznaka konkretno upotrebljene diode (npr. 1N4007).

2.3 Primeri za samostalan rad

⌚ **Primer 2.22:** Na ulaz kola sa Sl. 2.102 dovodi se naizmenični signal oblika sinusa v_{in} , efektivne vrednosti 230V i učestanosti 50 Hz. Centralni izvod

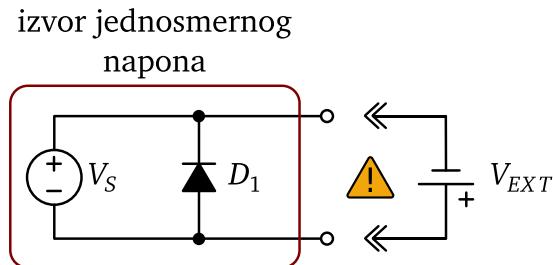


Slika 2.102: Punotalasni ispravljač sa dve diode.

deli sekundarni namotaj transformatora na dva jednakata dela tako da se na njima pojavljuju naponi u protivfazi, čije su efektivne vrednosti $v_{sec} \equiv v_{sec1} = v_{sec2} = 18\text{ V}$. Skicirati talasni oblik napona v_{out} na opterećenju R_L . Upotrebљene diode D_1 i D_2 su 1N4007.

⌚ **Primer 2.23:** Ispravljačke diode se koriste i za zaštitu izvora jednosmernog napona od slučajnog vezivanja drugog izvora suprotne polarizacije, kao što je ilustrovano na Sl. 2.103. Šta će se dogoditi ako korisnik na izlaz izvora V_S slučajno priključi drugi izvor V_{EXT} , kao na slici?

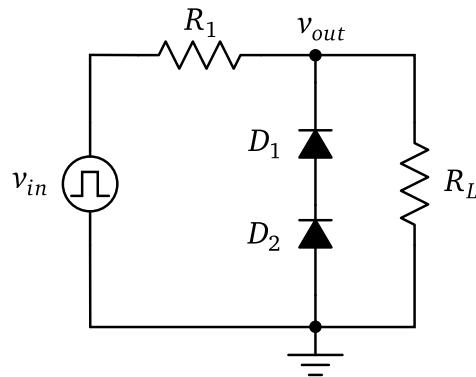
⌚ **Primer 2.24:** Nacrtati osnovno kolo paralelnog negativnog diodnog ograničavača. Skicirati talasni oblik signala na izlazu ograničavača za iste parametre kola kao na Sl. 2.46.



Slika 2.103: Zaštita izvora jednosmernog napona od inverzne polarizacije.

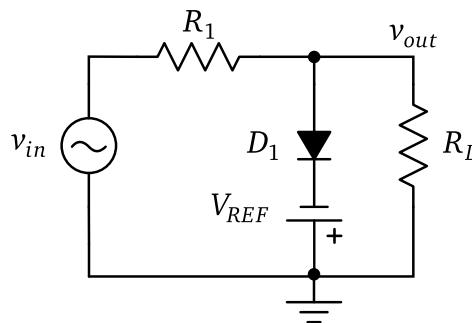
⌚ Primer 2.25: Na ulaz paralelnog simetričnog ograničavača sa Sl. 2.47 dovodi se naizmenični napon sinusnog oblika učestanosti 10 kHz i amplitude $V_p = 5$ V. Skicirati talasni oblik napona na izlazu ograničavača. Smatrati da je $R_L \gg R_1$, a da su upotrebljene diode D_1 i D_2 1N4148 [18].

⌚ Primer 2.26: Na ulaz paralelnog negativnog diodnog ograničavača prikazanog na Sl. 2.104 dovodi se povorka pravougaonih impulsa učestanosti 5 kHz i amplitude $\pm 7,5$ V. Skicirati talasne oblike napona na ulazu i izlazu ograničavača. Smatrati da je $R_L \gg R_1$, a da su upotrebljene diode D_1 i D_2 1N4148.



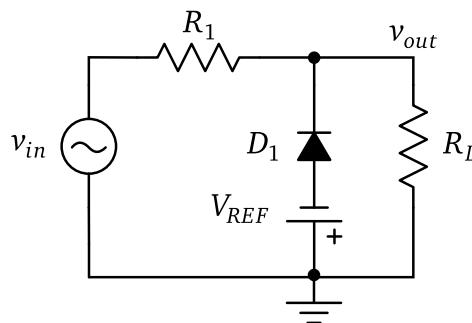
Slika 2.104: Paralelni negativni diodni ograničavač sa redno vezanim diodama.

⌚ Primer 2.27: Skicirati talasni oblik signala na izlazu paralelnog pozitivnog diodnog ograničavača sa polarizacijom sa Sl. 2.105, ako je na ulazu signal oblika $v_{out} = V_p \sin(\omega t) = 20 \sin(2\pi 1000t)$, a $V_{REF} = 5$ V. Smatrati da je $R_L \gg R_1$.



Slika 2.105: Paralelni pozitivni diodni ograničavač sa polarizacijom.

⌚ **Primer 2.28:** Na ulaz paralelnog negativnog diodnog ograničavača sa polarizacijom prikazanog na Sl. 2.106 dovodi se naizmenični napon sinusnog oblika učestanosti 100 kHz i amplitude $V_p = 20\text{V}$. Skicirati talasni oblik na-

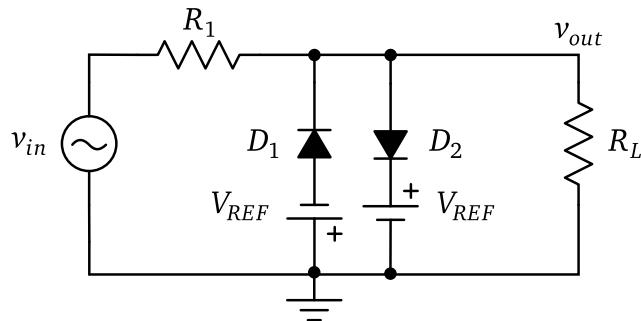


Slika 2.106: Paralelni negativni diodni ograničavač sa polarizacijom.

pona na izlazu ograničavača. Smatrati da je $R_L \gg R_1$, upotrebljena dioda je 1N4148 [18], a $V_{REF} = 5\text{V}$.

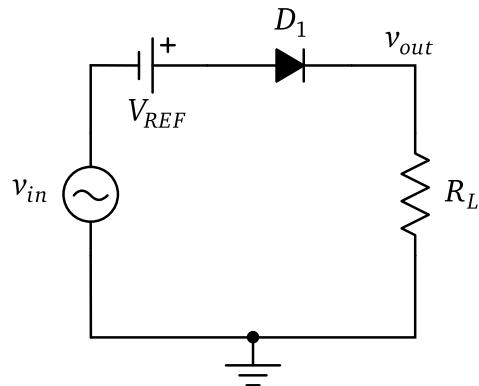
⌚ **Primer 2.29:** Na ulaz paralelnog simetričnog diodnog ograničavača sa polarizacijom prikazanog na Sl. 2.107 dovodi se naizmenični napon sinusnog oblika učestanosti f i amplitude V_p . Skicirati talasni oblik napona na izlazu ograničavača. Smatrati da je $R_L \gg R_1$ i da je napon V_p mnogo manji od probojnog napona diode.

⌚ **Primer 2.30:** Na ulaz rednog pozitivnog diodnog ograničavača sa Sl. 2.50 dovodi se naizmenični napon sinusnog oblika učestanosti $f = 1\text{Hz}$ i amplitude $V_p = 5\text{V}$. Skicirati talasni oblik napona na izlazu ograničavača. Smatrati da je napon V_p mnogo manji od probojnog napona diode i da je unutrašnja otpornost diode zanemarljiva. Kolika je najveća vrednost struje koja teče kroz diodu kada ona provodi, ako je $R_L = 1\text{k}\Omega$?



Slika 2.107: Paralelni simetrični diodni ograničavač sa polarizacijom.

⌚ Primer 2.31: Na ulaz rednog negativnog diodnog ograničavača sa polarizacijom prikazanog na Sl. 2.108 dovodi se naizmenični napon sinusnog oblika učestanosti $f = 1 \text{ kHz}$ i amplitude $V_p = 20 \text{ V}$. Skicirati talasni oblik napona



Slika 2.108: Redni negativni diodni ograničavač sa polarizacijom.

na izlazu ograničavača ako je $V_{REF} = 5 \text{ V}$.

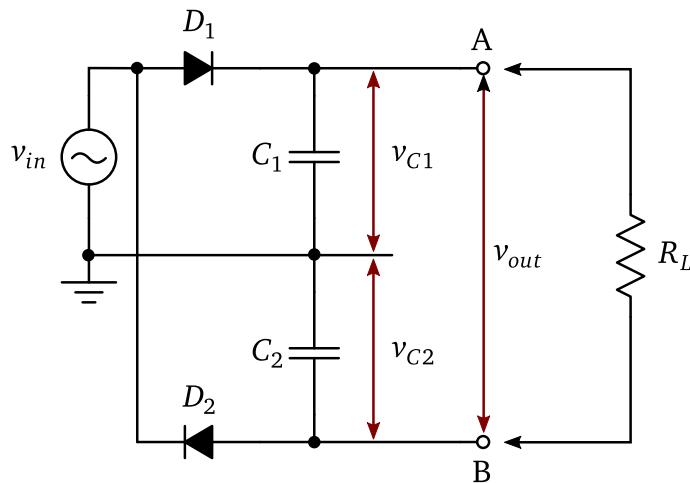
⌚ Primer 2.32: Nacrtati kolo pozitivnog pomerača naponskog nivoa. Ako se na ulaz kola dovede napon oblika sinusa amplitude $V_p = 5 \text{ V}$ i učestanosti $f = 1 \text{ kHz}$, skicirati talasni oblik napona na izlazu. Smatrati da je kondenzator pre dovođenja pobude bio prazan. Odrediti vrednost kapacitivnosti kondenzatora za koju će kolo garantovano raditi kao pomerač, ako je otpornost opterećenja $R_L = 25 \text{ k}\Omega$. Uputstvo: Primeniti (2.40).

⌚ Primer 2.33: Nacrtati kolo negativnog pomerača naponskog nivoa sa pozitivnom polarizacijom. Ako je na ulazu kola napon oblika $v_{in} = V_p \sin(\omega t)$, a referentni napon je V_{REF} ($V_p > V_{REF}$), kolike će biti maksimalne i minimalne vrednosti napona na izlazu?

☞ **Primer 2.34:** Nacrtati kolo negativnog pomerača naponskog nivoa sa negativnom polarizacijom. Na ulaz kola se dovodi povorka pravougaonih impulsa amplitude $\pm 10\text{ V}$ i učestanosti 2 kHz . Ako je napon polarizacije $2,5\text{ V}$, odrediti minimalne i maksimalne vrednosti napona na izlazu. Skicirati talasne oblike napona na ulazu i izlazu kola.

☞ **Primer 2.35:** U kolu na Sl. 2.58 upotrebljena je dioda 1N4148, $C_1 = 1\text{ }\mu\text{F}$, a $R_L = 220\text{ k}\Omega$. Na ulaz kola dovodi se signal oblika sinusa učestanosti $f = 1\text{ kHz}$. Prvih 10 ms je amplituda signala 5 V , a zatim poraste na 10 V . Skicirati talasne oblike na ulazu i izlazu kola.

☞ **Primer 2.36:** Kolo na Sl. 2.109 predstavlja punotalasni udvostručavač napona u plivajućoj (*float*) konfiguraciji. Na ulaz kola dovodi se signal oblika



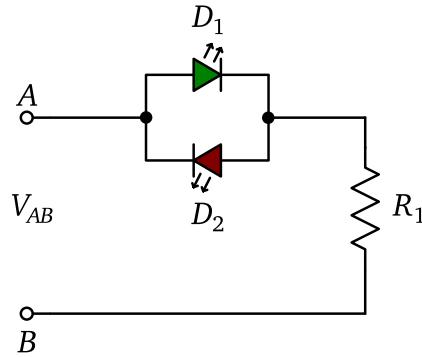
Slika 2.109: Punotalasni udvostručavač napona.

sinusa $v_{in} = 5 \sin(2\pi 50t)$. Odrediti polaritete i skicirati talasne oblike napona v_{C1} , v_{C2} i v_{out} . Kapacitivnosti kondenzatora su $C_1 = C_2 = 22\text{ }\mu\text{F}$.

☞ **Primer 2.37:** U kolu sa Sl. 2.68 upotrebljena je Zener dioda D_2 čiji je Zenerov napon $V_Z = 6,2\text{ V}$. Amplituda ulaznog naizmeničnog signala je $V_p = 20\text{ V}$. Odrediti vrednost otpornika R_1 tako da struja kroz Zener diodu ne bude veća od 5 mA . Smatrati da je pad napona na direktno polarisanoj diodi $V_{D1} = 0,7\text{ V}$ i da je $R_L \gg R_1$.

☞ **Primer 2.38:** Na ulaz kola sa Sl. 2.69 dovodi se signal oblika trougla, amplitude $V_p = 15\text{ V}$ i učestanosti $f = 2\text{ kHz}$. Ako su upotrebljene diode 1N4736A ($V_Z = 6,8\text{ V}$) [21], skicirati talasni oblik napona na izlazu. Ako je $R_L = 7,5\text{ k}\Omega$, kolika treba da bude vrednost otpornosti otpornika R_1 , da bi struja kroz Zener diode bila 40 mA ?

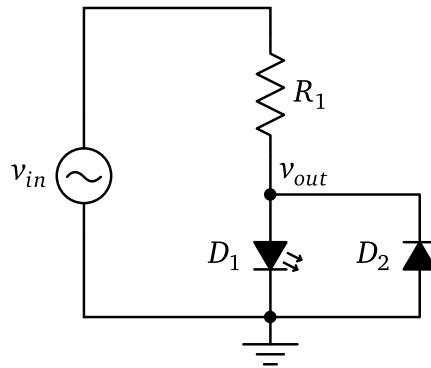
⌚ Primer 2.39: Kolo na Sl. 2.110 sadrži zelenu (D_1) i crvenu (D_2) LE diodu u jednom kućištu (bicolor LED) i koristi se kao indikator polariteta jednosmernog napona priključenog između tačaka A i B. Objasniti princip rada



Slika 2.110: Indikator polariteta jednosmernog napona.

kola. Ako je maksimalna vrednost napona V_{AB} koji se može priključiti na ulaz kola $\pm 20\text{ V}$, odrediti vrednost otpornosti otpornika R_1 tako da kroz kolo ne teče struja veća od 20 mA . Naponi direktnе polarizacije dioda dati su u Tab. 2.5.

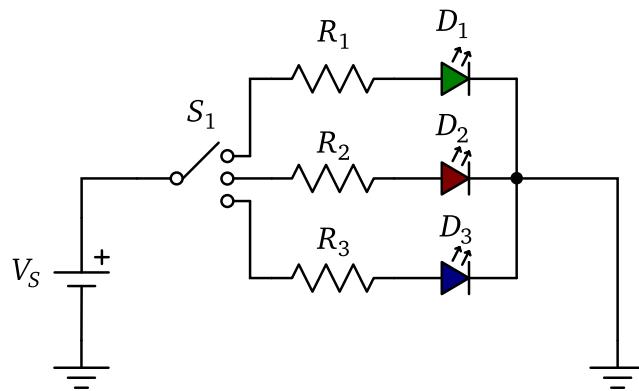
⌚ Primer 2.40: Na ulaz kola na Sl. 2.111 dovodi se naizmenični signal oblike sinusa amplitude $V_p = 9\text{ V}$ i učestanosti $f = 1\text{ Hz}$. U kolu je upotrebljena



Slika 2.111: Pobuda LE diode naizmeničnim signalom.

narandžasta LE dioda D_1 , čiji je napon direktnе polarizacije dat u Tab. 2.5, a proborjni napon je -5 V . Objasniti rad kola i ulogu diode D_2 . Kolika treba da bude otpornost otpornika R_1 da bi maksimalna struja kroz LE diodu bila 15 mA ? Skicirati talasne oblike napona v_{in} i v_{out} .

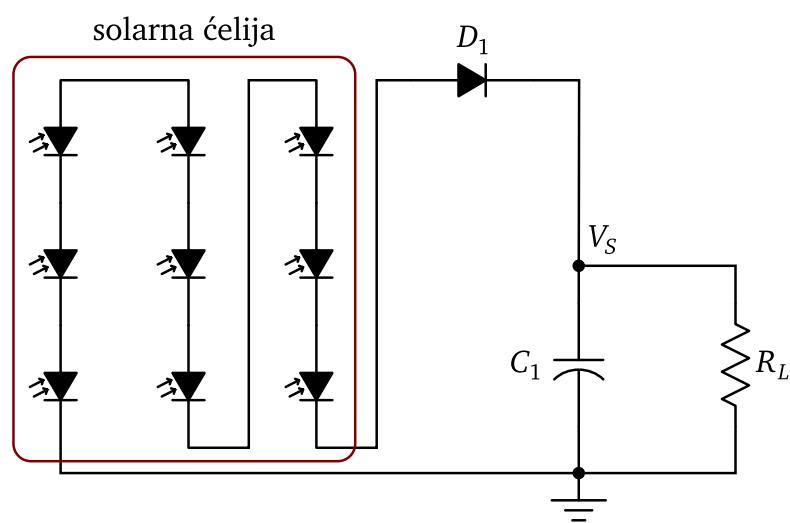
⌚ **Primer 2.41:** Kolo na Sl. 2.112 predstavlja indikator režima rada elektronskog uređaja. Pri tome koristi višebojni LED, koji se sastoji od tri LE diode



Slika 2.112: LED indikator režima rada.

u jednom kućištu sa zajedničkom katodom. Režim rada se bira pomoću obrtog tropoložajnog prekidača S_1 , a u zavisnosti od izabrane pozicije korisnik dobija vizuelnu indikaciju preko zelene (D_1), crvene (D_2) ili plave (D_3) LE diode. Korišćenjem grafika sa Sl. 2.88 odrediti vrednosti otpornosti otpornika R_1 , R_2 i R_3 , tako da kroz svaku diodu, kada je uključena u kolo, protiče struja od 15 mA. Napon napajanja je $V_S = 7,5\text{V}$. Napomena: očitavanja sa grafika mogu biti približna.

⌚ **Primer 2.42:** Kolo na Sl. 2.113 ilustruje koncept napajanja elektronskog uređaja korišćenjem fotonaponske (solarne) ćelije. Solarna ćelija se sastoji od niza fotodioda, od kojih svaka generiše napon od $0,5\text{V}$. Kondenzator C_1 je aluminijumski elektrolitski kondenzator kapacitivnosti reda veličine nekoliko hiljada μF . Kolikim naponom V_S se napaja opterećenje R_L ? Koja je uloga kondenzatora C_1 i diode D_1 u kolu?



Slika 2.113: Koncept solarnog napajanja.

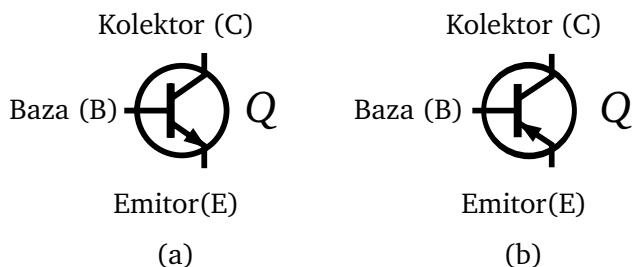
GLAVA

3

BIPOLARNI TRANZISTOR

Bipolarni tranzistor (*bipolar junction transistor – BJT*) je poluprovodnička komponenta koja ima tri izvoda. Izvodi se nazivaju *emitor*, *baza* i *kolektor* (*emitter*, *base*, *collector*). U zavisnosti od tehnološke realizacije, razlikuju se dve vrste bipolarnih tranzistora, koje se nazivaju npn i pnp tranzistori. Električni simboli bipolarnih tranzistora prikazani su na Sl. 3.1. Uobičajena slovna oznaka za bipolarni tranzistor u električnim šemama je *Q*.

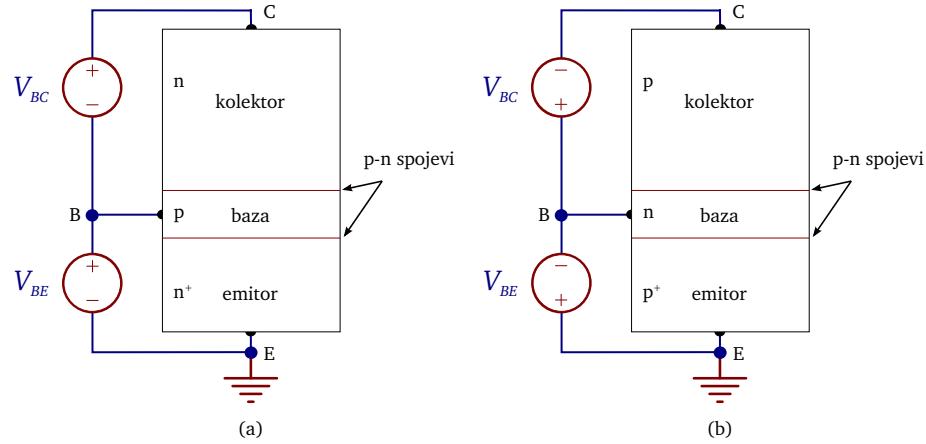
Reč tranzistor je kovanica koja potiče od engleskih reči *transferred* i *resistance*.



Slika 3.1: Električni simboli npn (a) i pnp (b) bipolarnog tranzistora.

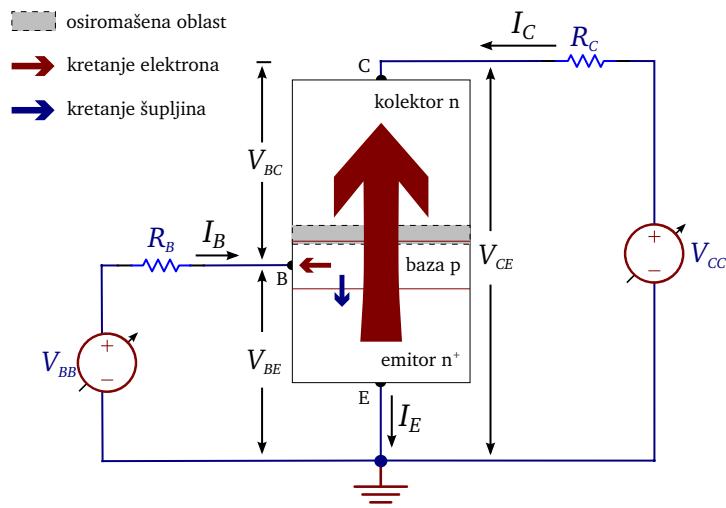
3.1 Struktura i princip rada

Struktura bipolarnih tranzistora ilustrovana je na Sl. 3.2. Bipolarni tranzistor se sastoji od dva p-n spoja: (1) između baze i emitora (BE) i (2) baze i kolektora (BC). Osnovna polarizacija podrazumeva da je prvi p-n spoj polarisan direktno, a drugi inverzno. Smisao polarizacije je u tome da omogući



Slika 3.2: Struktura i osnovna polarizacija npn (a) i pnp (b) tranzistora.

protok struje kroz tranzistor, od kolektora ka emitoru, pri čemu se intenzitet tog protoka kontroliše preko baze. Realna polarizacija npn tranzistora pretpostavlja upotrebu naponskih izvora i otpornika, kao što je ilustrovano na Sl. 3.3 (polarizacija pnp tranzistora je analogna, s tim što su naponski izvori suprotnog znaka). Kada je napon između baze i emitora V_{BE} takav da je *p-n spoj baza-emitor direktno polarisan*, a napon između baze i kolektora takav da je *p-n spoj baza-kolektor inverzno polarisan*, unutar tranzistora dolazi do protoka slobodnih nosilaca nanelektrisanja (Sl. 3.3). Elektroni u tranzistor ulaze



Slika 3.3: Simbolički prikaz struja unutar npn tranzistora.

ze preko kontakta emitora, čineći na taj način struju emitora I_E . Pod dejstvom napona direktnе polarizacije V_{BE} , elektroni iz emitora prelaze u bazu, a šupljine iz baze u emitor (slično kao kod direktnо polarisane diode). Šupljine koje prelaze iz baze u emitor čine struju šupljina. Pošto se šupljine kreću samo prividno, njihovo kretanje u stvari predstavlja kretanje elektrona koji napuštaju tranzistor kroz kontakt baze, čineći na taj način struju baze I_B . S obzirom da je emitor jako dopiran, broj elektrona koji prelaze u bazu je mnogo veći od broja šupljina koje prelaze u emitor. Pošto je baza tanka, najveći broj elektrona koji u nju uđu iz emitora difuzijom stiže do osiromašene oblasti p–n spoja baza–kolektor. Drugim rečima, tranzistor se tehnološki realizuje tako da je širina baze mnogo manja od difuzione dužine elektrona koji ulaze u nju. Ovi elektroni, pod uticajem električnog polja sa kolektora, bivaju prevučeni preko osiromašene oblasti, tako da dalje prolaze kroz oblast kolektora. Elektroni izlaze iz tranzistora na kontaktu kolektora, čineći na taj način struju kolektora I_C . Naziv *bipolarni* tranzistor je asocijacija na činjenicu da u transportu učestvuju obe vrste nosilaca nanelektrisanja (elektroni i šupljine)¹.

Struje na kontaktima tranzistora očigledno su povezane relacijom:

$$I_E = I_B + I_C , \quad (3.1)$$

Odnos struja kolektora i baze naziva se *strujno pojačanje* (*current gain*): strujno pojačanje

$$\beta = \frac{I_C}{I_B} . \quad (3.2)$$

Vrednost strujnog pojačanja se, zavisno od tranzistora, kreće u opsegu 50 do 500. Tipične vrednosti su 100 do 300, što znači da je struja kolektora npr. 100 puta veća od struje baze! Korišćenjem definicije strujnog pojačanja, struja emitora se može izraziti u obliku:

$$I_E = (1 + \beta)I_B , \quad (3.3)$$

pri čemu se, za $\beta \gg 1$, koristi aproksimacija:

$$I_E \simeq \beta I_B = I_C . \quad (3.4)$$

Alternativno, struja kolektora se može izraziti u obliku:

$$I_C = \frac{\beta}{1 + \beta} I_E = \alpha I_E . \quad (3.5)$$

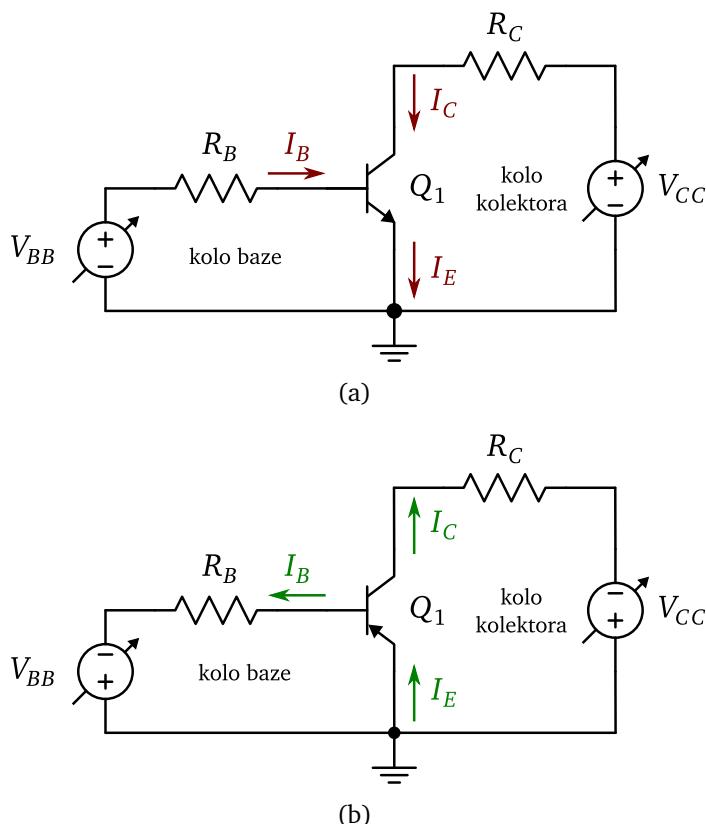
¹Unutar tranzistora postoje još i struje koje su posledica rekombinacionih procesa, ali one ovde neće biti detaljnije razmatrane. Ipak, treba napomenuti da ove struje, pod određenim uslovima, mogu značajno da utiču na osobine tranzistora [4]–[6].

Vrednost parametra α je, za $\beta \gg 1$, približno jednaka jedinici (tipično 0,95 do 0,99) i uobičajeno se koristi da bi se izrazio odnos struje kolektora i struje emitora:

$$\alpha = \frac{I_C}{I_E}. \quad (3.6)$$

Parametar α se naziva *faktor pojačanja (amplification factor)*.

Ako se kolo za polarizaciju p-n spojeva sa Sl. 3.3 preuredi kao na Sl. 3.4, mogu se razlikovati ulazno i izlazno kolo, sa referencom na zajedničku elektrodu. Kola se nazivaju prema nazivima elektroda². Pošto je zajednička elek-



Slika 3.4: Kola (a) npn i (b) pnp tranzistora u konfiguraciji sa zajedničkim emitorom.

troda emitor, ulazno kolo se u ovom slučaju naziva kolo baze, a izlazno kolo kolektora. Sama konfiguracija se naziva *konfiguracija sa zajedničkim emitorom*. Na ovaj način gledano, struja baze se može posmatrati kao kontrolni

²Ova konvencija uobičajena je i za ostale tipove tranzistora.

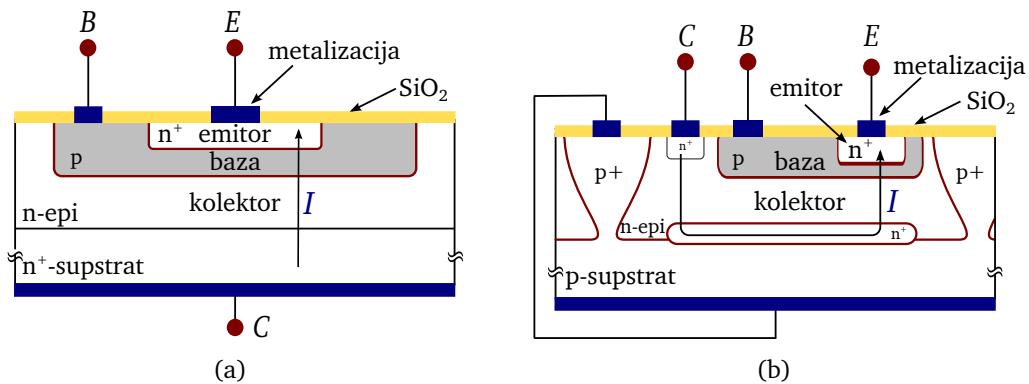
parametar u ulaznom kolu, pomoću koga se upravlja strujom kolektora u izlaznom kolu. Mala promena struje baze izaziva veliku promenu struje kolektora, pa se tranzistor može posmatrati kao *pojačavač* struje. Pored toga, kada nema struje baze (u odsustvu napona V_{BB}), tada nema ni struje kolektora, pa se tranzistor može posmatrati kao otvoreni *prekidač*. Kao zaključak se može izvesti:

- Dva osnovna načina primene bipolarnog tranzistora su: *pojačavač* i *prekidač*.

Pored konfiguracije sa zajedničkim emitorom, moguće su i konfiguracije sa zajedničkom bazom, kao i sa zajedničkim kolektorom.

3.1.1 Tehnološka realizacija

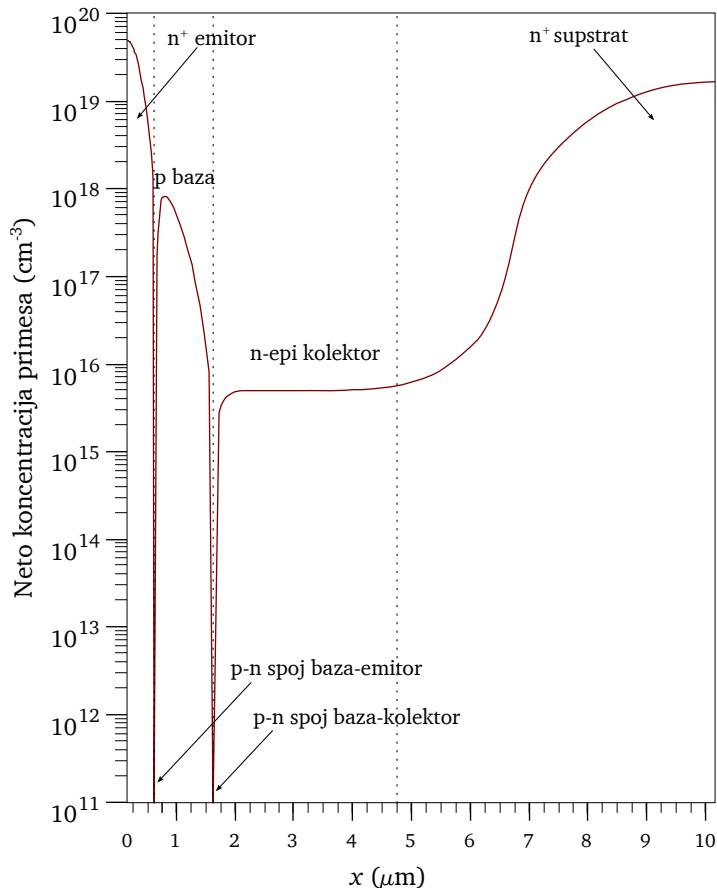
Bipolarni tranzistori se tehnološki realizuju kao diskretne komponente, ili kao komponente unutar integrisanih kola (Sl. 3.5). Kada se realizuju kao



Slika 3.5: Ilustracija tehnološke realizacije npn tranzistora kao (a) diskretne komponente i (b) u integrisanim kolima.

diskretne komponente, na jako dopirani supstrat se nanosi slabo dopirani epitaksijalni sloj. Supstrat i epitaksijalni sloj su dopirani primesama istog tipa. Zatim se uzastopnim difuzijama formiraju baza i emitor. Jako dopirani supstrat smanjuje rednu otpornost do kontakta kolektora, jer je debljina supstrata nekoliko stotina μm . Time se omogućava da najveći pad napona V_{BC} bude upravo na delu epitaksijalnog sloja između supstrata i difuzije baze. To rezultira električnim poljem koje je dovoljno jakoj da elektrone prevuče preko osiromašene oblasti p-n spoja baza-kolektor. U zavisnosti od komponente i tehnologije, može postojati i dodatna p⁺ difuzija unutar baze za ostvarivanje

boljeg omskog kontakta između tela baze i metalizacije. Tipičan profil primeša diskretnog npn tranzistora prikazan je na Sl. 3.6.



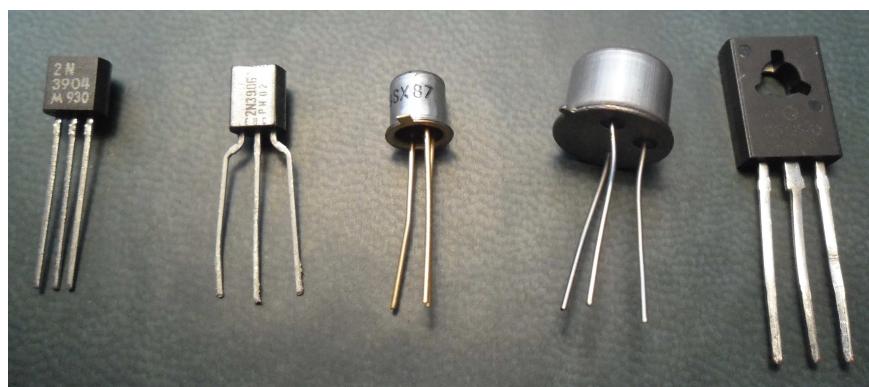
Slika 3.6: Primer profila primesa diskretnog npn tranzistora (presek duž dela zamišljene linije $E - C$ sa Sl. 3.5(a)).

Kada se realizuju u okviru integrisanih kola, tada se na istom čipu (odnosno u istom supstratu), pored bipolarnog tranzistora, nalaze i druge komponente. Zbog toga je između njih potrebno obezbediti električnu izolaciju. To se postiže spajanjem supstrata na najniži potencijal u kolu, čime je p-n spoj koji čine supstrat i epitaksijalni sloj stalno inverzno polarisan. Treba primetiti da su u ovom slučaju supstrat i epitaksijalni sloj dopirani primesama različitog tipa (Sl. 3.5(b)). Tako se epitaksijalni sloj deli na tzv. izolaciona ostrva, unutar kojih se realizuju pojedinačne komponente. Komponente su međusobno izolovane inverzno polarisanim p-n spojem supstrat–epitaksijalni sloj³. Redna

³Postoje i druge tehnike izolacije između komponenata u integrisanim kolima. Za dodatne informacije čitaoci se upućuju na, npr. [27].

otpornost kolektora se smanjuje dodavanjem n^+ difuzije duž dela izolacionog ostrva. U ovom slučaju struja kroz tranzistor teče lateralno, kao što je ilustrovano na Sl. 3.5(b).

Diskretni bipolarni tranzistori se pakuju u različita kućišta, čiji materijal, oblik i dimenzije prvenstveno zavise od namene tranzistora. Kućišta su standardizovana i prilagođena određenom načinu montaže (Sl. 3.7). U tom smislu je značajan faktor maksimalna dozvoljena disipacija snage na tranzistoru (3.2.5), pa se neka kućišta odlikuju dodatnim otvorima koji su predviđeni za pričvršćivanje hladnjaka.



Slika 3.7: Diskretni bipolarni tranzistori u kućištima: TO-92 (*straight lead*), TO-92 (*bent lead*), TO-18, TO-39 i TO-126 (sleva na desno).

slu je značajan faktor maksimalna dozvoljena disipacija snage na tranzistoru (3.2.5), pa se neka kućišta odlikuju dodatnim otvorima koji su predviđeni za pričvršćivanje hladnjaka.

Diskretni bipolarni tranzistori se prema nameni mogu uopšteno podeliti na:

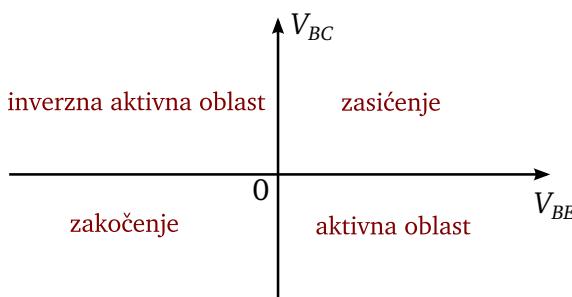
- tranzistore opšte namene (*general purpose BJTs*),
- tranzistore za rad na visokim učestanostima (*RF BJTs*),
- tranzistore snage (*power BJTs*).

Pomoću bipolarnih tranzistora u integriranim kolima realizuju se složenija elektronska kola. Ova kola predstavljaju veće funkcionalne celine (npr. operacioni pojačavači), pa se tranzistorima unutar njih ne može pojedinačno pristupiti.

3.2 Električne karakteristike

3.2.1 Strujno-naponske karakteristike

Prilikom analize električnih karakteristika bipolarnog tranzistora potrebno je posmatrati polarizaciju oba p–n spoja (baza–emitor V_{BE} i baza–kolektor V_{BC}), u zavisnosti od spoljašnje polarizacije. U tom smislu, razlikuju se četiri oblasti (režima) rada, kao što je ilustrovano na Sl. 3.8, na primeru npn tranzistora.



Slika 3.8: Polarizacija p–n spojeva npn tranzistora u različitim oblastima rada.

- *Oba p–n spoja su inverzno polarisana.* Kroz tranzistor, između kolektora i emitora, neće teći struja (ako se zanemare inverzne struje zasićenja p–n spojeva). Zbog toga se kaže da je tranzistor *zakočen* (*cut-off*).
Tranzistor je *zakočen* kada su mu oba p–n spoja *inverzno* polarisana.
- *Oba p–n spoja su direktno polarisana.* Elektroni se injektuju u bazu i iz emitora i iz kolektora, pa baza postaje zasićena. Zbog toga se kaže da je tranzistor *u zasićenju* (*saturation*). Kroz tranzistor, između kolektora i emitora, teče struja, ali nema pojačavačkog efekta, tj. *ne važi* relacija (3.2).
Tranzistor je *u zasićenju* kada su mu oba p–n spoja *direktno* polarisana.
- *P–N spoj baza–emitor je direktno polarisan, a p–n spoj baza–kolektor je inverzno polarisan.* U ovom slučaju tranzistor radi na način opisan u 3.1. Ova oblast rada naziva se *aktivna oblast* (*active region*). Pojačavački efekat postoji i *važi* relacija (3.2).
Tranzistor je *u aktivnoj oblasti* kada mu je p–n spoj baza–emitor *direktno* polarisan, a p–n spoj baza–kolektor *inverzno* polarisan.

- *P-N spoj baza-emitor je inverzno polarisan, a p-n spoj baza-kolektor je direktno polarisan.* Pojačavački efekat postoji, ali je faktor pojačanja manji (tipično 0,2 do 0,6). Ova oblast rada naziva se *inverzna aktivna oblast* (*reverse active*). Primene tranzistora u ovoj oblasti su retke.

Tranzistor je u inverznoj aktivnoj oblasti kada su mu je p-n spoj baza-emitor *inverzno* polarisan, a p-n spoj baza-kolektor *direktno* polarisan.

inverzna aktivna oblast

Analogno razmatranje se primenjuje i za pnp tranzistor, s tim što su naponi obrnutog polariteta u odnosu na npn tranzistor. Sva četiri režima rada za oba tipa tranzistora mogu se kvantitativno opisati pomoću Ebers–Molovog modela, koji je predstavljen u Dodatku A, dok će u nastavku teksta biti dat nešto jednostavniji kvalitativni opis.

Kada se radi o konfiguraciji sa zajedničkim emitorom, uobičajeno se tranzistor polariše strujnim generatorom tako da mu je struja baze I_B u ulaznom kolu konstantna. Zatim se naponskim generatorom menja napon između kolektora i emitora V_{CE} i posmatra promena struje kolektora I_C u izlaznom kolu, kao što je ilustrovano na Sl. 3.9. Treba primetiti da se kola na Sl. 3.9(a) i (b) razlikuju jedino po smeru strujnih i polaritetu naponskih generatora, dok priključci za oba tipa tranzistora, kao i orientacija mernih instrumenta, ostaju isti⁴.

Za svaku konkretnu vrednost struje I_B se može nacrtati po jedna kriva koja prikazuje zavisnost struje I_C od napona V_{CE} . Time se, korišćenjem struje I_B kao parametra ulaznog kola, može dobiti skup strujno-naponskih karakteristika $I_C = f(V_{CE})$ izlaznog kola. Ovaj skup predstavlja *izlazne karakteristike bipolarnog tranzistora*, prikazane na Sl. 3.10.

izlazne karakteristike

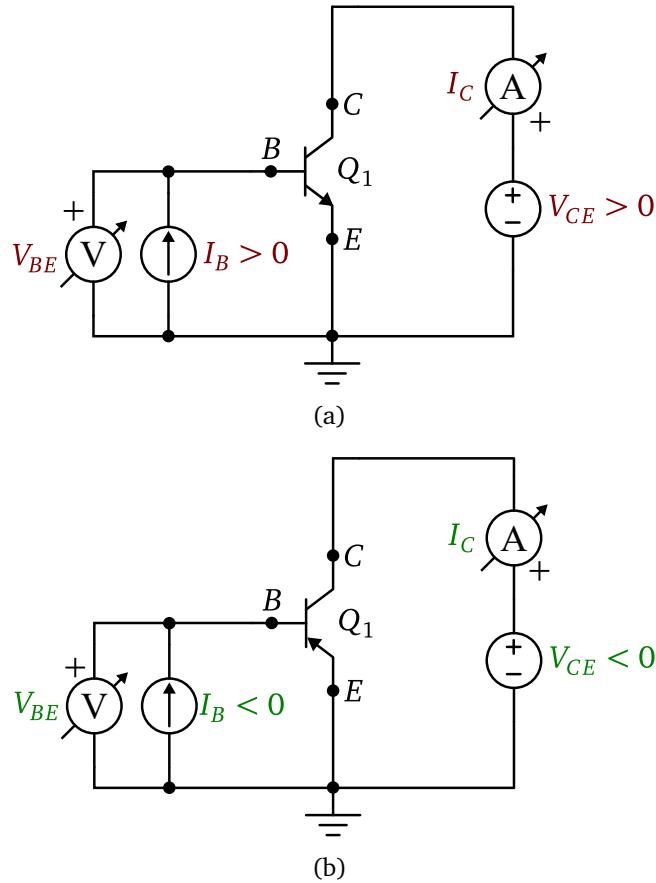
Kada je struja baze jednaka nuli, p-n spoj baza-emitor nije direktno polarisan, pa je tranzistor zakočen. Realno, tranzistor će biti zakočen za bilo koju vrednost $V_{CE} \geq 0V$ (npn) ili $V_{CE} \leq 0V$ (pnp), jer nepostojanje direktne polarizacije p-n spoja baza-emitor sprečava protok struje između kolektora i emitora.

Kada je struja baze različita od nule i konstantna, za $V_{CE} = 0V$, oba p-n spoja su direktno polarisana. Tranzistor je u zasićenju. Aproksimativno, struja baze je zbir struja koje teku kroz direktne polarisane spojeve (potpun izraz je (A.11c)):

$$I_B \propto \exp\left(\frac{V_{BE}}{V_t}\right) + \exp\left(\frac{V_{BC}}{V_t}\right). \quad (3.7)$$

U zasićenju ne važi
(3.2)!

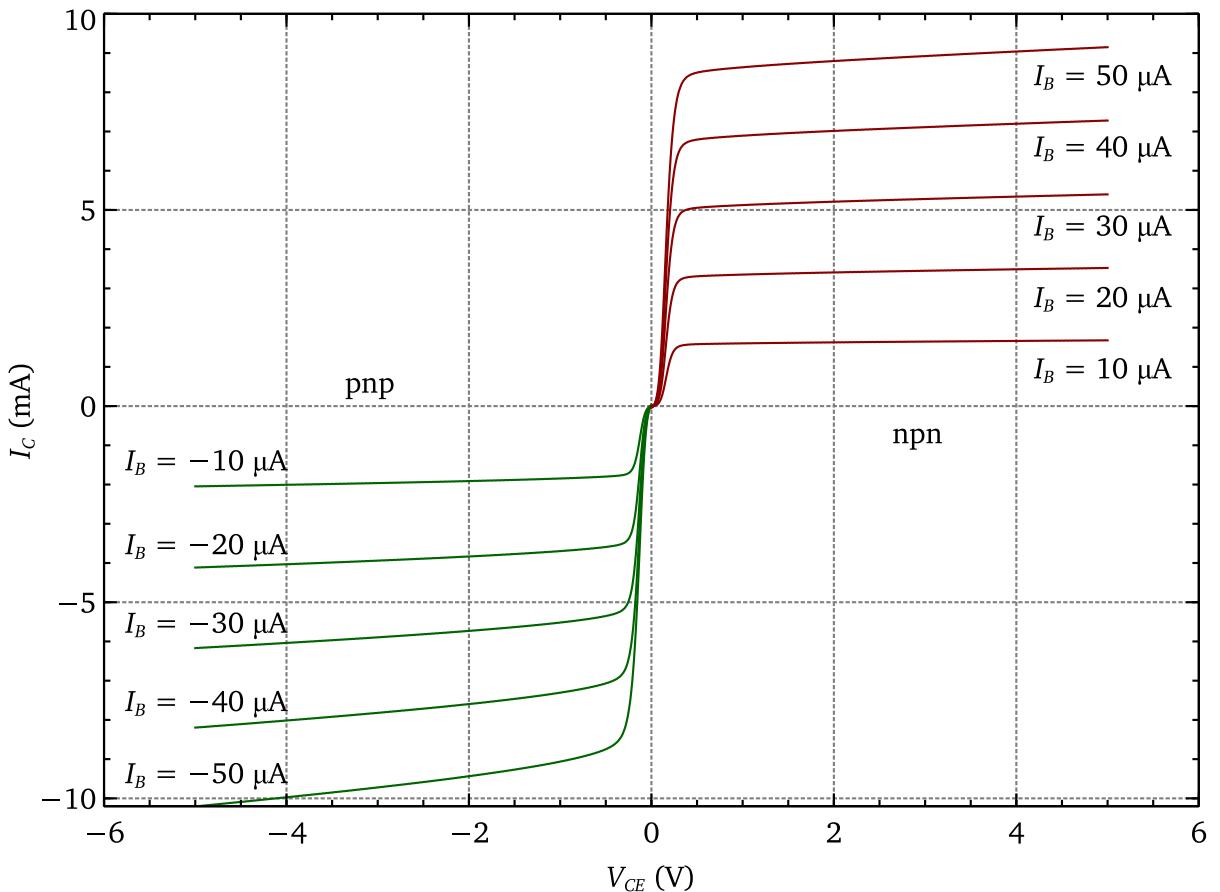
⁴Merenje se obavlja pomoću specijalizovanih uređaja koji su projektovani tako da mogu simultano da daju i mere napon i struju kroz sve grane kola sa Sl. 3.9 (*curve tracer, parametric analyzer, source-measure unit*). Na primer, *source-measure unit* je uređaj koji, za razliku od standardnog multimetra, istovremeno može da daje napon i meri struju, ili obratno.



Slika 3.9: Konceptualno kolo za merenje izlaznih karakteristika (a) npn i (b) pnp tranzistora u konfiguraciji sa zajedničkim emitorom.

Kako je $V_{CE} = 0V$, onda je $V_{BC} = V_{BE}$. Porast napona V_{CE} uzrokuje smanjenje napona V_{BC} , a da bi struja I_B ostala konstantna, raste napon V_{BE} . Praktično, napon direktnе polarizacije p–n spoja baza–kolektor opada, a p–n spoja baza–emitor raste, kao što je prikazano na Sl. 3.11. Zbog toga tranzistor postaje „propusniji“, a struja I_C raste. Idealno, tranzistor bi trebalo da izade iz zasićenja kada p–n spoj baza–kolektor postane inverzno polarisan. Realno, to se dešava čim napon V_{BC} opadne dovoljno da kroz ovaj spoj ne teče značajna struja direktnе polarizacije, tipično kada je $V_{BC} \simeq 0,4 \text{ V}$ do $0,5 \text{ V}$ (npn), odnosno $-0,4 \text{ V}$ do $-0,5 \text{ V}$ (pnp). Tranzistor ulazi u aktivnu oblast rada u kojoj struja I_C postaje približno konstantna (krive na Sl. 3.10 se zaravnjuju)⁵ i

⁵Struja I_C i dalje blago raste sa porastom napona V_{CE} , iz razloga objašnjениh u 3.2.2.



Slika 3.10: Eksperimentalne izlazne karakteristike npn i pnp tranzistora prikazane u jedinstvenom koordinatnom sistemu.

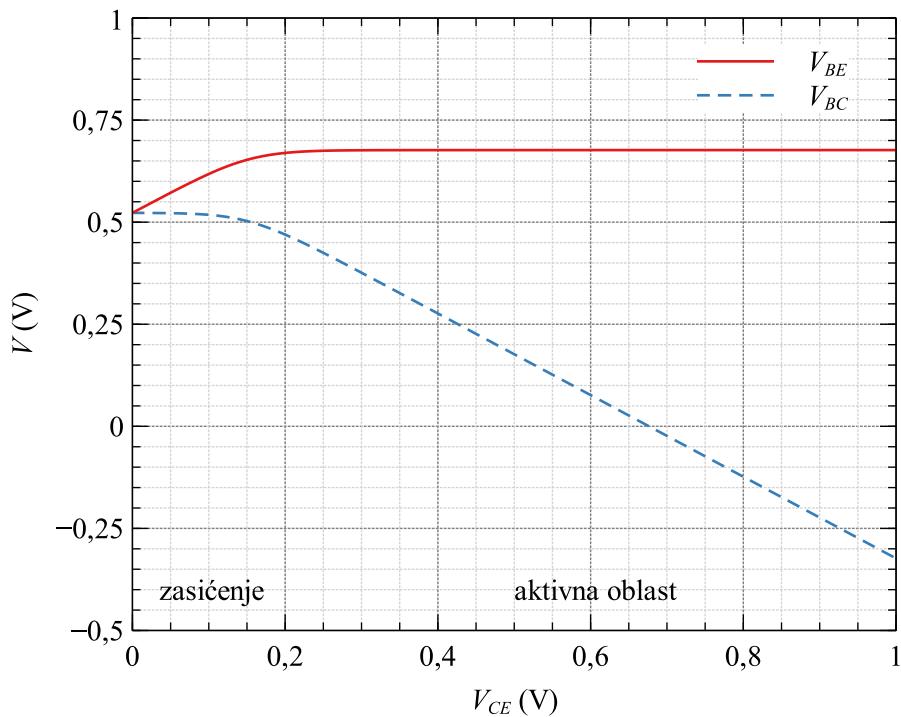
određena relacijom (3.2). Tranzistor je postigao maksimum svoje „propusne moći“ pri datoj struji I_B . Zbog toga dalje smanjenje napona V_{BC} , zbog porasta napona V_{CE} , ne povećava struju I_C . Izlazak tranzistora iz zasićenja će se dogoditi kada je napon između kolektora i emitora približno jednak 0,2 V (npn), odnosno $-0,2$ V (pnp), pa se ova vrednost naziva *napon zasićenja (saturation voltage)* i označava sa $V_{CE(sat)}$:

napon zasićenja

$$|V_{CE(sat)}| \approx 0,2 \text{ V} . \quad (3.8)$$

U aktivnoj oblasti tranzistor funkcioniše na način koji je opisan u 3.1, a struje su date izrazima A.12.

Izlazne karakteristike bipolarnog tranzistora se mogu prikazati i u obliku kao na Sl. 3.12, gde su označene oblasti rada. U oblasti zakočenja je $I_B = 0$, odnosno $I_C \approx 0$, što se praktično i ne prikazuje.



Slika 3.11: Eksperimentalne zavisnosti napona V_{BE} i V_{BC} od napona V_{CE} u kolu sa Sl. 3.9(a) pri konstantnoj struji $I_B = 10 \mu\text{A}$.

U realnim kolima se za polarizaciju tranzistora koriste otpornici u kolu baze i kolu kolektora. Na Sl. 3.13 prikazano je osnovno kolo npn tranzistora u konfiguraciji sa zajedničkim emitorom⁶. Struja baze određena je izrazom:

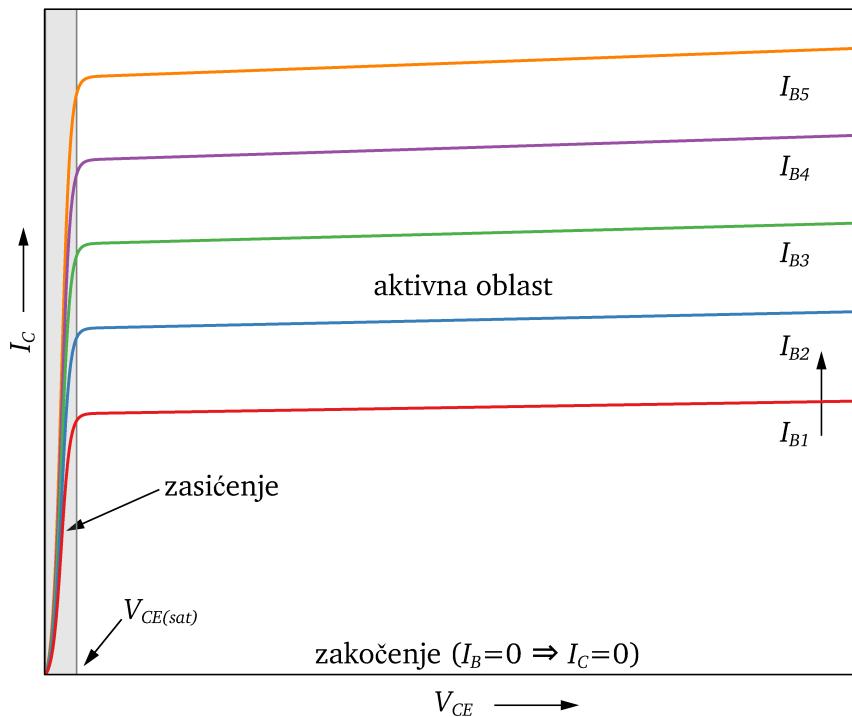
$$I_B = \frac{V_{BB} - V_{BE}}{R_B}. \quad (3.9)$$

Takođe, struja kolektora određena je izrazom:

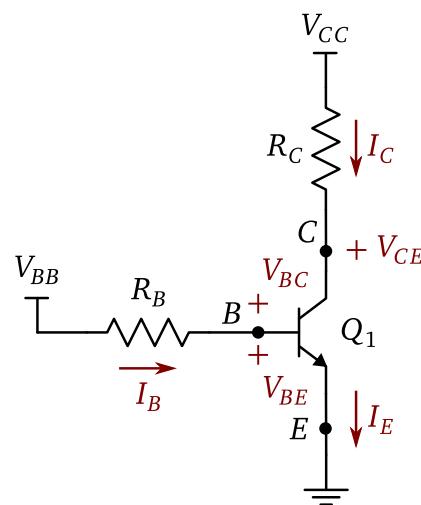
$$I_C = \frac{V_{CC} - V_{CE}}{R_C} = -\frac{1}{R_C}V_{CE} + \frac{V_{CC}}{R_C}, \quad (3.10)$$

videti 2.1.6 Koncept radne prave, predstavljen kod diode, može se primeniti i kod bipolarnog tranzistora. U ovom slučaju, radna prava je određena izrazom (3.10). Za njenu definiciju dovoljne su dve tačke:

⁶Uobičajeno je da se naponi napajanja u kolima sa bipolarnim tranzistorima prikazuju u skraćenoj notaciji, bez reference na masu (koja se podrazumeva!). Inače, ovo isto kolo je u potpunoj notaciji prikazano na Sl. 3.4(a).



Slika 3.12: Izlazne karakteristike bipolarnog tranzistora sa označenim oblastima rada.

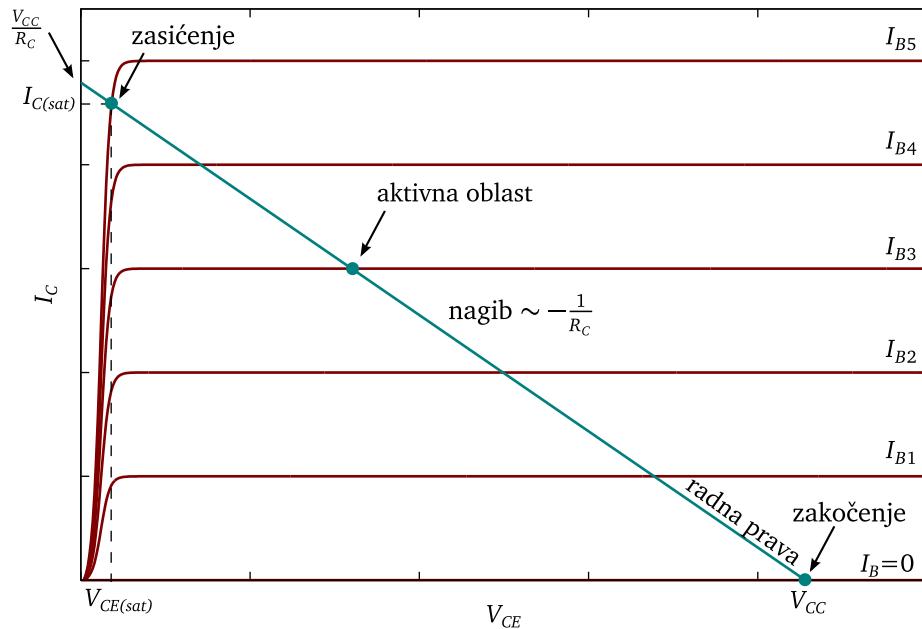


Slika 3.13: Osnovno kolo za analizu npn tranzistora u konfiguraciji sa zajedničkim emitorom.

1. Kada je $V_{CE} = 0$, tada je $I_C = \frac{V_{CC}}{R_C}$,

2. Kada je $I_C = 0$, tada je $V_{CE} = V_{CC}$.

Radna prava se crta preko izlaznih karakteristika tranzistora, kako je ilustrovano na Sl. 3.14. Bilo koja tačka preseka radne prave i izlaznih karakteristika



Slika 3.14: Izlazne karakteristike idealizovanog npn tranzistora, sa naznačenim položajima radne tačke u različitim oblastima rada (smatra se da je struja I_C u aktivnoj oblasti nezavisna od napona V_{CE}).

radna tačka tranzistora naziva se *radna tačka (Q-point)*. Očigledno, od izbora položaja radne tačke zavisiće i oblast rada u kojoj će se naći tranzistor. Ako se radna tačka postavi tako da bude u oblasti zasićenja, napon između kolektora i emitora tranzistora će biti $V_{CE(sat)} \approx 0,2\text{V}$. U prvoj aproksimaciji se može uzeti da je $V_{CE(sat)} \approx 0\text{V}$, pa će tranzistor raditi kao zatvoreni prekidač (u zakočenju će biti otvoreni prekidač). S druge strane, ako se radna tačka postavi tako da bude u aktivnoj oblasti, tranzistor će raditi kao pojačavač. Određivanje položaja radne tačke za oba režima rada detaljno je objašnjeno u 3.3 i 3.4.

Primer 3.1: Za skup poznatih vrednosti napona napajanja i otpornika u kolu sa Sl. 3.13 potrebno je proveriti da li je tranzistor u zasićenju. U ovom

primeru je iskorišćen sledeći skup vrednosti:

$$\begin{aligned} V_{CC} &= 5 \text{ V}; V_{BB} = 5 \text{ V}; R_C = 100 \Omega; R_B = 7,5 \text{ k}\Omega; \\ V_{BE} &= 0,75 \text{ V}; V_{CE(sat)} = 0,2 \text{ V}; \beta = 100 . \end{aligned} \quad (3.11)$$

Ako je tranzistor u zasićenju, struja kolektora se, prema (3.10), može izračunati kao:

$$I_{C(sat)} = \frac{V_{CC} - V_{CE(sat)}}{R_C} = \frac{5 - 0,2}{100} = 48 \text{ mA} . \quad (3.12)$$

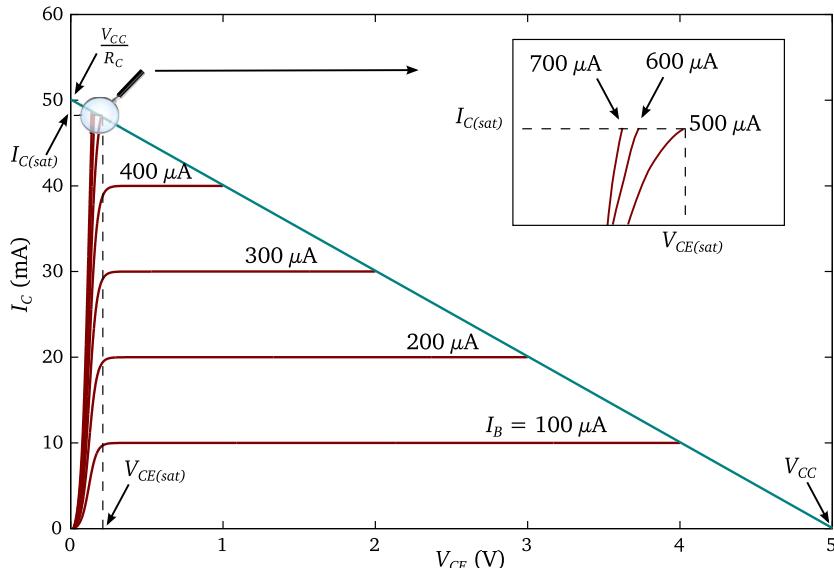
Na osnovu (3.9) struja baze je:

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} = \frac{5 - 0,75}{7,5 \times 10^3} \simeq 567 \mu\text{A} . \quad (3.13)$$

Ako je tranzistor u aktivnoj oblasti, za ovu struju baze bi struja kolektora, prema (3.2), trebalo da bude:

$$I_C = \beta I_B = 100 \cdot 567 \times 10^{-6} = 56,7 \text{ mA} . \quad (3.14)$$

Međutim, ova struja kolektora je veća od vrednosti izračunate u (3.12), pa je tranzistor zaista u zasićenju (Sl. 3.15). Ako bi tranzistor bio u aktivnoj oblasti,



Slika 3.15: Izlazne karakteristike npn tranzistora u kolu sa Sl. 3.13 i parametrima kola datim u (3.11).

pad napona na otporniku R_C bi iznosio $R_C I_C = 7,5 \cdot 10^3 \times 56,7 \cdot 10^{-3} \simeq 425 \text{ V}$, što je očigledno nemoguće.

Tranzistor će biti u zasićenju za svaku struju baze za koju je ispunjen uslov $I_B > I_{C(sat)} / \beta$, pri čemu je struja $I_{C(sat)}$ određena izrazom (3.12).

3.2.2 Izlazna otpornost

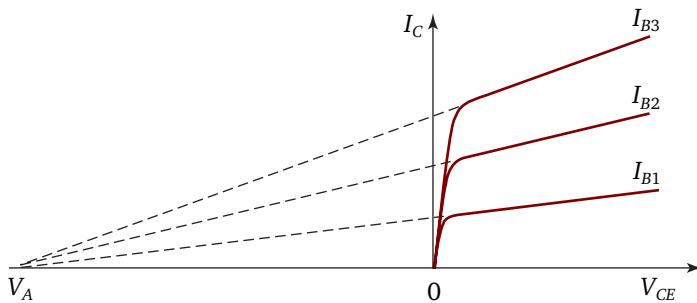
Kod realnog tranzistora struja I_C u aktivnoj oblasti nije konstantna, već blago raste sa porastom napona V_{CE} , kao što je prikazano na Sl. 3.10. Ovaj efekat nastaje usled povećanja širine osiromašene oblasti inverzno polarisanog p–n spoja baza–kolektor, koja je posledica porasta napona V_{CE} (odnosno smanjenja napona V_{BC}). Osiromašena oblast se širi kako na stranu kolektora,

videti (2.15) tako i na stranu baze. Njeno širenje na stranu baze čini da se elektroneutralna oblast baze efektivno skraćuje. Zbog toga veći broj elektrona injektovanih iz emitora stiže do kolektora, pa se to ispoljava kroz blagi rast struje I_C (iako je struja I_B konstantna). Efekat se naziva *modulacija širine baze* ili *Erlijev (Early) efekat*.

Izlazna otpornost je parametar od značaja za primenu tranzistora kao pojačavača, a definiše se za male promene struje I_C i napona V_{CE} kao:

$$r_o = \frac{\Delta V_{CE}}{\Delta I_C}. \quad (3.15)$$

Idealno, izlazna otpornost tranzistora bi u aktivnoj oblasti trebalo da teži beskonačnosti, jer se struja I_C ne menja sa promenom napona V_{CE} (videti Sl. 3.14). Međutim, zbog Erlijevog efekta, izlazna otpornost ima konačnu vrednost. Erlijev efekat se kvantitativno može opisati povlačenjem tangente na svaku od karakteristika sa Sl. 3.10 u aktivnoj oblasti. Idealno, sve tangente bi sa V_{CE} osom trebalo da se preseku u tački V_A , koja se naziva *Erlijev napon*, kao što je ilustrovano na Sl. 3.16. Što je Erlijev napon veći (po apsolutnoj



Sl. 3.16: Ilustracija definicije Erlijevog napona.

vrednosti), to je veća i izlazna otpornost tranzistora. Uključivanjem Erlijevog efekta struja kolektora se može opisati kao:

$$I_C \simeq I_{SE} \exp\left(\frac{V_{BE}}{V_t}\right) \left(1 + \frac{V_{CE}}{V_A}\right) \quad (3.16)$$

Izlazna otpornost se onda može izraziti kao:

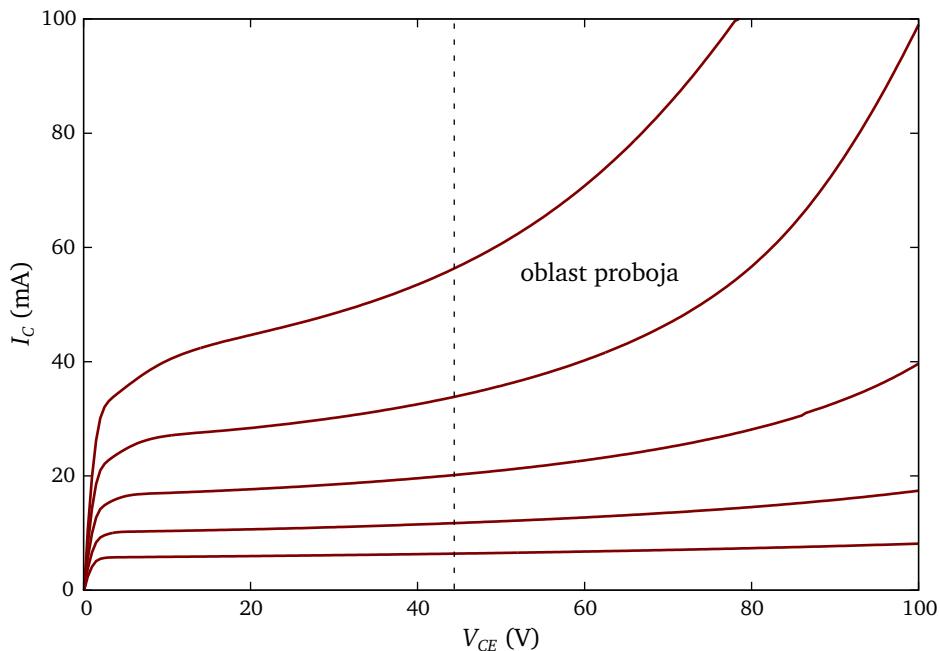
$$1/r_o = dI_C / dV_{CE}$$

$$r_o \simeq \frac{|V_A|}{I_C}, \quad (3.17)$$

Treba napomenuti da izlazna otpornost svoj smisao nalazi u modelu tranzistora za male signale, što se detaljnije razmatra u 3.4.2.

3.2.3 Proboj

Napon V_{CE} se u aktivnoj oblasti može povećavati sve dok kod p–n spoja baza–kolektor ne nastupi proboj. Tada dolazi do naglog porasta struje I_C , kao što je prikazano na Sl. 3.17. U zavisnosti od tipa tranzistora, tipične proboj



Slika 3.17: Tipične eksperimentalne izlazne karakteristike npn tranzistora u oblasti proboga.

vrednosti probognog napona p–n spoja baza–kolektor su nekoliko desetina V i veće. Međutim, tranzistor se normalno *ne* polariše tako da bude u oblasti proboga, koji po njega može biti destruktivan.

3.2.3.1 Tranzistor kao dioda

Tranzistor se može iskoristiti i kao dioda. Moguće su različite konfiguracije, ali se najčešće koriste dve prikazane na Sl. 3.18. Konfiguracija na



Slika 3.18: NPN tranzistor u diodnim konfiguracijama.

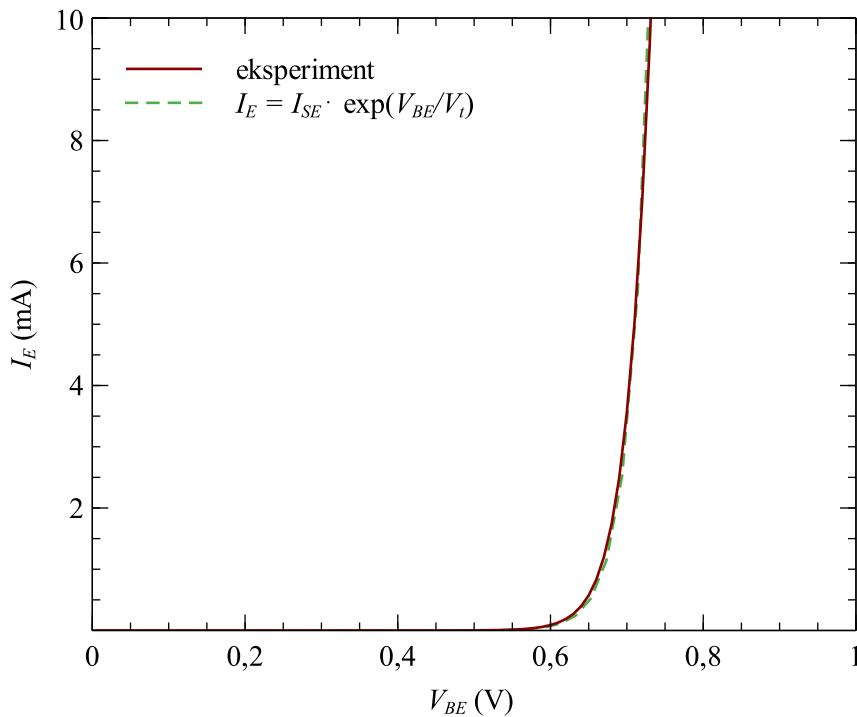
Sl. 3.18(a) koristi p–n spoj baza–emitor kao diodu, a odlikuje se malom parazitnom kapacitivnošću, kratkim vremenom oporavka, ali i *malim* probojnim naponom pri inverznoj polarizaciji (tipično manjim od 10 V). S druge strane, konfiguracija na Sl. 3.18(b) koristi p–n spoj baza–kolektor kao diodu. Ova konfiguracija ima veću parazitnu kapacitivnost, duže vreme oporavka, ali i znatno veći probajni napon, tipično veći od 50 V. Razlike su uslovljene načinom tehnološke realizacije, odnosno razlikom u koncentraciji primesa u emitoru i kolektoru, kao i razlikom u površinama p–n spojeva. Proizvođači u tehničkim specifikacijama obavezno daju vrednosti probajnih napona za oba p–n spoja.

Interesantno je primetiti da se p–n spoj baza–emitor može gotovo idealno opisati kao dioda primenom izraza (2.10), kao što je ilustrovano na Sl. 3.19. Razlog tome je pre svega u minimalnom uticaju redne otpornosti emitora i baze, jer je p–n spoj plitak, kao i maloj struji curenja, jer mu je površina mala. Zbog toga se u mnogim aplikacijama i koristi kao zamena za diodu, pod uslovom da nije izložen većim naponima inverzne polarizacije.

3.2.4 Strujno pojačanje

Proizvođači standardno definišu strujno pojačanje pri konkretnim uslovima, npr. za struju $I_C = 10 \text{ mA}$ i napon $V_{CE} = 5 \text{ V}$. Međutim, strujno pojačanje nije konstantno za sve vrednosti struje kolektora pri datom naponu V_{CE} , već se menja kao što je ilustrovano na Sl. 3.20. Sa porastom struje kolektora strujno pojačanje najpre raste, zatim biva približno konstantno, a nakon toga se smanjuje. Ovaj trend je karakterističan za sve bipolarne tranzistore, a posledica je različitih zavisnosti struja baze i kolektora od napona direktnе polarizacije

videti Dodatak A p–n spoja baza–emitor. Konkretan oblik zavisnosti je karakterističan za svaki tip tranzistora i sastavni je deo tehničkih specifikacija.



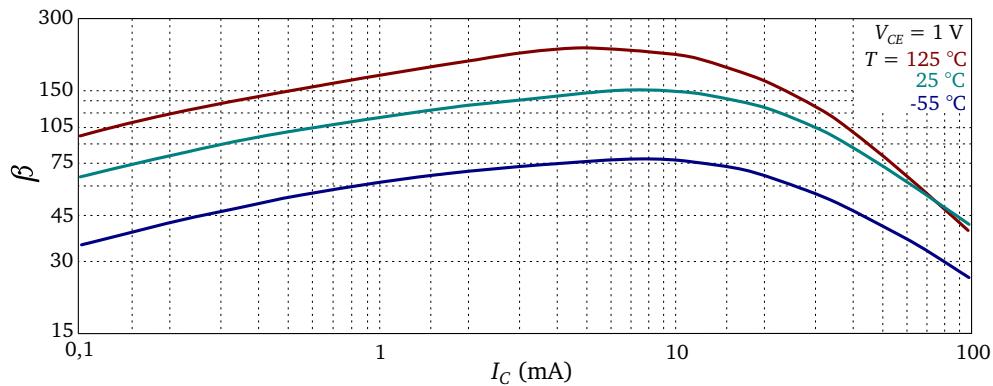
Slika 3.19: Strujno–naponska karakteristika kola sa Sl. 3.18(a) pri direktnoj polarizaciji. Upotrebljeni tranzistor je 2N4904, a vrednosti u izrazu (2.10) su $I_{SE} = 6,5 \text{ fA}$ i $V_t = 26 \text{ mV}$.

3.2.4.1 Uticaj temperature

Promena temperature značajno utiče na struje p–n spoja, pa samim tim i [videti 2.1.3](#) na električne karakteristike bipolarnog tranzistora. Od primarnog je značaja uticaj promene temperature na vrednost strujnog pojačanja (Sl. 3.20). Strujno pojačanje raste sa porastom temperature, a opada sa njenim snižavanjem. U oba slučaja se performanse elektronskog kola u kojem se tranzistor nalazi degradiraju, a može se dogoditi da kolo prestane da obavlja svoju funkciju jer se tranzistor na određenoj temperaturi više ne nalazi u predviđenoj oblasti rada. Efekti uticaja promene temperature na tranzistore se smanjuju uz pomoć spoljašnjih komponenti u kolu, što je postupak koji se naziva *temperaturna kompenzacija*.

3.2.5 Disipacija snage

Kada je u pitanju primena, *ukupna disipacija snage* (*total power dissipation*) predstavlja jedan od osnovnih parametara bipolarnog tranzistora. Ovaj



Slika 3.20: Eksperimentalne zavisnosti strujnog pojačanja npn tranzistora 2N3904 od struje kolektora i temperature (adaptacija na osnovu tehničke specifikacije proizvođača [28]).

parametar označava se sa P_D i njegova *maksimalna dozvoljena vrednost* se definiše u tehničkim specifikacijama proizvođača za određenu temperaturu okoline T_A u kojoj se tranzistor nalazi. Disipacija snage se može izračunati prema izrazu:

$$P_D = I_C V_{CE} + I_B V_{BE} . \quad (3.18)$$

U praksi se u aktivnoj oblasti drugi član na desnoj strani (3.18) najčešće zanemaruje, pa je:

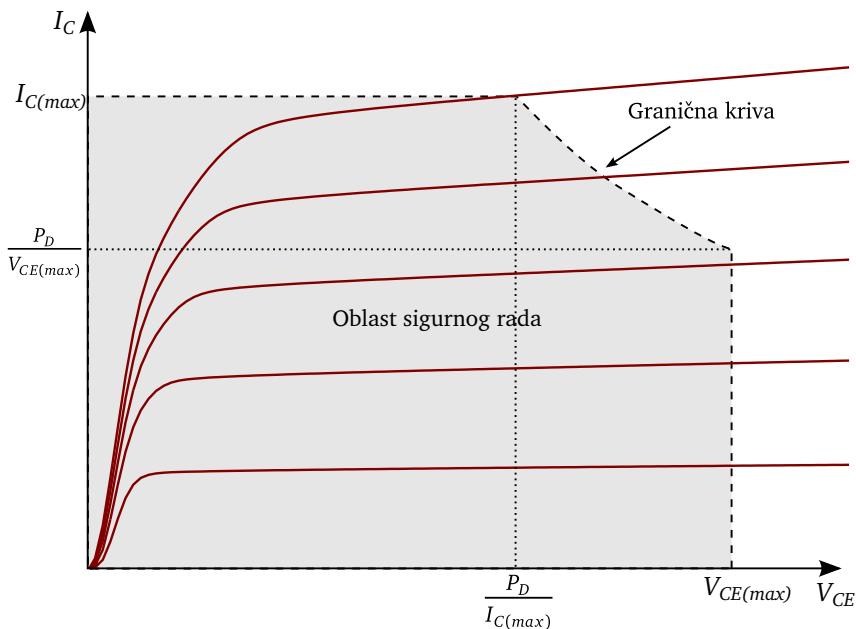
$$P_D \simeq I_C V_{CE} . \quad (3.19)$$

Prilikom projektovanja elektronskih kola potrebno je obezbediti da disipacija snage na tranzistoru u svakom trenutku bude manja ili jednaka vrednosti P_D , odnosno da važi uslov:

$$V_{CE} I_C \leq P_D . \quad (3.20)$$

Uslov (3.20) moguće je predstaviti na izlaznim karakteristikama tranzistora. Granična kriva nije u obliku granične krive, kao što je ilustrovano na Sl. 3.21. Napon $V_{CE(max)}$ i struja $I_{C(max)}$ su maksimalne dozvoljene vrednosti, prema specifikaciji proizvođača. Na osnovu ove dve vrednosti se iz (3.20) određuju krajnje tačke granične krive, a zatim se izračunavaju ostale tačke. Uz pomoć granične krive se definiše *oblast sigurnog rada* (*safe operating area - SOA*) tranzistora. Treba naglasiti da oblast sigurnog rada podrazumeva da je tranzistoru obezbeđeno i odgovarajuće hlađenje.

Primer 3.2: Kod tranzistora BC547 je $V_{CE(max)} = 45 \text{ V}$, $I_{C(max)} = 100 \text{ mA}$ i $P_D = 0,5 \text{ W}$, prema specifikaciji proizvođača [29]. Kao granični slučajevi se,



Slika 3.21: Definicija oblasti sigurnog rada npn tranzistora (osenčena površina).

prema (3.20), izračunavaju vrednosti:

$$\frac{P_D}{I_{C(max)}} = \frac{0,5}{100 \times 10^{-3}} = 5 \text{ V}, \quad (3.21a)$$

$$\frac{P_D}{V_{CE(max)}} = \frac{0,5}{45} = 11 \text{ mA}, \quad (3.21b)$$

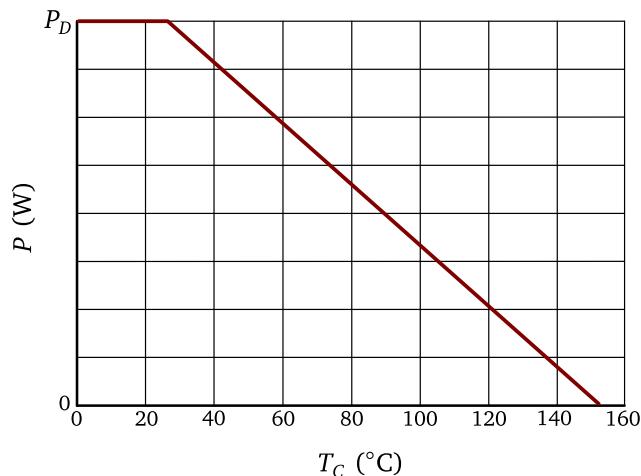
pomoću kojih se određuju krajnje tačke granične linije oblasti sigurnog rada sa Sl. 3.21. Prema tome, da bi tranzistor bio u oblasti sigurnog rada:

- za sve napone $V_{CE} \geq 5 \text{ V}$ struja mora biti $I_C \leq I_{C(max)} = 100 \text{ mA}$;
- za sve struje $I_C \geq 11 \text{ mA}$ napon mora biti $V_{CE} \leq V_{CE(max)} = 45 \text{ V}$.

Maksimalna dozvoljena snaga se smanjuje sa porastom temperature. Proizvođači specificiraju *faktor degradacije snage* (*power derating factor*) u $\text{mW}^{\circ}\text{C}^{-1}$, na osnovu koga se izračunava vrednost P_D na temperaturama okoline (ambijenta) višim od 25°C . faktor degradacije snage

Primer 3.3: Kod tranzistora 2N3904 je $P_D = 0,625 \text{ W}$ na temperaturi okoline $T_A = 25^{\circ}\text{C}$ [30]. Faktor degradacije snage je $5 \text{ mW}^{\circ}\text{C}^{-1}$. To znači da je na $T_A = 50^{\circ}\text{C}$ maksimalna dozvoljena disipacija snage tranzistora $P_D = 0,5 \text{ W}$.

Proizvođači takođe daju i krivu degradacije snage koja je prikazana na Sl. 3.22. Smatra se da tranzistor može da disipira maksimalnu snagu samo



Slika 3.22: Tipična kriva degradacije snage bipolarnog tranzistora; T_C je temperatura kućišta.

dok je temperatura kućišta ispod 25 °C.

3.2.5.1 Hlađenje tranzistora

Da bi se spričilo pregrevanje tranzistora, na njihova kućišta se mogu montirati hladnjaci. Mnoga kućišta su prilagođena montaži hladnjaka, a tipičan primer je široko korišćeno kućište TO-220, prikazano na Sl. 3.23. Pored tri iz-

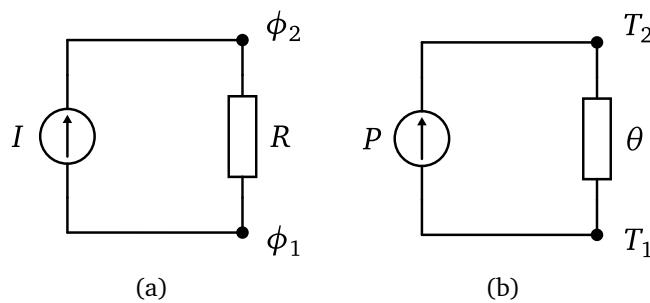


Slika 3.23: Tranzistor u kućištu TO-220 sa montiranim hladnjakom.

voda, kućište TO-220 sa zadnje strane ima produžetak koji se naziva jezičak (*tab*). Hladnjak se pričvršćuje na jezičak uz pomoć šrafa sa maticom. Međutim, treba imati u vidu da je jezičak u mnogim slučajevima kratkospojen za

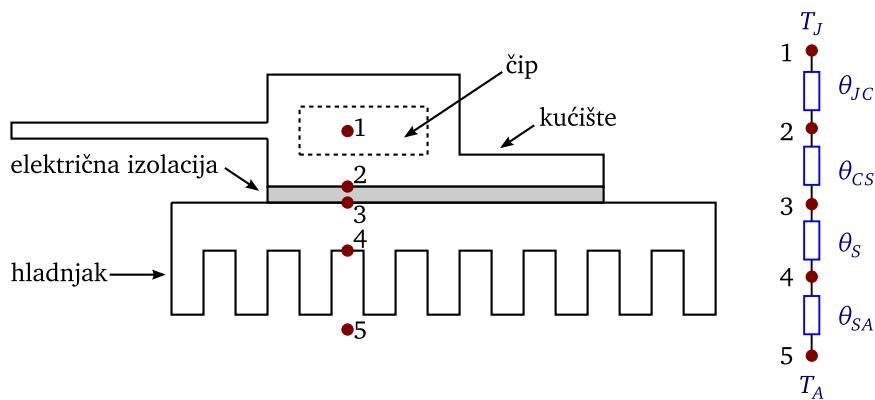
kolektor! Zbog toga je između kućišta i hladnjaka potrebna električna izolacija. Kao materijali za ovu namenu se tipično koriste liskun ili silikonska guma. Oba materijala su odlični električni izolatori, a istovremeno i relativno dobri provodnici toplote. Površine kućišta i hladnjaka, kao i izolatora, nisu idealno ravne. Da bi se obezbedilo njihovo dobro međusobno prianjanje koriste se termoprovodne paste. One popunjavaju vazdušne džepove koji su posledica hraptavosti površina (vazduh je relativno loš provodnik toplote).

Prema tzv. elektro–termalnoj analogiji, razlika temperatura odgovara razlici potencijala, a disipirana snaga (toplota) struji koja prolazi kroz termičku otpornost θ (Sl. 3.24). Tranzistor u kućištu sa hladnjakom se može predstaviti



Slika 3.24: Elektro–termalna analogija:(a) električno kolo i (b) ekvivalentno termalno kolo.

viti pomoću termalnog modela prikazanog na Sl. 3.25. Temperatura čipa se



Slika 3.25: Termalni model tranzistora sa hladnjakom.

označava sa T_J (*T-junction*). Temperatura okoline T_A u stvari predstavlja temperaturu unutar uređaja čiji je tranzistor sastavni deo. Polazeći od čipa, pa do okoline, mogu se definisati četiri *termičke otpornosti*:

- θ_{JC} je termička otpornost između čipa i kućišta (*junction-to-case*);
- θ_{CS} je termička otpornost između kućišta i hladnjaka (*case-to-heatsink*);
- θ_S je termička otpornost hladnjaka (*heatsink*);
- θ_{SA} je termička otpornost između hladnjaka i okoline (*heatsink-to-ambient*);

Ukupna termička otpornost je zbir sve četiri otpornosti:

$$\theta_{JA} = \theta_{JC} + \theta_{CS} + \theta_S + \theta_{SA} \quad (\text{°CW}^{-1}) \quad (3.22)$$

Otpornost θ_{JC} je tehnička karakteristika tranzistora, a otpornost θ_{CS} karakteristika materijala upotrebljenog za električnu izolaciju (uključujući tu i termoprovodnu pastu). Otpornost θ_{SA} je osnovna tehnička karakteristika hladnjaka, dok se otpornost θ_S najčešće zanemaruje.

Snaga koja se disipira na tranzistoru može se predstaviti kao:

$$P = \frac{T_J - T_A}{\theta_{JA}}. \quad (3.23)$$

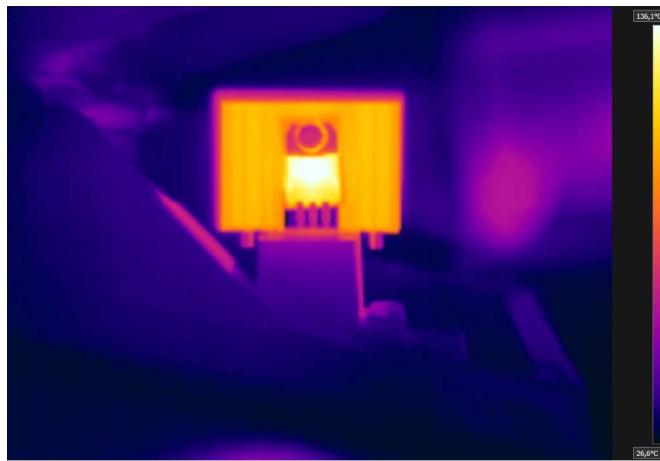
 **Primer 3.4:** Proizvođači u tehničkim specifikacijama navode termičku otpornost između čipa i okoline θ_{JA} (*junction-to-ambient*). Međutim, treba nglasiti da je ovaj parametar, u stvari, karakteristika kućišta. Na primer, za kućište TO-220 je $\theta_{JA} = 62,5 \text{ °CW}^{-1}$. To znači da će po svakom W disipirane snage temperatura čipa porasti za $62,5 \text{ °C}$ u odnosu na temperaturu okoline! Ako je tranzistor bez hladnjaka i $T_A = 25 \text{ °C}$ onda će već za 2 W disipirane snage temperatura spoja biti:

$$T_J = 25 + 2 \cdot 62,5 = 150 \text{ °C},$$

što je za većinu tranzistora maksimalna dozvoljena temperatura spoja. Jasno je da i pri manjim disipacijama nikako nije preporučljiv rad tranzistora bez hladnjaka.

 **Primer 3.5:** Proizvođači u tehničkim specifikacijama daju maksimalnu dozvoljenu temperaturu čipa T_J i maksimalnu disipaciju snage P_D na temperaturi kućišta $T_C = 25 \text{ °C}$. Na osnovu tih podataka može se izračunati termička otpornost između čipa i kućišta. Na primer, za $T_J = 150 \text{ °C}$ i $P_D = 40 \text{ W}$ je:

$$\theta_{JC} = \frac{T_J - T_C}{P_D} = \frac{150 - 25}{40} = 3,125 \text{ °CW}^{-1}.$$



Slika 3.26: Termovizijska slika raspodele temperature na tranzistoru BD241C [31] pri kontinualnom protoku struje $I_C \simeq 2,5\text{ A}$. Na kućište tranzistora je montiran rebrasti hladnjak sa Sl. 3.23. Temperaturna skala je u opsegu $27\text{ }^\circ\text{C}$ do $136\text{ }^\circ\text{C}$.

Ako je kolo u kome je tranzistor sa hladnjakom projektovano tako da se na tranzistoru ne disipira snaga veća od $P = 10\text{ W}$, maksimalna temperatura kućišta će biti:

$$T_C = T_J - P\theta_{JC} = 150 - 10 \cdot 3,125 \simeq 120\text{ }^\circ\text{C}. \quad (3.24)$$

Vrednost termičke otpornosti θ_{CS} može značajno varirati, zavisno od vrste i debljine materijala, termoprovodne paste, kao i primjenjenog mehaničkog pritiska između kućišta i hladnjaka. Ako se uzme da je $\theta_{CS} \approx 1\text{ }^\circ\text{C}\text{W}^{-1}$, tada se može odrediti maksimalna temperatura hladnjaka T_S :

$$T_S = T_C - P\theta_{CS} = 120 - 10 \cdot 1 = 110\text{ }^\circ\text{C},$$

odakle se dobija:

$$\theta_{SA} = \frac{T_S - T_A}{P} = \frac{110 - 25}{10} = 8,5\text{ }^\circ\text{C}\text{W}^{-1}. \quad (3.25)$$

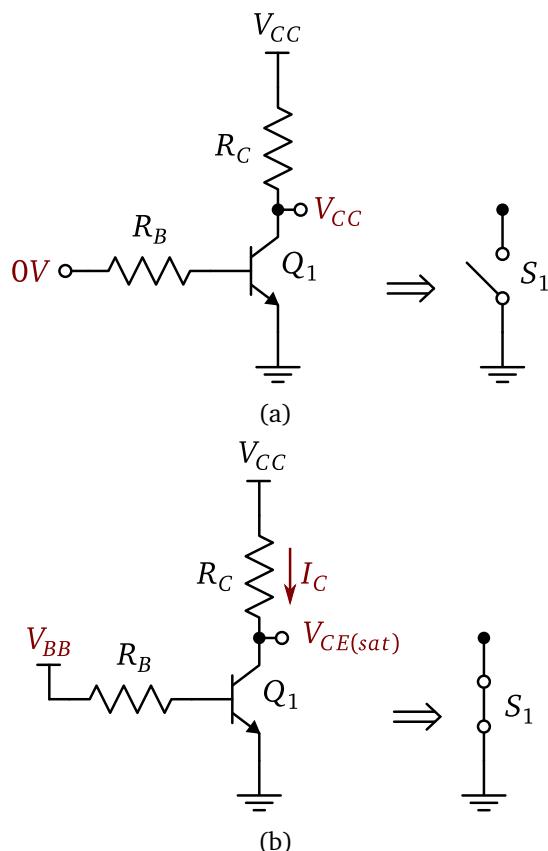
To znači da je potrebno izabrati hladnjak čija je termička otpornost manja od $8,5\text{ }^\circ\text{C}\text{W}^{-1}$. Preporučljivo je izabrati hladnjak sa manjom termičkom otpornošću, na primer $4\text{ }^\circ\text{C}\text{W}^{-1}$ do $6\text{ }^\circ\text{C}\text{W}^{-1}$, jer će tada i temperatura čipa biti manja.

Primer raspodele temperature na kućištu tranzistora i hladnjaku prikazan je na Sl. 3.26.

3.3 Tranzistor kao prekidač

Polarizacija (*biasing*) podrazumeva dovođenje bipolarnog tranzistora u određenu oblast rada, odnosno postavljanje jednosmerne radne tačke Q . Da bi se radna tačka postavila, potrebno je odrediti vrednosti napona V_{BB} i V_{CC} , kao i otpornika R_B i R_C . Radna tačka se postavlja prema nameni tranzistora u kolu, odnosno prema tome da li će tranzistor raditi kao prekidač ili pojačavač.

Impulsnom promenom napona V_{BB} od 0 V do vrednosti koja je dovoljna da direktno polariše p-n spoj baza-emitor, tranzistor u kolu sa Sl. 3.27 se prebacuje iz neprovodnog u provodno stanje. Kada je tranzistor u oblasti za-

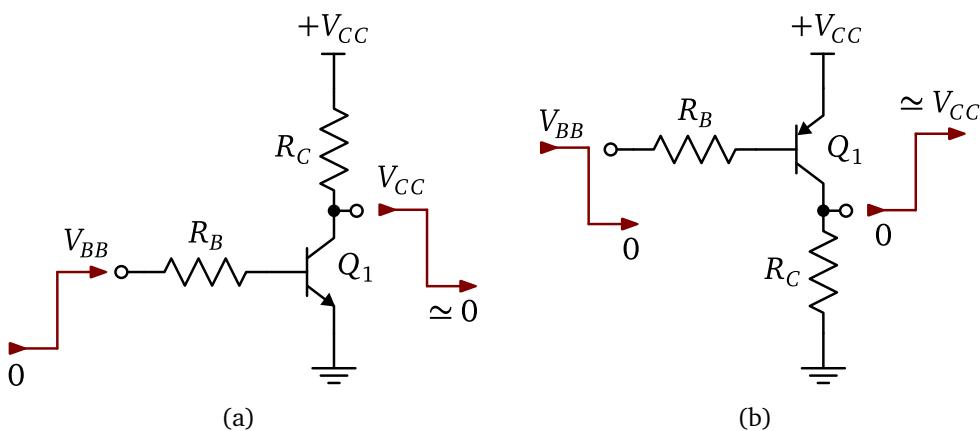


Slika 3.27: Ilustracija principa primene npn tranzistora kao (a) otvorenog i (b) zatvorenog prekidača.

sićenja, napon zasićenja $V_{CE(sat)}$ je mali, tako da se tranzistor ponaša približno kao kratak spoj na izlazu. Prema tome, može se zaključiti:

- da bi bipolarni tranzistor radio kao prekidač, potrebno je da u neprovodnom stanju bude zakočen, a da u provodnom stanju bude u oblasti zasićenja.

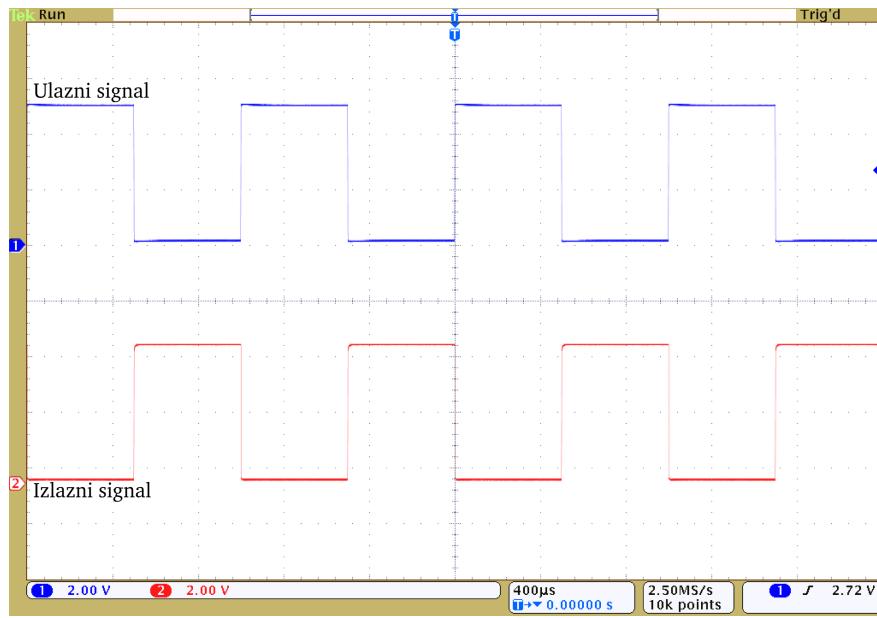
Radna tačka se postavlja duž radne prave, koja je ilustrovana na Sl. 3.14. U ovom slučaju, radnu tačku je potrebno postaviti tako da odgovara uslovu zasićenja. Osnovna kola npn i pnp tranzistora kao prekidača prikazana su na Sl. 3.28. Kola se u praksi najčešće realizuju tako da je $V_{BB} \simeq V_{CC}$. Kako je



Slika 3.28: Osnovna kola (a) npn i (b) pnp tranzistora kao prekidača.

napon $V_{CE(sat)}$ mali, njegov uticaj na izlaz kola se zanemaruje, zbog čega je na Sl. 3.28 upotrebljen znak „približno jednako“ (\simeq). Eksperimentalni talasni oblici ulaznog i izlaznog signala za osnovno prekidačko kolo prikazani su na Sl. 3.29. Treba primetiti da je izlazni signal invertovan u odnosu na ulazni. Zbog toga osnovno prekidačko kolo tranzistora u logičkom smislu predstavlja *invertor*.

 **Primer 3.6:** Većina elektronskih uređaja koristi LE diode kao indikatore stanja. Jednostavna primena bipolarnog tranzistora kao prekidača za upravljanje LE diodom je ilustrovana na Sl. 3.30. Kolo se pobuđuje impulsno, najčešće sa izlaznog pina nekog digitalnog kola. Mnoga digitalna kola su projektovana za malu potrošnju (*low power*), pa zbog toga na izlaznim pinovima ne mogu da daju struje dovoljne da LE dioda svetli odgovarajućim intenzitetom. U ovom primeru napon V_{BB} predstavlja izlaz iz digitalnog kola koji se menja između naponskih nivoa logičke nule (0 V) i logičke jedinice (5 V), pri čemu je maksimalna struja koju digitalno kolo može da dâ na izlazu 1 mA. Da bi LE dioda svetlela prihvatljivim intenzitetom, potrebno je da struja kroz nju bude, na primer, 20 mA. Zbog toga je pogodno upotrebiti bipolarni tranzistor polarisan tako da radi u oblasti zasićenja.



Slika 3.29: Eksperimentalni talasni oblici ulaznog i izlaznog signala u prekidačkom kolu sa Sl. 3.28(b). Tranzistor je 2N3906 [32], a parametri kola su: $V_{BB} = V_{CC} = 5\text{ V}$, $R_B = 4,3\text{ k}\Omega$, $R_C = 470\Omega$.

Za indikaciju stanja može se upotrebiti crvena LE dioda, kod koje je tipičan pad napona pri direktnoj polarizaciji $V_{D1} = 1,8\text{ V}$. Kada je $V_{BB} = 0\text{ V}$ tranzistor je zakočen i kroz LE diodu ne teče struja, pa ona ne svetli. Kada je $V_{BB} = 5\text{ V}$, tranzistor treba da bude u oblasti zasićenja, tako da kroz LE diodu teče struja $I_{D1} = I_C = 20\text{ mA}$. Tipične vrednosti parametara tranzistora su: $V_{CE(sat)} = 0,2\text{ V}$, $V_{BE} = 0,75\text{ V}$ i $\beta = 100$. Za ove uslove je potrebno odrediti odgovarajuće vrednosti otpornika R_C i R_B .

Vrednost otpornika R_C određuje se iz izlaznog kola tranzistora:

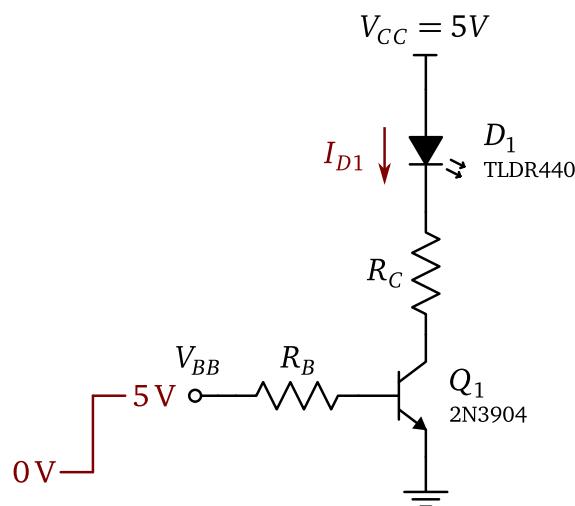
$$R_C \simeq \frac{V_{CC} - V_{D1} - V_{CE(sat)}}{I_C} = \frac{5 - 1,8 - 0,2}{20 \times 10^{-3}} = 150\Omega . \quad (3.26)$$

Tranzistor će biti u zasićenju za svaku struju baze za koju je ispunjen uslov:

$$I_B > \frac{I_C}{\beta} = \frac{20 \times 10^{-3}}{100} = 200\mu\text{A} . \quad (3.27)$$

Iz ulaznog kola tranzistora može se odrediti vrednost otpornika R_B koja obezbeđuje da tranzistor bude u zasićenju:

$$R_B = \frac{V_{BB} - V_{BE}}{I_B} = \frac{5 - 0,75}{200 \times 10^{-6}} = 21,25\text{ k}\Omega . \quad (3.28)$$



Slika 3.30: NPN tranzistor u kolu LED indikatora stanja.

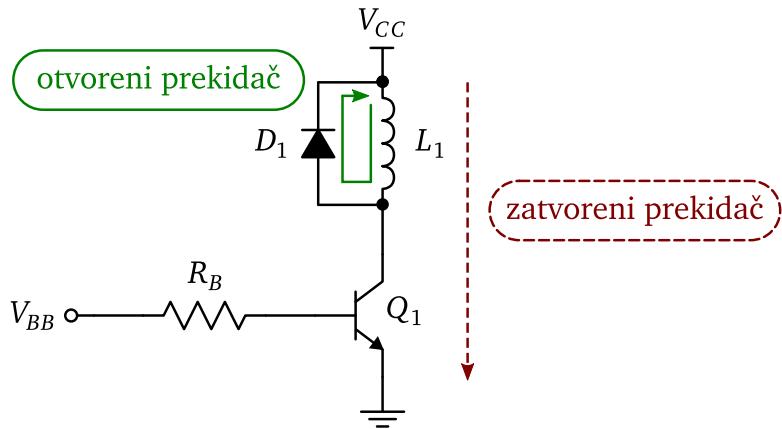
U praksi se za struju I_B uzima vrednost koja je veća od one izračunate prema (3.27), kako bi se osiguralo da je tranzistor uvek u zasićenju. To znači da treba izabrati otpornost otpornika R_B koja je, aproksimativno, za 25% manja od vrednosti izračunate u (3.28). Ovde se, na primer, može uzeti $R_B = 15 \text{ k}\Omega$, uzimajući u obzir najbližu standardnu vrednost.

Bipolarni tranzistor polarisan u oblast zasićenja se često primenjuje kao elektronski prekidački element u kolima sa induktivnim opterećenjem. Drugim rečima, tranzistor se koristi za uključivanje i isključivanje releja, ventilatora, sklopki, itd., kao što je ilustrovano na Sl. 3.31. Prilikom isključivanja prekidača na krajevima induktivnog opterećenja se javlja napon suprotnog polariteta. Amplituda tog napona može biti veća od vrednosti probognog napona p-n spoja baza–kolektor, pa tranzistor može biti nepovratno oštećen. Zbog toga se koristi povratna dioda čija je funkcija detaljnije objašnjena u 2.2.3.

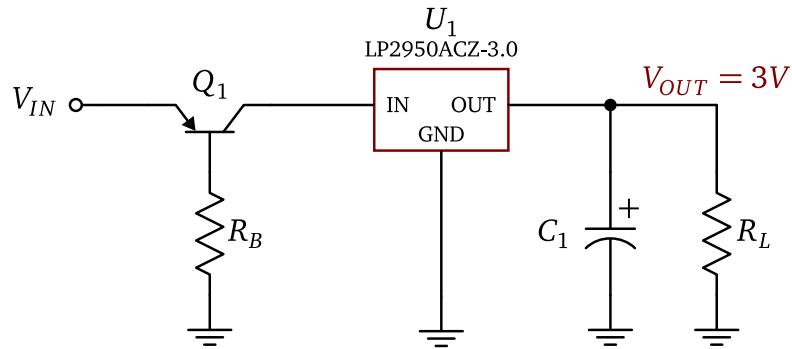
Kada se tranzistor koristi kao prekidač često se između baze i mase dodaje otpornik čija je otpornost tipično 5 do 10 veća od otpornosti otpornika R_B . Time se obezbeđuje da baza tranzistora ne bude plivajuća (*floating*) ako izlaz digitalnog kola kojim se pobuđuje tranzistor bude u nedefinisanom stanju.

Primer 3.7: Interesantna primena bipolarnog tranzistora polarisanog u oblast zasićenja je zaštita od suprotne polarizacije kola (Sl. 3.32). Otpornik R_B se bira tako da tranzistor bude u oblasti zasićenja. Kada je napon V_{IN} pozitivan, na ulaz regulatora napona U_1 dolazi napon $V_{IN} - V_{CE(sat)}$. U slučaju okretanja polariteta napona V_{IN} , tranzistor odlazi u zakočenje i efektivno izoluje ostatak kola. Ako se u kolu sa Sl. 3.32 upotrebi tranzistor 2N3906, onda

videti str. 67



Slika 3.31: NPN tranzistor kao prekidač u kolu sa induktivnim opterećenjem.



Slika 3.32: Zaštita elektronskih kola od suprotne polarizacije korišćenjem bipolarnog tranzistora.

je $R_B \approx 1\text{k}\Omega$, pri naponu $V_{IN} = 5\text{V}$. U odnosu na zaštitu korišćenjem siličijumske ili Šotkijeve diode prednost je u manjem padu napona, odnosno u manjoj osetljivosti na porast temperature. Nedostatak je u tome što je za veće potrošače potrebno obezbediti odgovarajuće hlađenje za tranzistor, jer se na njemu tokom rada kola konstantno disipira snaga. Takođe, pošto kroz tranzistor, kada provodi, stalno teče struja baze, bez obzira na aktivnost potrošača, zaštita nije pogodna za sisteme sa isključivo baterijskim napajanjem.

Prelaz tranzistora iz zasićenja u zakočenje nije trenutan. Naime, da bi tranzistor „izašao“ iz oblasti zasićenja, potrebno je da nagomilani manjinski nosioci injektovani iz emitora i kolektora napuste bazu. Za to je potrebno određeno vreme, koje se naziva *vreme skladištenja* (*storage time*) i tipično je reda veličine par stotina ns. To može predstavljati problem kada se baza tranzistora po-

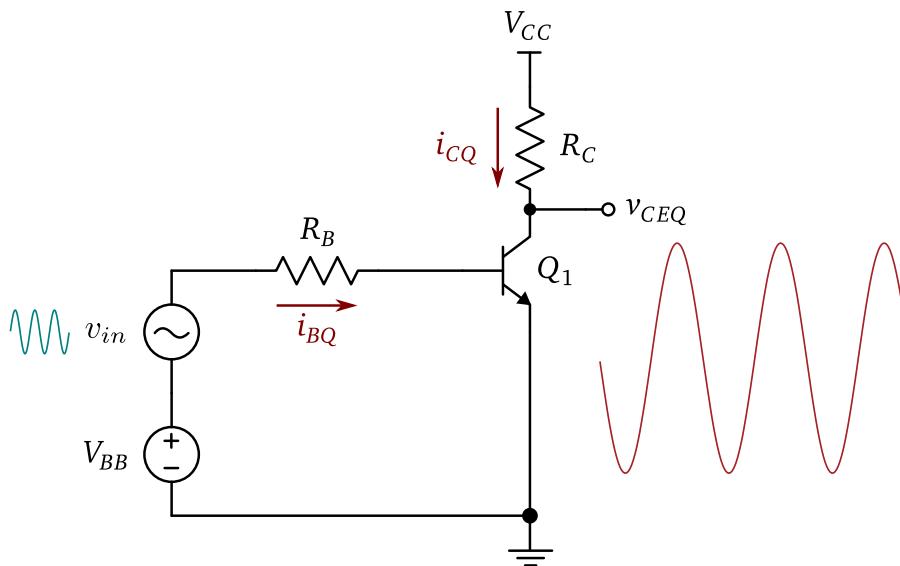
videti 2.2.3

buđuje signalom visoke učestanosti, jer tranzistor provodi u zakočenju kraće vreme od vremena trajanja pobudnog impulsa. Problem se može ublažiti korišćenjem Šotkijevih tranzistora [33] (tehnika poznata pod nazivom *Schottky diode clamping*) ili kondenzatorom za ubrzavanje (*speed up capacitor*) [34]. Pored toga, maksimalna prekidačka učestanost zavisi od tipa tranzistora, kao i vrste opterećenja na izlazu.

3.4 Tranzistor kao pojačavač

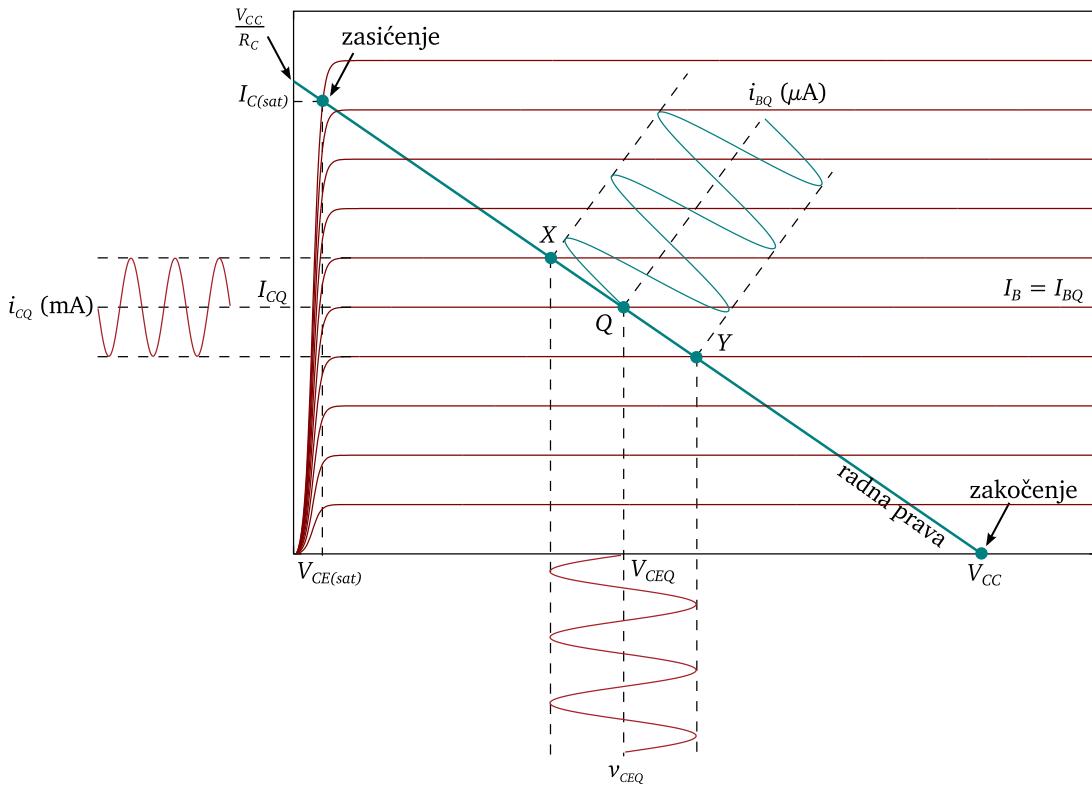
3.4.1 Princip primene

Način primene tranzistora kao pojačavača zasniva se na pojačanju *malih signala*. Prema ilustraciji na Sl. 3.33, naizmenični ulazni signal male amplitude v_{in} se pojačava tako da se na izlazu (kolektoru tranzistora) pojavljuje naizmenični signal čija je amplituda proporcionalno uvećana.



Slika 3.33: Ilustracija principa primene npn tranzistora kao pojačavača u konfiguraciji sa zajedničkim emitorom.

Da bi tranzistor pravilno radio kao pojačavač, radnu tačku Q treba postaviti na određenom mestu duž radne prave, tako da se ulazni signal pojačava bez izobličenja (*distortion*), kao što je ilustrovano na Sl. 3.34. Kada je tranzistor u aktivnoj oblasti rada, promena ulaznog napona v_{in} u vremenu će izazivati promenu struje baze u okolini radne tačke u odnosu na jednosmernu vrednost



Slika 3.34: Ilustracija postavljanja radne tačke Q u aktivnu oblast rada npn tranzistora i pojačanja bez izobličenja. Struja i_{BQ} je reda veličine μA , a struja i_{CQ} reda veličine mA!

struje I_{BQ} :

$$i_{BQ} = I_{BQ} + i_b \quad (3.29)$$

Zbog toga će se promeniti i struja kolektora, a samim tim i napon između kolektora i emitora, u odnosu na jednosmerne vrednosti u radnoj tački I_{CQ} i V_{CEQ} :

$$i_{CQ} = I_{CQ} + i_c, \quad (3.30)$$

$$v_{CEQ} = V_{CEQ} + v_{out}. \quad (3.31)$$

Naizmenični izlazni signal v_{out} će biti veći po amplitudi od naizmeničnog ulaznog signala v_{in} , čime se ostvaruje pojačavački efekat. Prema tome, može se zaključiti:

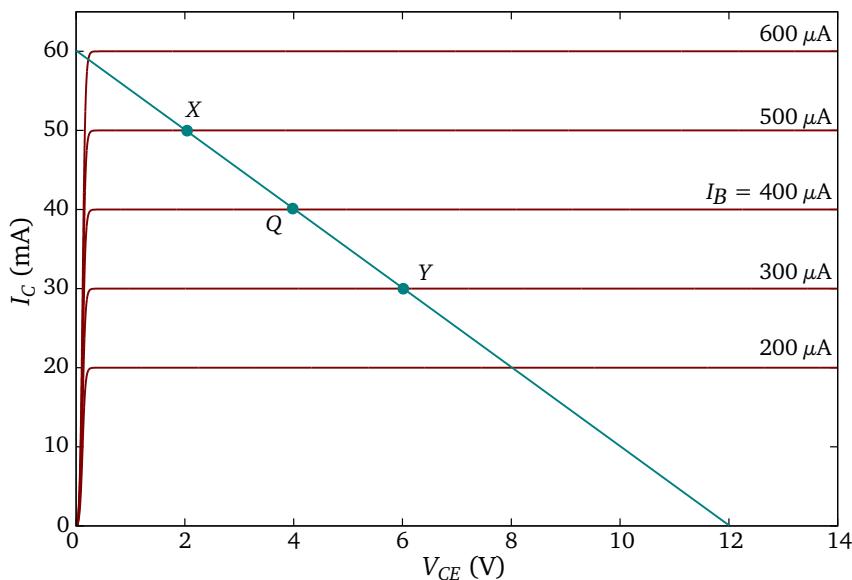
- da bi bipolarni tranzistor radio kao pojačavač, potrebno je da u provodnom stanju bude u aktivnoj oblasti rada.

Treba napomenuti da pojačavački efekat postoji i kada je tranzistor u inverznom aktivnom režimu, ali je tada pojačanje malo.

 **Primer 3.8:** Ako se u kolu sa Sl. 3.33 uzmu vrednosti $V_{BE} = 0,75\text{ V}$, $V_{BB} = 5\text{ V}$ i $R_B = 10\text{ k}\Omega$, onda je struja baze:

$$I_{BQ} = \frac{V_{BB} - V_{BE}}{R_B} = \frac{5 - 0,75}{10 \times 10^3} = 425 \times 10^{-6} \approx 400\text{ }\mu\text{A}. \quad (3.32)$$

Ako je pojačanje tranzistora $\beta = 100$, ova struja baze će proizvesti struju kolektora $I_{CQ} \approx 40\text{ mA}$. Za ovu struju kolektora se na izlaznim karakteristikama tranzistora može odabrati radna tačka tako da je $V_{CEQ} \approx 4\text{ V}$, kao što je ilustrovano na Sl. 3.35. Ako je $V_{CC} = 12\text{ V}$, izračunava se:



Slika 3.35: Izbor radne tačke tranzistora u kolu sa Sl. 3.33.

$$R_C = \frac{V_{CC} - V_{CEQ}}{I_{CQ}} = \frac{12 - 4}{40 \times 10^{-3}} = 200\Omega. \quad (3.33)$$

Sada se može nacrtati radna prava:

$$I_C = \frac{V_{CC}}{R_C} - \frac{V_{CE}}{R_C}, \quad (3.34)$$

kao što je ilustrovano na Sl. 3.35. Tranzistor će sigurno biti u aktivnoj oblasti za svaku vrednost radne tačke između tačaka X i Y duž radne prave. To

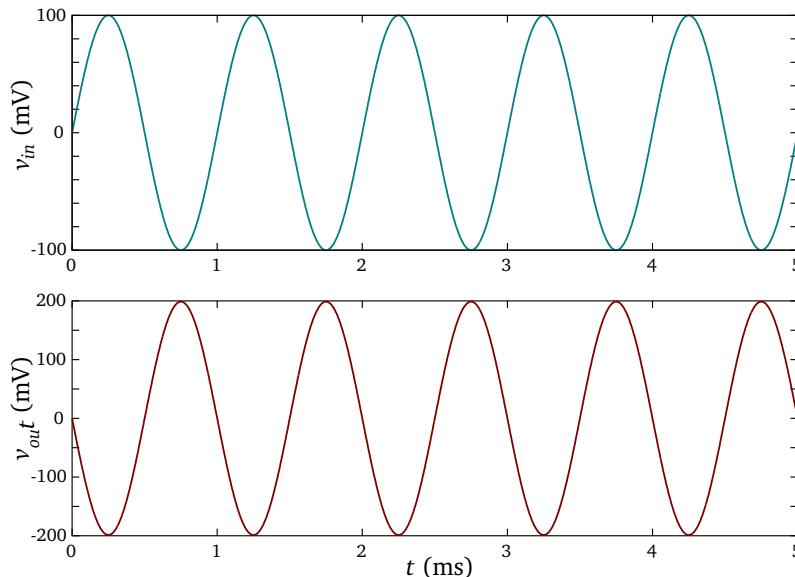
znači da će se bez izobličenja pojačati svaki signal koji proizvodi struju baze u opsegu $300 \mu\text{A}$ do $500 \mu\text{A}$. Na primer, ulazni naizmenični signal oblika:

$$v_{in} = V_{in} \sin(\omega t), \quad (3.35)$$

$\omega = 2\pi f$ čija je amplituda $V_{in} = 100 \text{ mV}$ i učestanost $f = 1 \text{ kHz}$ izazvaće promene struje baze tako da je:

$$\begin{aligned} I_{B(max)} &= \frac{5,1 - 0,75}{10 \times 10^3} = 435 \mu\text{A}, \\ I_{B(min)} &= \frac{4,9 - 0,75}{10 \times 10^3} = 415 \mu\text{A}. \end{aligned}$$

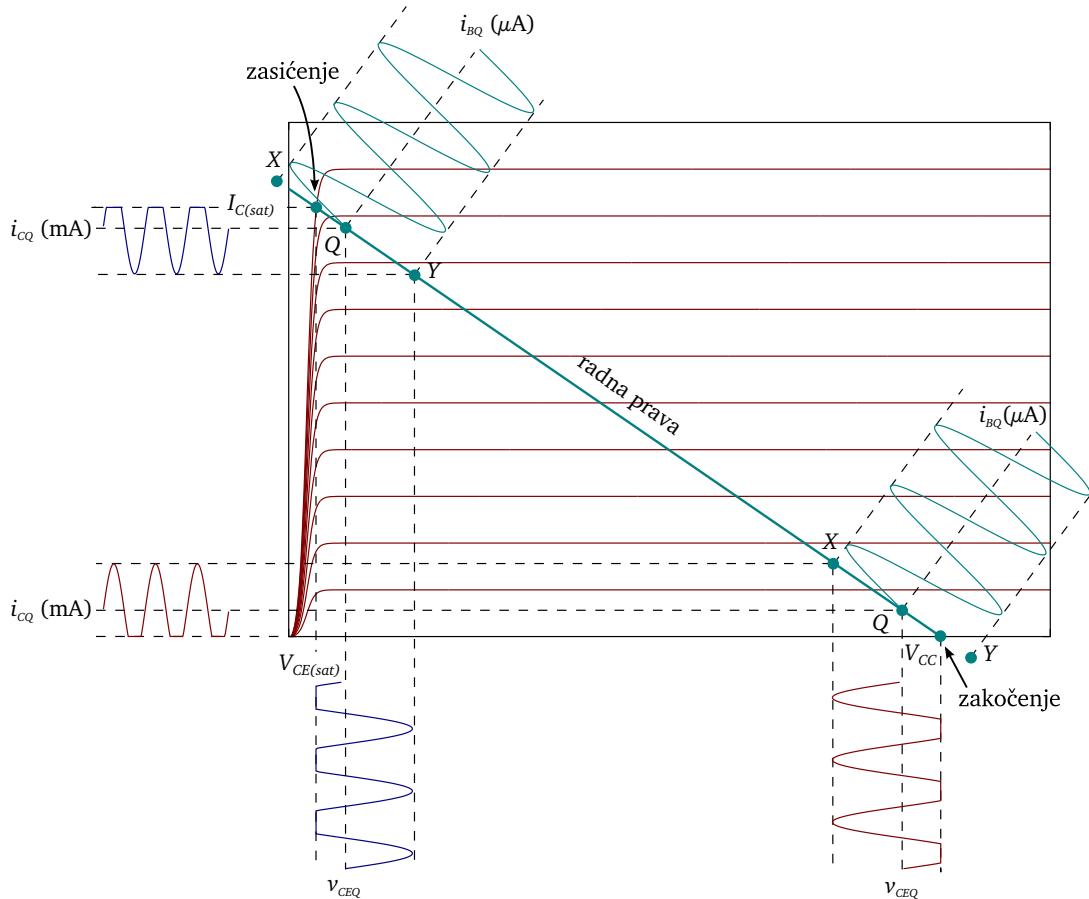
Promena struje baze od $435 - 415 = 20 \mu\text{A}$ biće pojačana $\beta = 100$ puta, pa će tako promena struje kolektora u okolini radne tačke biti $\Delta I_{CQ} = 2 \text{ mA}$. Ova promena će na otporniku R_C izazvati promenu napona $2 \times 10^{-3} \times 200 = 400 \text{ mV}$, odnosno $\pm 200 \text{ mV}$ u odnosu na vrednost napona V_{CEQ} . Izlazni najzmenični signal je pojačan dva puta u odnosu na ulazni, kao što je ilustrovano na Sl. 3.36. Treba primetiti da je izlazni signal fazno pomeren u odnosu na



Slika 3.36: Ulagani (gore) i izlazni (dole) naizmenični signal u kolu sa Sl. 3.33.

ulazni za 180° , jer se tranzistor i u ovom slučaju ponaša kao invertor.

Izobličenje izlaznog signala usled nepravilnog postavljanja radne tačke može dovesti do toga da jedan njegov deo bude odsečen (*clipped*), zbog toga što tranzistor odlazi u zasićenje ili u zakočenje, kao što je ilustrovano na Sl. 3.37.



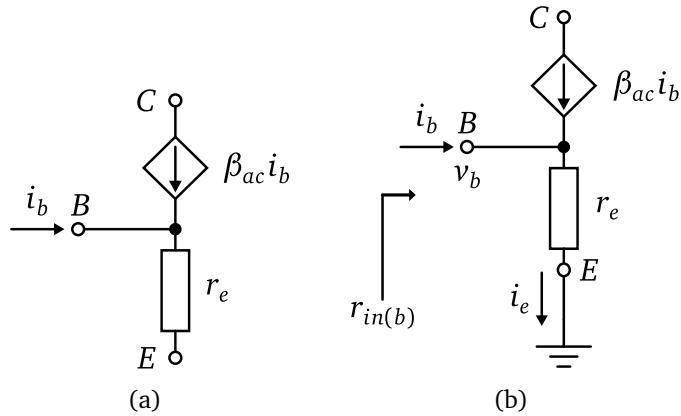
Slika 3.37: Ilustracija nepravilnog postavljanja radne tačke u aktivnoj oblasti rada npn tranzistora i pojačanja sa odsečanjem.

Pored toga, izobličenje može nastati i kada je radna tačka dobro postavljena, ali je amplituda ulaznog signala prevelika. Tada je izlazni signal odsečen sa obe strane, jer tranzistor naizmenično prelazi iz zasićenja u zakočenje.

3.4.2 Osnovni model za male signale

Na Sl. 3.38(a) prikazano je pojednostavljeno ekvivalentno kolo npn tranzistora za male signale. Kolektor tranzistora efektivno predstavlja strujno kontrolisani strujni izvor⁷, čija je struja $\beta_{ac} i_b$. Generalno, definicija strujnog pojačanja za male signale $\beta_{ac} = \Delta I_C / \Delta I_B$ se razlikuje od definicije strujnog

⁷Strujni i naponski kontrolisani izvori predstavljaju se simbolima u obliku romba, za razliku od samostalnih strujnih i naponskih izvora, koji se predstavljaju simbolima u obliku kruga.



Slika 3.38: Pojednostavljeni ekvivalentno kolo npn tranzistora (a) za male signale i (b) kolo za izračunavanje ulazne otpornosti sa strane baze.

pojačanja za jednosmerne signale $\beta = I_C/I_B$. Međutim, kada su u pitanju konkretne vrednosti, za male signale se može smatrati da je $\beta_{ac} \approx \beta$. Strujno pojačanje β_{ac} se u tehničkim specifikacijama proizvođača označava kao h_{fe} ,

- videti 2.1.7, (2.32) mada se ova oznaka koristi i za β (pri čemu se navodi: *DC current gain*). Otpornost r_e predstavlja dinamičku otpornost direktno polarisanog p–n spoja baza–emitor. Ova otpornost se, *na sobnoj temperaturi*, može aproksimirati izrazom:

$$r_e \approx \frac{V_t}{I_{EQ}} \simeq \frac{26 \times 10^{-3}}{I_{CQ}}, \quad (3.36)$$

pri čemu je $I_{EQ} \simeq I_{CQ}$ struja u radnoj tački.

3.4.2.1 Ulazna otpornost

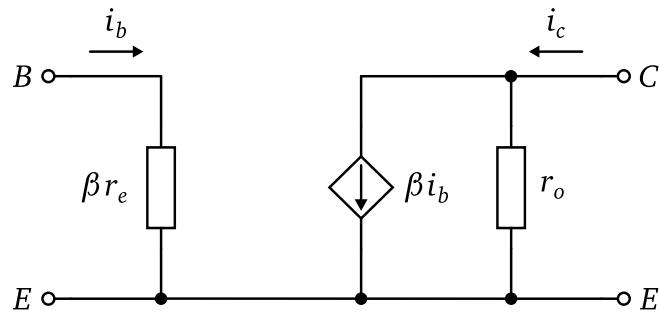
Gledano sa strane baze, ulazna otpornost u kolu sa Sl. 3.38(b) je:

$$r_{in(b)} = \frac{v_b}{i_b}. \quad (3.37)$$

Kako je $v_b = i_e r_e$ i $i_b \simeq i_e/\beta_{ac}$, to (3.37) postaje:

$$r_{in(b)} = \beta_{ac} r_e. \quad (3.38)$$

Treba primetiti da se ulazna otpornost, gledano sa strane baze, pojavljuje kao $\beta_{ac} \simeq \beta$ puta uvećana dinamička otpornost direktno polarisanog p–n spoja baza–emitor. Zbog toga se model sa Sl. 3.38 može modifikovati na način koji je ilustrovan na Sl. 3.39. Ovaj model se naziva r_e model tranzistora⁸ i



Slika 3.39: r_e model npn tranzistora (zajednička elektroda je emitor).

uključuje i izlaznu otpornost r_o , definisanu u 3.2.2.

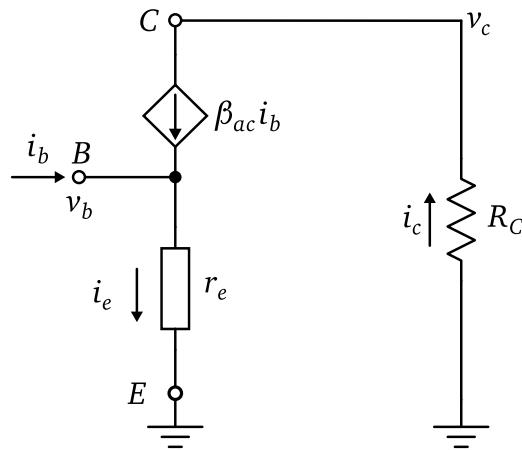
3.4.3 Naponsko pojačanje

Naponsko pojačanje za male signale, po definiciji, predstavlja odnos napona na izlazu i ulazu kola.

naponsko pojačanje

$$A_v = \frac{v_{out}}{v_{in}}. \quad (3.39)$$

Ekvivalentno kolo za određivanje naponskog pojačanja tranzistora u konfiguraciji sa zajedničkim emitorom prikazano je na Sl. 3.40. U najvećem broju



Slika 3.40: Ekvivalentno kolo za određivanje naponskog pojačanja npn tranzistora u konfiguraciji sa zajedničkim emitorom.

slučajeva je izlazna otpornost r_o mnogo veća od otpornosti R_C . Zbog toga što

⁸Pored r_e modela, u praktičnoj upotrebi je i hibridni (h) model. Detalji se mogu naći u, na primer, referenci [9].

se za male signale ove dve otpornosti pojavljuju u paralelnoj vezi, ukupna izlazna otpornost kola je:

$$r_o \parallel R_C = \frac{r_o R_C}{r_o + R_C} \simeq R_C \quad (r_o \gg R_C), \quad (3.40)$$

pa se r_o često i ne prikazuje u ekvivalentnom kolu. Tipično, kao granica ispunjenosti uslova $r_o \gg R_C$ uzima se:

$$r_o \geq 10R_C. \quad (3.41)$$

Naponsko pojačanje u ovom kolu je:

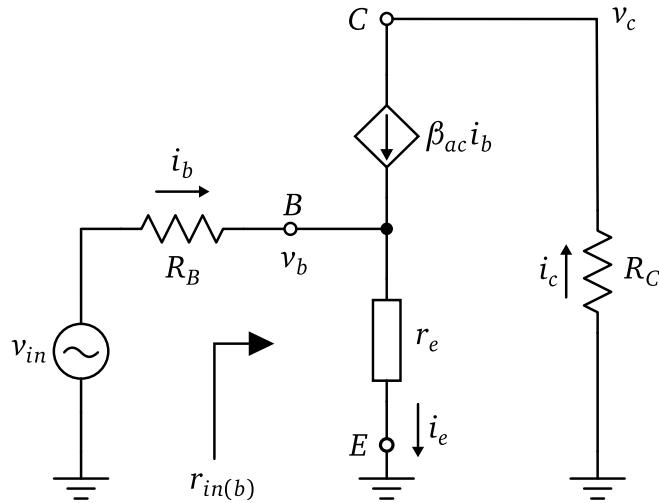
$$A_v = \frac{v_c}{v_b}. \quad (3.42)$$

Kako je $v_c = -i_c R_C$ i $v_b = i_e r_e$, to je:

$$A_v = -\frac{i_c R_C}{i_e r_e} \simeq -\frac{R_C}{r_e}, \quad (3.43)$$

jer je $i_c \simeq i_e$. Treba primetiti da negativni predznak u (3.43) opisuje činjenicu da je izlazni signal fazno pomeren za 180° u odnosu na ulazni.

 **Primer 3.9:** Ekvivalentno kolo za male signale kola sa Sl. 3.33 prikazano je na Sl. 3.41. Treba primetiti da kod modela za male signale jednosmer-



Slika 3.41: Ekvivalentno kolo za male signale kola sa Sl. 3.33.

ni izvori napajanja (V_{BB} i V_{CC}) efektivno predstavljaju kratke spojeve prema

masi. Korišćenjem vrednosti iz primera 3.8, na osnovu (3.36), može se izračunati:

$$r_e \approx \frac{V_t}{I_{EQ}} \simeq \frac{V_t}{I_{CQ}} = \frac{26 \times 10^{-3}}{40 \times 10^{-3}} = 0,65 \Omega .$$

Ulagana otpornost sa strane baze je, na osnovu (3.38):

$$r_{in(b)} = \beta r_e = 100 \cdot 0,65 = 65 \Omega .$$

Napon na bazi tranzistora je:

$$v_b = \frac{r_{in(b)}}{R_B + r_{in(b)}} v_{in} = \frac{65}{10000 + 65} v_{in} \simeq 6,46 \times 10^{-3} v_{in} . \quad (3.44)$$

Prema (3.39) je:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_c}{v_b} \cdot \frac{v_b}{v_{in}} , \quad (3.45)$$

jer je u kolu sa Sl. 3.41 $v_{out} \equiv v_c$. Na osnovu (3.42) i (3.43) je:

$$\frac{v_c}{v_b} = -\frac{R_C}{r_e} = -\frac{200}{0,65} \simeq -308 . \quad (3.46)$$

Zamenom (3.46) i (3.44) u (3.45) dobija se:

$$A_v = -308 \times 6,46 \times 10^{-3} \simeq -2 ,$$

što odgovara odnosu izlaznog i ulaznog signala sa Sl. 3.36.

Pored naponskog pojačanja, definiše se još i strujno pojačanje za male signale:

$$A_i = \frac{i_{out}}{i_{in}} , \quad (3.47)$$

kao i pojačanje snage:

$$A_p = A_v A_i . \quad (3.48)$$

Pojačavač kod koga je izlazni signal po obliku identičan ulaznom signalu naziva se *linearni pojačavač*. Drugim rečima, između ulaznog i izlaznog signala, kada je u pitanju amplituda, postoji linearna proporcionalnost (Sl. 3.36). Linearnost pojačavača obezbeđuje se odgovarajućom polarizacijom.

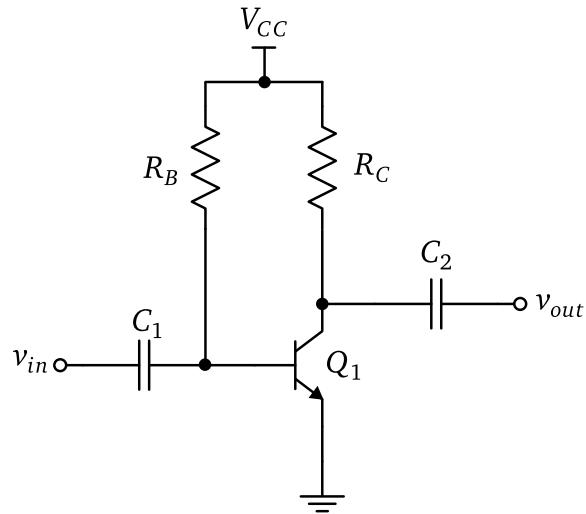
linearni pojačavač

3.5 Polarizacija

Polarizacija (*biasing*) podrazumeva dovođenje bipolarnog tranzistora u određenu oblast rada, odnosno postavljanje jednosmerne radne tačke. S obzirom da u elektronskim kolima jednosmerni naponi napajanja imaju unapred definisane fiksne vrednosti, polarizacija se vrši uz pomoć otpornika u ulaznom i izlaznom kolu tranzistora.

3.5.1 Polarizacija korišćenjem otpornika prema bazi

Polarizacija tranzistora korišćenjem otpornika prema bazi (*fixed bias*) ostvaruje se uz pomoć kola prikazanog na Sl. 3.42. U ovom kolu se koristi



Slika 3.42: Pojačavač sa zajedničkim emitorom polarisan korišćenjem otpornika prema bazi.

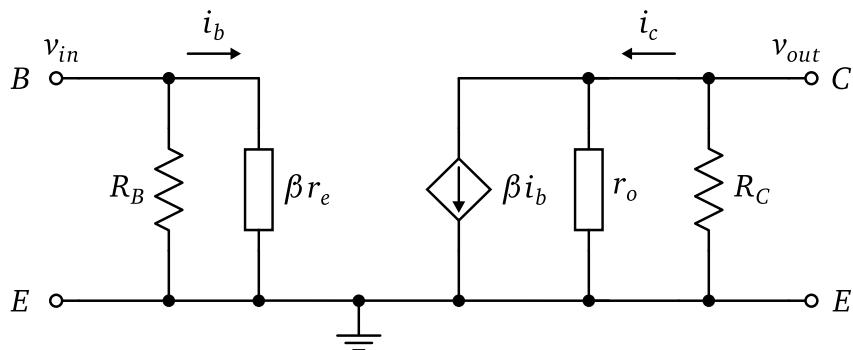
samo jedan izvor jednosmernog napona (V_{CC}) za polarizaciju baze i kolektora tranzistora. Jednosmerna struja baze ograničena je otpornikom R_B :

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}, \quad (3.49)$$

pri čemu je V_{BE} napon direktnе polarizacije p–n spoja baza–emitor, čija je vrednost poznata iz tehničkih specifikacija tranzistora. Kondenzatori C_1 i C_2 efektivno odvajaju jednosmerne signale na bazi i kolektoru od ostatka kola. Reaktanse kondenzatora su takve da za dati opseg učestanosti naizmeničnih signala v_{in} i v_{out} oni efektivno predstavljaju kratak spoj (*ac coupling*). Ekivalentno kolo za male signale prikazano je na Sl. 3.43. Vrednost otpornosti R_B se bira tako da je mnogo veća od vrednosti βr_e . U tom slučaju je ukupna ulazna otpornost kola:

$$R_B \parallel \beta r_e = \frac{R_B \cdot \beta r_e}{R_B + \beta r_e} \simeq \beta r_e \quad (R_B \gg \beta r_e). \quad (3.50)$$

Ako je $r_o \gg R_C$, onda je ukupna izlazna otpornost kola približno jednaka otpornosti R_C (prema (3.40)). To znači da se za analizu kola mogu koristiti relacije izvedene u 3.4.2 i 3.4.3.



Slika 3.43: Ekvivalentno kolo za male signale kola sa Sl. 3.42.

☞ Primer 3.10: Za kolo na Sl. 3.42 poznat je sledeći skup vrednosti:

$$V_{CC} = 12 \text{ V}; C_1, C_2 = 10 \mu\text{F}; R_C = 1,2 \text{ k}\Omega; (1\%); R_B = 187 \text{ k}\Omega (1\%); \\ V_{BE} = 0,75 \text{ V}; r_o = 50 \text{ k}\Omega; \beta = 100 .$$

Primenom modela za male signale potrebno je odrediti naponsko pojačanje za ulazni signal učestanosti 10 kHz.

Na učestanosti $f = 10 \text{ kHz}$ su reaktanse kondenzatora:

$$X_C = \frac{1}{2\pi f C} = \frac{1}{2 \cdot 3,14 \cdot 10 \times 10^3 \cdot 10 \times 10^{-6}} \simeq 1,5 \Omega ,$$

što se može smatrati zanemarljivim (kondenzatori se ponašaju kao kratak spoj za naizmenični signal⁹). Radna tačka je određena otpornicima R_B i R_C . Prema (3.49), struja baze je:

$$I_{BQ} = \frac{V_{CC} - V_{BE}}{R_B} = \frac{12 - 0,75}{187 \times 10^3} \simeq 60 \mu\text{A} ,$$

pa je struja kolektora:

$$I_{CQ} = \beta I_{BQ} = 100 \cdot 60 \times 10^{-6} = 6 \text{ mA} . \quad (3.51)$$

Pošto je $\beta \gg 1$, to je $I_{EQ} \simeq I_{CQ}$, pa se na sobnoj temperaturi može primeniti (3.36):

$$r_e \approx \frac{V_t}{I_{EQ}} \simeq \frac{26 \times 10^{-3}}{6 \times 10^{-3}} \simeq 4,33 \Omega .$$

Pošto je $R_B = 187 \text{ k}\Omega \gg \beta r_e = 433 \Omega$, to važi (3.50):

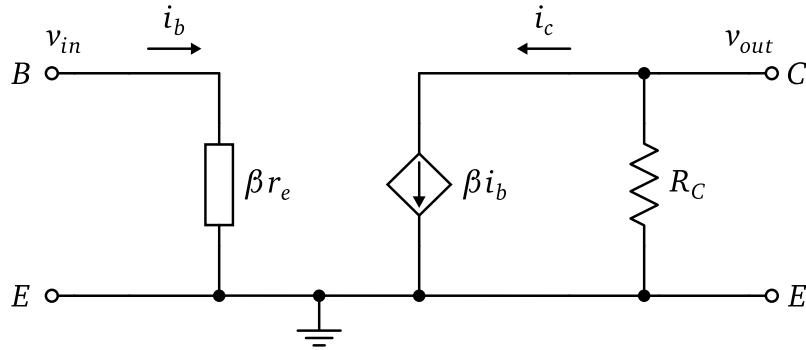
$$R_B \parallel \beta r_e \simeq \beta r_e .$$

⁹Treba obratiti pažnju da se izračunavanja u kojima se pojavljuje reaktansa uvek obavljaju sa amplitudama ili efektivnim vrednostima naizmeničnih signala (a ne sa trenutnim vrednostima).

Pored toga, može se smatrati da je $r_o = 50 \text{ k}\Omega \gg R_C = 1,2 \text{ k}\Omega$, pa važi (3.40):

$$r_o \parallel R_C \simeq R_C ,$$

tj. ispunjen je uslov (3.41). Pod ovim uslovima se ekvivalentno kolo za male signale sa Sl. 3.43 svodi na kolo prikazano na Sl. 3.44. Naponsko pojačanje



Slika 3.44: Pojednostavljeni ekvivalentni kolo sa Sl. 3.43.

je, prema (3.43):

$$A_v = \frac{v_{out}}{v_{in}} = -\frac{i_c R_C}{i_b \beta r_e} = -\frac{\beta i_b R_C}{i_b \beta r_e} = -\frac{R_C}{r_e} = -\frac{1,2 \times 10^3}{4,33} \simeq -278 . \quad (3.52)$$

To znači da će ulazni signal amplitude 5 mV biti pojačan 278 puta, pa će izlazni signal imati amplitudu $\simeq 1,4 \text{ V}$ (i biti suprotan po fazi)! Veliko naponsko pojačanje implicira i ograničenje amplitude ulaznog signala koja obezbeđuje linearost, odnosno pojačanje bez izobličenja. Na primer, u ovom slučaju je moguće bez izobličenja pojačavati ulazne signale čije amplitude nisu veće od $\approx 8,5 \text{ mV}$, što se može utvrditi pomoću položaja radne tačke na radnoj pravoj, za dati skup izlaznih karakteristika tranzistora.

Nedostatak metode polarizacije korišćenjem otpornika prema bazi ogleda se u velikoj osetljivosti izlaznog signala na promenu strujnog pojačanja. Zbog varijacija u okviru tehnoloških procesa proizvodnje, strujno pojačanje za određeni tip tranzistora nije konstantno, već se razlikuje od uzorka do uzorka.

videti str. 139 Pored toga, strujno pojačanje zavisi i od temperature. Relativno male promene strujnog pojačanja mogu izazvati promene kolektorske struje koje su dovoljno velike da značajno pomere radnu tačku i izobliče izlazni signal (izraz (3.51)). Zbog toga se polarizacija korišćenjem otpornika prema bazi, iako jednostavna, retko primenjuje u praksi. Bolja stabilnost radne tačke postiže se polarizacijom preko naponskog razdelnika.

 **Primer 3.11:** Napon između kolektora i emitora tranzistora iz primera 3.10 u radnoj tački je:

$$V_{CEQ} = V_{CC} - R_C I_{CQ} = 12 - 1,2 \times 10^3 \cdot 6 \times 10^{-3} = 4,8 \text{ V}.$$

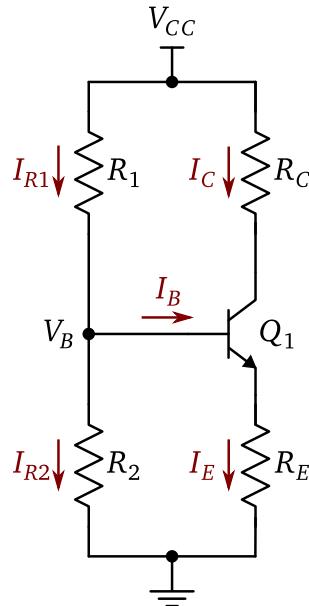
Ako se u kolo stavi drugi tranzistor istog tipa, čije je strujno pojačanje $\beta = 120$ (što nije neuobičajeno), doći će do promena struje i napona u radnoj tački:

$$\begin{aligned} I_{CQ} &= \beta I_{BQ} = 120 \cdot 60 \times 10^{-6} = 7,2 \text{ mA}, \\ V_{CEQ} &= V_{CC} - R_C I_{CQ} = 12 - 1,2 \times 10^3 \cdot 7,2 \times 10^{-3} = 3,36 \text{ V}. \end{aligned}$$

Promena strujnog pojačanja od 20% će izazvati promenu struje I_{CQ} od 20% i promenu napona V_{CEQ} od 30%. Treba primetiti da u oba slučaja struja baze ostaje ista.

3.5.2 Polarizacija korišćenjem naponskog razdelnika

Polarizacija korišćenjem naponskog razdelnika prikazana je na Sl. 3.45. Otpornici R_1 i R_2 formiraju naponski razdelnik. Vrednost otpornosti bira se



Slika 3.45: Polarizacija npn tranzistora korišćenjem naponskog razdelnika.

tako da je $I_B \ll I_{R2}$, što se osigurava uslovom $\beta R_E \geq 10R_2$ (videti Dodatak B).

U tom slučaju je napon na bazi tranzistora:

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC} . \quad (3.53)$$

Iz ulaznog kola tranzistora je:

$$I_E = \frac{V_B - V_{BE}}{R_E} , \quad (3.54)$$

pri čemu je V_{BE} napon direktnе polarizacije p–n spoja baza–emitor, čija je vrednost poznata iz tehničkih specifikacija tranzistora. Kada je tranzistor u aktivnoj oblasti rada, tada je $\beta \gg 1$. Prema (3.1) i (3.2), je:

$$I_E = I_B + I_C = \frac{I_C}{\beta} + I_C \simeq I_C . \quad (3.55)$$

Iz izlaznog kola tranzistora je:

$$V_{CC} - R_C I_C - V_{CE} - R_E I_E = 0 . \quad (3.56)$$

Pošto je $I_E \simeq I_C$, iz (3.56) je:

$$V_{CE} \simeq V_{CC} - (R_C + R_E) I_C . \quad (3.57)$$

 **Primer 3.12:** Za kolo na Sl. 3.45 potrebno je odrediti struju I_{CQ} i napon V_{CEQ} u radnoj tački tranzistora, ako je poznat sledeći skup vrednosti:

$$\begin{aligned} V_{CC} &= 12 \text{ V}; R_1 = 10 \text{ k}\Omega; R_2 = 4,7 \text{ k}\Omega; R_C = 1 \text{ k}\Omega; \\ R_E &= 560 \Omega; V_{BE} = 0,75 \text{ V}; \beta = 100 . \end{aligned}$$

Kako je:

$$\beta R_E = 100 \times 560 \Omega \geq 10 R_2 = 10 \times 4,7 \text{ k}\Omega ,$$

može se primeniti (3.53):

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{4,7 \times 10^3}{10 \times 10^3 + 4,7 \times 10^3} \cdot 12 \simeq 3,8 \text{ V} .$$

Prema (3.54) je:

$$I_E = \frac{V_B - V_{BE}}{R_E} = \frac{3,8 - 0,75}{560} \simeq 5,4 \text{ mA} .$$

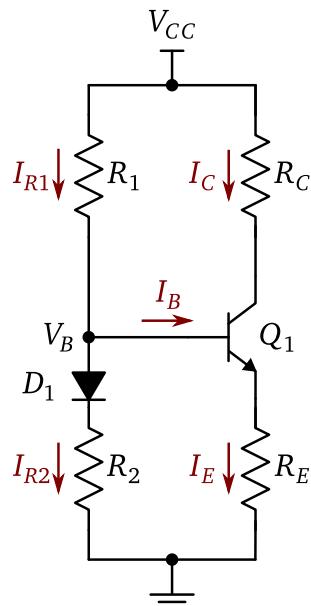
Kako je $\beta \gg 1$, to je $I_C \simeq I_E$, odnosno $I_{CQ} = 5,4 \text{ mA}$. Prema (3.57) se izračunava:

$$V_{CEQ} \simeq V_{CC} - (R_C + R_E) I_{CQ} = 12 - (1000 + 560) \cdot 5,4 \times 10^{-3} = 3,6 \text{ V} .$$

Treba primetiti da u ovom slučaju, u prvoj aproksimaciji, položaj radne tačke praktično ne zavisi od vrednosti strujnog pojačanja! Prema tome, polarizacija korišćenjem naponskog razdelnika ima očiglednu prednost u odnosu na polarizaciju korišćenjem otpornika prema bazi.

videti Primer 3.11

Kod ove vrste polarizacije položaj radne tačke se menja sa promenom temperature zbog promene napona V_{BE} (izraz (3.54)). Napon V_{BE} opada sa porastom temperature prema (2.13). Međutim, moguće je postići temperaturnu kompenzaciju upotrebom diode, kao što je ilustrovano na Sl. 3.46. Struja emitora je:



Slika 3.46: Polarizacija npn tranzistora korišćenjem naponskog razdelnika sa temperaturnom kompenzacijom.

$$I_E = \frac{V_B - V_{BE}}{R_E} = \frac{R_2 I_{R2} + V_D - V_{BE}}{R_E} .$$

Ako se promena otpornosti otpornika sa promenom temperature zanemari, onda je:

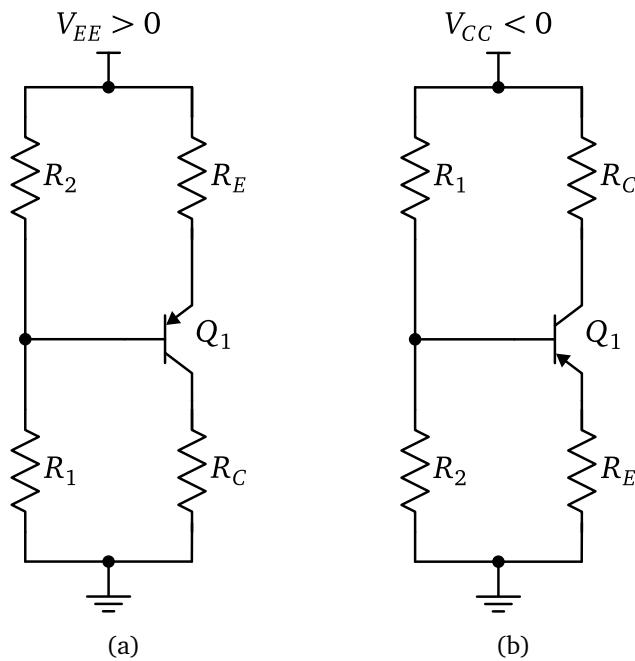
$$\frac{dI_E}{dT} = \frac{1}{R_E} \left(\frac{dV_D}{dT} - \frac{dV_{BE}}{dT} \right) .$$

Pošto je:

$$\frac{dV_D}{dT} \simeq \frac{dV_{BE}}{dT} , \quad (3.58)$$

to je promena struje emitora sa promenom temperature približno jednaka nuli, pa je položaj radne tačke fiksiran. Struja emitora je $I_E \simeq R_2 I_{R2} / R_E$.

Polarizacija pnp tranzistora korišćenjem naponskog razdelnika može se izvesti pozitivnim naponom na emitoru ili negativnim naponom na kolektoru, kao što je prikazano na Sl. 3.47. U oba slučaja analiza je analogna razmatranjima



Slika 3.47: Polarizacija pnp tranzistora korišćenjem naponskog razdelnika: (a) pozitivnim naponom na emitoru i (b) negativnim naponom na kolektoru.

kod npn tranzistora, pri čemu treba voditi računa o odgovarajućim znacima napona i struja.

Primer 3.13: Za kolo na Sl. 3.47(b) potrebno je odrediti struju I_C i napon V_{CE} tranzistora, ako je poznat sledeći skup vrednosti:

$$\begin{aligned} V_{CC} &= -18 \text{ V}; R_1 = 47 \text{ k}\Omega; R_2 = 10 \text{ k}\Omega; R_C = 2,4 \text{ k}\Omega; \\ R_E &= 1,1 \text{ k}\Omega (1\%); V_{BE} = -0,75 \text{ V}; \beta = 120. \end{aligned}$$

Kako je:

$$\beta R_E = 120 \times 1,1 \text{ k}\Omega \geq 10R_2 = 10 \times 10 \text{ k}\Omega,$$

može se primeniti (3.53):

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{10 \times 10^3}{47 \times 10^3 + 10 \times 10^3} \cdot (-18) \simeq -3,16 \text{ V}.$$

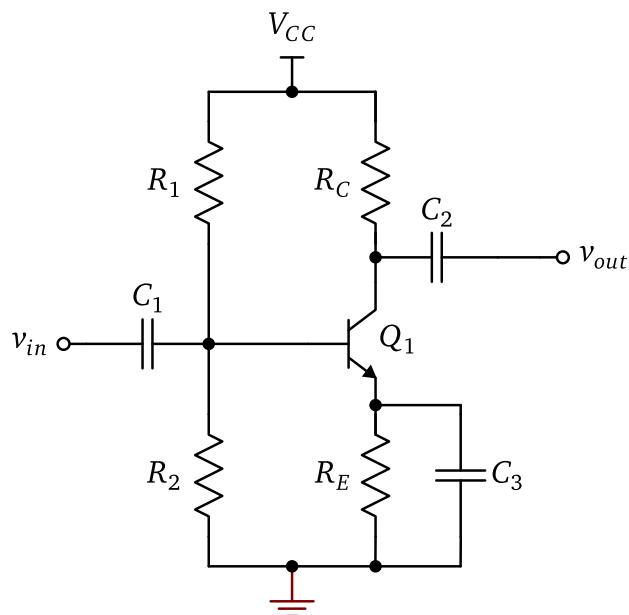
Prema (3.54) je:

$$I_E = \frac{V_B - V_{BE}}{R_E} = \frac{-3,16 - (-0,75)}{1100} \simeq -2,19 \text{ mA}.$$

Kako je $\beta \gg 1$, to je $I_C \simeq I_E$, odnosno $I_C = -2,19 \text{ mA}$. Prema (3.57) se izračunava:

$$V_{CE} \simeq V_{CC} - (R_C + R_E)I_C = -18 - (2400 + 1100) \cdot (-2,19 \times 10^{-3}) = -10,33 \text{ V}.$$

Pojačavačko kolo u konfiguraciji tranzistora sa zajedničkim emitorom prikazano je na Sl. 3.48. Tranzistor je korišćenjem naponskog razdelenika polaris



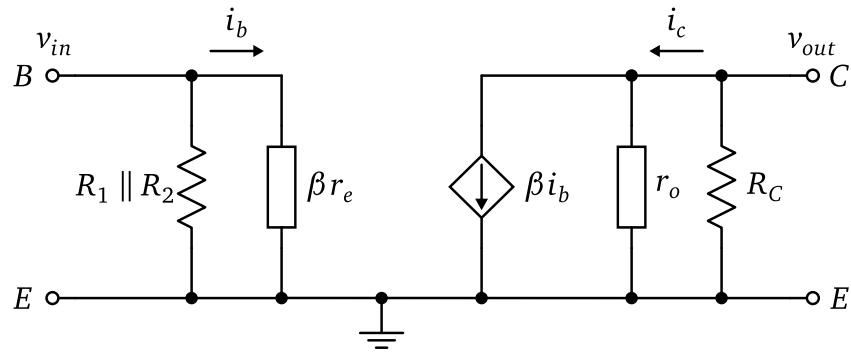
Slika 3.48: Pojačavač sa zajedničkim emitorom polarisan korišćenjem naponskog razdelenika.

san u jednosmernu radnu tačku Q . Kondenzator C_3 prespaja (bypass) naizmeđični signal na masu, odvajajući ga na taj način od jednosmernog signala na emitoru tranzistora. Reaktanse sva tri kondenzatora su takve da oni za opseg učestanosti signala koji se pojačava predstavljaju kratak spoj¹⁰. Minimalna vrednost kapacitivnosti kondenzatora C_3 bira se tako da mu je reaktansa:

$$10X_{C3} \leq R_E, \quad (3.59)$$

¹⁰Izbor vrednosti kapacitivnosti kondenzatora je uslovjen i ukupnim frekventnim odzivom pojačavača. Za detalje videti, npr. [8].

na minimalnoj učestanosti naizmeničnog signala za koju je pojačavač predviđen da radi. Ekvivalentno kolo za male signale kola sa Sl. 3.48 prikazano je na Sl. 3.49. U ovom kolu nema otpornika R_E jer je, za naizmenični signal, emitor



Slika 3.49: Ekvivalentno kolo za male signale kola sa Sl. 3.48.

tranzistora efektivno kratkospojen sa masom preko kondenzatora C_3 . Takođe, otpornost $R_1 \parallel R_2$ nema uticaja na naponsko pojačanje, jer je $v_{in} = \beta r_e i_b$. Ako je $r_o \gg R_C$, tada je $r_o \parallel R_C \simeq R_C$. Pod ovim pretpostavkama, kolo sa Sl. 3.49 se svodi na kolo sa Sl. 3.44, pa je naponsko pojačanje:

$$A_v = -\frac{R_C}{r_e}. \quad (3.60)$$

Primer 3.14: Praktičan postupak izračunavanja vrednosti elemenata u kolu sa Sl. 3.48 obuhvata i određena empirijska pravila. Za poznatu vrednost napona V_{CC} , otpornik R_C se bira tako da se radna tačka nalazi u aktivnoj oblasti, prema kriterijumima iz 3.4. Radi obezbeđenja simetričnosti promene izlaznog naizmeničnog signala, poželjno je da pad napona na otporniku R_C bude približno jednak polovini napona napajanja V_{CC} . Na osnovu ovog kriterijuma izračunava se struja kolektora u radnoj tački. Na primer, za $V_{CC} = 12\text{ V}$ i $R_C = 1\text{ k}\Omega$ je:

$$I_{CQ} = \frac{V_{CC}}{2} \cdot \frac{1}{R_C} = \frac{6}{1 \times 10^3} = 6\text{ mA}.$$

Ako je strujno pojačanje $\beta = 100$, onda je struja baze:

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{6 \times 10^{-3}}{100} = 60\text{ }\mu\text{A}.$$

Otpornik R_E se bira tako da pad napona na njemu bude:

$$\frac{1}{10}V_{CC} \leq I_{EQ}R_E \leq \frac{1}{4}V_{CC}, \quad (3.61)$$

pri čemu je $I_{EQ} \simeq I_{CQ}$. U ovom slučaju se, na primer, može izabrati $R_E = 330\Omega$, što zadovoljava kriterijum (3.61).

Otpornik R_2 se bira na osnovu uslova $\beta R_E \geq 10R_2$, te se može izabrati $R_2 = 2,7\text{k}\Omega$. Za poznate vrednosti I_{BQ} , R_E , R_2 i $V_{BE} = 0,75\text{V}$ moguće je odrediti otpornik R_1 :

[videti Dodatak B, \(B.6\)](#)

$$R_1 = R_2 \cdot \frac{V_{CC} - V_{BE} - I_{BQ}(1 + \beta)R_E}{V_{BE} + I_{BQ}R_2 + I_{BQ}(1 + \beta)R_E}.$$

Pošto je:

$$I_{BQ}(1 + \beta)R_E = 60 \times 10^{-6} \cdot 101 \cdot 330 \simeq 2\text{V},$$

dobija se:

$$R_1 = 2,7 \times 10^3 \cdot \frac{12 - 0,75 - 2}{0,75 + 60 \times 10^{-6} \cdot 2,7 \times 10^3 + 2} \simeq 8576\Omega \approx 8,2\text{k}\Omega,$$

uzimajući u obzir najблиžu standardnu vrednost.

Ako je minimalna učestanost signala koji se pojačava $f = 1\text{kHz}$, na osnovu (3.59) je:

$$X_{C3} \leq \frac{R_E}{10} = 33\Omega,$$

odakle je minimalna vrednost kapacitivnosti C_3 :

$$C_3 = \frac{1}{2\pi f X_{C3}} = \frac{1}{2 \cdot 3,14 \cdot 1000 \cdot 33} \simeq 4,8\mu\text{F}.$$

U praksi, poželjno je izabrati kondenzator znatno veće kapacitivnosti od minimalne, kako bi mu reaktansa bila što manja. Uzimajući u obzir gabarite, u ovom slučaju se može izabrati čak i $C_3 = 47\mu\text{F}$.

Otpornost r_e je, prema (3.36):

$$r_e \approx \frac{V_t}{I_{EQ}} \simeq \frac{V_t}{I_{CQ}} = \frac{26 \times 10^{-3}}{6 \times 10^{-3}} \simeq 4,33\Omega,$$

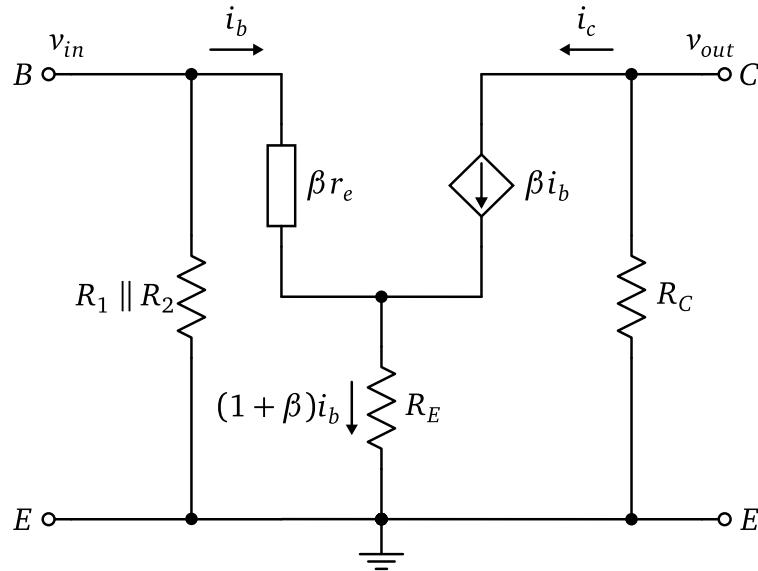
pa je naponsko pojačanje, prema (3.60):

$$A_v = -\frac{R_C}{r_e} = -\frac{1000}{4,33} \simeq -231.$$

Nedostatak kola sa Sl. 3.48 ogleda se u zavisnosti naponskog pojačanja od otpornosti r_e . Naponsko pojačanje će značajno zavisi i od temperature, kako eksplicitno (kroz zavisnost $V_t = kT/q$), tako i implicitno (kroz zavisnost I_E).

[videti Dodatak A, \(A.5a\)](#)

S druge strane, ako se u kolu sa Sl. 3.48 izostavi kondenzator C_3 , otpornik R_E neće biti prespojen na masu za male signale, pa će imati uticaja na naponsko pojačanje. Ekvivalentno kolo za male signale u tom slučaju prikazano je



Slika 3.50: Ekvivalentno kolo za male signale kola sa Sl. 3.48, bez kondenzatora C_3 .

na Sl. 3.50. Primenom postupka opisanog u 3.4.3 može se odrediti naponsko pojačanje:

$$A_v = -\frac{R_C}{r_e + R_E}. \quad (3.62)$$

Prisustvo otpornika R_E smanjuje naponsko pojačanje. Ako je $R_E \gg r_e$, tada se (3.62) svodi na:

$$A_v \simeq -\frac{R_C}{R_E}. \quad (3.63)$$

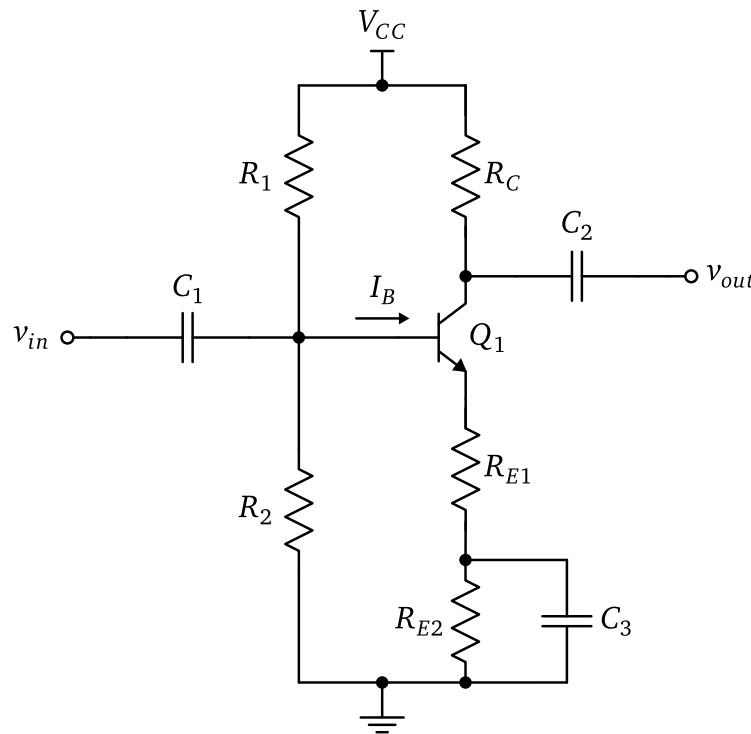
Primer 3.15: U odnosu na vrednost naponskog pojačanja iz primera 3.14, koja je iznosila $A_v = -231$, odsustvo kondenzatora C_3 bi dovelo do vrednosti:

$$A_v = -\frac{R_C}{r_e + R_E} = -\frac{1000}{4,33 + 330} \simeq -3,$$

koja je 77 puta manja!

Može se primetiti da sada naponsko pojačanje ne zavisi od temperature, jer nema značajnog uticaja otpornosti r_e . Međutim, vrednost A_v je značajno manja u odnosu na vrednost u kolu sa prespojenim otpornikom R_E .

Kompromis između stabilnosti i vrednosti naponskog pojačanja postiže se kolom sa Sl. 3.51. U ovom kolu je otpornik u emitoru podeljen, odnosno realizovan korišćenjem dva otpornika R_{E1} i R_{E2} . Pri tome je otpornik R_{E2} za



Slika 3.51: Pojačavač sa podeljenim otpornikom u emitoru, polarisan korišćenjem naponskog razdelenika.

male signale prespojen kondenzatorom C_3 na masu. Oba otpornika utiču na položaj radne tačke, ali na vrednost naponskog pojačanja utiče samo otpornik R_{E1} :

$$A_v = -\frac{R_C}{r_e + R_{E1}}. \quad (3.64)$$

Ako je $R_{E1} \gg r_e$, tada je:

$$A_v \simeq -\frac{R_C}{R_{E1}}. \quad (3.65)$$

U praksi je obično dovoljno da je $R_{E1} > 10r_e$, kako bi se mogao primeniti izraz (3.65).

Primer 3.16: Za kolo na Sl. 3.51 potrebno je odrediti struju I_{CQ} i napon V_{CEQ} u radnoj tački tranzistora, kao i naponsko pojačanje, ako je poznat sledeći skup vrednosti:

$$\begin{aligned} V_{CC} &= 12 \text{ V}; R_1 = 47 \text{ k}\Omega; R_2 = 10 \text{ k}\Omega; R_C = 4,7 \text{ k}\Omega; R_{E1}, R_{E2} = 560 \Omega; \\ V_{BE} &= 0,75 \text{ V}; \beta = 100; C_1, C_2 = 10 \mu\text{F}; C_3 = 47 \mu\text{F}. \end{aligned}$$

Kako je:

$$\beta(R_{E1} + R_{E2}) = 100 \times (560 + 560)\Omega \geq 10R_2 = 10 \times 10\text{k}\Omega ,$$

može se primeniti (3.53):

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{10 \times 10^3}{10 \times 10^3 + 47 \times 10^3} \cdot 12 \simeq 2,1\text{V} .$$

Prema (3.54) je:

$$I_E = \frac{V_B - V_{BE}}{R_{E1} + R_{E2}} = \frac{2,1 - 0,75}{560 + 560} \simeq 1,2\text{mA} .$$

Kako je $\beta \gg 1$, to je $I_C \simeq I_E$, odnosno $I_{CQ} = 1,2\text{mA}$. Prema (3.57) se izračunava:

$$V_{CEQ} \simeq V_{CC} - (R_C + R_{E1} + R_{E2})I_{CQ} = 12 - (4700 + 560 + 560) \cdot 1,2 \times 10^{-3} \simeq 5\text{V} .$$

Kako je:

$$r_e \approx \frac{V_t}{I_{EQ}} \simeq \frac{V_t}{I_{CQ}} = \frac{26 \times 10^{-3}}{1,2 \times 10^{-3}} \simeq 21,7\Omega ,$$

može se zaključiti da je $R_{E1} \gg r_e$. Zbog toga je, prema (3.65), naponsko pojačanje:

$$A_v \simeq -\frac{R_C}{R_{E1}} = -\frac{4700}{560} \simeq -8,4 .$$

Eksperimentalni talasni oblici naizmeničnog ulaznog i izlaznog signala prikazani su na Sl. 3.52. U ovom slučaju je ulazni signal amplitude $V_{in} = 200\text{mV}$ pojačan približno 8 puta.

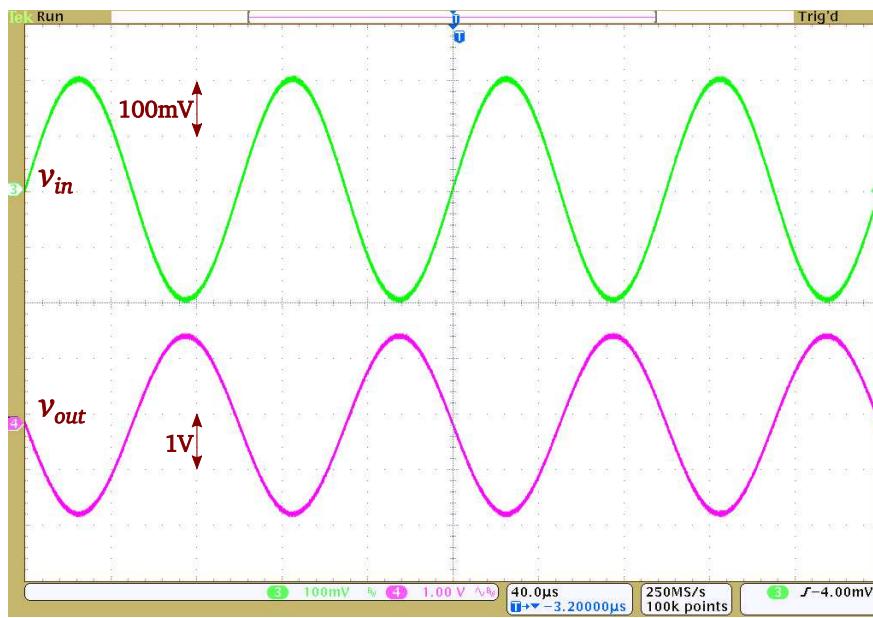
3.5.3 Polarizacija korišćenjem povratne sprege iz kolektora

Polarizacija tranzistora korišćenjem povratne sprege iz kolektora (*collector feedback*) ostvaruje se uz pomoć kola prikazanog na Sl. 3.53. Struja baze se može odrediti iz ulaznog kola:

$$V_{CC} - I_{CC}R_C - I_BR_B - V_{BE} = 0 , \quad (3.66)$$

imajući u vidu da je $I_{CC} = I_C + I_B$ i $I_C = \beta I_B$. U tom slučaju (3.66) postaje:

$$I_B = \frac{V_{CC} - V_{BE}}{(1 + \beta)R_C + R_B} \simeq \frac{V_{CC} - V_{BE}}{\beta R_C + R_B} , \quad (3.67)$$



Slika 3.52: Eksperimentalni talasni oblici naizmeničnog ulaznog i izlaznog signala u kolu sa Sl. 3.51. Upotrebljeni tranzistor je 2N3904, a vrednosti komponenata su iz primera 3.16. Razmera za v_{in} je 100 mV/pod., a za v_{out} je 1 V/pod.!

za $\beta \gg 1$. Struja kolektora je:

$$I_C = \beta I_B = \frac{V_{CC} - V_{BE}}{R_C + \frac{R_B}{\beta}}, \quad (3.68)$$

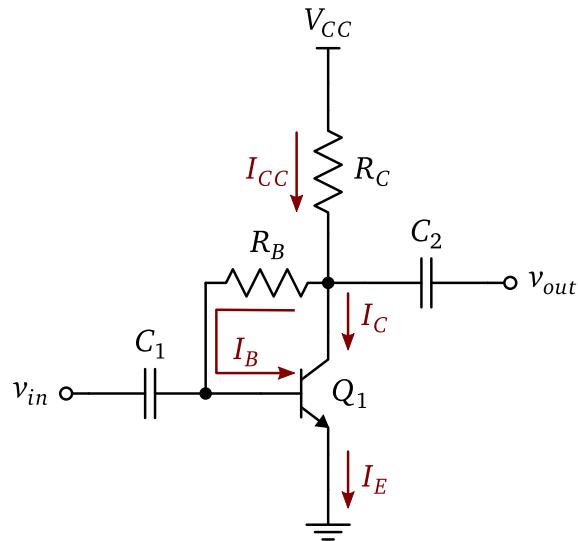
a napon između kolektora i emitora:

$$V_{CE} = V_{CC} - I_{CC} R_C = V_{CC} - (I_C + I_B) R_C \simeq V_{CC} - I_C R_C. \quad (3.69)$$

Struja I_C i napon V_{CE} ne zavise od β i V_{BE} , pod uslovom da je: $R_C \gg R_B/\beta$ i $V_{CC} \gg V_{BE}$.

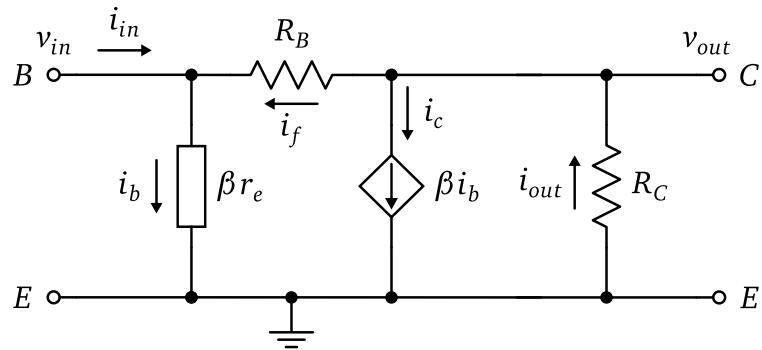
Ovaj način polarizacije omogućava postavljanje radne tačke koja se može smatrati približno temperaturno stabilnom. Sa porastom temperature raste i strujno pojačanje, a napon V_{BE} opada. Smanjenje napona V_{BE} rezultuje porastom struje I_B , što utiče na porast struje I_C . Porast strujnog pojačanja takođe rezultuje daljim porastom struje I_C i, ukupno, struje I_{CC} . Međutim, porast struje I_{CC} izaziva veći pad napona na otporniku R_C , pa se napon na kolektoru tranzistora smanjuje. Zbog toga se smanjuje i napon na otporniku R_B , a samim tim i struja I_B . Time se radna tačka „automatski“ održava na predviđenom mestu. Obrnut proces se dešava prilikom snižavanja temperature.

videti 3.2.4.1 i 2.1.3



Slika 3.53: Pojačavač sa zajedničkim emitorom polarisan korišćenjem povratne sprege iz kolektora.

Povratna sprega je naziv za tehniku kojom se deo izlaznog signala vraća na ulaz kola. Kada su u pitanju mali signali, povratna sprega se manifestuje kroz struju i_f koja teče kroz otpornik R_B u ekvivalentnom kolu prikazanom na Sl. 3.54. Zbog prisustva povratne sprege, analiza kola za male signale je



Slika 3.54: Ekvivalentno kolo za male signale kola sa Sl. 3.53.

nešto složenija nego što je izloženo u 3.5.1 i 3.5.2. Međutim, pokazuje se da je, za $R_B \gg R_C$, naponsko pojačanje:

$$A_v \simeq -\frac{R_C}{r_e}, \quad (3.70)$$

što je praktično isto kao i u prethodnim slučajevima. Na vrednost naponskog pojačanja dodatno se može uticati odgovarajućom modifikacijom kola povratne sprege [9].

 **Primer 3.17:** Za kolo na Sl. 3.53 potrebno je odrediti struju I_{CQ} i napon V_{CEQ} u radnoj tački tranzistora, kao i naponsko pojačanje, ako je poznat sledeći skup vrednosti:

$$\begin{aligned} V_{CC} &= 12 \text{ V}; R_C = 1,8 \text{ k}\Omega; R_B = 150 \text{ k}\Omega; \\ V_{BE} &= 0,75 \text{ V}; \beta = 100; C_1, C_2 = 10 \mu\text{F}. \end{aligned}$$

Prema (3.68) je:

$$I_{CQ} = \frac{V_{CC} - V_{BE}}{R_C + \frac{R_B}{\beta}} = \frac{12 - 0,75}{1,8 \times 10^3 + \frac{150 \times 10^3}{100}} \simeq 3,4 \text{ mA},$$

dok je, prema (3.69):

$$V_{CEQ} \simeq V_{CC} - I_{CQ}R_C \simeq 5,9 \text{ V}.$$

Pošto nije ispunjen uslov $R_C \gg R_B/\beta$, to postoji zavisnost položaja radne tačke od vrednosti strujnog pojačanja. Na primer, za $\beta = 125$ će biti $I_{CQ} = 3,75 \text{ mA}$ i $V_{CEQ} = 5,25 \text{ V}$, što je značajno pomeranje radne tačke!

Kako je:

$$r_e \approx \frac{V_t}{I_{EQ}} \simeq \frac{V_t}{I_{CQ}} = \frac{26 \times 10^{-3}}{3,4 \times 10^{-3}} \simeq 7,65 \Omega,$$

to je, prema (3.65), naponsko pojačanje:

$$A_v \simeq -\frac{R_C}{r_e} = -\frac{1800}{7,65} \simeq -235.$$

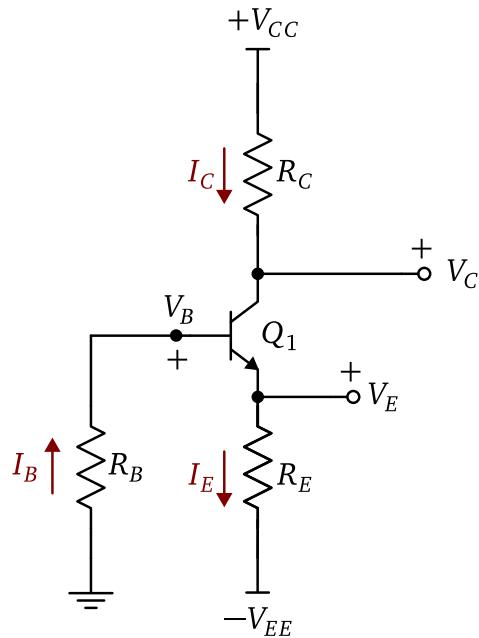
3.5.4 Polarizacija preko emitora

Kolo za polarizaciju npn tranzistora preko emitora prikazano je na Sl. 3.55. U ovom kolu, pored pozitivnog naponskog izvora V_{CC} na kolektoru, za polarizaciju se koristi još i *negativni* naponski izvor na emitoru $-V_{EE}$. Iz ulaznog kola je:

$$I_B R_B + V_{BE} + I_E R_E - V_{EE} = 0. \quad (3.71)$$

Kako je $I_B = I_E/(1 + \beta)$, zamenom u (3.71) dobija se:

$$I_E = \frac{V_{EE} - V_{BE}}{R_E + \frac{R_B}{1 + \beta}} \simeq \frac{V_{EE} - V_{BE}}{R_E + \frac{R_B}{\beta}}, \quad (3.72)$$



Slika 3.55: Polarizacija npn tranzistora preko emitora.

pošto je $\beta \gg 1$. S obzirom da je $I_C \approx I_E$ napon na kolektoru je:

$$V_C = V_{CC} - I_C R_C \approx V_{CC} - \frac{(V_{EE} - V_{BE}) R_C}{R_E + \frac{R_B}{\beta}}. \quad (3.73)$$

Ako je $R_E \gg R_B/\beta$ i $V_{EE} \gg V_{BE}$, ovakva polarizacija obezbeđuje veoma dobru stabilnost radne tačke u odnosu na promene vrednosti strujnog pojačanja i napona V_{BE} , jer se u tom slučaju (3.72) svodi na:

$$I_E \approx \frac{V_{EE}}{R_E}. \quad (3.74)$$

Nedostatak je u neophodnosti korišćenja pozitivnog i negativnog izvora napajanja.

Primer 3.18: Za kolo na Sl. 3.55 potrebno je odrediti struju I_{CQ} i napon V_{CEQ} u radnoj tački tranzistora, ako je poznat sledeći skup vrednosti:

$$\begin{aligned} V_{CC} &= 12 \text{ V}; |V_{EE}| = 12 \text{ V}; R_B = 6,2 \text{ k}\Omega; R_C = 750 \Omega; \\ R_E &= 1 \text{ k}\Omega; V_{BE} = 0,75 \text{ V}; \beta = 100. \end{aligned}$$

Takođe je potrebno odrediti promenu položaja radne tačke ako se u kolo stavi tranzistor čije je strujno pojačanje $\beta = 200$.

Prema (3.72) je:

$$I_{EQ} \simeq \frac{V_{EE} - V_{BE}}{R_E + \frac{R_B}{\beta}} = \frac{12 - 0,75}{1 \times 10^3 + \frac{6,2 \times 10^3}{100}} \simeq 10,6 \text{ mA}.$$

Pošto je $\beta \gg 1$, to je $I_{CQ} \simeq I_{EQ}$. Prema (3.73) je:

$$V_{CQ} = V_{CC} - I_{CQ}R_C = 12 - 10,6 \times 10^{-3} \cdot 750 \simeq 4 \text{ V}.$$

Napon na emitoru tranzistora je:

$$V_{EQ} = -V_{EE} + I_{EQ}R_E = -12 + 10,6 \times 10^{-3} \cdot 1 \times 10^3 \simeq -1,4 \text{ V},$$

pa je:

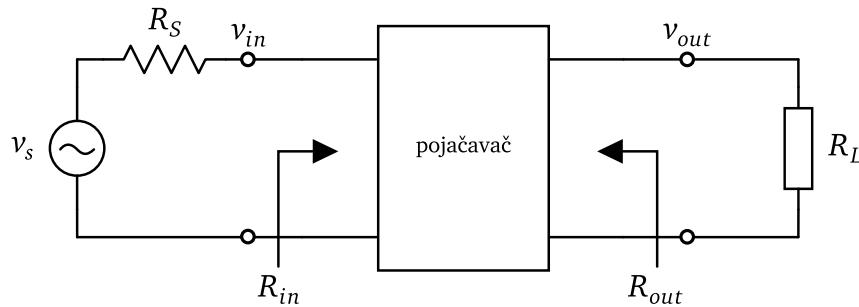
$$V_{CEQ} = V_{CQ} - V_{EQ} = 4 - (-1,4) = 5,4 \text{ V}.$$

Kada je strujno pojačanje $\beta = 200$ i $V_{BE} = 0,75 \text{ V}$, izračunava se: $I_{CQ} \simeq 10,9 \text{ mA}$ i $V_{CEQ} = 4,9 \text{ V}$. U odnosu na prethodno izračunate vrednosti, dva puta veće strujno pojačanje promenilo je vrednost struje I_{CQ} za svega 2,8%, čime je obezbeđena dobra stabilnost radne tačke.

Slično kao i kod polarizacije korišćenjem naponskog razdelnika, u kolu sa Sl. 3.55 se koristi kondenzator koji za naizmenični signal prespaja otpornik R_E na masu.

3.5.5 Uticaj otpornosti izvora i opterećenja

U opštem slučaju pojačavač se može predstaviti preko dvoprilaznog modela (*two-port model*), prikazanog na Sl. 3.56. Svaki realni izvor signala ka-

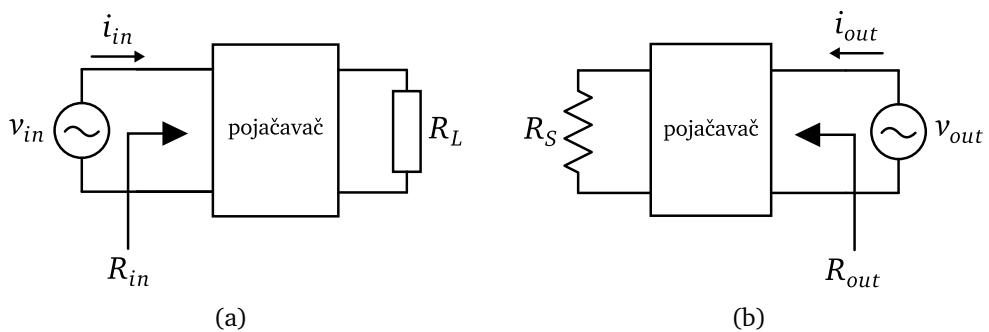


Slika 3.56: Dvoprilazni model pojačavača.

rakteriše se unutrašnjom otpornošću. Zbog toga se realni izvor signala može prikazati kao idealni izvor v_s koji ima rednu unutrašnju otpornost R_S . Sâm

pojačavač karakteriše se ukupnom ulaznom otpornošću R_{in} i izlaznom otpornošću R_{out} . Otpornost opterećenja R_L predstavlja ukupnu ulaznu otpornost kola koje pojačavač pobuđuje. Otpornosti izvora i opterećenja mogu uticati na otpornosti pojačavača. Pojačavač se naziva *unilateralnim* kada njegova ulazna otpornost R_{in} ne zavisi od otpornosti opterećenja R_L i kada njegova izlazna otpornost R_{out} ne zavisi od otpornosti izvora R_S .

Za određivanje ulazne otpornosti pojačavača koristi se principijelno kolo ilustrovano na Sl. 3.57(a). Sa ulaza kola sa Sl. 3.56 se uklanjuju idealni izvor



Slika 3.57: Kolo za određivanje (a) ulazne i (b) izlazne otpornosti pojačavača korišćenjem dvoprilaznog modela.

signala v_s i njegova unutrašnja otpornost R_S . Na ulaz pojačavača se dovodi idealni izvor signala v_{in} , koji proizvodi struju i_{in} . Na izlazu ostaje otpornost opterećenja R_L . Tada je ulazna otpornost pojačavača:

$$R_{in} = \frac{v_{in}}{i_{in}}. \quad (3.75)$$

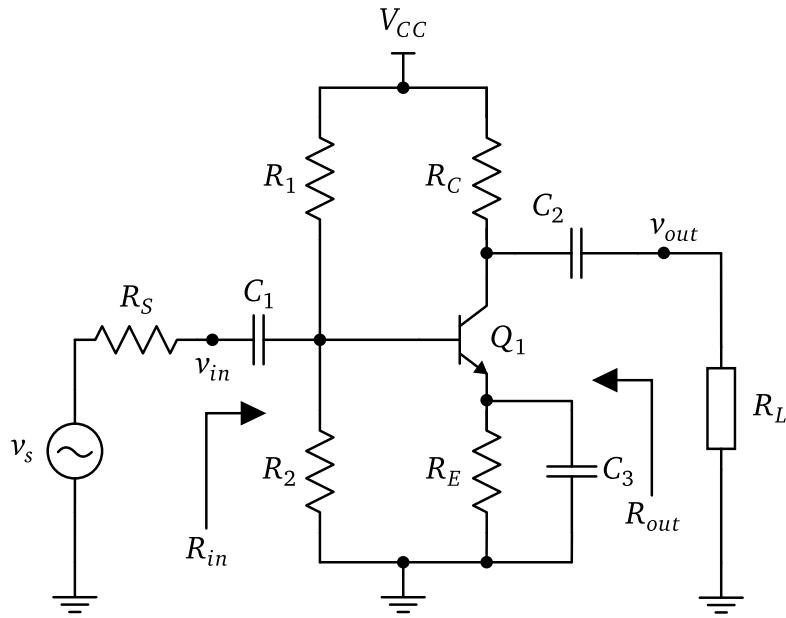
Za određivanje izlazne otpornosti pojačavača koristi se principijelno kolo ilustrovano na Sl. 3.57(b). Sa izlaza se uklanja otpornost opterećenja R_L . Na izlaz pojačavača se dovodi idealni izvor signala v_{out} , koji proizvodi struju i_{out} . Na ulazu pojačavača se kratko spaja idealni izvor v_s , tako da u kolu ostaje samo njegova unutrašnja otpornost R_S . Tada je izlazna otpornost pojačavača:

$$R_{out} = \frac{v_{out}}{i_{out}}. \quad (3.76)$$

Na primer, kolo sa Sl. 3.58 se može analizirati korišćenjem dvoprilaznog modela. Primenom ekivalentnog kola sa Sl. 3.49 i dvoprilaznog modela izračunavaju se ulazna i izlazna otpornost pojačavača:

$$R_{in} = (R_1 \parallel R_2) \parallel \beta r_e, \quad (3.77)$$

$$R_{out} = (r_o \parallel R_C) \simeq R_C, \quad (r_o \gg R_C). \quad (3.78)$$



Slika 3.58: Ilustracija uticaja unutrašnje otpornosti izvora na pojačavač sa zajedničkim emitorm.

S obzirom da \$R_{in}\$ ne zavisi od \$R_L\$ i \$R_{out}\$ ne zavisi od \$R_s\$, zaključuje se da je kolo Sl. 3.58 unilateralni pojačavač.

S druge strane, otpornost izvora utiče na ukupno naponsko pojačanje kola. U kombinaciji sa ukupnom ulaznom otpornošću pojačavačkog kola, otpornost izvora formira naponski razdelnik. Zbog toga će signal koji dolazi na ulaz pojačavača biti oslabljen, odnosno:

$$\frac{v_{in}}{v_s} = \frac{R_{in}}{R_s + R_{in}}, \quad (3.79)$$

Ukupno naponsko pojačanje kola je:

$$A_{v(tot)} = \frac{v_{in}}{v_s} \cdot \frac{v_{out}}{v_{in}} = \frac{v_{in}}{v_s} \cdot A_v. \quad (3.80)$$

Prisustvo otpornosti opterećenja takođe utiče na vrednost naponskog pojačanja \$A_v\$. Ova otpornost se za male signale pojavljuje u paralelnoj vezi sa izlaznom otpornošću pojačavača:

$$R_c = \frac{R_{out}R_L}{R_{out} + R_L} \simeq \frac{R_C R_L}{R_C + R_L}, \quad (3.81)$$

što menja definiciju (3.60), tako da je:

$$A'_v = -\frac{R_c}{r_e} = -\frac{R_C}{r_e} \cdot \frac{R_L}{R_C + R_L} = A_v \frac{R_L}{R_C + R_L}. \quad (3.82)$$

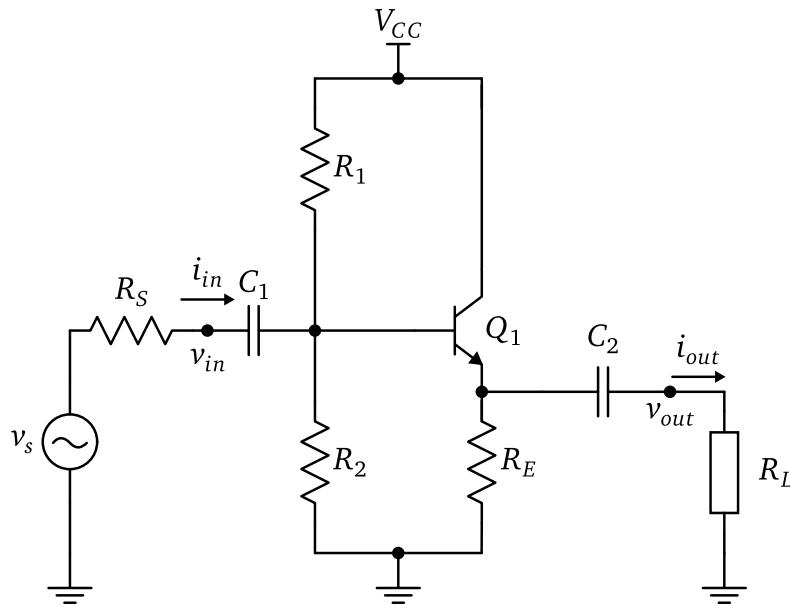
Prema tome, ukupno naponsko pojačanje u prisustvu otpornosti izvora i opterećenja je:

$$A_{v(tot)} = \frac{R_{in}}{R_S + R_{in}} \cdot A_v \cdot \frac{R_L}{R_C + R_L}, \quad (3.83)$$

pri čemu je pojačanje A_v određeno izrazom (3.60). Da bi se u kolu ostvarilo najveće moguće pojačanje, potrebno je da bude $R_{in} \gg R_S$ i $R_{out} \simeq R_C \ll R_L$.

3.5.6 Pojačavač sa zajedničkim kolektorom

Kolo pojačavača sa zajedničkim kolektorom prikazano je na Sl. 3.59. U



Sl. 3.59: Pojačavač sa zajedničkim kolektorom.

ovoj konfiguraciji je izlaz pojačavača na emitoru tranzistora. Za naizmenični signal je kolektor na masi, pa otuda i naziv konfiguracije. Primenom modela sa Sl. 3.38 dobija se ekvivalentno kolo za male signale prikazano na Sl. 3.60. Kako je:

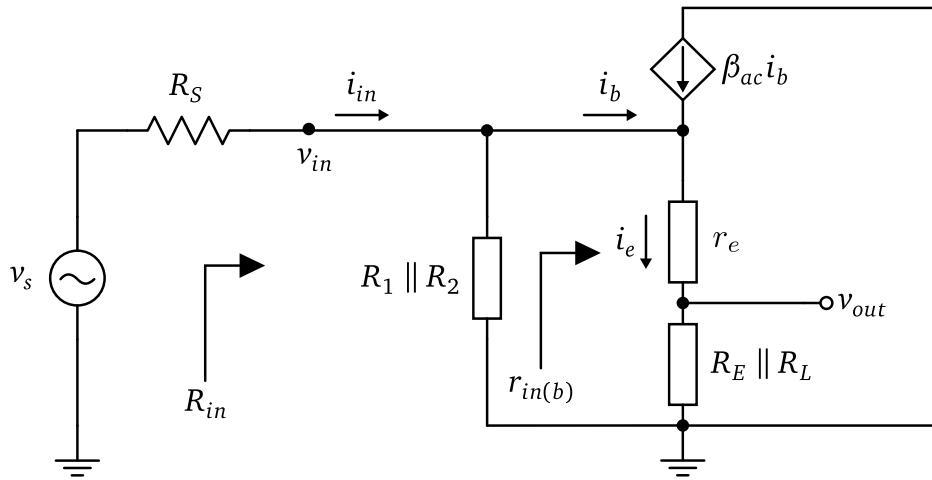
$$v_{in} = i_e [r_e + (R_E \parallel R_L)], \quad (3.84)$$

i

$$v_{out} = i_e (R_E \parallel R_L), \quad (3.85)$$

naponsko pojačanje je:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{R_E \parallel R_L}{r_e + (R_E \parallel R_L)}. \quad (3.86)$$



Slika 3.60: Ekvivalentno kolo za male signale kola sa Sl. 3.59.

Naponsko pojačanje je pozitivno, što znači da je izlazni signal u fazi sa ulaznim. Kada je $R_E \parallel R_L \gg r_e$, tada je:

$$A_v \simeq 1.$$

Kod pojačavača sa zajedničkim kolektorom izlazni signal je replika ulaznog signala. Drugim rečima, promene izlaznog signala u potpunosti prate promene ulaznog signala, kako po amplitudi, tako i po fazi. Zbog toga se ovo kolo još naziva *sleditelj napona (emitter follower)*. Ipak, zbog učinjenih aproksimacija, praktične vrednosti naponskog pojačanja su nešto manje od jedinice. sleditelj napona

Upotrebljena vrednost pojačavača sa zajedničkim kolektorom vezana je za odnos ulazne i izlazne otpornosti. Ulagana otpornost, gledano sa strane baze, je:

$$r_{in(b)} = \frac{v_{in}}{i_b} = \frac{i_e[r_e + (R_E \parallel R_L)]}{i_b} \simeq \frac{i_e(R_E \parallel R_L)}{i_b}, \quad (R_E \parallel R_L \gg r_e). \quad (3.87)$$

Za $\beta_{ac} \simeq \beta$ i $\beta \gg 1$ je $i_e \simeq \beta i_b$, pa se (3.87) svodi na:

$$r_{in(b)} \simeq \beta(R_E \parallel R_L). \quad (3.88)$$

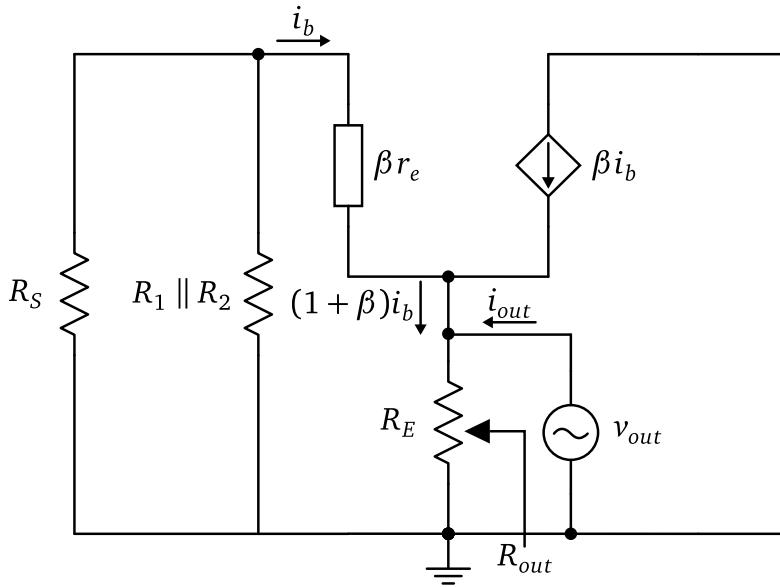
Ukupna ulagana otpornost, gledano sa strane izvora v_s , je:

$$R_{in} = (R_1 \parallel R_2) \parallel r_{in(b)} = (R_1 \parallel R_2) \parallel \beta(R_E \parallel R_L). \quad (3.89)$$

Treba primetiti da ukupna ulagana otpornost kola zavisi od otpornosti opterećenja.

Primer 3.19: Za $R_1 = 1\text{ k}\Omega$, $R_2 = 2,2\text{ k}\Omega$, $R_E = 220\Omega$, $R_L = 8\Omega$ i $\beta = 100$ je $R_{in} \simeq 370\Omega$.

videti Sl. 3.50 i 3.57(b) Za određivanje izlazne otpornosti može se iskoristiti kolo sa Sl. 3.61. Iz



Slika 3.61: Ekvivalentno kolo za određivanje izlazne otpornosti pojačavača sa zajedničkim kolektorom.

kola baze je:

$$v_{out} + [\beta r_e + R_s \parallel (R_1 \parallel R_2)] i_b = 0, \quad (3.90)$$

a takođe je:

$$v_{out} = [(1 + \beta) i_b + i_{out}] R_E. \quad (3.91)$$

Primenom definicije (3.76), iz (3.90) i (3.91) se dobija:

$$R_{out} = R_E \parallel \left(r_e + \frac{R_s \parallel (R_1 \parallel R_2)}{\beta} \right), \quad (3.92)$$

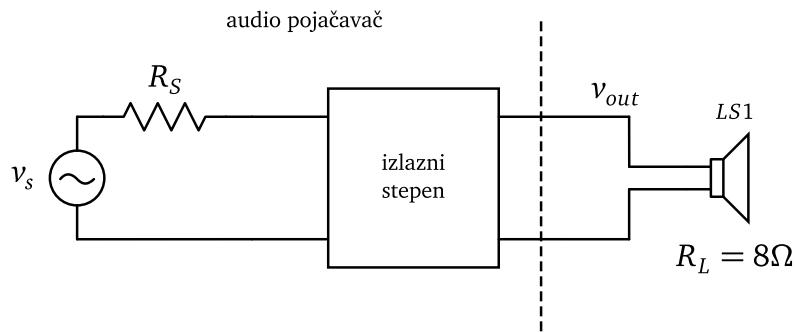
pri čemu je uzeto u obzir da je $\beta \gg 1$. Zapaža se da izlazna otpornost zavisi od otpornosti izvora.

Primer 3.20: Za $r_e = 1\Omega$ i $R_s = 670\Omega$, uz korišćenje vrednosti iz primera 3.19, je $R_{out} \simeq 4,3\Omega$.

Pojačavač sa zajedničkim kolektorom nije unilateralan, jer ulazna otpornost zavisi od otpornosti opterećenja, a izlazna otpornost zavisi od otpornosti

izvora. Poređenjem vrednosti koje su izračunate u primerima 3.19 i 3.20 može se zaključiti da je ulazna otpornost pojačavača sa zajedničkim kolektorom znatno veća od njegove izlazne otpornosti (dva reda veličine). Ulazna otpornost je istog reda veličine kao unutrašnja otpornost generatora. S druge strane, izlazna otpornost je istog reda veličine kao i otpornost opterećenja. To znači da pojačavač sa zajedničkim kolektorom prilagođava relativno veliku unutrašnju otpornost generatora maloj otpornosti opterećenja. Drugim rečima, pojačavač sa zajedničkim kolektorom predstavlja bafer (*buffer*) impedanse.

 **Primer 3.21:** Pojačavač sa zajedničkim kolektorom se može upotrebiti u audio pojačavačima kao deo izlaznog stepena za priključenje zvučnika (Sl. 3.62). Tipične ulazne otpornosti zvučnika su 4Ω ili 8Ω , a u kolu sa



Slika 3.62: Konceptualno kolo audio pojačavača.

Sl. 3.62 elementarni generator može biti, na primer, pojačavač sa zajedničkim emitorom.

Prilagođenje impedanse je značajno jer se na taj način ostvaruje efikasan prenos snage sa izvora na opterećenje. Za određivanje pojačanja snage potrebno je odrediti strujno pojačanje. Sa Sl. 3.59 i 3.60 je:

$$i_{in} = \frac{v_{in}}{R_{in}}. \quad (3.93)$$

Struja i_{in} se deli na struju koja teče kroz otpornik $R_1 \parallel R_2$ i struju i_b , koja teče kroz otpornik $r_{in(b)}$. Korišćenjem pravila strujnog razdelnika dobija se:

$$i_b = i_{in} \frac{R_{in}}{r_{in(b)}}. \quad (3.94)$$

Pošto je $i_c = \beta i_b$, iz (3.94) sledi:

$$i_{in} = i_c \frac{r_{in(b)}}{\beta R_{in}}. \quad (3.95)$$

Sa Sl. 3.59 je:

$$i_{out} = \frac{v_{out}}{R_L}. \quad (3.96)$$

Za $\beta \gg 1$ je $i_e \simeq i_c$. Struja i_e se deli na struju koja teče kroz otpornik R_E i struju i_{out} , koja teče kroz otpornik R_L . Korišćenjem pravila strujnog razdelenika dobija se:

$$i_{out} = i_c \frac{R_E \parallel R_L}{R_L}. \quad (3.97)$$

Iz (3.95) i (3.97) dobija se strujno pojačanje:

$$A_i = \frac{i_{out}}{i_{in}} = \beta \frac{R_{in}(R_E \parallel R_L)}{r_{in(b)}R_L}. \quad (3.98)$$

Pojačanje snage je:

$$A_p = A_v A_i \simeq 1 \cdot \beta \frac{R_{in}(R_E \parallel R_L)}{r_{in(b)}R_L}. \quad (3.99)$$

Zamenom (3.88) u (3.99) se dobija:

$$A_p = \frac{R_{in}}{R_L}. \quad (3.100)$$

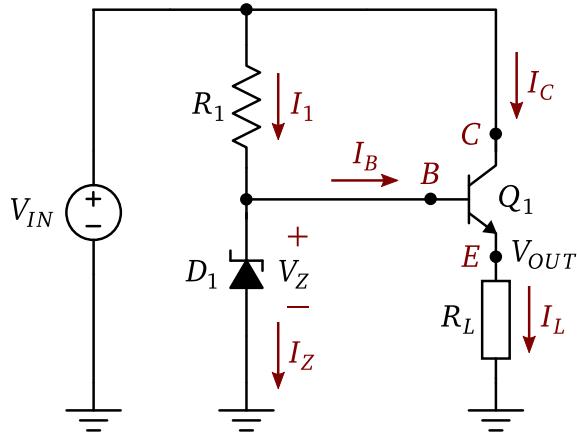
 **Primer 3.22:** Korišćenjem vrednosti iz primera 3.19 i 3.20 dobija se $A_p \simeq 46$. Bez pojačavača sa zajedničkim kolektorom kao bafera impedanse bi se najveći deo snage koju proizvodi generator disipirao na njegovoj unutrašnjoj otpornosti, a ne na opterećenju!

Kolo na Sl. 3.63 predstavlja regulator napona koji koristi bipolarni tranzistor u konfiguraciji sleditelja napona. Namena mu je da prihvati relativno širok opseg napona na ulazu i pri tome zadrži konstantan napon na izlazu, bez obzira na promenu otpornosti opterećenja. Napon na bazi tranzistora određen je Zenerovim naponom V_Z i ostaje konstantan za sve vrednosti ulaznog napona V_{IN} za koje je Zener dioda u oblasti regulacije. Izlazni napon je napon na emitoru tranzistora:

$$V_{OUT} = V_Z - V_{BE}, \quad (3.101)$$

pa i on ostaje konstantan pri promeni ulaznog napona. S druge strane, pri promeni opterećenja tranzistor će menjati struju emitora $I_E \equiv I_L$, održavajući pri tome napon V_{OUT} konstantnim, jer se napon V_Z ne menja.

 **Primer 3.23:** U kolu na Sl. 3.63 upotrebljena je Zener dioda čiji je Zenerov napon $V_Z = 5,6\text{V}$. Ulazni napon V_{IN} se menja u opsegu 12 V do 18 V.



Slika 3.63: Regulator napona sa npn tranzistorom u konfiguraciji sleđitelja napona.

Potrebito je odrediti vrednost otpornosti otpornika R_1 tako da je Zener dioda u oblasti regulacije za minimalnu vrednost struje $I_Z = 5 \text{ mA}$. Poznato je $R_L = 560 \Omega$; $V_{BE} \approx 0,6 \text{ V}$; $\beta = 100$.

Kada je Zener dioda u oblasti regulacije, izlazni napon je:

$$V_{OUT} = V_Z - V_{BE} = 5,6 - 0,6 = 5 \text{ V}.$$

Struja kroz opterećenje je:

$$I_E \equiv I_L = \frac{V_{OUT}}{R_L} = \frac{5}{560} \approx 9 \text{ mA},$$

pa je struja baze:

$$I_B = \frac{I_E}{\beta} = \frac{9 \cdot 10^{-3}}{100} = 90 \mu\text{A}.$$

Očigledno je $I_B \ll I_Z$, pa je:

$$R_1 \simeq \frac{V_{IN} - V_Z}{I_Z} = \frac{12 - 5,6}{5 \cdot 10^{-3}} \simeq 1,2 \text{ k}\Omega,$$

uzimajući u obzir najблиžu standardnu vrednost otpornosti. Kada je $V_{IN} = 18 \text{ V}$, struja kroz Zener diodu je $I_Z \approx 10 \text{ mA}$, dok struja kroz opterećenje ostaje ista, jer se napon V_{OUT} nije promenio. Kada je $R_L = 100 \Omega$, struja kroz opterećenje je $I_L = 50 \text{ mA}$, jer se izlazni napon takođe nije promenio (kao ni struja kroz Zener diodu).

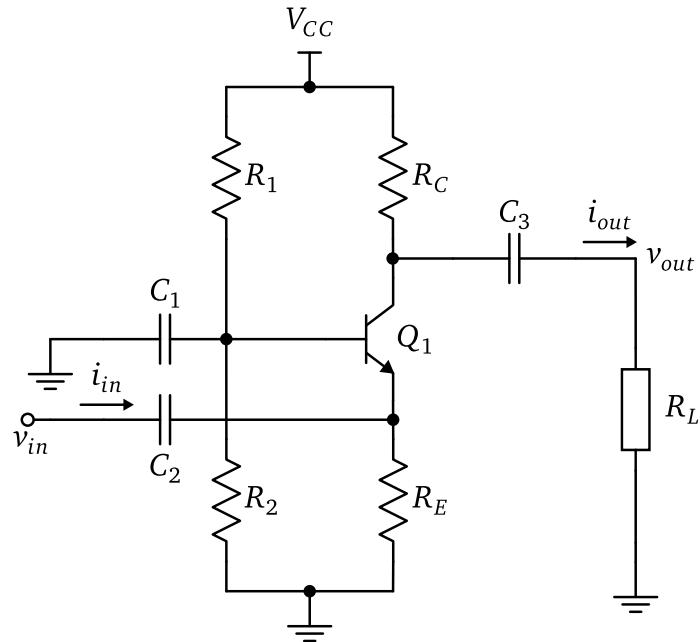
Posebnu pažnju treba obratiti na disipaciju snage na tranzistoru i, po potrebi, montirati odgovarajući hladnjak!

Praktično kolo će imati dva nedostatka. Prvo, pri promenama V_{IN} postojiće mala promena V_{OUT} zbog promene V_Z pri promeni struje kroz Zener

diodu (Sl. 2.64). Drugo, pri promeni temperature menjaje se i V_Z i V_{BE} , pa će se menjati i V_{OUT} , što se može delimično ublažiti umetanjem standardne diode u granu Zener diode, tako da budu u opoziciji (primer 3.42).

3.5.7 Pojačavač sa zajedničkom bazom

Kolo pojačavača sa zajedničkom bazom prikazano je na Sl. 3.64. Tranzi-



Slika 3.64: Pojačavač sa zajedničkom bazom.

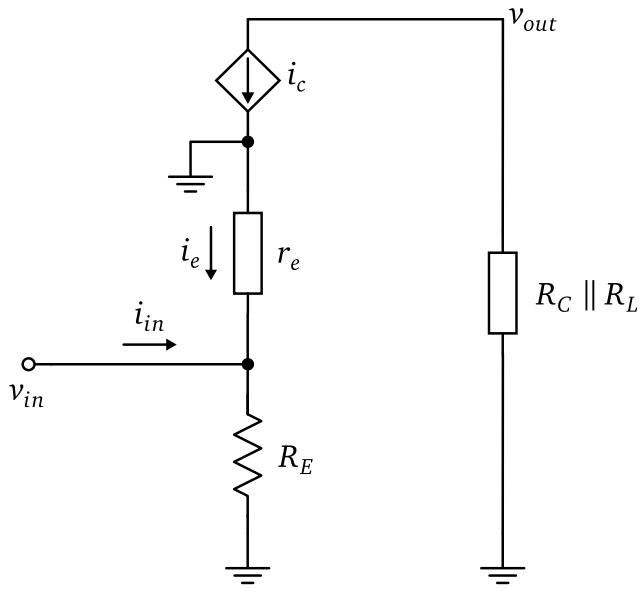
stor je polarisan u jednosmernu radnu tačku korišćenjem naponskog razdelnika. Naizmenični ulazni signal dovodi se na emitor tranzistora. Za naizmenične signale kondenzator C_1 predstavlja kratak spoj, tako da je baza na masi i predstavlja zajedničku elektrodu. Zbog toga se otpornici R_1 i R_2 ne pojavljuju u ekvivalentnom kolu za male signale (Sl. 3.65).

Naponsko pojačanje je:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{-i_c(R_C \parallel R_L)}{-i_e r_e} \simeq \frac{R_C \parallel R_L}{r_e}, \quad (3.102)$$

s obzirom da je $i_e \simeq i_c$ za $\beta \gg 1$. Ulazna otpornost, gledano sa strane emitora, je:

$$R_{in} = R_E \parallel r_e \simeq r_e, \quad (3.103)$$



Slika 3.65: Ekvivalentno kolo za male signale kola sa Sl. 3.64.

jer je u praksi $R_E \gg r_e$. Na ovom mestu treba primetiti da se r_e model tranzistora kome je zajednička elektroda baza razlikuje od modela sa Sl. 3.39. Naime, u konfiguraciji sa zajedničkom bazom, ulazna otpornost samog tranzistora, gledano sa strane emitora, je r_e (dok je u konfiguraciji sa zajedničkim emitorm, gledano sa strane baze, ova otpornost βr_e). Praktično, ulazna otpornost pojačavača sa zajedničkom bazom je mala i tipično je reda veličine nekoliko desetina Ω . Izlazna otpornost je:

$$R_{out} \simeq R_C , \quad (3.104)$$

i u praksi je reda veličine $k\Omega$ ili veća.

Struja i_c se deli na struju koja teče kroz otpornik R_C i struju i_{out} , koja teče kroz otpornik R_L . Strujno pojačanje je:

$$A_i = \frac{i_{out}}{i_{in}} \simeq \frac{-i_c \frac{R_C \parallel R_L}{R_L}}{-i_e} = \frac{R_C \parallel R_L}{R_L} = \frac{R_C}{R_C + R_L} , \quad (3.105)$$

jer je $i_e \simeq i_c$ za $\beta \gg 1$. Kada je $R_L = 0$ izlazna struja je jednaka struji $-i_c$, pa je strujno pojačanje kratkospojenog kola približno jednako jedinici:

$$A_i = \frac{i_{out}}{i_{in}} = \frac{-i_c}{-i_e} \simeq 1 . \quad (3.106)$$

Pojačavač sa zajedničkom bazom se ponaša kao bafer impedanse i to tako da prilagođava relativno malu unutrašnju otpornost generatora velikoj ulaznoj otpornosti opterećenja (suprotno od pojačavača sa zajedničkim kolektrom). Jedna od primena pojačavača sa zajedničkom bazom je prilagođenje impedanse koaksijalnih kablova (50Ω i 75Ω) ili linija veza na štampanim pločama kao ulaznih signala u kolima.

 **Primer 3.24:** Neka je na ulaz kola sa Sl. 3.64 priključen generator signala sinusnog oblika v_s , amplitude 10 mV i učestanosti 1 kHz , pri čemu je njegova unutrašnja otpornost $R_S = 50\Omega$. Za poznati napon napajanja $V_{CC} = 12\text{ V}$ i tranzistor 2N3904, čije je strujno pojačanje $\beta = 200$ i napon $V_{BE} = 0,75\text{ V}$, potrebno je odrediti vrednosti otpornika i kondenzatora, pri otpornosti opterećenja $R_L = 10\text{ k}\Omega$.

Radi prilagođenja ulazne otpornosti pojačavača R_{in} unutrašnjoj otpornosti generatora R_S , na osnovu (3.103) i (3.36), je:

$$R_{in} \simeq r_e \simeq \frac{26 \times 10^{-3}}{I_{EQ}} = 50\Omega . \quad (3.107)$$

Iz (3.107) je, na sobnoj temperaturi, struja emitora u radnoj tački $I_{EQ} \approx 0,5\text{ mA}$. Ako se izabere vrednost $R_E = 1\text{ k}\Omega \gg r_e$, onda je napon na emitoru tranzistora $V_E = I_{EQ}R_E = 0,5\text{ V}$. To znači da je napon na bazi tranzistora:

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC} = V_{BE} + V_E = 0,75 + 0,5 = 1,25\text{ V} , \quad (3.108)$$

odakle je:

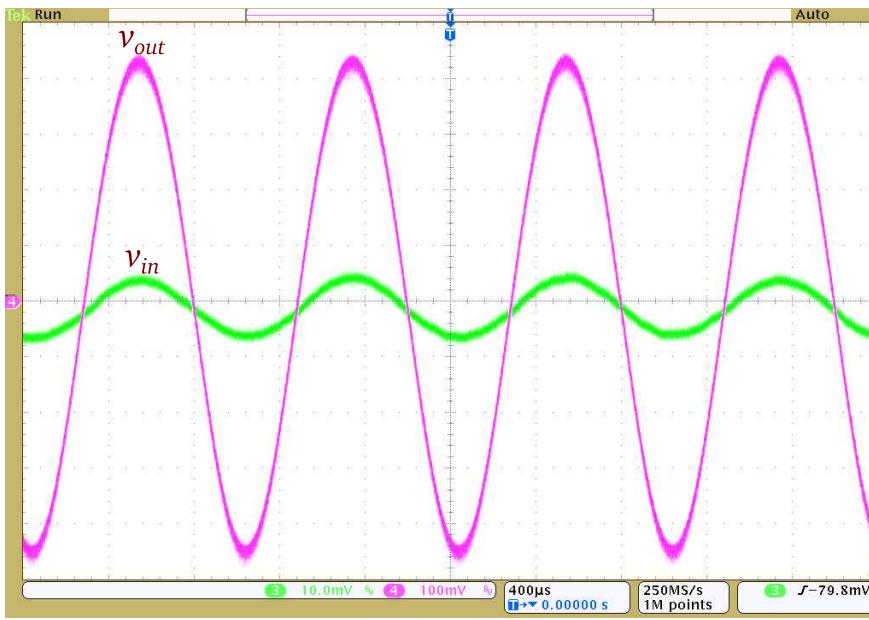
$$\frac{R_2}{R_1 + R_2} = \frac{V_B}{V_{CC}} = \frac{1,25}{12} \simeq 0,1 . \quad (3.109)$$

Izborom vrednosti $R_2 = 10\text{ k}\Omega$ ispunjava se uslov $\beta R_E \geq 10R_2$. Iz (3.109) se izračunava $R_1 \simeq 91\text{ k}\Omega$, uzimajući u obzir najbližu standardnu vrednost. Ako se, radi prilagođenja izlazne otpornosti opterećenju, izabere vrednost $R_C = 10\text{ k}\Omega$, tada će napon na kolektoru tranzistora biti:

$$V_C = V_{CC} - I_{CQ}R_C \simeq V_{CC} - I_{CQ}R_C = 12 - 0,5 \times 10^{-3} \cdot 10 \times 10^3 = 7\text{ V} . \quad (3.110)$$

Napon između kolektora i emitora tranzistora je $V_{CE} = V_C - V_E = 7 - 0,5 = 6,5\text{ V}$, pa je tranzistor sigurno u aktivnoj oblasti. Za vrednosti kapacitivnosti se mogu izabrati $C_1 = C_3 = 10\mu\text{F}$ i $C_2 = 100\mu\text{F}$.

Eksperimentalni talasni oblici ulaznog i izlaznog signala projektovanog pojačavača prikazani su na Sl. 3.66. S obzirom da je unutrašnja otpornost generatora $R_S = 50\Omega$ i ulazna otpornost pojačavača $R_{in} = 50\Omega$, ove otpornosti se ponašaju kao naponski razdelnik. Zbog toga će amplituda ulaznog



Slika 3.66: Eksperimentalni talasni oblici ulaznog i izlaznog signala u kolu sa Sl. 3.64.

signala v_{in} biti jednaka polovini amplitude signala v_s , odnosno 5 mV. Prema (3.102), naponsko pojačanje kola je:

$$A_v \simeq \frac{R_C \| R_L}{r_e} = \frac{5 \times 10^3}{50} = 100 ,$$

što znači da bi amplituda signala v_{out} trebala da iznosi 500 mV. S obzirom na učinjene aproksimacije i na tolerancije elemenata u kolu, realna amplituda je nešto manja (Sl. 3.66). Bolji rezultat se može postići upotrebom otpornika sa 1% tolerancije, kao i preciznijim podešavanjem pomoću trimera.

Pojačavač sa zajedničkom bazom se koristi i kao *strujni bafer*. Strujni bafer prihvata na ulazu struju iz izvora čija je unutrašnja otpornost relativno mala i replicira je na izlaz, tako da opterećenje vidi strujni izvor sa velikom unutrašnjom otpornošću (gotovo kao da je idealan). Međutim, za realizaciju pojačavača sa zajedničkom bazom kao strujnog bafera ne koriste se diskretne komponente. Umesto toga, pojačavač se realizuje u okviru integrisanih kola. Pri tome se koristi i drugačiji način polarizacije tranzistora, tako da je izlazna otpornost pojačavača reda veličine $M\Omega$ [8]. Treba napomenuti i da detaljnija analiza pokazuje kako pojačavač sa zajedničkom bazom nije unilateralan.

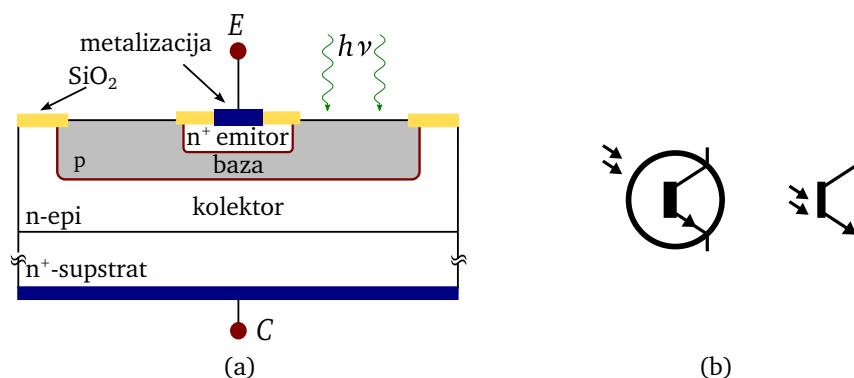
Kvalitativno poređenje parametara osnovnih pojačavačkih stepena sa bipolarnim tranzistorima prikazano je u Tab. 3.1.

Tabela 3.1: Kvalitativno poređenje parametara osnovnih pojačavačkih stepena sa bipolarnim tranzistorima.

Parametar	Pojačavač sa zajedničkim/zajedničkom emitorom	kolektorom	bazom
Naponsko pojačanje	veliko	1	srednje
Strujno pojačanje	veliko	veliko	1
Ulagana otpornost	srednja	velika	mala
Izlazna otpornost	velika	mala	velika

3.6 Fototranzistor

Fototranzistor je bipolarni tranzistor koji pripada grupi optoelektronskih komponenata. Za razliku od standardnog bipolarnog tranzistora, fototranzistor se realizuje tako da mu je oblast baze izložena dejstvu upadne svetlosti (Sl. 3.67). Pri tome su oblasti baze i kolektora po površini mnogo veće nego



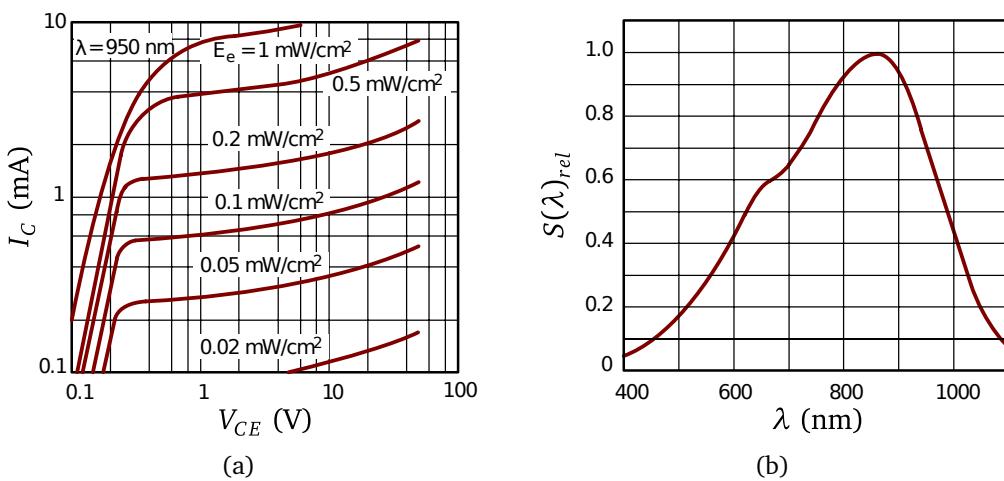
Slika 3.67: Ilustracija tehnološke realizacije epitaksijalnog npn fototranzistora kao diskretne komponente (a) i električni simboli (b).

kod standardnog bipolarnog tranzistora. Tranzistor se polariše tako da mu je kolektor na pozitivnom potencijalu u odnosu na emitor. Elektroda baze može postojati, ali se ona na polariše. Pod dejstvom upadne svetlosti, unutar osiromašene oblasti p–n spoja baza–kolektor dolazi do generacije parova elektron–šupljina. Pošto je spoj baza–kolektor inverzno polarisan, šupljine iz osiromašene oblasti prelaze u bazu, a elektroni u kolektor, čineći na taj način fotostruju I_p . Zbog toga se povećava pozitivni potencijal baze u odnosu na emitor. Efektivno, ovo se manifestuje kao porast struje baze kod standardnog

bipolarnog tranzistora, tako da je struja kolektora fototranzistora:

$$I_C \simeq \beta I_P . \quad (3.111)$$

Treba primetiti da je kod fototranzistora $I_C = I_E$, jer je baza „otvorena“. Drugim rečima, struja baze ne postoji, a pojačava se samo fotostruja. Umesto struje baze, na izlaznim karakteristikama tranzistora se kao parametar daje iradijansa upadne svetlosti E_e (Sl. 3.68(a)). Struja kolektora kada tranzistor



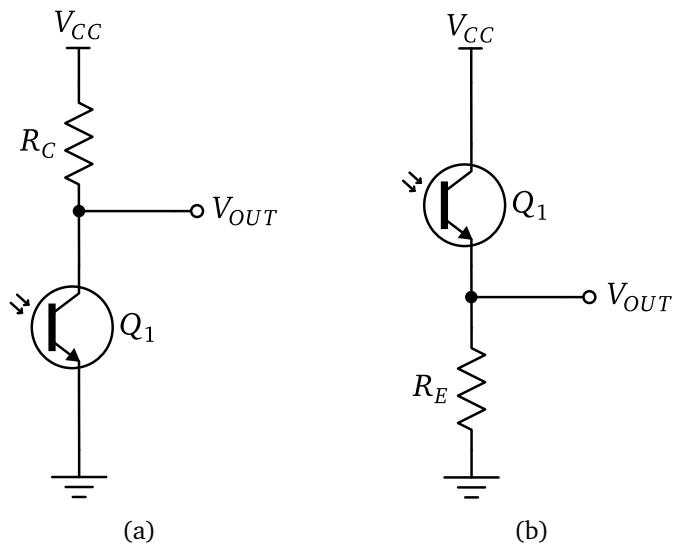
Slika 3.68: (a) Izlazne karakteristike i (b) relativna spektralna osetljivost fototranzistora BPW77N (adaptacija na osnovu tehničke specifikacije proizvođača [35]).

nije osvetljen naziva se *struja mraka* (*collector dark current*). Tipično je reda veličine nA, ali sa porastom temperature raste za više redova veličine i može da „maskira“ fotostruju.

Za fototranzistor se definiše i relativna spektralna osetljivost, slično kao i kod fotodioda. Fototranzistor čija je zavisnost relativne spektralne osetljivosti od talasne dužine upadne svetlosti data na Sl. 3.68(b) projektovan je tako da je najosetljiviji u infracrvenom području.

videti Sl. 2.87

Česta primena fototranzistora je ostvarivanje funkcije elektronskog prekidača koji reaguje na upadnu svetlost. Moguće su dve konfiguracije, sa zajedničkim emitorom i zajedničkim kolektorom, kao što je ilustrovano na Sl. 3.69. U oba slučaja vrednosti otpornika se biraju tako da tranzistor bude u zasićenju. Sa nailaskom upadne svetlosti napon na izlazu u konfiguraciji sa zajedničkim emitorom je $V_{OUT} = V_{CE(sat)} \simeq 0\text{V}$, dok je u konfiguraciji sa zajedničkim kolektorom $V_{OUT} = V_{CC} - V_{CE(sat)} \simeq V_{CC}$. Maksimalna prekidačka učestanost fototranzistora je $\sim 100 \text{ kHz}$.



Slika 3.69: Fototranzistor u konfiguraciji sa (a) zajedničkim emitorom i (b) zajedničkim kolektorom.

⌚ **Primer 3.25:** Za fototranzistor BPW77 je $V_{CE(sat)} = 0,3\text{V}$. Za napon napajanja $V_{CC} = 5\text{V}$ i struju $I_C = 1\text{mA}$, iz kola sa Sl. 3.69(a) je:

$$R_C = \frac{V_{CC} - V_{CE(sat)}}{I_C} = \frac{5 - 0,3}{1 \times 10^{-3}} = 4,7\text{k}\Omega , \quad (3.112)$$

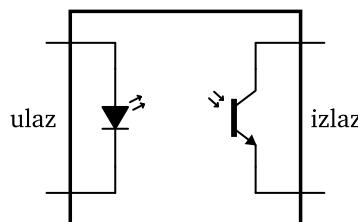
što je vrednost otpornika koja obezbeđuje da tranzistor bude u zasićenju. Aproksimativno se može uzeti svaki otpornik koji zadovoljava uslov $V_{CC} < R_C I_C$. Elektroda baze se može, preko otpornika $R_{BE} \sim 100\text{k}\Omega$, povezati na emitor. Time se sprečava da upadna svetlost relativno malog intenziteta zatvara prekidač i ubrzava izlazak tranzistora iz zasićenja. Kao izvor upadne svetlosti se može iskoristiti, na primer, infracrvena LE dioda TSAL6400 [36].

Fototranzistor se može upotrebiti i u aktivnom režimu rada, tipično kao senzor intenziteta svetlosti. Međutim, generisana fotostruja nije idealno linearno proporcionalna intenzitetu upadne svetlosti. U tom slučaju je na izlazu tranzistora potrebno dodatno elektronsko kolo koje će izvršiti linearizaciju odziva tranzistora na svetlosnu pobudu.

Za proizvodnju fototranzistora se, pored silicijuma, koriste i poluprovodnička jedinjenja (GaAlAs, GaAs, InGaP itd.).

3.6.1 Optokapler

Optokapler je komponenta koja se sastoji od LE diode i fototranzistora integrisanih u jednom kućištu. Električni simbol optokaplera prikazan je na Sl. 3.70. Optokapler predstavlja komponentu sa svetlosnom spregom između



Slika 3.70: Električni simbol optokaplera.

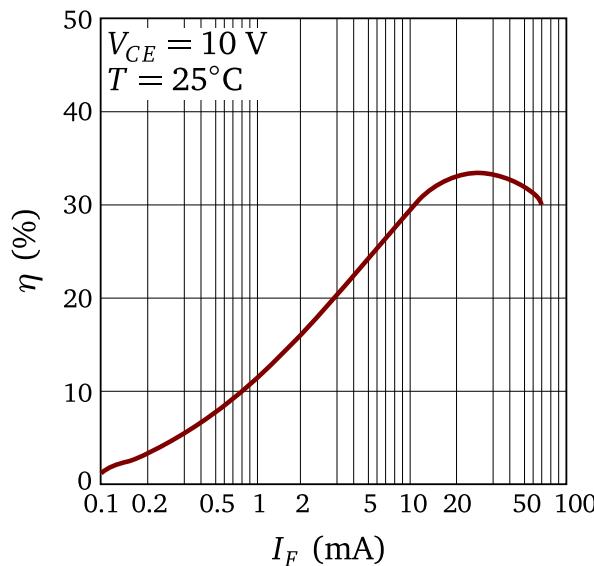
ulaza i izlaza. Signal sa ulaza izaziva emisiju svetlosti LE diode. Ova svetlost predstavlja pobudu fototranzistora, tako da se na izlazu pojavljuje odgovarajući signal. Ulaz i izlaz su međusobno galvanski izolovani. Galvanska izolacija čini optokapler pogodnim za primenu u svim uređajima kod kojih korisnik može doći u dodir sa potencijalno opasnim nivoima signala (merni instrumenti, medicinski uređaji, telekomunikacioni uređaji, itd.) Optokapler se takođe može koristiti za prilagođenje naponskih nivoa između dva kola, kao i za smanjenje uticaja elektronskog šuma.

Karakterističan parametar optokaplera je *efikasnost sprege* η (*coupling efficiency*). Definiše se kao odnos struje kolektora fototranzistora I_C i struje fotodiode pri direktnoj polarizaciji I_F :

$$\eta = \frac{I_C}{I_F} \cdot 100 \quad (\%) . \quad (3.113)$$

Ovaj parametar se još naziva i prenosnim odnosom struja (*CTR - Current Transfer Ratio*). Tipična zavisnost efikasnosti sprege od struje fotodiode prikazana je na Sl. 3.71. Treba napomenuti da, u zavisnosti od tipa optokaplera i uslova polarizacije, efikasnost sprege može biti i veća od 100%. Proizvođači u tehničkim specifikacijama standardno navode minimalnu i tipičnu vrednost, pri određenim uslovima. Vrednost efikasnosti sprege zavisi i od temperature. Za optokapler je od značaja i maksimalni napon izolacije i on tipično iznosi nekoliko kV (za veće vrednosti može doći do električnog probroja između ulaza i izlaza kola).

Optokapler se može polarisati tako da izlazni tranzistor bude u aktivnom režimu ili u zasićenju. Tipično kolo za polarizaciju optokaplera prikazano je



Slika 3.71: Zavisnost efiksanosti sprege od struje fotodiode za optokapler 4N25 (adaptacija na osnovu tehničke specifikacije proizvođača [37]).

na Sl. 3.72. Kada je izlazni tranzistor u zasićenju, optokapler predstavlja prekidač sa svetlosnom spregom. Na ulaz optokaplera se dovodi digitalni signal, koji može predstavljati izlaz nekog senzora. Na izlazu optokaplera se kao opterećenje najčešće pojavljuje neko logičko kolo. Treba primetiti da postoje dve nezavisne mase, ulaznog i izlaznog kola.

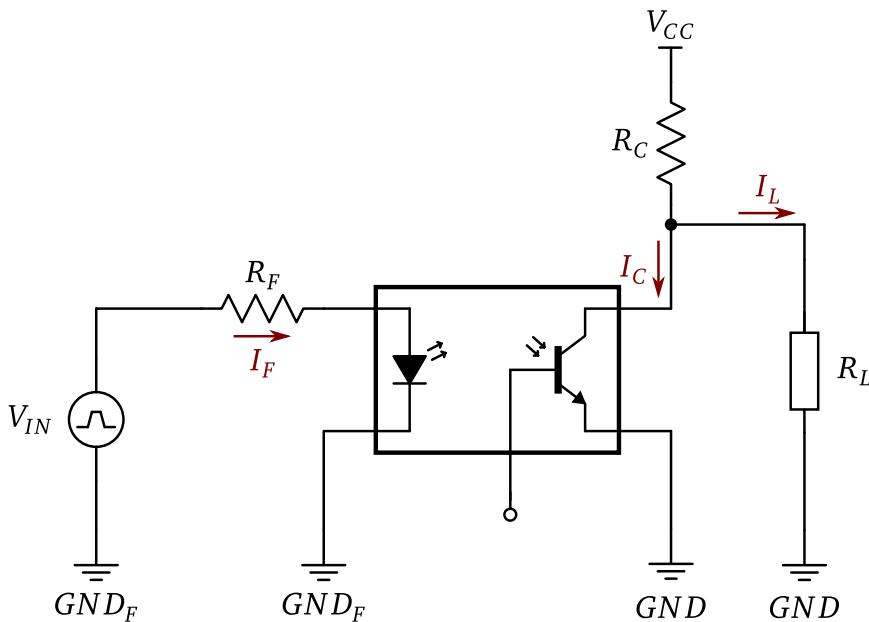
⌚ Primer 3.26: Za optokapler 4N28 u kolu sa Sl. 3.72 potrebno je odrediti vrednost otpornosti R_C tako da pri naponu napajanja $V_{CC} = 5 \text{ V}$ izlazni tranzistor bude u zasićenju, na temperaturi ambijenta $T_A = 25^\circ\text{C}$. Maksimalni pad napona na LE diodi pri direktnoj polarizaciji je $V_F = 1,5 \text{ V}$. Kolo se pobuduje impulsnim signalom amplitude $V_{IN} = 12 \text{ V}$. Minimalna vrednost koeficijenta sprege kada je izlazni tranzistor u aktivnoj oblasti je $\eta_{min} = 10\%$ (za $I_F = 10 \text{ mA}$). Kada je izlazni tranzistor u zasićenju (za $V_{CE(sat)} = 0,4 \text{ V}$), tada je $\eta_{(sat)} \approx 0,75 \eta_{min}$.

Vrednost otpornosti R_F se može odrediti tako da kroz LE diodu pri direktnoj polarizaciji teče struja $I_F = 10 \text{ mA}$:

$$R_F = \frac{V_{IN} - V_F}{I_F} = \frac{12 - 1,5}{10 \times 10^{-3}} \approx 1 \text{ k}\Omega .$$

Na osnovu (3.113) je:

$$I_{C(sat)} = I_F \eta_{(sat)} = I_F \cdot 0,75 \eta_{min} = 10 \times 10^{-3} \cdot 0,75 \cdot 0,1 = 0,75 \text{ mA} .$$



Slika 3.72: Kolo za polarizaciju optokaplera.

Ako je $I_L \ll I_C$, tada je:

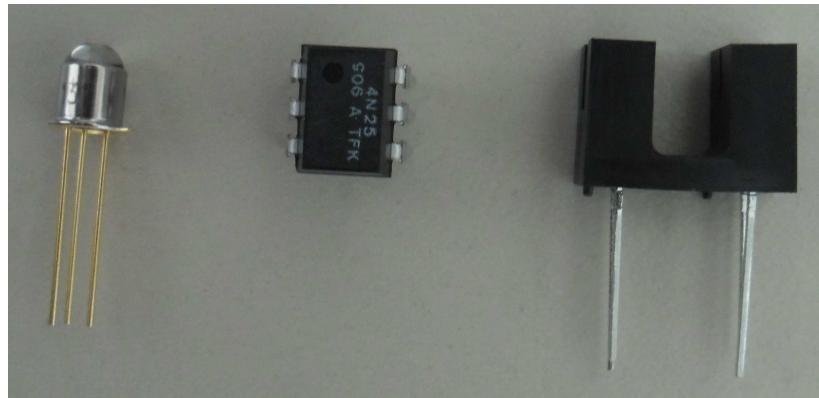
$$R_C = \frac{V_{CC} - V_{CE(sat)}}{I_{C(sat)}} = \frac{5 - 0,4}{0,75 \times 10^{-3}} \simeq 6,1 \text{ k}\Omega .$$

U praksi se uzima veća vrednost, iskustveno za oko 15–25% ($R_C = 7,5 \text{ k}\Omega$). Neki proizvođači ne prikazuju u tehničkim specifikacijama vrednost efikasnosti sprege za izlazni tranzistor u oblasti zasićenja. U tom slučaju se može računati sa vrednošću za aktivnu oblast, pri čemu se izračunata vrednost otpornosti R_C približno udvostručuje.

Treba imati u vidu da relativno velika vrednost R_C , u kombinaciji sa još nekim faktorima (kapacitivnost p–n spoja baza–kolektor, ulazna kapacitivnost opteretnog kola, itd.), smanjuje maksimalnu prekidačku učestanost optokaplera. Situacija se može donekle popraviti dodavanjem otpornika R_{BE} između baze i emitora izlaznog tranzistora, ali po cenu smanjenja efikasnosti sprege. Naime, fototranzistor će početi da provodi tek kada fotostruja bude dovoljno velika da prouzrokuje pad napona na otporniku R_{BE} koji odgovara naponu direktnе polarizacije p–n spoja baza–emitor.

Zbog relativno velikih tolerancija efikasnosti sprege i nelinearne zavisnosti od struje I_F , standardni optokapleri nisu posebno pogodni za primene u kojima izlazni tranzistor treba da radi u aktivnoj oblasti. U takvim primenama se

obično zahteva linearna zavisnost između struja I_F i I_C , pa je poželjno upotrebiti tzv. *linearne optokaplere* (*high linearity optocouplers*). U širokoj upotrebi je varijanta optokaplera koja se naziva *optički prekidač* (*optical switch*, *optointerrupter*). U ovom slučaju se optokapler nalazi u kućištu sa procesom, kao što je prikazano na Sl. 3.73. Procep na sredini kućišta omogućava



Slika 3.73: Fototranzistor, optokapler i optički prekidač (sleva na desno).

da optokapler reaguje svaki put kada se između LE diode i fototranzistora pojavi netransparentni objekat. Optički prekidači se primenjuju u fotokopir mašinama, štampačima, čitačima kartica, itd. Posebnu primenu nalaze u proizvodnim postrojenjima, gde se koriste unutar mašina za detekciju komada repromaterijala ili poluproizvoda. Često se izlaz optičkog prekidača povezuje na ulaz digitalnog brojača, što je korisno na linijama za pakovanje.

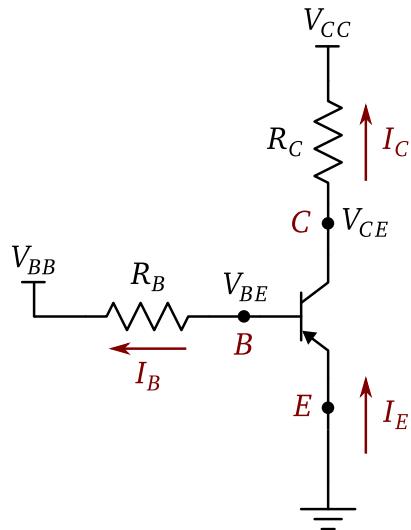
Optokapleri se, takođe, pojavljuju i u varijantama koje su pogodne za detekciju objekata na kratkim rastojanjima. Takvi optokapleri se nazivaju reflektivni optički senzori ili, skraćeno, *retro senzori* (*retro sensors*). Princip rada je sličan opisanom u Primeru 2.21.

3.7 Primeri za samostalan rad

Primer 3.27: Za kolo na Sl. 3.13 odrediti oblast rada (aktivna ili zasićenje). Poznato je: $V_{BB} = V_{CC} = 5V$; $V_{BE} = 0,75V$; $V_{CE(sat)} = 0,2V$; $R_B = 680\Omega$; $R_C = 470\Omega$; $\beta = 100$.

Primer 3.28: Za kolo na Sl. 3.13 odrediti struje I_B , I_C , kao i napon V_{CE} . Poznato je: $V_{BB} = 5V$; $V_{BE} = 0,75V$; $V_{CC} = 15V$; $R_B = 56k\Omega$; $R_C = 1k\Omega$; $\beta = 120$.

⌚ **Primer 3.29:** Za kolo na Sl. 3.74 odrediti struje I_B , I_C , napon V_{CE} i disipaciju snage na tranzistoru. Poznato je: $V_{BB} = -5\text{V}$; $V_{BE} = -0,8\text{V}$; $V_{CC} = -18\text{V}$; $R_B = 47\text{k}\Omega$; $R_C = 1\text{k}\Omega$; $\beta = 100$.

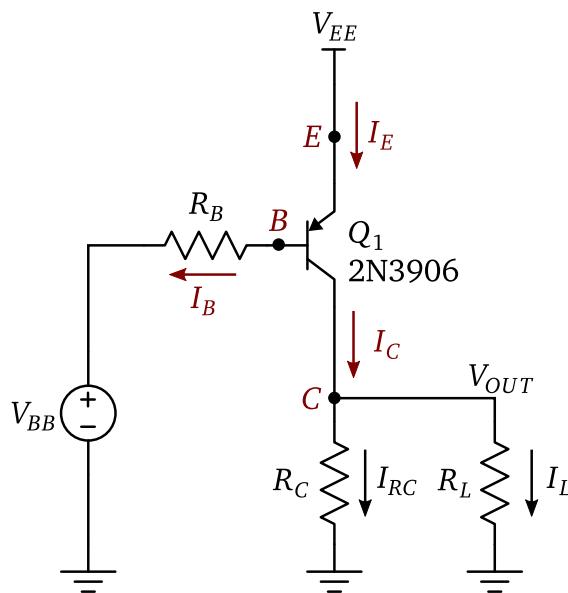


Slika 3.74: Osnovno kolo za analizu pnp tranzistora sa zajedničkim emitorom.

⌚ **Primer 3.30:** U kolu na Sl. 3.75 tranzistor Q_1 radi kao prekidač. Kada je tranzistor u zasićenju, kroz otpornost opterećenja R_L teče struja $I_L = 0,48\text{mA}$. Ulazni signal V_{BB} predstavlja povorku pravougaonih impulsa čija se amplituda menja između 0V i 5V , sa faktorom ispune periode $D = 50\%$ i učestanostu 1kHz . Odrediti vrednost otpornosti otpornika R_B tako da tranzistor bude u zasićenju. Koliki je tada napon V_{OUT} ? Poznato je $R_L = 10\text{k}\Omega$; $R_C = 1\text{k}\Omega$; $V_{EE} = 5\text{V}$; $V_{CE(sat)} = -0,2\text{V}$; $V_{BE} = -0,75\text{V}$; $\beta = 100$.

⌚ **Primer 3.31:** U kolu na Sl. 3.75 je $V_{BB} = 0$ (kratak spoj prema masi). Ako je $R_L = 500\Omega$ odrediti izlazni napon V_{OUT} . U kojoj oblasti rada je tranzistor? Poznato je $R_C = 1\text{k}\Omega$; $R_B = 85\text{k}\Omega$; $V_{EE} = 5\text{V}$; $V_{CE(sat)} = -0,2\text{V}$; $V_{BE} = -0,75\text{V}$; $\beta = 100$. Izlazne karakteristike upotrebljenog tranzistora prikazane su na Sl. 3.76.

⌚ **Primer 3.32:** U kolu na Sl. 3.31 upotrebljen je kalem induktivnosti $L_1 = 10\text{mH}$ i redne otpornosti $R_{L1} = 100\Omega$. Odrediti vrednost otpornosti otpornika R_B tako da tranzistor radi kao prekidač. Poznato je $V_{BB} = V_{CC} = 5\text{V}$; $V_{BE} = 0,8\text{V}$; $V_{CE(sat)} = 0,2\text{V}$; $\beta = 120$.



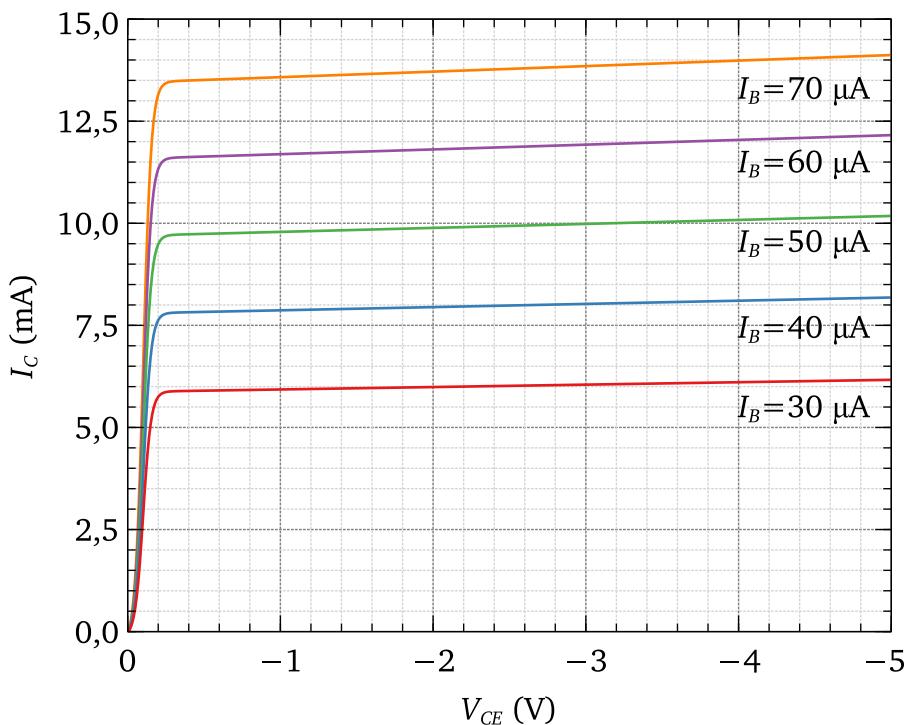
Slika 3.75: Prekidačko kolo sa pnp tranzistorom i opterećenjem.

⌚ Primer 3.33: Odrediti napon između kolektora i emitora i struju kolektora u radnoj tački tranzistora BC547B u kolu sa Sl. 3.77. Poznato je: $V_{CC} = 9\text{V}$; $V_{BE} = 0,7\text{V}$; $\beta = 250$; $R_B = 100\text{k}\Omega$; $R_C = 220\Omega$; $V_{CE(sat)} = 0,2\text{V}$. U kojoj oblasti rada je tranzistor? Kolika se snaga disipira na tranzistoru?

⌚ Primer 3.34: Koliki otpornik R_C treba staviti u kolu sa Sl. 3.77 da bi tranzistor bio u zasićenju, uz zadržavanje svih ostalih parametara iz primera 3.33? Uputstvo: izračunatu vrednost otpornosti otpornika R_C uvećati za trećinu.

⌚ Primer 3.35: Odrediti vrednost otpornosti otpornika R_1 u kolu na Sl. 3.78 tako da napon V_{OUT} bude $7,5\text{V}$. Poznato je $V_{CC} = 15\text{V}$; $V_{BB} = 2,5\text{V}$; $\beta_1 = \beta_2 \gg 1$; $V_{BE1} = V_{BE2} = 0,7\text{V}$; $R_2 = 240\Omega$. Uputstvo: smatrati da je struja baze tranzistora Q_2 mnogo manja od struje kolektora tranzistora Q_1 .

⌚ Primer 3.36: U kolu na Sl. 3.79 upotrebljena je crvena LE dioda. Izračunati struju kroz LE diodu nakon zatvaranja prekidača S_1 . Poznato je $V_{BB} = 5\text{V}$; $V_{CC} = 12\text{V}$; $V_{BE} = 0,7\text{V}$; $V_{CE(sat)} = 0,2\text{V}$; $R_E = 330\Omega$ (Uputstvo: Pogledati Tab. 2.5). Koliki je napon između kolektora i emitora tranzistora? Kolika je (približna) vrednost struje baze tranzistora nakon zatvaranja prekidača? Zavisnost strujnog pojačanja od struje kolektora prikazana je na Sl. 3.80. U kojoj oblasti rada je tranzistor? Uporediti kola sa Sl. 3.30 i Sl. 3.79. Uputstvo: razmotriti šta će se desiti ako se u kolu sa Sl. 3.79 upotrebni, na primer, plava LE dioda.



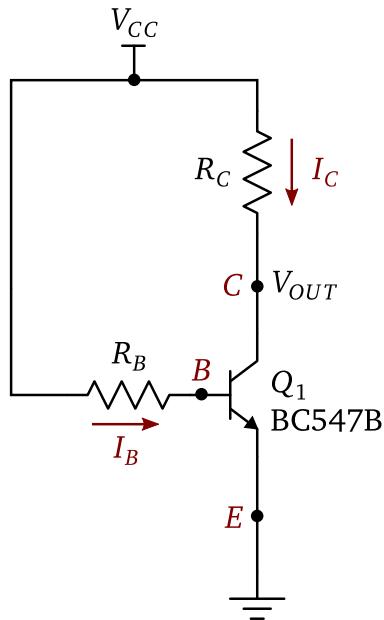
Slika 3.76: Izlazne karakteristike tranzistora 2N3906.

⌚ **Primer 3.37:** Odrediti vrednost otpornosti otpornika R_E u kolu sa Sl. 3.81 tako da kroz otpornost opterećenja R_L teče struja $I_C = 1 \text{ mA}$. Poznato je $V_{EE} = 12 \text{ V}$; $V_{D1} = V_{D2} = 0,75 \text{ V}$; $V_{BE} = -0,75 \text{ V}$; $V_{CE(sat)} = -0,2 \text{ V}$; $R_1 = 330 \Omega$; $R_L = 100 \Omega$. U kojoj oblasti rada je tranzistor? Kolika je maksimalna vrednost otpornosti otpornika R_L za koju će struja I_C biti 1 mA ?

⌚ **Primer 3.38:** Odrediti vrednost otpornosti otpornika R_C u kolu na Sl. 3.82 tako da struja kroz njega bude $7,5 \text{ mA}$. Poznato je: $V_{CC} = 12 \text{ V}$; $V_{BE} = 0,75 \text{ V}$; $\beta = 200$; $R_B = 100 \text{ k}\Omega$. Koliki je napon između kolektora i emitora tranzistora i kolika se snaga disipira na tranzistoru? Uputstvo: smatrati da je $I_C \gg I_B$.

⌚ **Primer 3.39:** Odrediti vrednost otpornosti otpornika R_1 u kolu na Sl. 3.83 tako da struja kroz Zener diodu bude približno 5 mA . Uputstvo: Smatrati da je $I_1 \gg I_B$. Poznato je $V_Z = 6,2 \text{ V}$; $V_{EE} = -15 \text{ V}$; $V_{BE} = 0,8 \text{ V}$; $V_{CE(sat)} = 0,2 \text{ V}$, $R_E = 1,8 \text{ k}\Omega$; $R_L = 100 \Omega$. Kolika je vrednost struje I_C ? U kojoj je oblasti rada tranzistor? Kolika je maksimalna vrednost otpornosti otpornika $R_{L(max)}$ za koju će kolo ponašati kao izvor konstantne struje?

⌚ **Primer 3.40:** Izračunati napon između baze i emitora V_{BE} tranzistora Q_1 u kolu sa Sl. 3.84, ako je napon na kolektoru $V_{OUT} = 2,5 \text{ V}$. Poznato je: $V_{CC} =$



Slika 3.77: Polarizacija tranzistora BC547B korišćenjem otpornika prema bazi.

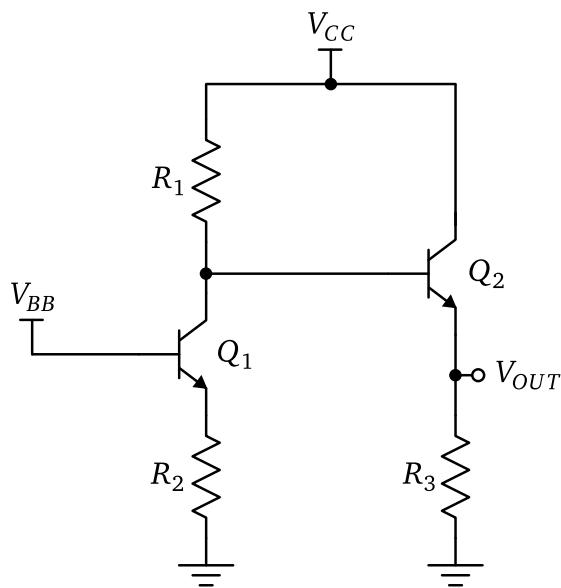
5 V; $V_{BB} = 2,5$ V; $R_C = 1 \text{ k}\Omega$; $R_B = 10 \text{ k}\Omega$; $R_1 = 3,9 \text{ k}\Omega$; $\beta = 100$. Uputstvo: Razmotriti mogućnost zamene kola levo od baze tranzistora ekvivalentnim kolom.

⌚ Primer 3.41: Kolo na Sl. 3.85 koristi fotootpornik R_1 , čija je otpornost $R_d = 1 \text{ M}\Omega$ pri osvetljenosti od 1 lx (potpuni mrak). Zavisnost otpornosti fotootpornika od osvetljenosti može se aproksimirati izrazom:

$$R_1 = R_d E^{-0,7}, \quad (3.114)$$

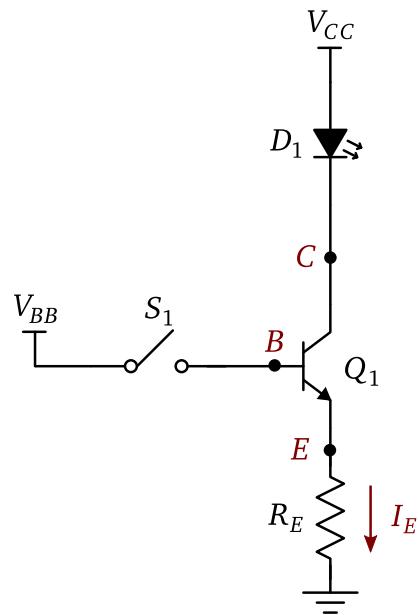
pri čemu je E osvetljenost u lx. Odrediti napon između baze i emitora tranzistora V_{BE} , ako u potpunom mraku kroz LE diodu protiče struja $I_C = 7,5$ mA. Kolika struja protiče kroz LE diodu kada je osvetljenost 1000 lx? Poznato je: $V_{EE} = 9$ V; $V_{D1} = 2$ V; $R_C = 220 \Omega$; $R_2 = 220 \text{ k}\Omega$; $\beta = 200$. Uputstvo: Smatrati da je struja koja protiče kroz pn spoj pri naponu direktnе polarizacije manjem od 0,4 V zanemarljiva, odnosno približno jednaka nuli.

⌚ Primer 3.42: U kolu na Sl. 3.86 upotrebljena je Zener dioda sa nominalnim Zenerovim naponom $V_z = 9,1$ V, nazivne snage $P_{z(max)} = 250 \text{ mW}$. Pri struji $I_z \geq 5 \text{ mA}$ Zener dioda je u oblasti regulacije. Koja je svrha diode D_1 ? Ako se opterećenje R_L menja u opsegu 100Ω do 500Ω , u kom opsegu će se menjati struja kroz njega? Ako se ulazni napon V_{IN} menja u opsegu

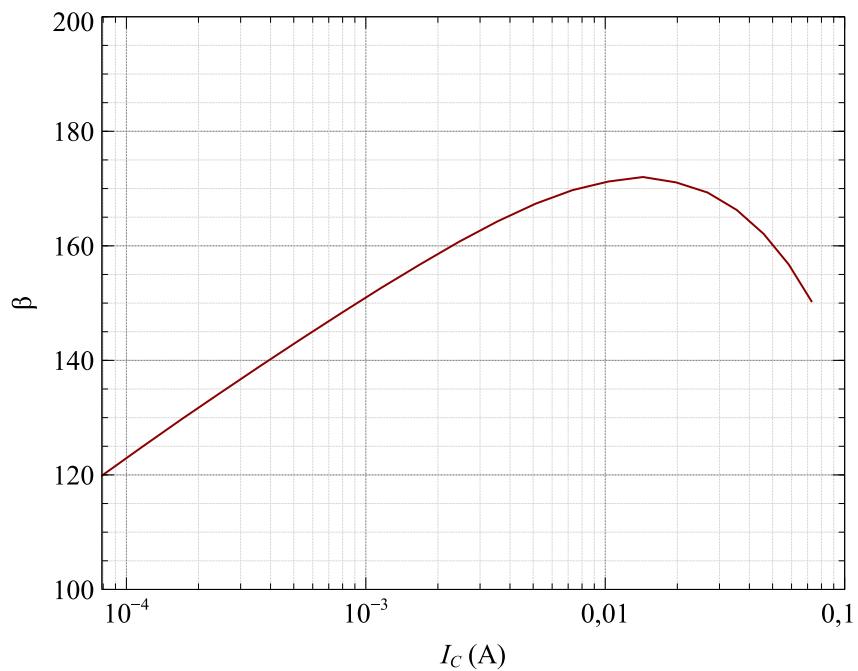


Slika 3.78: Kaskadna veza tranzistora.

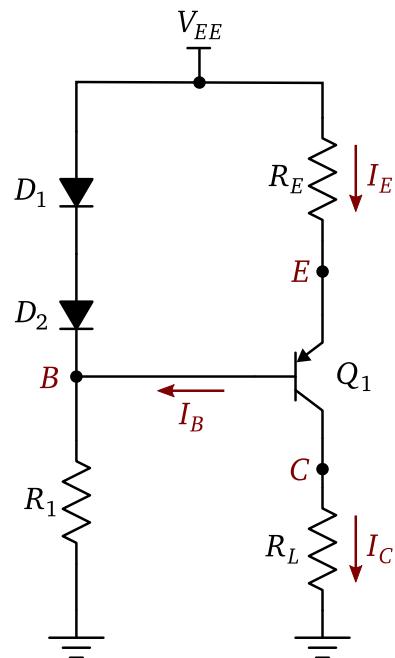
15 V do 22 V, u kom opsegu će se menjati struja kroz Zener diodu? Kolika treba da bude otpornost otpornika R_1 ? Da li je tranzistoru Q_1 potreban hladnjak? Poznato je: $V_{D1} = V_{BE} = 0,7\text{V}$; $\beta = 100$; $P_{Q1(max)} = 650\text{mW}$.



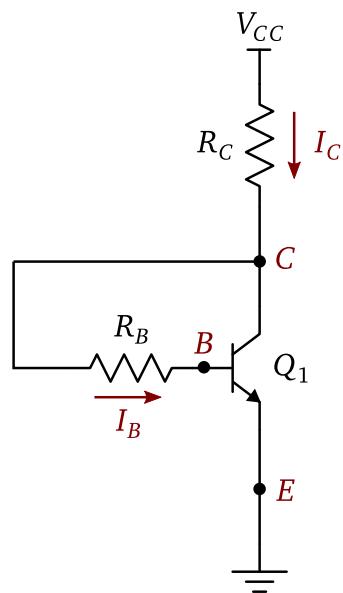
Slika 3.79: NPN tranzistor sa otpornikom u emitoru u kolu LED indikatora stanja.



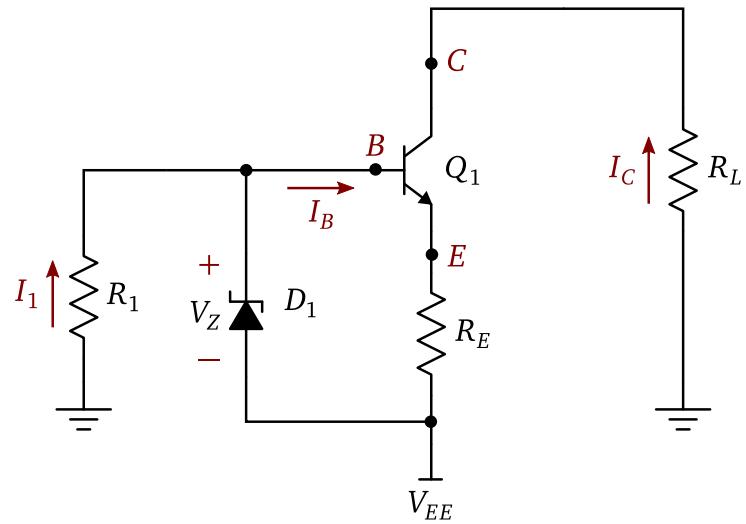
Slika 3.80: Zavisnost strujnog pojačanja od struje kolektora tranzistora Q_1 u kolu sa Sl. 3.79.



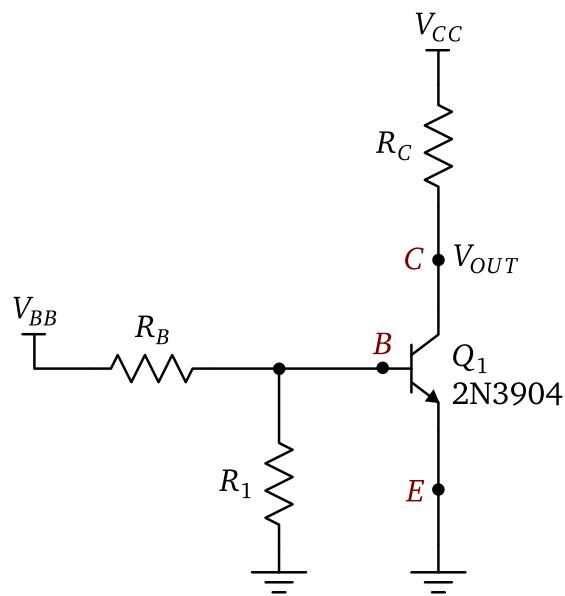
Slika 3.81: Izvor konstantne struje sa PNP tranzistorom.



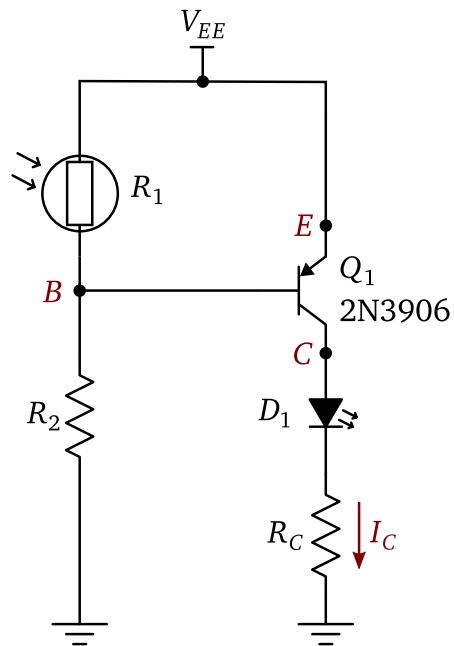
Slika 3.82: Polarizacija NPN tranzistora korišćenjem povratne sprege iz kolektora.



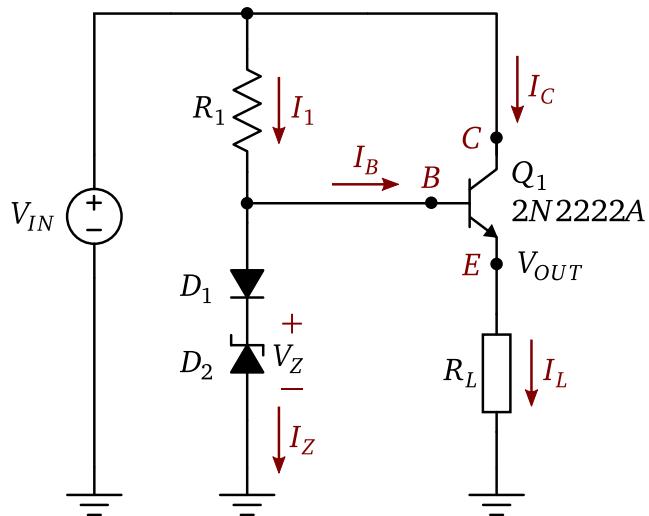
Slika 3.83: NPN tranzistor sa Zener diodom kao izvor konstantne struje.



Slika 3.84: NPN tranzistor sa otpornikom između baze i emitora.



Slika 3.85: Indikator nivoa osvetljenosti.



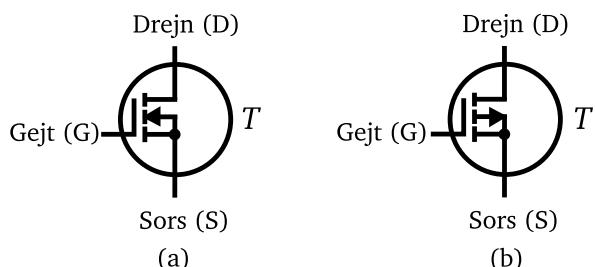
Slika 3.86: Regulator napona sa npn tranzistorom u konfiguraciji sleđitelja napona i diodnom kompenzacijom.

GLAVA

4

MOS TRANZISTOR

MOS tranzistor (*metal oxide semiconductor – MOS*) je poluprovodnička komponenta koja se tehnološki realizuje sa četiri elektrode. Elektrode se nazivaju *sors*, *drejn*, *gejt* i *supstrat* (*source*, *drain*, *gate*, *bulk*). U zavisnosti od realizacije, razlikuju se dve vrste MOS tranzistora, koje se nazivaju NMOS i PMOS tranzistori. Električni simboli MOS tranzistora prikazani su na Sl. 4.1. Uobičajena slovna oznaka za MOS tranzistor u električnim šemama je *T*. Elek-

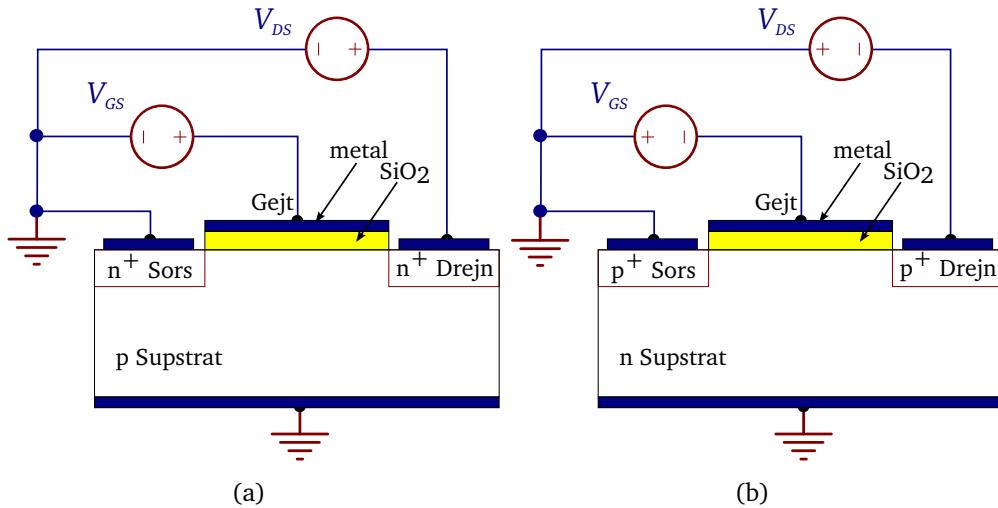


Slika 4.1: Električni simboli NMOS (a) i PMOS (b) tranzistora.

troda supstrata je na šematskom simbolu označena strelicom, a u najvećem broju slučajeva je tehnološki kratkospojena sa elektrodom sorsa, pa se ne pojavljuje kao zaseban izvod. Tranzistor se naziva i MOSFET (*MOS Field Effect Tranzistor*), odnosno MOS tranzistor sa efektom polja. Pored toga, u upotrebi se može naći i naziv IGFET (*Insulated Gate Field Effect Tranzistor*).

4.1 Struktura i princip rada

Struktura MOS tranzistora ilustrovana je na Sl. 4.2. MOS tranzistor se sa-



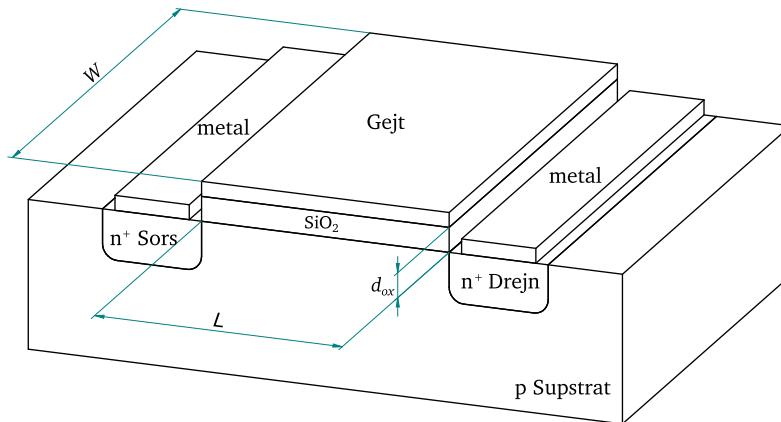
Slika 4.2: Struktura i osnovna polarizacija (a) NMOS i (b) PMOS tranzistora.

stoji od dva simetrična p–n spoja: sors–supstrat i drejn–supstrat. Između ova dva spoja, na supstratu se nalazi sloj silicijum dioksida (SiO_2), koji je električni izolator. Na silicijum dioksidu se nalazi sloj metala koji predstavlja gejt. Struktura metal– SiO_2 –supstrat predstavlja MOS strukturu. Dimenzije gejta su $L \times W$, dok je debljina sloja silicijum dioksida d_{ox} , kao što je ilustrovano na Sl. 4.3. Sloj silicijum dioksida se uobičajeno naziva *oksid gejta* (*gate oxide*).

Smisao polarizacije sastoji se u tome da omogući protok nanelektrisanja kroz tranzistor, od sorsa prema drejnu, pri čemu se intenzitet tog protoka kontroliše preko gejta. Da bi se to postiglo potrebna su dva izvora napajanja, jedan na gejtu i drugi na drejnu. Ako je zajednička elektroda sors, tada su naponi na gejtu i drejnu V_{GS} i V_{DS} , respektivno. Normalna polarizacija NMOS tranzistora podrazumeva da su naponi V_{GS} i V_{DS} pozitivni, dok je kod PMOS tranzistora obrnuto.

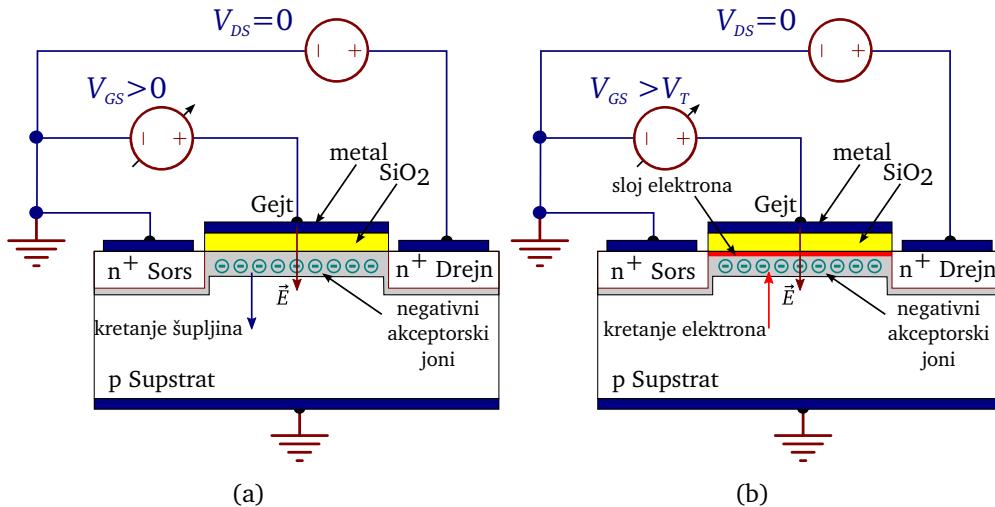
Kod NMOS tranzistora je supstrat poluprovodnik p-tipa, što znači da su unutar njega većinski nosioci nanelektrisanja šupljine, a manjinski nosioci elektroni. Kada je napon $V_{DS} = 0$, porast napona V_{GS} uspostaviće transverzalno električno polje \vec{E} preko oksida gejta¹. Pod dejstvom ovog polja, šupljine ne-

¹Napon V_{GS} uspostavlja transverzalno električno polje unutar komponente, pa otuda potiče deo naziva „sa efektom polja“.



Slika 4.3: Definicija geometrijskih parametara MOS tranzistora.

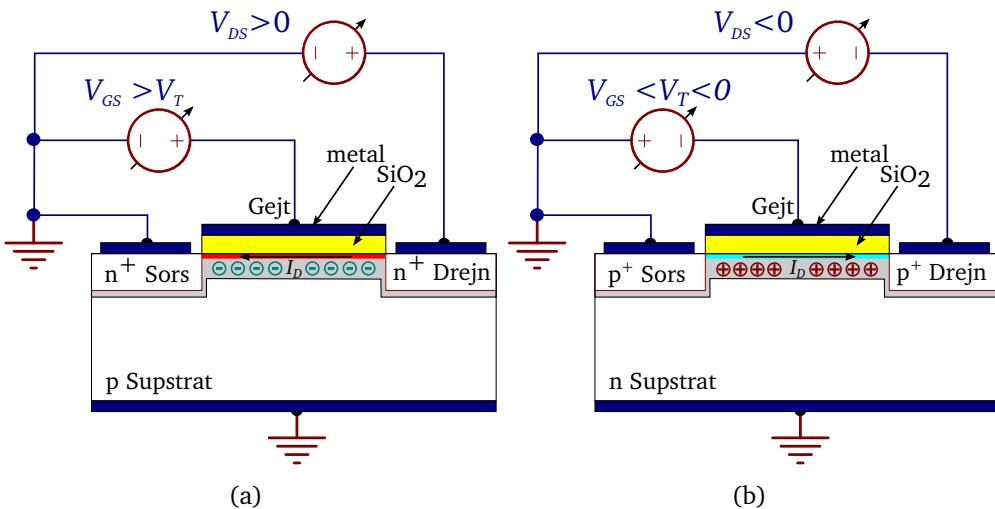
posredno ispod oksida gejta bivaju odgurnute ka dubini supstrata, ostavljajući za sobom negativne akceptorske jone. Na taj način se ispod gejta stvara osiromašena oblast (*depletion layer*), pa se ovaj proces naziva *osiromašenje* i ilustrovan je na Sl. 4.4(a). Sa daljim porastom napona V_{GS} intenzitet transver-



Slika 4.4: Polarizacija NMOS tranzistora: (a) osiromašenje i (b) inverzija.

zalnog električnog polja \vec{E} postaje dovoljan da privlači elektrone iz supstrata, tako da se oni gomilaju neposredno ispod površine oksida gejta. Na taj način se formira sloj elektrona koji se naziva invertovani sloj (*inversion layer*), kao

što je ilustrovano na Sl. 4.4(b). Ovaj proces se naziva *inverzija*, jer suštinski odgovara situaciji u kojoj je supstrat neposredno ispod površine gejta inverteovan iz poluprovodnika p-tipa u poluprovodnik n-tipa. Napon V_{GS} pri kome dolazi do inverzije zove se *napon praga* (*threshold voltage*) i označava se sa V_T . Invertovani sloj predstavlja kanal (*channel*), koji je u stvari provodni put između sorsa i drejna. U skladu sa definicijama na Sl. 4.3, dužina kanala je L , a širina je W . Sa porastom napona V_{DS} duž kanala se uspostavlja lateralno električno polje. Pod dejstvom ovog polja, kroz kanal se uspostavlja protok elektrona od sorsa ka drejnu, pa kroz tranzistor teče struja drejna I_D , kao što je ilustrovano na Sl. 4.5(a). Prema tome, može se zaključiti:



Slika 4.5: Uslovi provođenja struje kroz: (a) NMOS tranzistor i (b) PMOS tranzistor.

- NMOS tranzistor provodi struju kada je napon V_{DS} pozitivan, a napon V_{GS} pozitivan i veći od napona praga V_T .

Opisani mehanizam je analogan i kod PMOS tranzistora, s tim što su u tom slučaju većinski nosioci nanelektrisanja u kanalu šupljine, a naponi polarizacije su negativni. Samim tim, negativan je i napon praga (Sl. 4.5(b)).

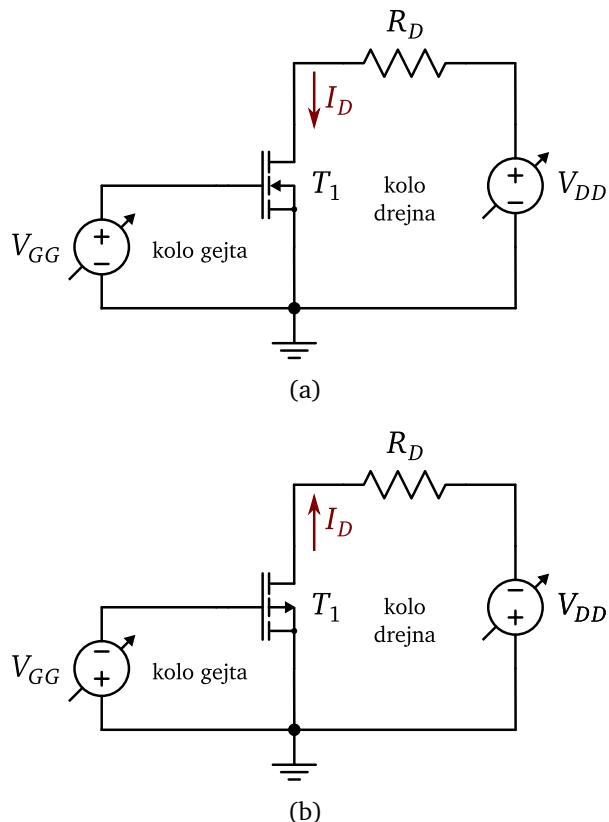
- PMOS tranzistor provodi struju kada je napon V_{DS} negativan, a napon V_{GS} negativan i po absolutnoj vrednosti veći od napona praga V_T .

Primer 4.1: Ako je napon praga NMOS tranzistora $V_T = 2\text{ V}$, tada će on provoditi struju kada je, na primer, $V_{GS} = 3\text{ V}$ i $V_{DS} = 5\text{ V}$.

Ako je napon praga PMOS tranzistora $V_T = -2\text{ V}$, tada će on provoditi struju kada je, na primer, $V_{GS} = -3\text{ V}$ i $V_{DS} = -5\text{ V}$.

Kod MOS tranzistora u provođenju struje učestvuje samo jedna vrsta niosilaca nanelektrisanja (kod NMOS-a elektroni, a kod PMOS-a šupljine). Zbog toga je MOS tranzistor *unipolarna* poluprovodnička komponenta. MOS tranzistor kod koga kanal ne postoji kada nema polarizacije gejta ($V_{GS} = 0$), kao što je to u ovom slučaju, naziva se MOS tranzistor sa indukovanim kanalom (*enhanced-type MOS*)².

Ako se kolo sa Sl. 4.5 preuredi kao na Sl. 4.6, mogu se razlikovati ulazno i izlazno kolo, sa referencom na zajedničku elektrodu. Kola se nazivaju pre-



Slika 4.6: Kola (a) NMOS tranzistora i (b) PMOS tranzistora u konfiguraciji sa zajedničkim sorsom.

ma nazivima elektroda. Pošto je zajednička elektroda sors, ulazno kolo se u ovom slučaju naziva kolo gejta, a izlazno kolo drejna. Sama konfiguracija se

²MOS tranzistor može biti i sa ugrađenim kanalom (*depletion-type MOS*). Kod ovog tipa tranzistora kanal postoji i u odsustvu spoljašnje polarizacije gejta. MOS tranzistor sa ugrađenim kanalom ima i drugačiji električni simbol od tranzistora sa indukovanim kanalom. Za detalje videti, npr. [3].

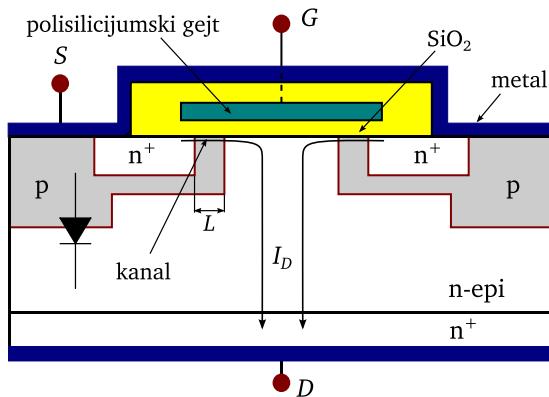
naziva *konfiguracija sa zajedničkim sorsom*. Pošto je oksid gejta električni izolator, to kroz kolo gejta ne teče struja. Sors se nalazi na masi pa je $V_{GG} \equiv V_{GS}$. Kada kroz tranzistor teče struja, porast napona V_{GS} izaziva povećanje gustine nosilaca u invertovanom sloju duž kanala. To praktično znači da se ukupna količina nanelektrisanja u kanalu povećava, pa zbog toga raste i struja drenova. Na ovaj način gledano, napon na gejtu se može posmatrati kao kontrolni parametar u ulaznom kolu, pomoću koga se upravlja strujom drenova u izlaznom kolu. Mala promena napona na gejtu izaziva veliku promenu struje drenova, pa se tranzistor može posmatrati kao pojačavač struje. Jačina struje drenova ograničena je otpornikom R_D u kolu drenova. Za razliku od bipolarnog tranzistora, koji je *strujno* kontrolisani pojačavač, MOS tranzistor je *naponski* kontrolisani pojačavač. Pored toga, kada je napon na gejtu manji od napona praga, tada nema ni struje drenova, pa se tranzistor može posmatrati kao prekidač. Kao zaključak se može izvesti:

- Dva osnovna načina primene MOS tranzistora su: pojačavač i prekidač.

Pored konfiguracije sa zajedničkim sorsom, moguće su i konfiguracije sa zajedničkim gejtom, kao i sa zajedničkim drenom.

4.1.1 Tehnološka realizacija

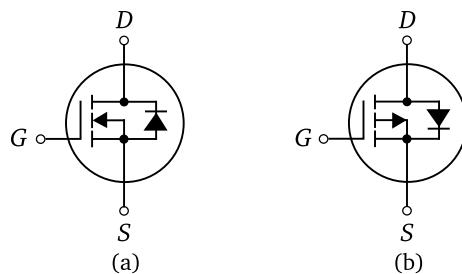
MOS tranzistori se tehnološki realizuju kao diskretne komponente ili kao komponente unutar integrisanih kola. Jedan od načina realizacije MOS tranzistora kao diskretne komponente ilustrovan je na Sl. 4.7. Dužina kanala de-



Slika 4.7: Ilustracija tehnološke realizacije n-kanalnog VDMOS tranzistora.

videti 1.5.6 finisana je razlikom lateralnih difuzija p-oblasti i n⁺ sorsa. Gejt je od polikristalnog silicijuma koji je jako dopiran primesama n-tipa, tako da je po

provodnosti blizak metalu. Drejn je n–epitaksijalni sloj, na čijem je kraju n⁺ oblast, radi ostvarivanja dobrog omskog kontakta sa metalom. Protok struje kroz komponentu je vertikalni, tako da se ova struktura naziva VDMOS (*Vertical Double diffused MOS*). S obzirom da su p–oblast i n⁺ sors korišćenjem metalizacije kratko spojeni, to se u strukturi pojavljuje ugrađena dioda. Ova dioda se naziva *body-drain* dioda i električno se manifestuje kao da je povezana između sorsa i drejna. Električni simboli tranzistora sa ugrađenom diodom prikazani su na Sl. 4.8. Treba primetiti da je svrha kratkog spajanja



Slika 4.8: Električni simboli (a) NMOS i (b) PMOS tranzistora sa ugrađenom diodom.

p–oblasti i n⁺ sorsa izbegavanje stvaranja parazitne strukture n⁺—p—n-epi, koja u stvari predstavlja npn tranzistor. Relativno nisko dopiran epitaksijalni sloj obezbeđuje veliki probojni napon inverzno polarisane ugrađene diode. Time je omogućeno dovođenje visokih naponova na drejn tranzistora. MOS tranzistor se kao diskretna komponenta može realizovati i tako da je protok struje kroz njega lateralni. Takav tranzistor se naziva LDMOS (*Lateral Double diffused MOS*). Obe tehnologije se zajednički skraćeno nazivaju DMOS. Dužina kanala kod ovih tranzistora je reda veličine μm , i manje, a debljina oksida gejta nekoliko desetina nm.

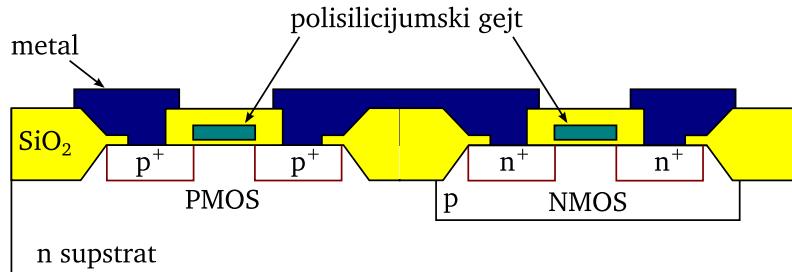
Diskretni MOS tranzistori se prema nameni mogu uopšteno podeliti na:

- tranzistore opšte namene (*small signal MOSFETs*),
- tranzistore za rad na visokim učestanostima (*RF MOSFETs*),
- tranzistore snage (*power MOSFETs*).

MOS tranzistori snage mogu imati struju drejna i do nekoliko stotina A, a maksimalni radni napon na drejnu može biti nekoliko stotina V.

MOS integrisana kola se tehnološki realizuju tako da na istom čipu sadrže NMOS i PMOS tranzistore. Osnovni razlog za ovo je mogućnost formiranja

električnog kola koje se naziva CMOS invertor. Naziv CMOS potiče od skraćenice *Complementary MOS*. Postoji veliki broj CMOS tehnologija, a principijelna ilustracija strukture prikazana je na Sl. 4.9. NMOS tranzistor se re-



Slika 4.9: Principijelna ilustracija tehnološke realizacije CMOS inverzora.

alizuje unutar posebne p-oblasti u n-supstratu. Izolacija između tranzistora se postiže pomoću silicijum-dioksida, koji delom zalaže u supstrat. Električna konfiguracija CMOS invertora zahteva da drejn NMOS tranzistora i drejn PMOS tranzistora budu kratkospojeni, što se postiže metalizacijom. Slično, gejt NMOS i gejt PMOS tranzistora su kratkospojeni, što se postiže posebnim kontaktima (u trećoj dimenziji strukture). Električne karakteristike CMOS inverzora su obrađene u 4.3.1. Tipična dužina kanala CMOS tranzistora je par desetina nm, a debljina oksida gejta par nm. Ovako male dimenzije omogućavaju veliku gustinu pakovanja komponenata po jedinici površine. Današnja CMOS integrisana kola mogu sadržati i do nekoliko stotina miliona tranzistora po cm^2 , pri čemu je smanjivanje dimenzija tranzistora kontinualan proces.

Primer 4.2: U popularnoj literaturi se sreću termini kao „čip izrađen u 22 nm CMOS tehnologiji“ i slični. Ova terminologija je posebno česta u oblasti računarstva, prilikom opisa mikroprocesora ili grafičkih procesora. Treba razumeti da se broj nanometara u ovoj terminologiji odnosi na dužinu kanala pojedinačnog MOS tranzistora, koja se smatra najmanjom dimenzijom na čipu u konkretnoj tehnologiji.

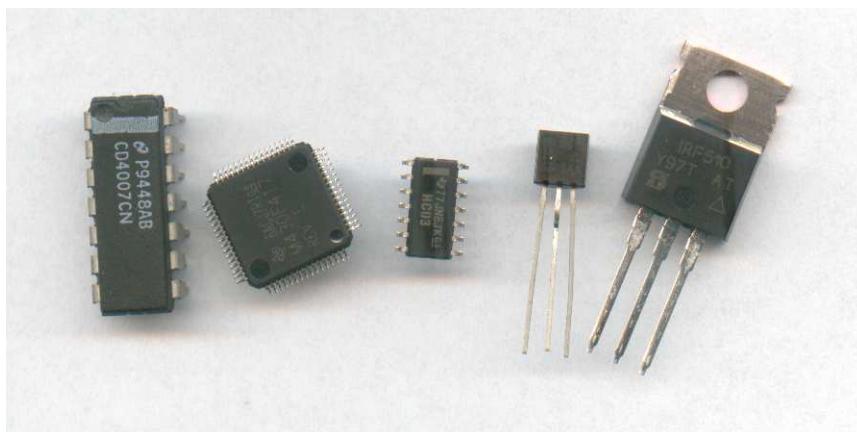
Pomoću MOS tranzistora u integrisanim kolima realizuju se složena elektronska kola. Ova kola predstavljaju velike funkcionalne celine, pa se tranzistorima unutar njih ne može pojedinačno pristupiti. MOS integrisana kola se prema nameni mogu uopšteno podeliti na analogna i digitalna, a prema stepenu složenosti na:

- kola visokog nivoa integracije (*Large Scale of Integration – LSI*)

- kola veoma visokog nivoa integracije (*Very Large Scale of Integration – VLSI*)
- kola ultra visokog nivoa integracije (*Ultra Large Scale of Integration – ULSI*)

Radni naponi tranzistora u MOS integrisanim kolima tipično su reda veličine nekoliko V, a struje dresna su reda veličine mA ili manje.

Diskretni MOS tranzistori i integrisana kola se pakuju u različita kućišta, čiji materijal, oblik i dimenzije prvenstveno zavise od namene komponente (Sl. 4.10). Kućišta su standardizovana i prilagođena određenom načinu montaže. U tom smislu je značajan faktor maksimalna dozvoljena disipaci-



Slika 4.10: MOS integrisana kola i diskreti tranzistori u kućištima: DIL-14, TQFP-64, SOIC-14, TO-92, TO-220 (s leva na desno).

ja snage na tranzistoru, odnosno integrisanom kolu. Neka kućišta diskretnih tranzistora odlikuju se dodatnim otvorima koji su predviđeni za pričvršćivanje hladnjaka. S druge strane, na kućišta integrisanih kola hladnjaci se lepe ili pričvršćuju posebnim mehanizmima.

MOS tranzistori i integrisana kola su komponente koje su veoma osetljive na elektrostaticko pražnjenje, koje tipično dovodi do degradacije oksida gejta. Samim tim tranzistor postaje neupotrebljiv. Zbog toga je pri manuelnom rukovanju obavezno uzemljenje operatera!

4.2 Električne karakteristike

4.2.1 Strujno-naponske karakteristike

Strujno-naponske karakteristike MOS tranzistora standardno predstavljaju skup zavisnosti struje drejna od napona na gejtu i drejnu. Kada je napon na gejtu NMOS tranzistora veći od napona praga, a napon na drejnu jednak nuli, tada je između sorsa i drejna formiran kanal (Sl. 4.4(b)). Dovođenjem malog pozitivnog napona na drejn, kroz tranzistor počinje da teče struja čija je jačina:

$$I_D \simeq k(V_{GS} - V_T)V_{DS}, \quad (4.1)$$

pri čemu je:

$$k = \mu_n \frac{W}{L} C'_{ox} \quad [\text{AV}^{-2}]. \quad (4.2)$$

U izrazu (4.2) je μ_n pokretljivost elektrona u kanalu³, a C'_{ox} je kapacitivnost oksida gejta po jedinici površine:

$$C'_{ox} = \frac{\epsilon_{ox}}{d_{ox}} \quad [\text{F cm}^{-2}]. \quad (4.3)$$

Dielektrična konstanta silicijum-dioksida je $\epsilon_{ox} = \epsilon_r \epsilon_0 = 3,9 \epsilon_0$ i njena vrednost iznosi $3,45 \cdot 10^{-13} \text{ F cm}^{-1}$. Za male napone na drejnu, kanal se može posmatrati kao otpornik, čija je specifična otpornost određena koncentracijom elektrona u invertovanom sloju. Struja drejna je linearno proporcionalna promeni napona na drejnu, što opisuje izraz (4.1).

Dalji porast napona na drejnu uzrokuje širenje osiromašene oblasti inverzno polarisanog p–n spoja drejn-supstrat. S obzirom da je koncentracija primesa u supstratu manja nego u drejnu, to se osiromašena oblast mnogo

videti 1.4.3

više širi na stranu supstrata, nego na stranu drejna. Zbog toga se smanjuje i

videti (2.5) i (2.15)

koncentracija elektrona u invertovanom sloju, neposredno uz drejn, kao što je ilustrovano na Sl. 4.11(a). Struja drejna nije više linearno proporcionalna naponu na drejnu, jer otpornost kanala lagano raste. Detaljnije razmatranje, dato u Dodatku C, pokazuje da se struja drejna može opisati izrazom:

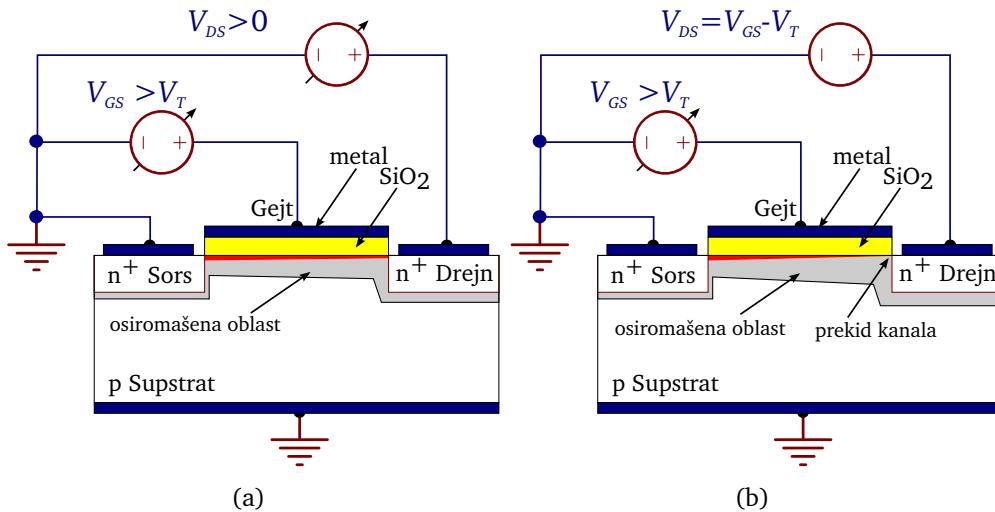
$$I_D = k \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right], \quad (4.4)$$

Zavisnost struje drejna od napona na drejnu naziva se izlazna karakteristika MOS tranzistora i prikazana je na Sl. 4.12. Oblast rada koja se opisuje izrazom

triodna oblast

(4.4) naziva se *triodna oblast* (*triode region*). Unutar triodne oblasti, za male napone na drejnu, nalazi se linearna oblast, koja se opisuje izrazom (4.1).

³ Kod PMOS tranzistora u (4.2) figuriše μ_p , odnosno pokretljivost šupljina u kanalu.



Slika 4.11: Polarizacija NMOS tranzistora: (a) triodna oblast i (b) zasićenje.

Dalji porast napona na drejnu sve više širi osiromašenu oblast inverzno polarisanog p–n spoja drejn–supstrat, „potiskujući“ na taj način kanal od drejna. Napon na gejtu više nije dovoljan da održava koncentraciju elektrona u invertovanom sloju neposredno uz drejn, pa dolazi do prekida kanala (Sl. 4.11(b)). Prekidanje kanala ne znači da kroz tranzistor prestaje da teče struja. Elektroni kroz osiromašenu oblast od kraja kanala do drejna prolaze privučeni električnim poljem sa drejna. Međutim, struja drejna prestaje da raste sa porastom napona na drejnu i tranzistor ulazi u *oblast zasićenja*⁴ (*saturation region*). Napon na drejnu pri kome tranzistor ulazi u oblast zasićenja je:

oblast zasićenja

$$V_{DS(sat)} = V_{GS} - V_T . \quad (4.5)$$

U oblasti zasićenja struja drejna se može opisati izrazom:

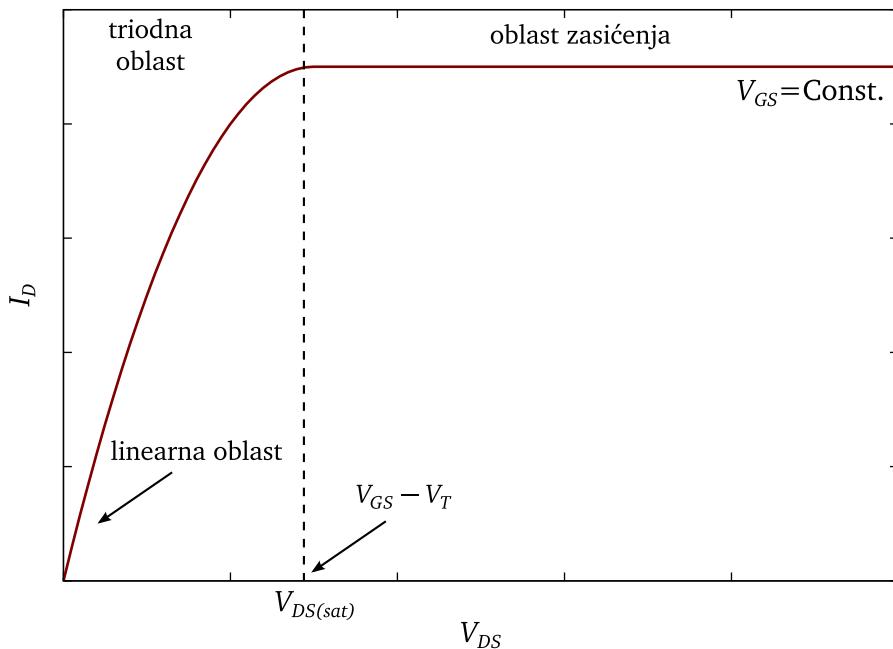
$$I_D = \frac{1}{2}k(V_{GS} - V_T)^2 . \quad (4.6)$$

Može se zaključiti:

- MOS tranzistor će biti u zasićenju za svaku vrednost napona na drejnu za koju je ispunjen uslov:

$$|V_{DS}| \geq |V_{GS} - V_T| . \quad (4.7)$$

⁴Ovo objašnjenje predstavlja samo prvu aproksimaciju pojave zasićenja. Za detalje se čitaoci upućuju na, npr. [6], [13], [38].

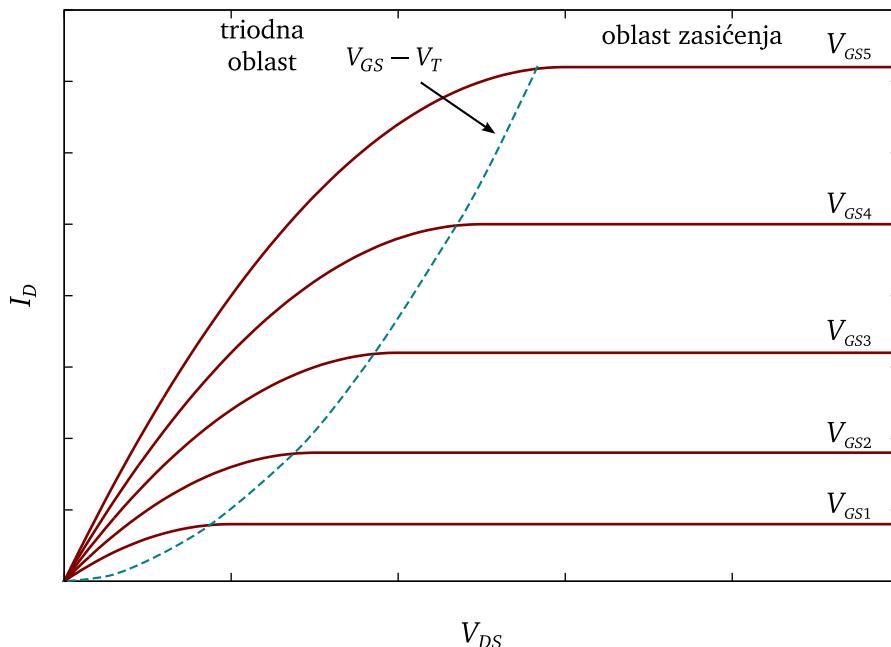


Slika 4.12: Idealna izlazna karakteristika NMOS tranzistora (napon V_{GS} je konstantan i veći od napona praga).

izlazne karakteristike Za svaku vrednost napona na gejtu koja je iznad vrednosti napona praga može se nacrtati odgovarajuća izlazna karakteristika. Time se, korišćenjem napona V_{GS} kao parametra ulaznog kola, može dobiti skup strujno–naponskih karakteristika izlaznog kola sa Sl. 4.6(a). Ovaj skup, prikazan na Sl. 4.13, predstavlja *izlazne karakteristike* MOS tranzistora. Na izlaznim karakteristikama tranzistora triodna i oblast zasićenja se mogu razdvojiti pomoću grafične (*locus*) krive određene uslovom (4.5).

⌚ **Primer 4.3:** S obzirom na polarizaciju sa Sl. 4.5, izlazne karakteristike PMOS tranzistora uobičajeno se prikazuju kao na Sl. 4.14. U praksi se sve relacije koje se odnose na NMOS tranzistor primenjuju i na PMOS tranzistor, pri čemu se vodi računa o polaritetu napona i struja. Proizvođači standardno daju izlazne karakteristike u okviru tehničkih specifikacija tranzistora.

prenosna karakteristika Za svaku konkretnu vrednost napona V_{DS} može se nacrtati kriva koja predstavlja zavisnost struje drejna od napona na gejtu. Ova kriva naziva se *prenosna karakteristika* MOS tranzistora i ilustrovana je na Sl. 4.15. S obzirom na izabranu vrednost napona V_{DS} , prenosna karakteristika može biti za tranzistor u triodnoj oblasti ili u oblasti zasićenja. Na Sl. 4.15 ilustrovan je i uticaj



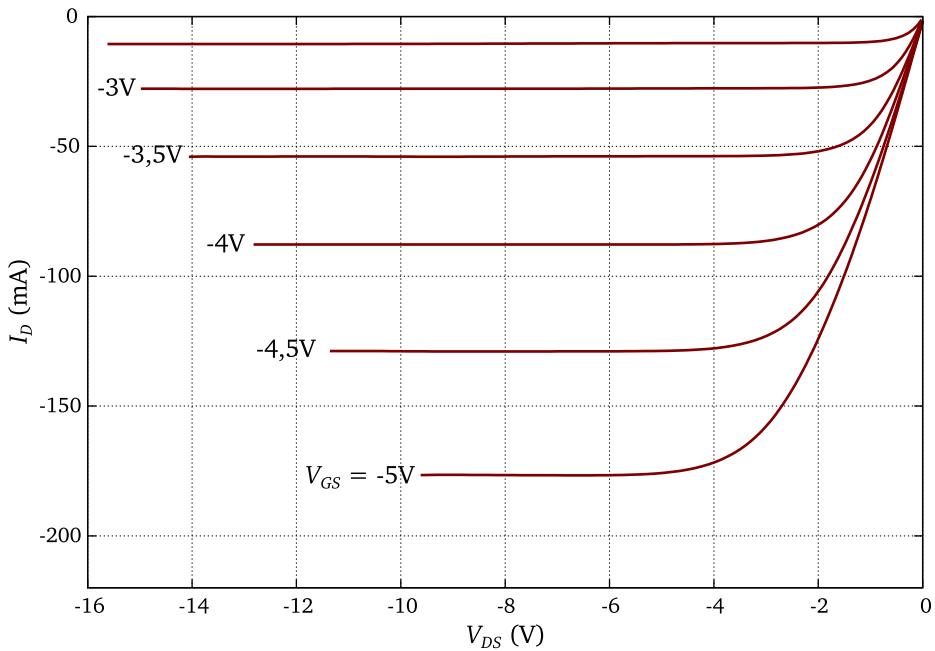
Vakuumске cevi su elektronske komponente koje su bile „preteće“ poluprovodničkih komponenata. Naziv „triodna oblast“ potiče usled sličnosti sa karakteristikom vakuumske cevi koja se naziva *trioda*.

Slika 4.13: Idealne izlazne karakteristike NMOS tranzistora ($V_{GS5} > V_{GS4} > \dots > V_{GS1} > V_T$).

temperature na prenosnu karakteristiku tranzistora. Sa porastom temperatu-
re opadaju i napon praga i pokretljivost nosilaca u kanalu. Za male napone na
gejtu dominira pad napona praga, pa struja drejna raste. Za veće napone na
gejtu dominira pad pokretljivosti nosilaca u kanalu, pa struja drejna opada.
Za jednu vrednost napona na gejtu efekti se međusobno kompenzuju i time je
određena tačka u kojoj se prenosne karakteristike presecaju. Ova tačka nazi-
va se tačka nultog temperaturnog koeficijenta (*Zero Temperature Coefficient*
– ZTC).

Evidentno je da se prenosna karakteristika može dobiti iz izlaznih karakteristika - povlačenjem vertikalne linije za izabranu vrednost napona V_{DS} na Sl. 4.13, dobijaju se tačke preseka koje definišu prenosnu karakteristiku. Me-
đutim, u praksi se prenosna karakteristika najčešće direktno meri i to tako da
se pomoću nje može odrediti napon praga tranzistora.

☞ **Primer 4.4:** Tipično kolo za merenje prenosne karakteristike MOS tranzistora prikazano je na Sl. 4.16. Drejn i gejt tranzistora su kratko spojeni. Zbog toga je napon na drejnu uvek iznad vrednosti određene izrazom (4.7). Time se obezbeđuje da tranzistor uvek bude u oblasti zasićenja. U kolo drejna se postavlja ampermetar. Promenom napona V_{DD} menja se i struja drejna. Pošto



Slika 4.14: Eksperimentalne izlazne karakteristike PMOS tranzistora BSS92 [39].

je:

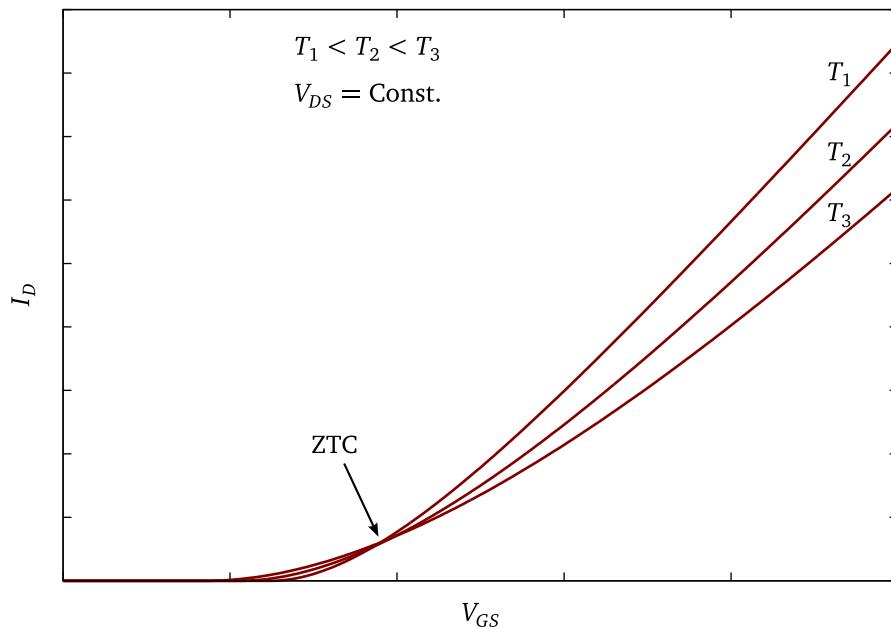
$$V_{DS} = V_{GS} = V_{DD} - R_D I_D ,$$

za poznatu vrednost otpornosti otpornika R_D , može se izmeriti prenosna karakteristika $I_D = f(V_{GS})$. Eksperimentalna prenosna karakteristika NMOS tranzistora BS170 [40] prikazana je na Sl. 4.17. Kako je tranzistor u zasićenju, to važi (4.6), odnosno:

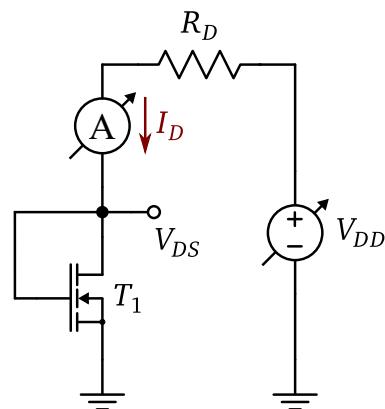
$$\sqrt{I_D} = \sqrt{\frac{k}{2}(V_{GS} - V_T)} . \quad (4.8)$$

Na osnovu eksperimentalne prenosne karakteristike može se nacrtati kriva $\sqrt{I_D} = f(V_{GS})$, kao što je prikazano na Sl. 4.17. Na osnovu (4.8) se zaključuje da je za sve vrednosti $V_{GS} \geq V_T$, zavisnost $\sqrt{I_D} = f(V_{GS})$ linearna. Zbog toga se napon praga određuje povlačenjem tangente na linearни deo krive $\sqrt{I_D} = f(V_{GS})$ do preseka sa V_{GS} osom, kao što je ilustrovano na Sl. 4.17. U ovom slučaju se dobija $V_T \approx 2,05 \text{ V}$.

Primer 4.5: Proizvođači komponenata pojednostavljaju postupak opisan u primeru 4.4 tako što definišu napon praga za konstantnu struju drejna u kolu sa Sl. 4.16. Na primer, za tranzistor BS170 proizvođač u tehničkim specifikacijama navodi da je tipična vrednost napona praga 2,1 V pri struji



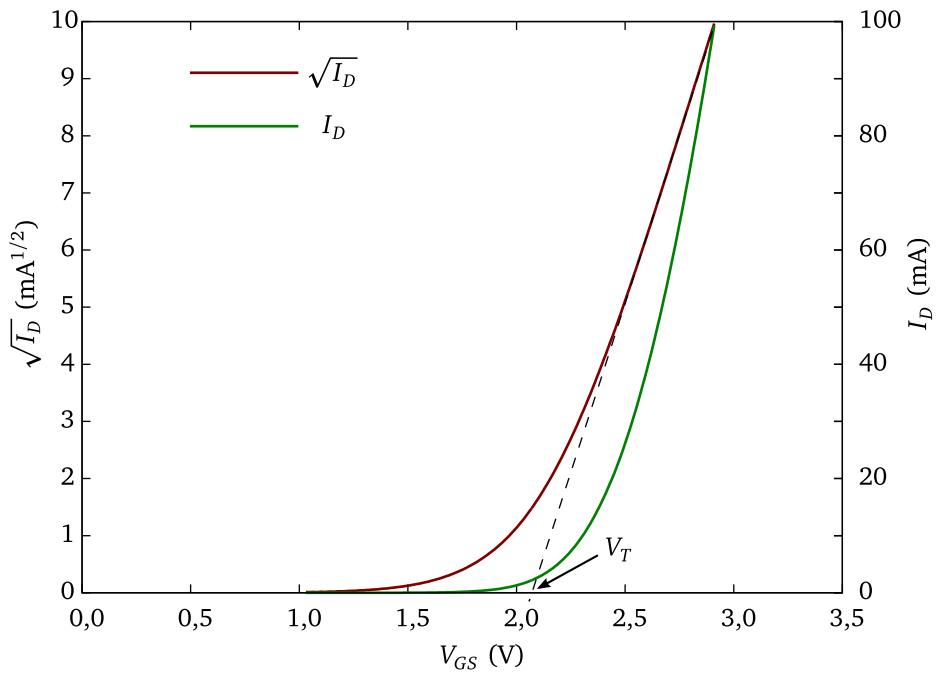
Slika 4.15: Opšti oblik prenosne karakteristike NMOS tranzistora i uticaj temperature.



Slika 4.16: Kolo za merenje prenosne karakteristike MOS tranzistora.

$I_D = 1 \text{ mA}$ [40]. Ova vrednost se može direktnoочитати са криве $I_D = f(V_{GS})$ приказане на Sl. 4.17 и врло је приближна вредности одређеној помоћу зависности $\sqrt{I_D} = f(V_{GS})$.

S друге стране, због варијација технолошких параметара у процесу производње, напон прага нema увек типичну вредност, већ се она креће у одређеном опсегу. На пример, за транзистор BS170 производач наводи $0,8 \text{ V} \leq$



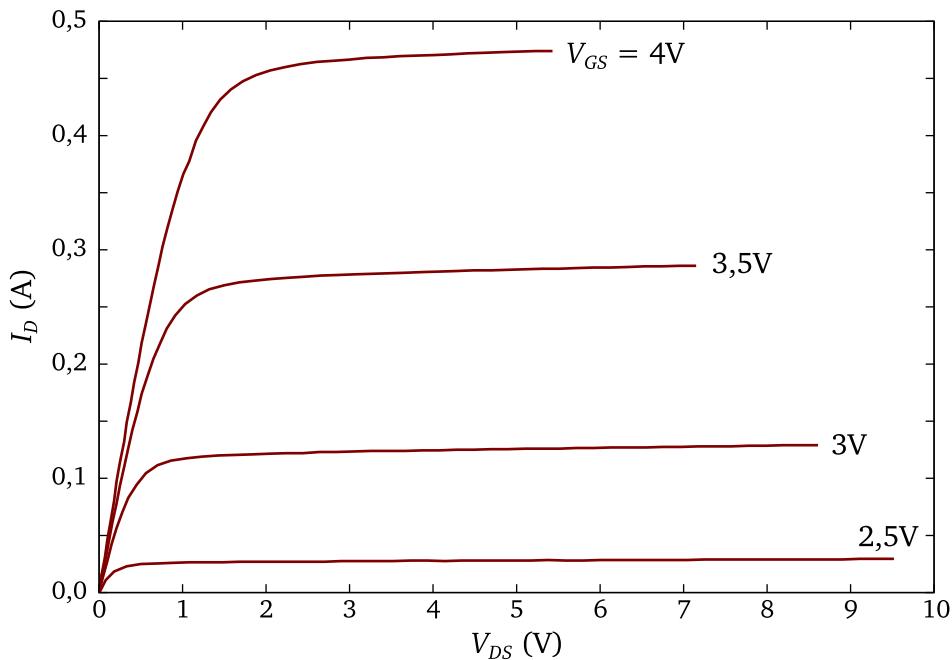
Slika 4.17: Određivanje napona praga iz eksperimentalne prenosne karakteristike NMOS tranzistora BS170.

$V_T \leq 3,0\text{ V}$, što predstavlja opseg u kome se može naći napon praga bilo kog pojedinačnog tranzistora ovog tipa. Postupak opisan u primeru 4.4 može se primeniti kada je potrebno poznavanje konkretnе vrednosti napona praga datog uzorka tranzistora.

4.2.2 Izlazna otpornost

Kod realnog tranzistora struja I_D u oblasti zasićenja nije konstantna, već blago raste sa porastom napona V_{DS} , kao što je prikazano na Sl. 4.18. Ovaj efekat nastaje usled skraćenja kanala, što je posledica širenja osiromašene oblasti inverzno polarisanog p–n spoja drejn–supstrat na stranu kanala. Efe-
modulacija dužine kanala kat se naziva *modulacija dužine kanala* i ilustrovan je na Sl. 4.19. Skraćenje
kanala za vrednost ΔL smanjuje i njegovu otpornost, pa struja drejna raste.
 $(1 - x)^{-1} \simeq 1 + x$, za $x \ll 1$. Ako je $\Delta L \ll L$, onda je:

$$\frac{1}{L - \Delta L} \simeq \frac{1}{L} \left(1 + \frac{\Delta L}{L} \right). \quad (4.9)$$



Slika 4.18: Eksperimentalne izlazne karakteristike NMOS tranzistora BS170.

Izraz (4.6), kojim je određena struja drenja u oblasti zasićenja, korišćenjem (4.9) može se redefinisati, tako da je:

$$I_D = \frac{1}{2}k(V_{GS} - V_T)^2 \left(1 + \frac{\Delta L}{L} \right). \quad (4.10)$$

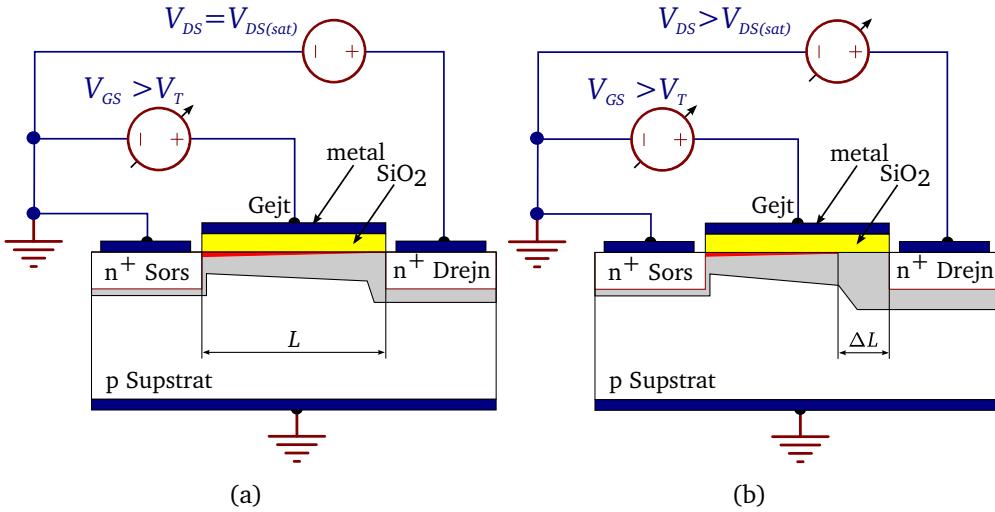
Pad napona unutar osiromašene oblasti na dužini ΔL je $V_{DS} - V_{DS(sat)}$, što implicira da postoji linearna zavisnost:

$$\frac{\Delta L}{L} = \lambda V_{DS}, \quad (4.11)$$

pri čemu je λ parametar modulacije dužine kanala. Vrednost λ se određuje empirijski i tipično se kreće u opsegu $0,001 \text{ V}^{-1}$ do $0,1 \text{ V}^{-1}$. Zamenom (4.11) u (4.10) dobija se:

$$I_D = \frac{1}{2}k(V_{GS} - V_T)^2(1 + \lambda V_{DS}). \quad (4.12)$$

Važno je istaći da ovde opisani model važi samo za MOS tranzistore sa relativno dugačkim kanalima (aproksimativno, $L > 1 \mu\text{m}$). Kod tranzistora sa kraćim kanalima do izražaja dolaze drugi efekti, pa je i model složeniji [6],



Slika 4.19: Ilustracija modulacije dužine kanala kod NMOS tranzistora: (a) na „ivici“ zasićenja i (b) „dublje“ u zasićenju.

[13]. Modulacija dužine kanala se kod MOS tranzistora kvantitativno manifestuje kao Erlijev efekat kod bipolarnog tranzistora.
videti 3.2.2

Izlazna otpornost je parametar od značaja za primenu tranzistora kao pojačavača, a definiše se za *male* promene struje I_D i napona V_{DS} kao:

$$r_o = \frac{\Delta V_{DS}}{\Delta I_D}. \quad (4.13)$$

Idealno, izlazna otpornost tranzistora bi u oblasti zasićenja trebala da teži beskonačnosti, jer se struja I_D ne menja sa porastom napona V_{DS} (videti Sl. 4.13). Međutim, zbog modulacije dužine kanala, vrednost izlazne otpornosti je konična. Na osnovu definicije (4.13), uz korišćenje izraza (4.12), dobija se:

$$r_o = \frac{1 + \lambda V_{DS}}{\lambda I_D}. \quad (4.14)$$

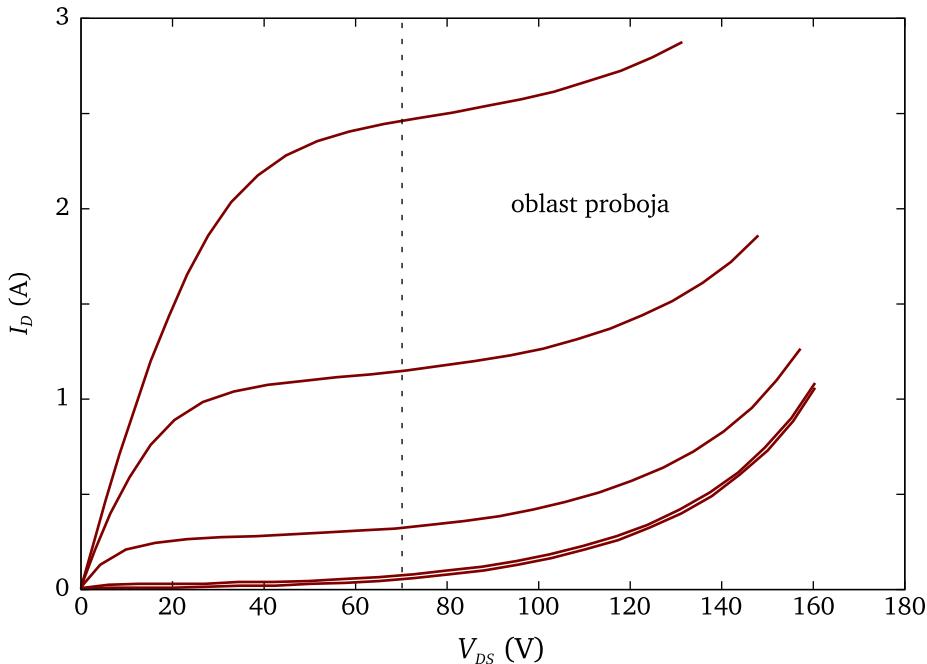
U velikom broju praktičnih slučajeva se izlazna otpornost može aproksimirati izrazom:

$$r_o \approx \frac{1}{\lambda I_D}. \quad (4.15)$$

Treba napomenuti da se izlazna otpornost pojavljuje u modelu tranzistora za male signale, što se detaljnije razmatra u 4.4.2.

4.2.3 Proboj

Napon V_{DS} se u oblasti zasićenja može povećavati sve dok kod p–n spoja drejn–supstrat ne nastupi proboj. Tada dolazi do naglog porasta struje I_D , kao što je prikazano na Sl. 4.20. U zavisnosti od tipa tranzistora, tipične probajne napone su različite.



Sl. 4.20: Tipične eksperimentalne izlazne karakteristike diskretnog NMOS tranzistora u oblasti probaja.

vrednosti probajnog napona p–n spoja drejn–supstrat kod diskretnih MOS tranzistora su od nekoliko desetina V do nekoliko stotina V i veće. Kod MOS integrisanih kola su tipične vrednosti probajnog napona znatno manje i kreću se od nekoliko V do par desetina V. Proizvođači u tehničkim specifikacijama probajni napon deklarišu kao maksimalni dozvoljeni napon između drejna i sorsa, a neki od njih za ovu vrednost koriste oznaku V_{DSS} .

Kod MOS tranzistora sa kratkim kanalima probaj može nastupiti i kada se osiromašena oblast drejna proširi celom dužinom kanala, te se tako spoji sa osiromašenom oblašću sorsa. Ova vrsta probaja se naziva *proboj prodiranjem* (*punch through*). Pored toga, dovođenjem velikog napona na gejt dolazi do električnog probaja oksida gejta. U tom slučaju MOS tranzistor biva nepovratno degradiran i postaje neupotrebljiv. Proizvođači u tehničkim specifikacijama deklarišu maksimalni dozvoljeni napon između gejta i sorsa, a neki od njih za ovu vrednost koriste oznaku V_{GSS} .

MOS tranzistor se normalno *ne* polariše tako da bude u oblasti proboja, koji po njega može biti destruktivan.

4.2.4 Transkonduktansa

Transkonduktansa MOS tranzistora se definiše kao promena struje drejna sa promenom napona na gejtu, pri konstantnom naponu na drenu:

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{V_{DS}=\text{Const.}} . \quad (4.16)$$

Transkonduktansa predstavlja strminu prenosne karakteristike MOS tranzistora (Sl. 4.15). Vrednost transkonduktanse se standardno izračunava u oblasti zasićenja. Diferenciranjem izraza (4.6) dobija se:

$$g_m = k(V_{GS} - V_T) \quad [\text{AV}^{-1}] . \quad (4.17)$$

S obzirom da je $k = \mu C'_{ox} W/L$, zaključuje se da vrednost transkonduktanse prvenstveno zavisi od geometrijskih parametara MOS tranzistora. Transkonduktansa je važan parametar za analizu pojačavačkih kola sa MOS tranzistorima, jer definiše proporcionalnost promene izlaznog signala u odnosu na promenu ulaznog signala (tj. pojačanje).

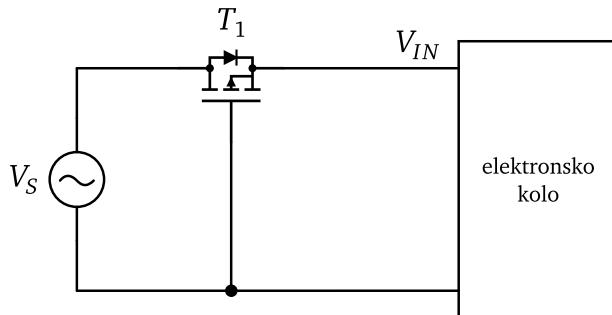
4.2.5 Otpornost uključenja

Otpornost uključenja predstavlja zbir svih otpornosti na putu struje drejna, od kontakta sorsa do kontakta drenova. Od praktičnog je značaja prvenstveno kod MOS tranzistora snage. Za strukturu sa Sl. 4.7 otpornost uključenja je:

$$R_{DS(ON)} = R_S + R_{ch} + R_{epi} + R_D , \quad (4.18)$$

gde je R_{ch} otpornost invertovanog sloja u kanalu, R_{epi} otpornost n–epitaksijalnog sloja, dok su R_S i R_D otpornosti n^+ oblasti tela sorsa i kontakta drenova, respektivno. Otpornost uključenja treba da bude što manja, kako bi tranzistor disipirao što manju snagu pri većim strujama drenova. Kod MOS tranzistora snage otpornost uključenja je tipično reda veličine par desetina $\text{m}\Omega$ i parametar je čija se vrednost obavezno navodi u tehničkim specifikacijama. Otpornost uključenja značajno raste sa porastom temperature.

 **Primer 4.6:** MOS tranzistor se može iskoristiti kao zaštita elektronskih kola od suprotne polarizacije, na način koji je ilustrovan na Sl. 4.21. U ovu svrhu se tipično koriste PMOS tranzistori snage. Neposredno po uključenju napona V_S ugrađena dioda provede, tako da je $V_{IN(0)} = V_S - 0,7 \text{ V}$. Međutim,



Slika 4.21: Zaštita elektronskih kola od suprotne polarizacije korišćenjem PMOS tranzistora snage.

čim se na sorsu tranzistora pojavi napon $V_{IN(0)}$, tranzistor se uključuje jer je $V_{GS} = -V_{IN(0)}$ (pod uslovom da je $V_{IN(0)} > |V_T|$). Kada tranzistor provede, ugrađena dioda praktično prestane da vodi, jer je otpornost uključenja tranzistora mnogo manja od unutrašnje otpornosti diode. Tada je $V_{IN} = V_S - V_{DS}$. Pad napona na tranzistoru V_{DS} zavisi od struje potrošača (elektronskog kola), ali se generalno može smatrati zanemarljivim. Na primer, za tranzistor čija je otpornost uključenja $R_{DS(ON)} = 50 \text{ m}\Omega$, pri struci potrošača $I = 2 \text{ A}$, pad napona na tranzistoru će biti 0,1 V. Takođe, disipacija snage na tranzistoru će biti relativno mala: $R_{DS(ON)} \times I^2 = 0,2 \text{ W}$. Kada bi se umesto PMOS tranzistora koristila dioda, disipacija snage na njoj bi za iste uslove bila najmanje 1,4 W. Ako polarizacija postane suprotna, tada PMOS tranzistor ne vodi, jer napon V_{GS} biva pozitivan, pa je elektronsko kolo u potpunosti zaštićeno.

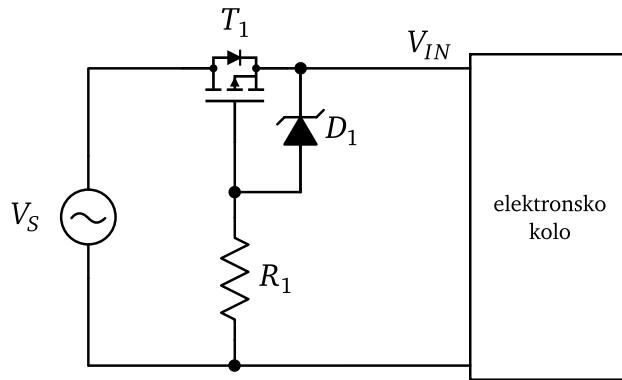
S obzirom da je struja gejta PMOS tranzistora praktično jednaka nuli, ovaj vid zaštite je pogodniji za sisteme sa baterijskim napajanjem od zaštite korišćenjem PNP tranzistora.

[videti Primer 2.1](#)

[videti Primer 3.7](#)

Primer 4.7: Kolo sa Sl. 4.21 ima nedostatak koji se odnosi na maksimalnu vrednost ulaznog napona. U slučaju da je ulazni napon veći od maksimalne dozvoljene vrednosti napona između gejta i sorsa ($V_S > |V_{GSS}|$), PMOS tranzistor može biti nepovratno oštećen. Zbog toga se uvodi modifikacija ilustrovana na Sl. 4.22. Između sorsa i gejta tranzistora se priključuju Zener dioda D_1 i otpornik R_1 . Kada napon na sorsu tranzistora dostigne vrednost Zenerovog napona V_Z dioda D_1 počinje da vodi, ograničavajući na taj način napon između gejta i sorsa na vrednost Zenerovog napona V_Z . Otpornik R_1 služi da ograniči struju kroz Zener diodu.

Izbor komponenata u kolu sa Sl. 4.22 pre svega zavisi od očekivane maksimalne vrednosti ulaznog napona V_S , kao i od maksimalne vrednosti struje potrošača. Na primer, mogu se iskoristiti PMOS tranzistori Si4463CDY [41], FQP4706 [42], kao i njima slični. Maksimalni dozvoljeni napon između drejna i sorsa tranzistora mora biti veći od maksimalnog ulaznog napona



Slika 4.22: Zaštita elektronskih kola od suprotne polarizacije korišćenjem PMOS tranzistora snage i Zener diode.

($V_{DSS} > V_{Smax}$). Zener dioda može, na primer, biti BZT52C10 [43], BZV55-C12 [44] ili slična, dok se za otpornik može izabrati vrednost od nekoliko desetina $\text{k}\Omega$.

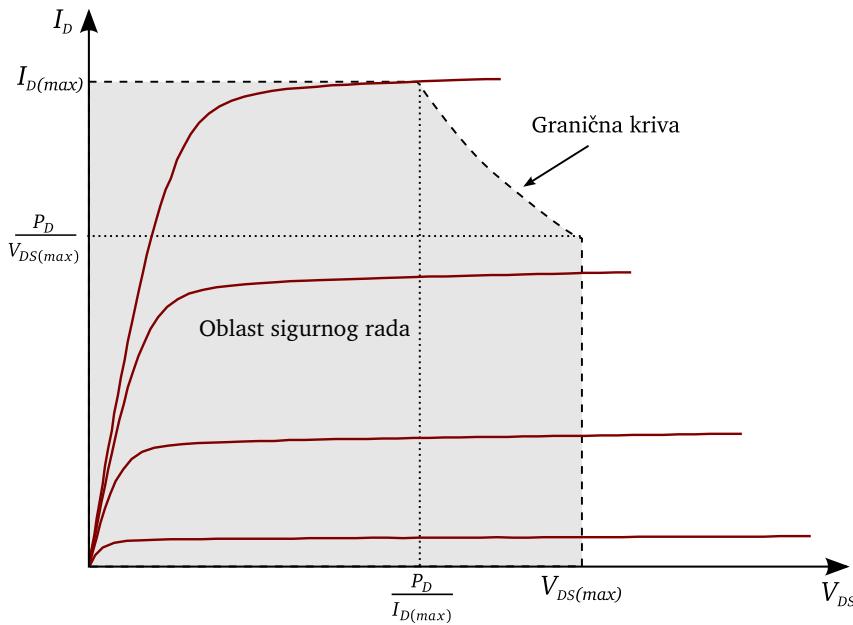
4.2.6 Disipacija snage

Kada je u pitanju primena, *ukupna disipacija snage* (*total power dissipation*) predstavlja jedan od osnovnih parametara MOS tranzistora. Ovaj parametar označava se sa P_D i njegova *maksimalna dozvoljena* vrednost se definiše u tehničkim specifikacijama proizvođača za određenu temperaturu okoline T_A u kojoj se tranzistor nalazi. Prilikom projektovanja elektronskih kola potrebno je obezbititi da disipacija snage na tranzistoru u svakom trenutku bude manja ili jednaka vrednosti P_D , odnosno da važi uslov:

$$V_{DS}I_D \leq P_D . \quad (4.19)$$

Uslov (4.19) moguće je predstaviti na izlaznim karakteristikama tranzistora u obliku granične krive, kao što je ilustrovano na Sl. 4.23. Napon $V_{DS(max)}$ i struja $I_{D(max)}$ su maksimalne dozvoljene vrednosti, prema specifikaciji proizvođača. Na osnovu ove dve vrednosti se iz (4.19) određuju krajnje tačke granične krive, a zatim se izračunavaju ostale tačke. Uz pomoć granične krive se definije *oblast sigurnog rada* (*safe operating area - SOA*) tranzistora. Treba naglasiti da oblast sigurnog rada podrazumeva da je tranzistoru obezbeđeno i odgovarajuće hlađenje.

Maksimalna dozvoljena snaga se smanjuje sa porastom temperature. faktor degradacije Proizvođači specificiraju faktor degradacije snage (*power derating factor*) u snage $\text{mW}^{\circ}\text{C}^{-1}$ ili u $\text{W}^{\circ}\text{C}^{-1}$, na osnovu koga se izračunava vrednost P_D na temperaturama okoline (ambijenta) višim od 25°C .



Granična kriva nije prava linija, već funkcija oblika $1/x$.

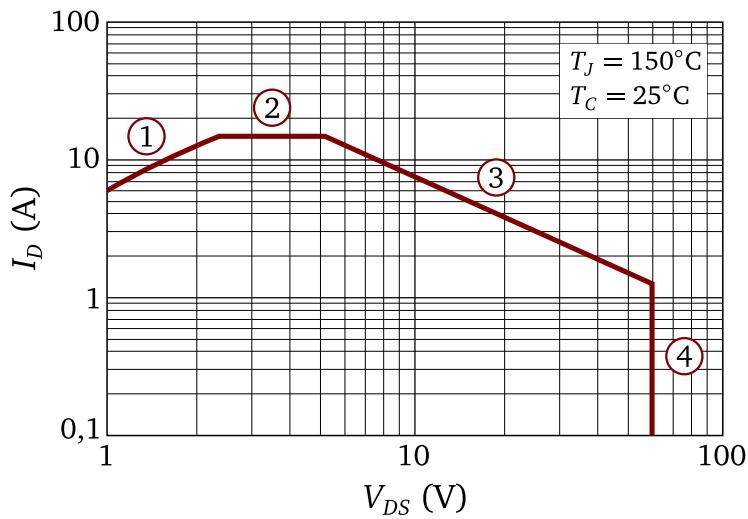
Slika 4.23: Definicija oblasti sigurnog rada MOS tranzistora (osenčena površina).

⌚ Primer 4.8: Kod tranzistora BS170 je $P_D = 0,83\text{ W}$ na temperaturi okoline $T_A = 25^\circ\text{C}$ [40]. Faktor degradacije snage je $6,6\text{ mW}^\circ\text{C}^{-1}$. To znači da je na $T_A = 60^\circ\text{C}$ maksimalna dozvoljena disipacija snage tranzistora $P_D = 0,60\text{ W}$.

⌚ Primer 4.9: Kod tranzistora IRFR7440 je $P_D = 140\text{ W}$ na temperaturi okoline $T_A = 25^\circ\text{C}$ [45]. Faktor degradacije snage je $0,95\text{ W}^\circ\text{C}^{-1}$. To znači da je na $T_A = 55^\circ\text{C}$ maksimalna dozvoljena disipacija snage tranzistora $P_D = 111,5\text{ W}$.

Kod diskretnih MOS tranzistora snage proizvođači u tehničkim specifikacijama definišu oblast sigurnog rada graničnom krivom čiji je tipičan oblik prikazan na Sl. 4.24. Na ovoj krivoj se mogu razlikovati četiri oblasti:

1. Oblast u kojoj je siguran rad tranzistora određen maksimalnom vrednošću otpornosti uključenja za date uslove. Granična vrednost struje drenova je $I_D = V_{DS}/R_{DS(ON)}$, pri čemu se uzima vrednost $R_{DS(ON)}$ pri maksimalnoj dozvoljenoj temperaturi čipa (u ovom slučaju pri 150°C).
2. Oblast u kojoj je siguran rad tranzistora određen maksimalnom strujom drenova koju može da izdrži metalizacija na samom čipu, kao i veze



Slika 4.24: Tipična kriva kojom proizvođači definišu oblast sigurnog rada MOS tranzistora snage.

videti 1.5.9

između čipa i kućišta. Ova oblast se naziva i oblast ograničenja karakteristikama kućišta (*package limit region*).

3. Oblast u kojoj je siguran rad tranzistora određen maksimalnom dissipacijom snage pri temperaturi čipa $T_J = 150^\circ\text{C}$ i temperaturi kućišta $T_C = 25^\circ\text{C}$. Određuje se na osnovu uslova termičke ravnoteže, što je, u stvari, prepostavka da se sva snaga koja se generiše na čipu disipira na kućištu. U ovoj oblasti je uvek $P_D = I_D V_{DS} = \text{Const.}$
4. Oblast u kojoj je siguran rad tranzistora određen maksimalnom dozvoljenom vrednošću napona između drenova i sorsa, odnosno probojnim naponom V_{DSS} .

Oblast sigurnog rada se može proširiti ako se na gejt tranzistora dovode kratkotrajni pravougaoni impulsi, sa pauzom između njih koja traje dovoljno duго da se čip ohladi. Zbog toga proizvođači u tehničkim specifikacijama, umesto jedne, prikazuju skup krivih sa Sl. 4.24, pri čemu je odnos dužine trajanja impulsa i perioda njihovog ponavljanja parametar.

4.2.6.1 Hlađenje tranzistora

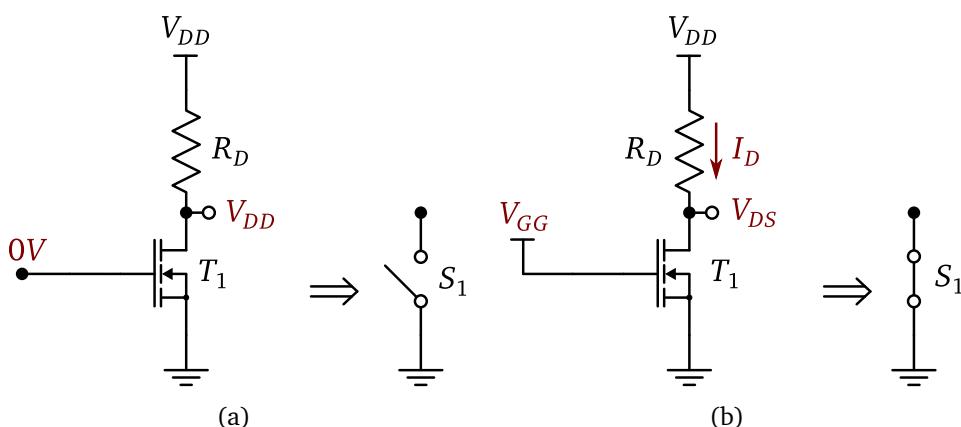
Da bi se spričilo pregrevanje MOS tranzistora, na njihova kućišta se mogu montirati hladnjaci. Mnoga kućišta su prilagođena montaži hladnjaka, a tipičan primer je široko korišćeno kućište TO-220, prikazano na Sl. 4.10. Za

proračun hladnjaka može se koristiti elektro-termalna analogija sa Sl. 3.24, kao i pristup opisan na str. 142. Pravilan proračun hladnjaka je od izuzetne važnosti za primenu diskretnih MOS tranzistora, a posebno MOS tranzistora snage.

4.3 Tranzistor kao prekidač

Polarizacija (*biasing*) podrazumeva dovođenje MOS tranzistora u određenu oblast rada, odnosno postavljanje jednosmerne radne tačke Q . Da bi se radna tačka postavila, potrebno je odrediti vrednosti napona V_{GG} i V_{DD} , kao i otpornika R_D u kolu sa Sl. 4.6. Radna tačka se postavlja prema nameni tranzistora u kolu, odnosno prema tome da li će tranzistor raditi kao prekidač ili pojačavač.

Impulsnom promenom napona V_{GG} od 0 V do vrednosti koja je iznad napona praga, tranzistor u kolu sa Sl. 4.25 se prebacuje iz neprovodnog u provodno stanje. Kada je tranzistor u triodnoj oblasti, napon V_{DS} je relativno mali,

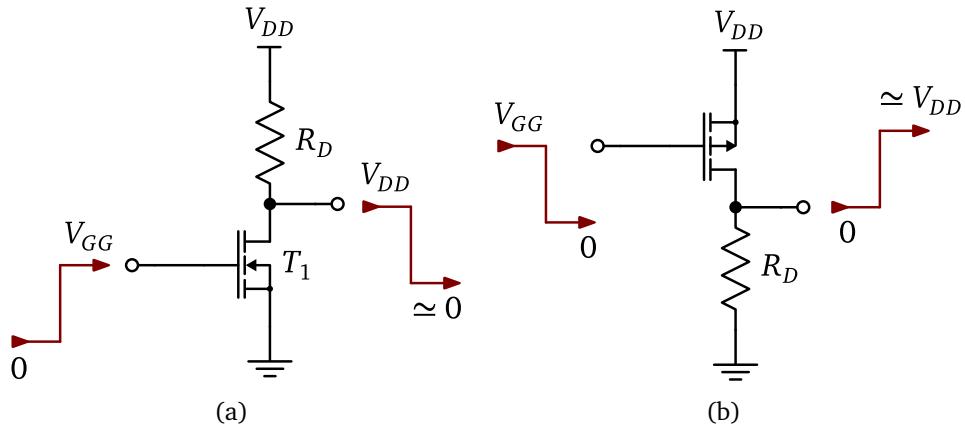


Slika 4.25: Ilustracija principa primene NMOS tranzistora kao (a) otvorenog i (b) zatvorenog prekidača.

tako da se tranzistor ponaša približno kao kratak spoj na izlazu. Prema tome, može se zaključiti:

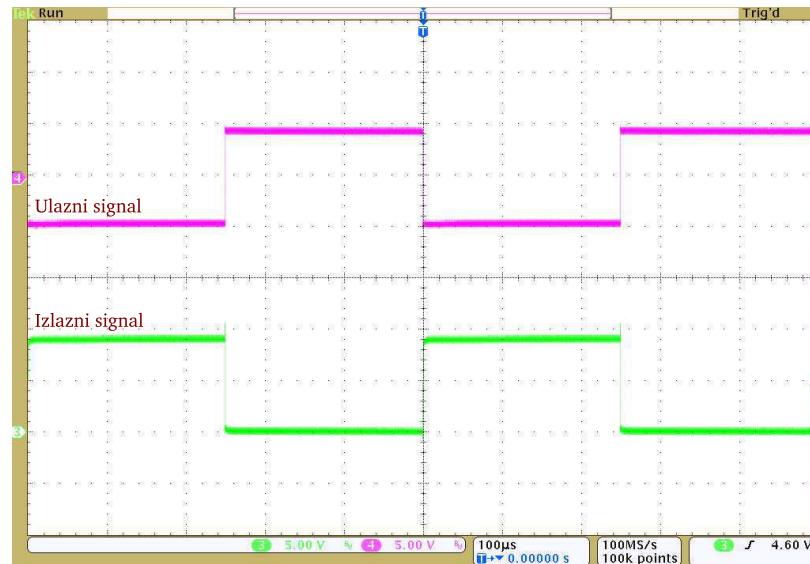
- da bi MOS tranzistor radio kao prekidač, potrebno je da u neprovodnom stanju bude zakočen, a da u provodnom stanju bude u triodnoj oblasti.

Osnovna kola NMOS i PMOS tranzistora kao prekidača prikazana su na Sl. 4.26. Kola se u praksi najčešće realizuju tako da je $V_{GG} = V_{DD}$. Talasni



Slika 4.26: Osnovna kola (a) NMOS i (b) PMOS tranzistora kao prekidača.

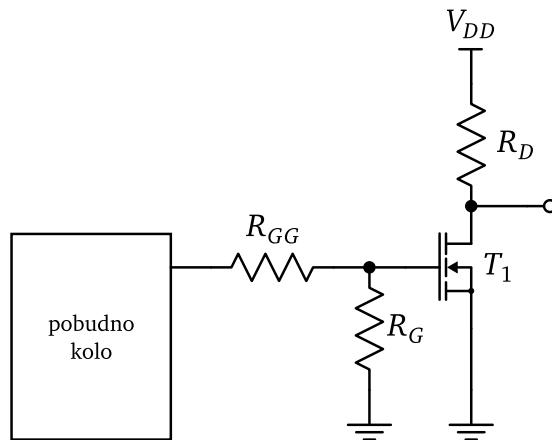
oblici ulaznog i izlaznog signala za osnovno prekidačko kolo prikazani su na Sl. 4.27. Treba primetiti da je izlazni signal invertovan u odnosu na ulazni.



Slika 4.27: Eksperimentalni talasni oblici ulaznog i izlaznog signala u kolu sa Sl. 4.26(a). Tranzistor je 2N7000 [46], a parametri kola su: $V_{GG} = 9\text{V}$, $R_D = 10\text{k}\Omega$, $V_{DD} = 9\text{V}$.

Zbog toga osnovno prekidačko kolo tranzistora u logičkom smislu predstavlja *invertor*.

☞ **Primer 4.10:** Praktična realizacija MOS invertora može uključivati još dva otpornika, kao što je prikazano na Sl. 4.28. Ako je pobudno kolo mikrokon-

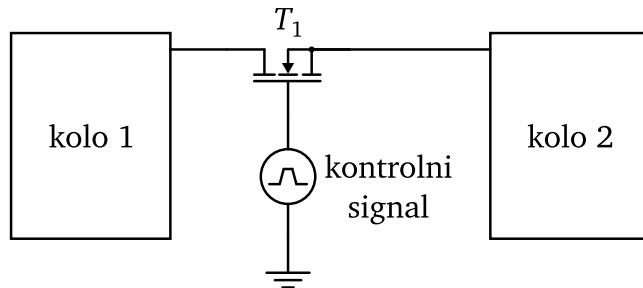


Slika 4.28: Praktična realizacija NMOS invertora.

troter, što je čest slučaj, nakon uključenja napajanja je potrebno određeno vreme da se na njegovom izlazu uspostavi stabilna vrednost logičke nule. Tokom tog vremena može se dogoditi da izlaz mikrokontrolera nasumično menjai svoj potencijal, što dovodi do neželjenog uključenja tranzistora. Otpornik R_G obezbeđuje da gejt tranzistora bude na nultom potencijalu tokom vremena koje je potrebno pobudnom kolu da inicijalizuje svoj izlaz. Ovaj otpornik se naziva *pulldown* otpornik. Vrednost otpornika zavisi od tipa tranzistora i karakteristika izlaza pobudnog kola, a tipično je $10\text{ k}\Omega$ ili veća.

Zbog načina tehnološke realizacije, za MOS tranzistore je karakteristično postojanje parazitnih kapacitivnosti između gejta i sorsa, kao i između gejta i drejna. Pored toga, kod MOS tranzistora snage se pojavljuju i parazitne induktivnosti vezane redno sa gejtom, sorsom i drejnom, pre svega zbog dimenzija metalnih linija na čipu i izvoda na kućištu. Nagle promene struje i napona u vremenu mogu značajno da degradiraju oblik izlaznog signala na drejnu tranzistora, naročito pri višim učestanostima. Zbog toga se pomoću otpornika R_{GG} utiče na vreme uključivanja i isključivanja tranzistora (*turn-on/off time*), kako se na ivicama izlaznog signala ne bi pojavili značajni podbačaji i premašenja. Vrednost otpornika zavisi od tipa tranzistora, a tipično se kreće u opsegu od $10\text{ }\Omega$ do $1\text{ k}\Omega$.

☞ **Primer 4.11:** MOS tranzistor se često koristi kao *analogni prekidač*, na način koji je ilustrovan na Sl. 4.29. Dovođenjem i ukidanjem kontrolnog signala na gejt, tranzistor se prebacuje iz provodnog u neprovodno stanje, čime se uspostavlja i ukida kontinuitet električnog signala između dva elektronska



Slika 4.29: Ilustracija primene MOS tranzistora kao analognog prekidača.

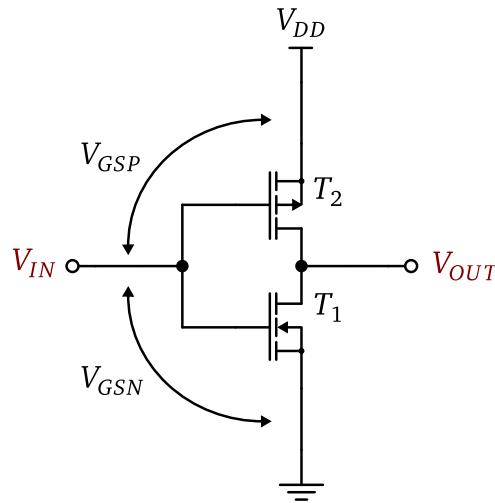
kola. Ovaj koncept se u različitim varijantama primjenjuje kod kola za uzorkovanje (*sampling*) u analogno/digitalnim konvertorima, komunikacionim interfejsima, prekidačkim izvorima napajanja, itd.

4.3.1 CMOS invertor

Invertor sa Sl. 4.26 nije pogodan za realizaciju u integrisanim kolima, pre svega zbog postojanja otpornika u kolu drezna. Za realizaciju otpornika većih vrednosti u integrisanim kolima potrebna je značajna površina, jer je vrednost otpornosti direktno srazmerna dužini otpornika. Pored toga, kada je tranzistor uključen, na otporniku se disipira snaga, usled čega se čip zagreva. Zbog toga na ovaj način nije moguće realizovati integrisana kola sa velikim brojem invertora. Rešenje za oba problema predstavlja CMOS (*Complementary MOS*) invertor, čija je električna šema prikazana na Sl. 4.30. Tehnološka realizacija CMOS invertora omogućava da NMOS i PMOS tranzistor imaju približno iste vrednosti napona praga ($V_{TN} = |V_{TP}|$), kao i struje drezna pri datim naponima polarizacije. Zbog toga se tranzistori nazivaju komplementarnim, a samo kolo komplementarni par. Treba napomenuti da se komplementarni par ne realizuje pomoću diskretnih tranzistora, jer je gotovo nemoguće pronaći tranzistore komplementarnih karakteristika.

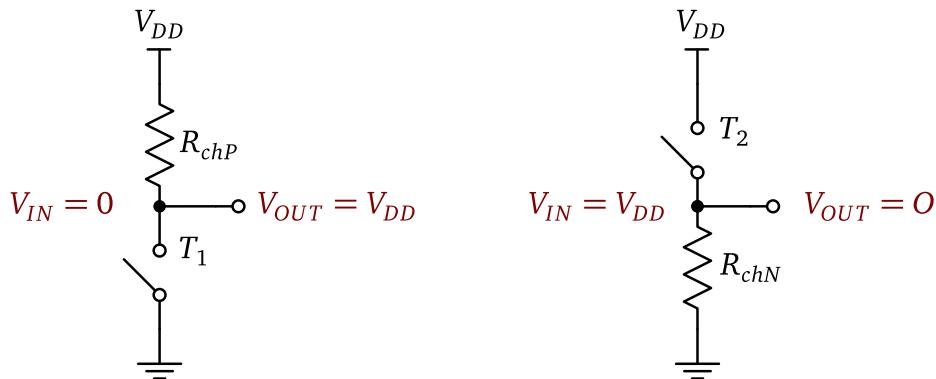
Kada je na ulazu invertora $V_{IN} = 0$, NMOS tranzistor je zakočen jer je $V_{GSN} = 0$. Pošto je $V_{GSP} = V_{IN} - V_{DD} = -V_{DD}$, to će PMOS tranzistor imati indukovani kanal čija je otpornost R_{chP} , pa će napon na izlazu biti $V_{OUT} = V_{DD}$. Kada je napon na ulazu invertora $V_{IN} = V_{DD}$, PMOS tranzistor je zakočen jer je $V_{GSP} = 0$. Pošto je $V_{GSN} = V_{DD}$, to će NMOS tranzistor imati indukovani kanal čija je otpornost R_{chN} , pa će napon na izlazu biti $V_{OUT} = 0$. Opisani princip rada invertora ilustrovan je na Sl. 4.31.

Zavisnost izlaznog od ulaznog napona naziva se naponska prenosna karakteristika (*voltage transfer characteristics – VTC*) invertora i prikazana je



videti Sl. 4.9

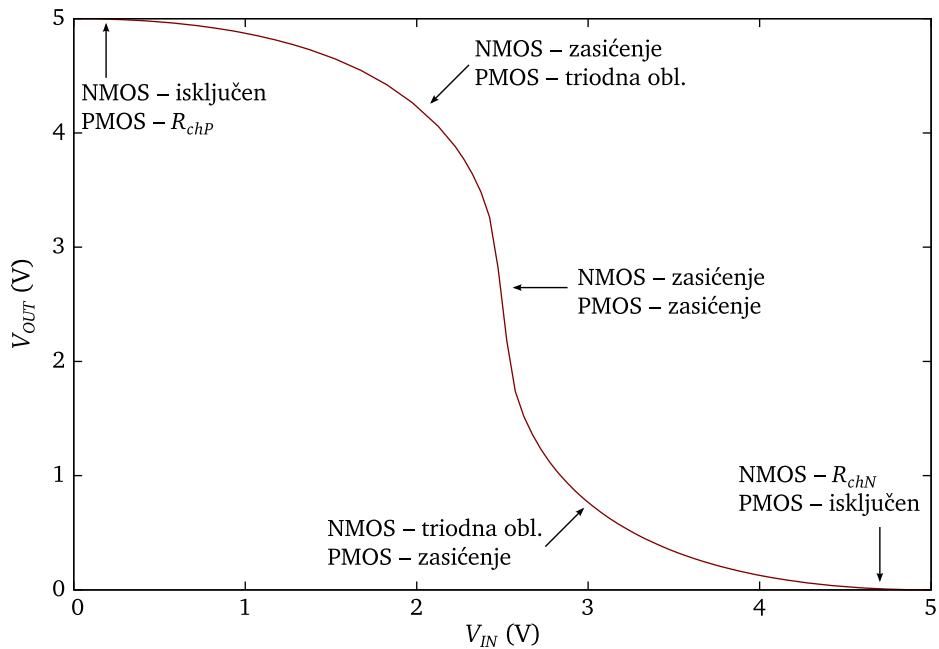
Slika 4.30: CMOS invertor.



Slika 4.31: Kvalitativna ilustracija principa rada CMOS invertora.

na Sl. 4.32. Sa prenosne karakteristike se može uočiti kroz koje režime rada prolaze tranzistori tokom promene stanja invertora. Idealno, zbog komplementarnosti tranzistora, prenosna karakteristika je osno simetrična. Promena stanja počinje kada je $V_{IN} = V_{TN}$, a završava se kada je $V_{IN} = V_{DD} - |V_{TP}|$. **Važno je primetiti da struja kroz invertor teče samo u prelaznom režimu, odnosno kada invertor menja stanje.** Zbog toga se u stabilnom stanju na invertoru ne disipira snaga, što je velika prednost u odnosu na invertor sa Sl. 4.26. Pored toga, PMOS tranzistor na čipu zauzima mnogo manje mesta od otpornika, pa je time omogućena veća gustina pakovanja komponenata po jedinici površine čipa.

Frenk Vanlas (Frank Wanlass) je 1963. godine patentirao CMOS.



Slika 4.32: Naponska prenosna karakteristika CMOS invertora.

⌚ **Primer 4.12:** CMOS invertori se ne mogu naći kao pojedinačne komponente. Popularno kolo kod koga su dostupna oba tranzistora je CD4007 [47]. Talasni oblici ulaznog i izlaznog signala koji ilustruju promenu stanja inverzora u ovom kolu prikazani su na Sl. 4.33.

Kada je potrebno koristiti više invertora u realizaciji elektronskih uređaja čest je izbor integrisano kolo 74HCT04 [48].

Zbog opisanih prednosti i standardizovane tehnološke realizacije CMOS integrisana kola su danas dominantna kada je u pitanju proizvodnja složenih čipova. Tipično, u CMOS tehnologiji se izrađuju mikroprocesori, grafički procesori, mikrokontrolери, komunikaciona kola (Ethernet, WiFi, itd.) i memorije.

4.4 Tranzistor kao pojačavač

4.4.1 Princip primene

Princip primene tranzistora kao pojačavača zasniva se na pojačanju *malih signala*. Prema ilustraciji na Sl. 4.34, ulazni signal v_{in} se pojačava tako da se na izlazu (drejnu tranzistora) pojavljuje signal čija je amplituda proporcionalna s amplitudom ulaznog signala.



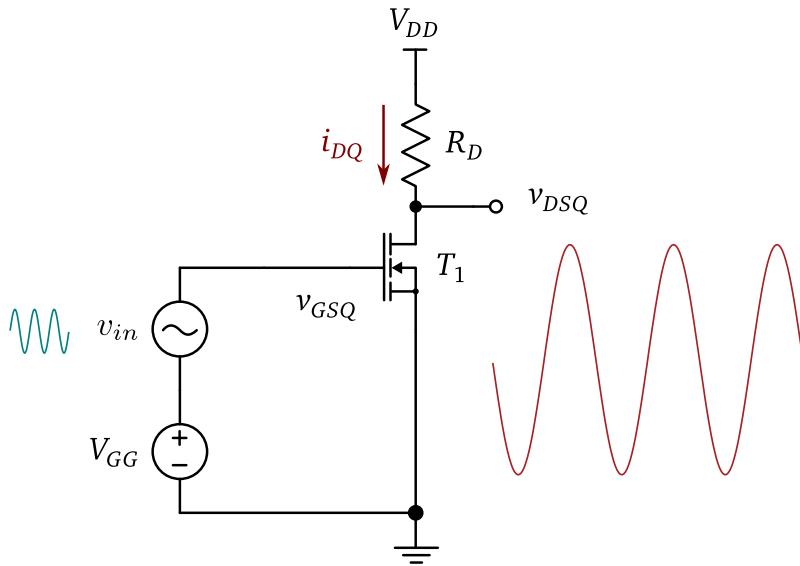
Slika 4.33: Eksperimentalni talasni oblici ulaznog i izlaznog signala invertera u integriranom kolu CD4007. Ilustracije radi, ulazni signal se u ovom slučaju menja linearno (ramp). Normalno, invertor se pobuđuje impulsima, kao na Sl. 4.27.

nalno uvećana. Da bi tranzistor pravilno radio kao pojačavač, radnu tačku Q treba postaviti na određenom mestu duž radne prave, tako da se ulazni signal pojačava bez izobličenja, kao što je opisano u potpoglavlju 3.4. S obzirom da je MOS tranzistor naponski kontrolisana komponenta, princip pojačanja signala moguće je ilustrovati i korišćenjem naponske prenosne karakteristike. Naponska prenosna karakteristika za kolo sa Sl. 4.34, sa jednosmernom polarizacijom ($v_{in} = 0$), prikazana je na Sl. 4.35. Na ovoj karakteristici mogu se identifikovati tačke (X, Y, Z) koje određuju granične vrednosti napona jednosmerne polarizacije za određenu oblast rada MOS tranzistora. Pri jednosmernoj polarizaciji je:

$$V_{DD} = I_D R_D + V_{DS} . \quad (4.20)$$

Struja drenja tranzistora u oblasti zasićenja je određena izrazom (4.6), pa (4.20) postaje:

$$V_{DS} = V_{DD} - \frac{1}{2}k(V_{GS} - V_T)^2 R_D , \quad (4.21)$$



Slika 4.34: Ilustracija principa primene NMOS tranzistora kao pojačavača u konfiguraciji sa zajedničkim sorsom.

odakle se dobija granična vrednost napona V_{GSs} između triodne oblasti i oblasti zasićenja sa Sl. 4.35:

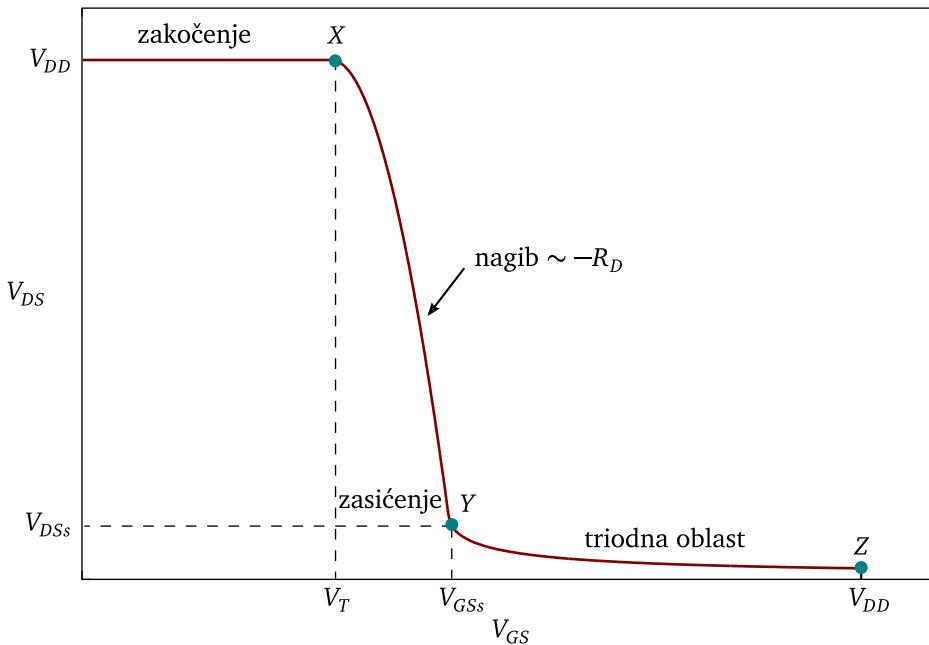
$$V_{GSs} = V_T + \frac{\sqrt{2kR_D V_{DD} + 1} - 1}{kR_D}. \quad (4.22)$$

Granična vrednost napona V_{DSs} je, prema (4.5):

$$V_{DSs} = V_{GSs} - V_T. \quad (4.23)$$

Primer 4.13: Eksperimentalna naponska prenosna karakteristika za kolo sa Sl. 4.34 pri jednosmernoj polarizaciji prikazana je na Sl. 4.36. Sa ove karakteristike se može uočiti da je napon praga $V_T \approx 2\text{ V}$, što je blizu tipične vrednosti iz tehničkih karakteristika upotrebljenog tranzistora ($2,1\text{ V}$) [46]. Granične vrednosti napona na gejtu i drejnu tranzistora koje određuju prelaz između triodne oblasti i oblasti zasićenja su $V_{GSs} \approx 3,5\text{ V}$ i $V_{DSs} \approx 1\text{ V}$, respektivno.

Da bi tranzistor radio kao pojačavač radnu tačku je potrebno postaviti na strmi deo naponske prenosne karakteristike, kao što je ilustrovano na Sl. 4.37. Tranzistor se polariše u radnu tačku jednosmernim signalima V_{GSQ} i V_{DSQ} . Na ulaz kola se dovodi naizmenični signal v_{in} koji je potrebno pojačati. Na gejtu



Slika 4.35: Naponska prenosna karakteristika za kolo sa Sl. 4.34 pri jednosmernoj polarizaciji ($v_{in} = 0$).

tranzistora se pojavljuje signal koji se menja u vremenu u okolini radne tačke u odnosu na vrednost V_{GSQ} .

$$v_{GSQ} = V_{GSQ} + v_{in} . \quad (4.24)$$

Relativno male promene napona na gejtu izazivaju velike promene napona na drenu, tako da se na izlazu kola pojavljuje signal:

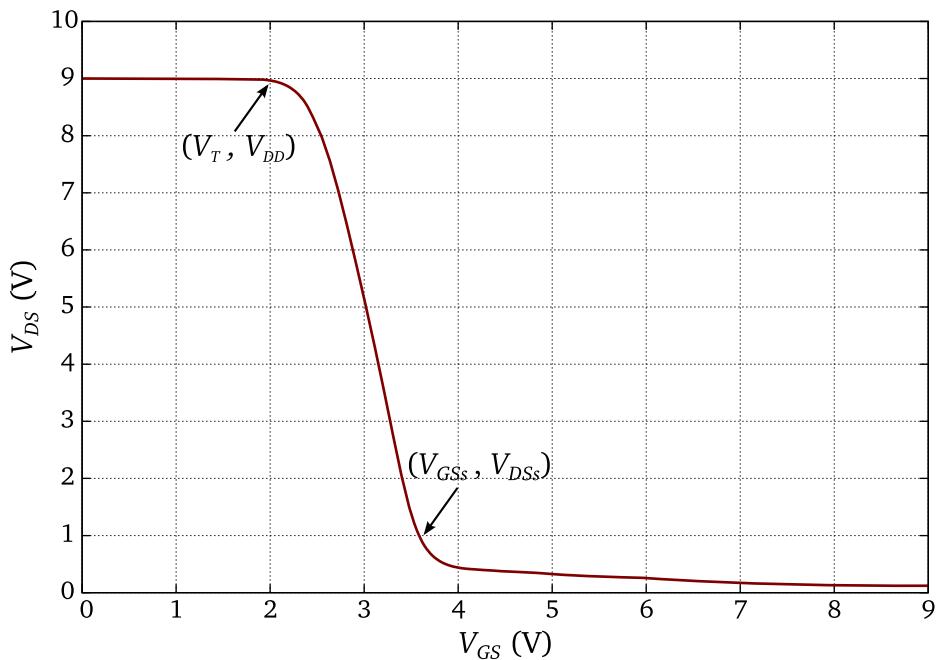
$$v_{DSQ} = V_{DSQ} + v_{out} , \quad (4.25)$$

koji se menja u vremenu u odnosu na vrednost V_{DSQ} . Naizmenični izlazni signal v_{out} će biti veći po amplitudi od naizmeničnog ulaznog signala v_{in} , čime se ostvaruje pojačavački efekat. Na osnovu Sl. 4.35 i 4.37 može se zaključiti:

- da bi MOS tranzistor radio kao pojačavač, potrebno je da u provodnom stanju bude u oblasti zasićenja.

Ako je amplituda signala v_{in} mala, onda se amplituda signala v_{out} nalazi duž dela naponske prenosne karakteristike koji se može aproksimirati pravom linijom. To znači da se do kvantitativne vrednosti naponskog pojačanja⁵ A_v , može doći povlačenjem tangente na naponsku prenosnu karakteristiku u radnoj

⁵Formalni pristup definiciji naponskog pojačanja prikazan je u potpoglavlju 4.4.3.



Slika 4.36: Eksperimentalna naponska prenosna karakteristika za kolo sa Sl. 4.34 pri jednosmernoj polarizaciji ($v_{in} = 0$). Upotrebljeni tranzistor je 2N7000, a parametri kola su $V_{DD} = 9\text{V}$ i $R_D = 56\Omega$.

tački Q , odnosno:

$$A_v = \left. \frac{d v_{DSQ}}{d v_{GSQ}} \right|_{v_{GSQ} = V_{GSQ}} . \quad (4.26)$$

S obzirom da je tranzistor u oblasti zasićenja, to je:

$$v_{DSQ} = V_{DD} - i_{DQ}R_D = V_{DD} - \frac{1}{2}k(v_{GSQ} - V_T)^2R_D . \quad (4.27)$$

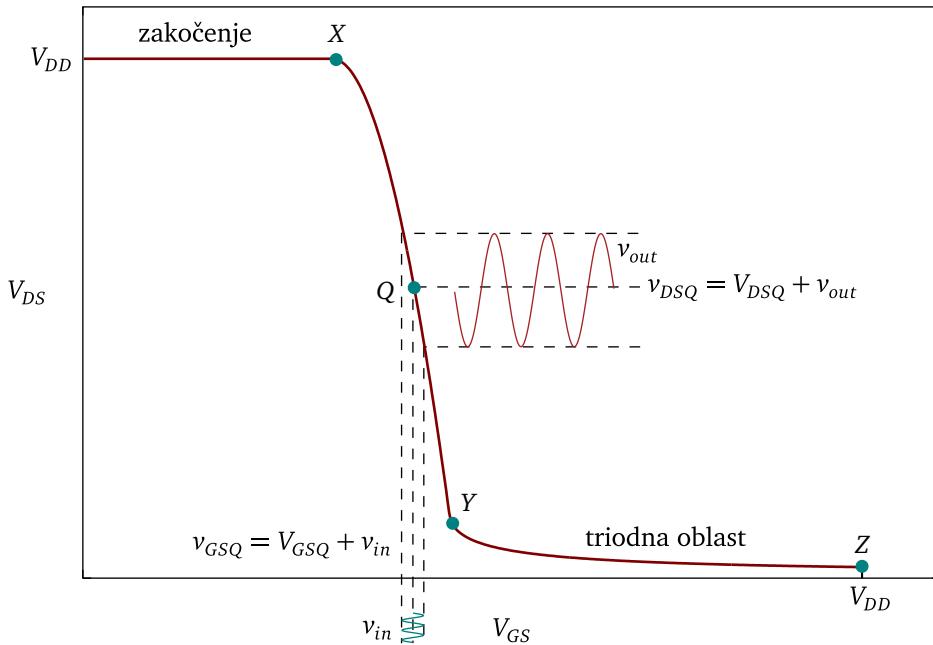
Zamenom (4.27) u (4.26) i diferenciranjem dobija se:

$$A_v = -k(V_{GSQ} - V_T)R_D , \quad (4.28)$$

s obzirom da je u radnoj tački $v_{GSQ} = V_{GSQ}$. Vrednost k u (4.28) zavisi od tehnoloških parametara MOS tranzistora i zbog toga je proizvođači ne daju u okviru tehničkih specifikacija. Zbog toga se u praksi koristi modifikacija koja se dobija kombinacijom (4.6) i (4.28):

$$A_v = -\frac{2I_D R_D}{V_{GS} - V_T} , \quad (4.29)$$

pri čemu se smatra da su V_{GS} i I_D jednosmerni napon na gejtu i struja drejna u radnoj tački ($V_{GS} \equiv V_{GSQ}$, $I_D \equiv I_{DQ}$), respektivno.



Slika 4.37: Postavljanje radne tačke u kolu sa Sl. 4.34.

Primer 4.14: Na Sl. 4.38 prikazane su eksperimentalne izlazne karakteristike jednog primerka tranzistora 2N7000⁶. Za \$R_D = 56\Omega\$ i \$V_{DD} = 9V\$ se može povući radna prava čije su granične tačke:

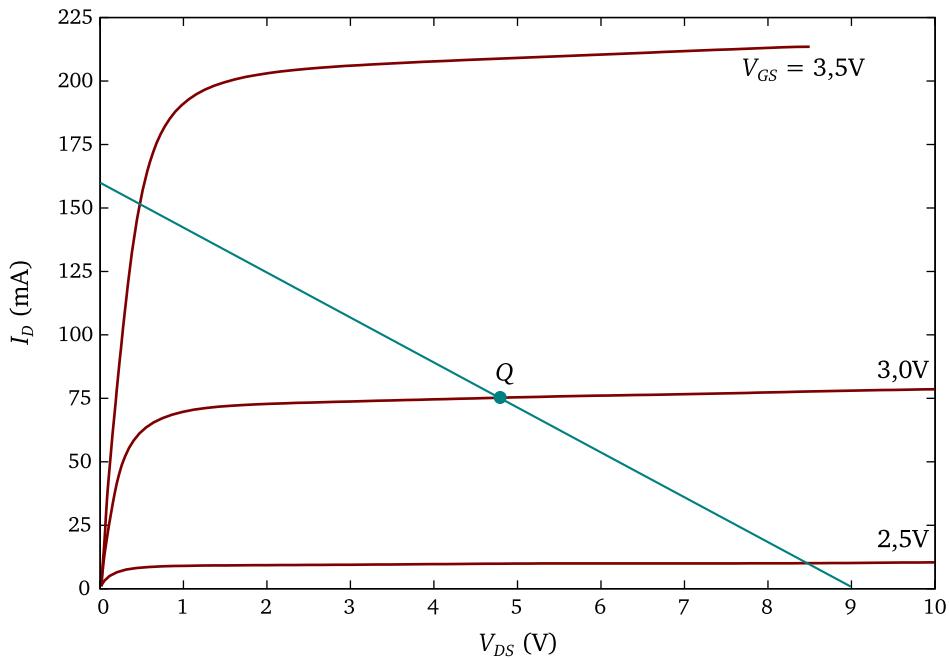
$$\begin{aligned} \text{za } V_{DS} = 0 \Rightarrow I_D &= \frac{V_{DD}}{R_D} = \frac{9}{56} \simeq 160 \text{ mA;} \\ \text{za } I_D = 0 \Rightarrow V_{DS} &= V_{DD} = 9 \text{ V.} \end{aligned} \quad (4.30)$$

Ako se radna tačka izabere kao na Sl. 4.38, za \$V_{GS} = 3 \text{ V}\$ tranzistor će biti u zasićenju, pri čemu je \$I_D \simeq 75 \text{ mA}\$. Napon praga tranzistora je, na osnovu primera 4.13, \$V_T = 2 \text{ V}\$. Na osnovu (4.29) je:

$$A_v = -\frac{2 \times 0,075 \times 56}{3 - 2} \simeq -8,4.$$

Ako se na ulaz kola dovede naizmenični signal amplitude 10 mV i učestanosti 10 kHz, onda se na izlazu dobija signal čija je amplituda uvećana približno 8,4 puta, kao što je ilustrovano na Sl. 4.39. Treba primetiti da je izlazni signal fazno pomeren u odnosu na ulazni za \$180^\circ\$, jer se tranzistor i u ovom slučaju ponaša kao invertor.

⁶Tranzistor 2N7000 se standardno koristi za prekidačke primene. U ovom primeru je, demonstracije radi, prikazana i njegova upotreba kao pojačavača.



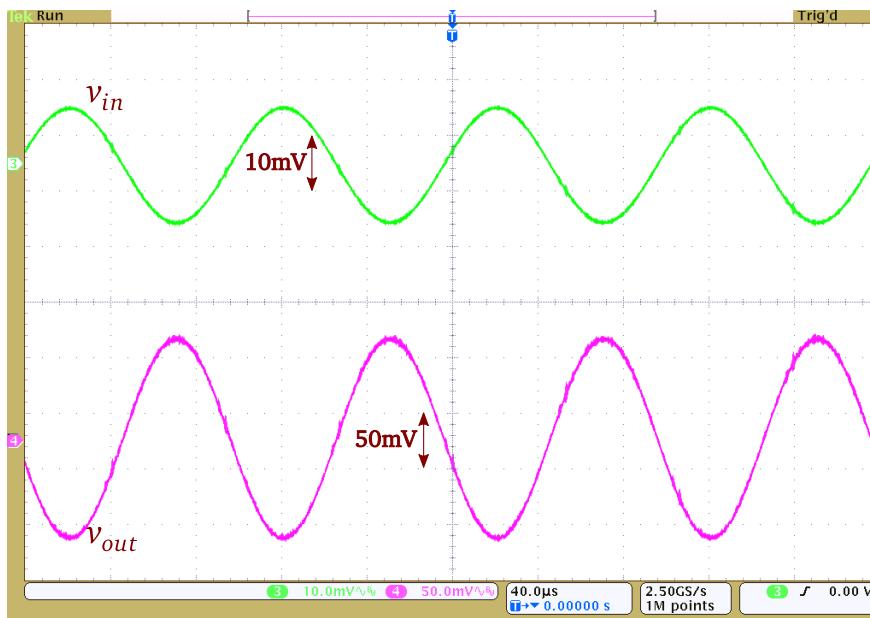
Slika 4.38: Eksperimentalne izlazne karakteristike jednog primerka tranzistora 2N7000 i radna prava u kolu sa Sl. 4.34. Parametri kola su $R_D = 56\Omega$ i $V_{DD} = 9V$.

Primer 4.15: Zbog tolerancija vrednosti elemenata u kolu, kao i učinjenih aproksimacija, ne može se očekivati idealno slaganje između izračunate i eksperimentalne vrednosti pojačanja. Razlika može biti i velika, pre svega zbog rasipanja vrednosti parametara tranzistora. Prema tehničkim specifikacijama, napon praga tranzistora 2N7000 može biti u opsegu vrednosti $0,8V \leq V_T \leq 3V$. Za fiksnu vrednost napona na gejtu od, npr. $V_{GS} = 3,5V$ i otpornosti $R_D = 56\Omega$, pojačanje se može naći u opsegu vrednosti $-151,2 \cdot k \leq A_v \leq 28 \cdot k$ (prema (4.28))! Zbog toga je u primeru 4.14 upotrebljena formulacija „jednog primerka tranzistora“. Treba uočiti da bi za radnu tačku sa Sl. 4.38 tranzistor čiji je napon praga $V_T = 3V$ bio na samoj granici zakočenja! Stabilizacija položaja radne tačke se postiže odgovarajućom polarizacijom tranzistora, a fino podešavanje korišćenjem trimera.

videti 1.5.10

Uticaj otpornika R_D na vrednost pojačanja i položaj radne tačke ilustrovan je na Sl. 4.40 i 4.41. Veća vrednost otpornosti povećava strminu naponske prenosne karakteristike, pa time i vrednost pojačanja. Međutim, time se položaj radne tačke približava granici triodne oblasti, pa se lako može dogoditi da izlazni signal bude izobličen. Manja vrednost otpornosti, pored toga što smanjuje pojačanje, znači i veću jednosmernu struju kroz tranzistor u radnoj

videti (4.41)



Slika 4.39: Eksperimentalni talasni oblici naizmeničnog ulaznog i izlaznog signala u kolu sa Sl. 4.34. Upotrebljeni tranzistor je 2N7000, a vrednosti parametara kola su iz primera 4.14. Razmera za v_{in} je 10 mV/pod., a za v_{out} je 50 mV/pod.!

tački, što povećava disipaciju snage. Izbor konkretnе vrednosti otpornosti je u praksi kompromis koji u obzir uzima vrednost napona V_{DD} , tip tranzistora i željenu vrednost pojačanja.

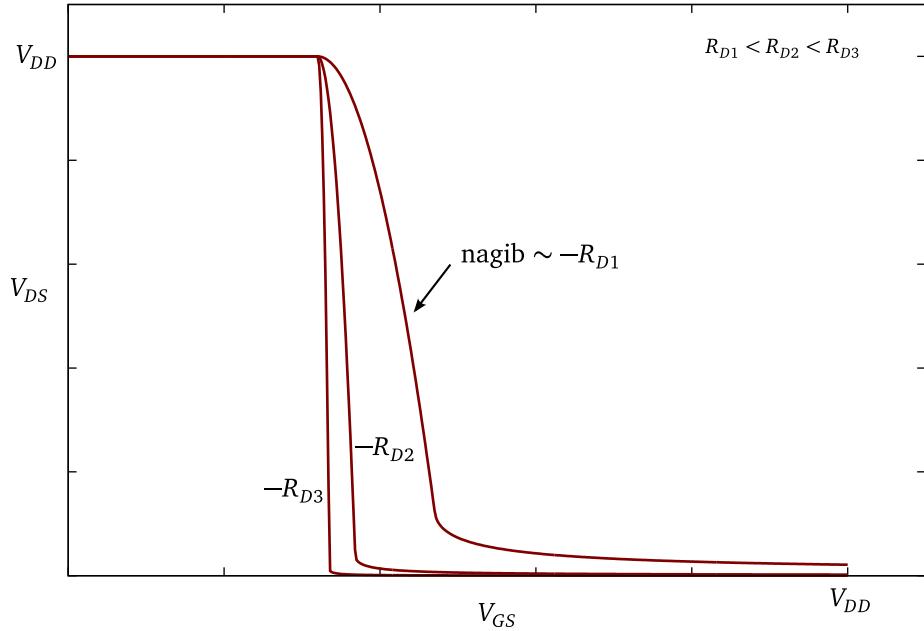
Maksimalna vrednost naponskog pojačanja teorijski je određena činjenicom da pad napona na otporniku može biti blizak vrednosti napona napajanja tj. $I_D R_D \rightarrow V_{DD}$, tako da je:

$$A_{v(max)} = -\frac{2V_{DD}}{V_{GS} - V_T}. \quad (4.31)$$

Realne vrednosti naponskog pojačanja su manje i zavise od više drugih faktora koji utiču na ukupne performanse kola.

4.4.2 Osnovni model za male signale

Na Sl. 4.42 prikazano je ekvivalentno kolo NMOS tranzistora za male signale. S obzirom da je oksid gejta električni izolator, u ulaznom kolu tranzistora nema struje. Zbog toga se ulazna otpornost tranzistora smatra beskonačnom, tj. prikazuje kao otvoreno kolo. Jedini ulazni parametar je napon



Slika 4.40: Uticaj otpornika R_D u kolu sa Sl. 4.34 na strminu naponske prenosne karakteristike.

v_{gs} . U izlaznom kolu se nalazi naponski kontrolisan strujni izvor $g_m v_{gs}$, u paralelnoj vezi sa izlaznom otpornošću tranzistora r_o . Tipične vrednosti izlazne otpornosti se kreću u opsegu od nekoliko desetina $\text{k}\Omega$ do $\text{M}\Omega$.

4.4.3 Naponsko pojačanje

Kada je tranzistor polarisan u jednosmernu radnu tačku u oblasti zasićenja, kao u kolu sa Sl. 4.34, napon na gejtu $v_{GSQ} \equiv v_{GS}$ je:

$$v_{GS} = V_{GS} + v_{gs}, \quad (4.32)$$

dok je struja drejna:

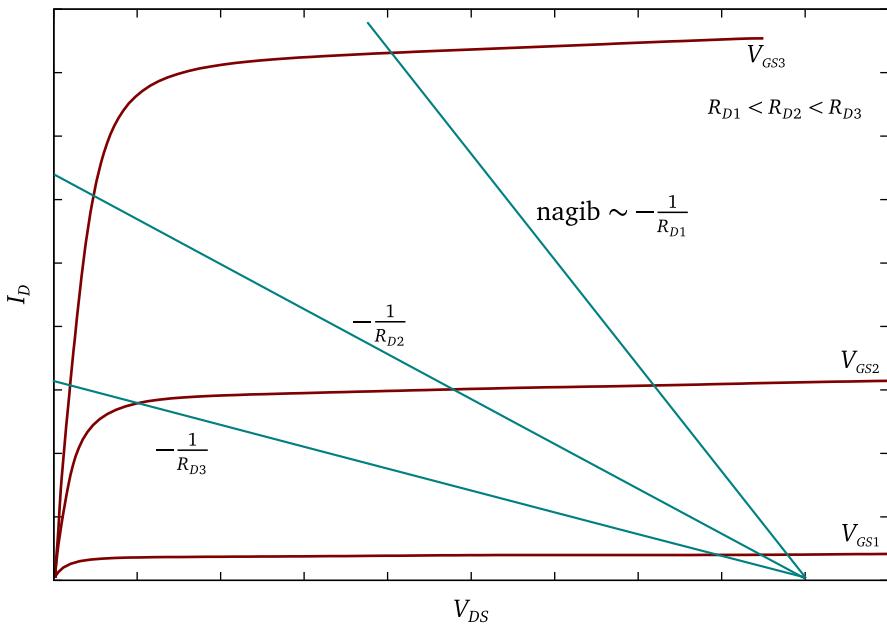
$$i_D = \frac{1}{2}k(v_{GS} - V_T)^2. \quad (4.33)$$

Zamenom (4.32) u (4.33) dobija se:

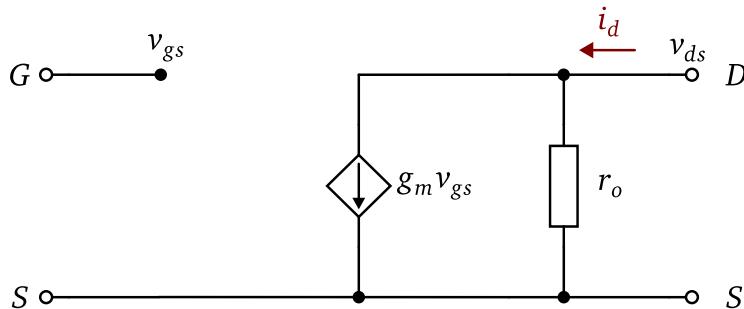
$$i_D = \frac{1}{2}k(V_{GS} - V_T)^2 + k(V_{GS} - V_T)v_{gs} + \frac{1}{2}kv_{gs}^2. \quad (4.34)$$

Da bi pojačavač bio linearan, potrebno je da bude ispunjen uslov:

$$\frac{1}{2}kv_{gs}^2 \ll k(V_{GS} - V_T)v_{gs}, \quad (4.35)$$



Slika 4.41: Uticaj otpornika R_D u kolu sa Sl. 4.34 na nagib radne pravac.



Slika 4.42: Ekvivalentno kolo NMOS tranzistora za male signale.

odnosno:

$$v_{gs} \ll 2(V_{GS} - V_T). \quad (4.36)$$

U ovom slučaju se treći član sa desne strane (4.34) može zanemariti. Napon na drejnu $v_{DSQ} \equiv v_{DS}$ u kolu sa Sl. 4.34 je:

$$v_{DS} = V_{DD} - i_D R_D = V_{DD} - R_D \left[\frac{1}{2} k(V_{GS} - V_T)^2 + k(V_{GS} - V_T)v_{gs} \right]. \quad (4.37)$$

U izrazu (4.37) se, korišćenjem (4.6), formalno mogu razdvojiti jednosmerna i naizmenična komponenta napona na drejnu:

$$v_{DS} = V_{DD} - R_D I_D - k(V_{GS} - V_T)R_D v_{gs} \equiv V_{DS} + v_{ds}, \quad (4.38)$$

pri čemu je:

$$v_{ds} = -k(V_{GS} - V_T)R_D v_{gs}. \quad (4.39)$$

Ako se naponsko pojačanje definiše kao $A_v = v_{out}/v_{in} = v_{ds}/v_{gs}$, onda se (4.39) može napisati u obliku:

$$A_v = \frac{v_{ds}}{v_{gs}} = -k(V_{GS} - V_T)R_D. \quad (4.40)$$

Na osnovu (4.17), može se napisati:

$$A_v = -g_m R_D, \quad (4.41)$$

odakle se zaključuje da je vrednost naponskog pojačanja direktno proporcionalna vrednosti transkonduktanse MOS tranzistora u radnoj tački.

Pored linearnosti, kod projektovanja pojačavača potrebno je obezbediti i  videti Sl. 3.37 pojačanje bez odsecanja, što se postiže odgovarajućom polarizacijom.

4.5 Polarizacija

Polarizacija (*biasing*) podrazumeva dovođenje MOS tranzistora u određenu oblast rada, odnosno postavljanje jednosmerne radne tačke. S obzirom da u elektronskim kolima jednosmerni naponi napajanja imaju unapred definisane fiksne vrednosti, polarizacija se vrši uz pomoć otpornika u ulaznom i izlaznom kolu tranzistora.

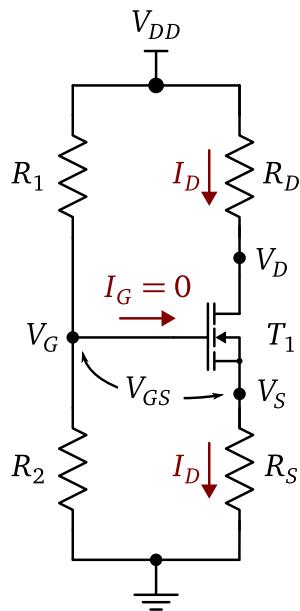
4.5.1 Polarizacija korišćenjem naponskog razdelnika

Polarizacija korišćenjem naponskog razdelnika prikazana je na Sl. 4.43. Za ovu polarizaciju potreban je samo jedan izvor jednosmernog napona V_{DD} . Polarizacija PMOS tranzistora je praktično identična, s tim što je sors tranzistora okrenut ka naponu V_{DD} , a drejn ka masi. Otpornici R_1 i R_2 formiraju naponski razdelnik, tako da se na gejt tranzistora dovodi napon:

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD}. \quad (4.42)$$

S druge strane je, iz ulaznog kola tranzistora:

$$V_G = V_{GS} + I_D R_S = V_{GS} + \frac{1}{2} k(V_{GS} - V_T)^2 R_S, \quad (4.43)$$



Slika 4.43: Polarizacija NMOS tranzistora korišćenjem naponskog razdelnika.

s obzirom da je cilj polarizacije da tranzistor bude u oblasti zasićenja (videti (4.6)). Razvojem (4.43) dobija se kvadratna jednačina po V_{GS} :

$$\frac{1}{2}kR_S V_{GS}^2 + (1 - kR_S V_T) V_{GS} + \frac{1}{2}kV_T^2 R_S - V_G = 0. \quad (4.44)$$

Rešenje (4.44) koje ima fizički smisao je:

$$V_{GS} = V_T + \frac{1}{kR_S} (\sqrt{1 + 2kR_S(V_G - V_T)} - 1), \quad (4.45)$$

s obzirom da mora biti $V_{GS} > V_T$, kako bi tranzistor provodio struju. Zamenom (4.45) u (4.43) dobija se struja dresna:

$$I_D = \frac{1}{2kR_S^2} (\sqrt{1 + 2kR_S(V_G - V_T)} - 1)^2. \quad (4.46)$$

Napon V_{DS} se određuje iz izlaznog kola tranzistora:

$$V_{DS} = V_{DD} - (R_D + R_S) I_D. \quad (4.47)$$

Polarizacija preko naponskog razdelnika stabiši radnu tačku. Na primer, ako struja I_D poraste, povećaće se i pad napona na otporniku R_S . Pošto je napon

V_G fiksiran, napon V_{GS} mora da se smanji, prema (4.43). Smanjenje napona V_{GS} rezultuje smanjenjem struje I_D , čime se radna tačka održava stabilnom. Treba napomenuti da se polarizacija može izvesti i bez otpornika R_S (sors se spaja direktno sa masom). Međutim, tada promena struje drezna ne izaziva promenu napona V_{GS} , pa je radna tačka nestabilna, kao što je opisano u primeru 4.15.

 **Primer 4.16:** Za kolo sa Sl. 4.43 potrebno je odrediti položaj radne tačke ako je poznat sledeći skup vrednosti:

$$\begin{aligned} V_{DD} &= 12 \text{ V}; R_1 = R_2 = 1 \text{ M}\Omega; R_S = R_D = 100 \text{ }\Omega; \\ V_T &= 2 \text{ V}; \text{ za } V_{GS} = 3,5 \text{ V je u oblasti zasićenja } I_D = 200 \text{ mA} \end{aligned}$$

Napon na gejtu tranzistora je:

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} = \frac{1 \cdot 10^6}{1 \cdot 10^6 + 1 \cdot 10^6} \times 12 = 6 \text{ V}.$$

Iz (4.6) je:

$$k = \frac{2I_D}{(V_{GS} - V_T)^2} = \frac{2 \times 0,2}{(3,5 - 2)^2} \simeq 0,18 \text{ AV}^{-2}.$$

Zamenom izračunatih vrednosti V_G i k u (4.45) dobija se napon između gejta i sorsa tranzistora:

$$\begin{aligned} V_{GS} &= V_T + \frac{1}{kR_S} (\sqrt{1 + 2kR_S(V_G - V_T)} - 1) \\ &= 2 + \frac{1}{0,18 \times 100} (\sqrt{1 + 2 \times 0,18 \times 100 \times (6 - 2)} - 1) \\ &\simeq 2,6 \text{ V}. \end{aligned}$$

Struja drezna se izračunava korišćenjem (4.46):

$$\begin{aligned} I_D &= \frac{1}{2kR_S^2} (\sqrt{1 + 2kR_S(V_G - V_T)} - 1)^2 \\ &= \frac{1}{2 \times 0,18 \times 100^2} (\sqrt{1 + 2 \times 0,18 \times 100 \times (6 - 2)} - 1)^2 \\ &\simeq 34 \text{ mA}. \end{aligned}$$

Napon između drezna i sorsa tranzistora izračunava se iz (4.47):

$$V_{DS} = V_{DD} - (R_D + R_S)I_D = 12 - (100 + 100) \times 0,034 \simeq 5,23 \text{ V}.$$

Proverom se utvrđuje da li izračunate vrednosti zadovoljavaju potreban uslov (4.7) da tranzistor bude u zasićenju:

$$V_{DS} > V_{GS} - V_T \Rightarrow 5,23 > 2,6 - 2.$$

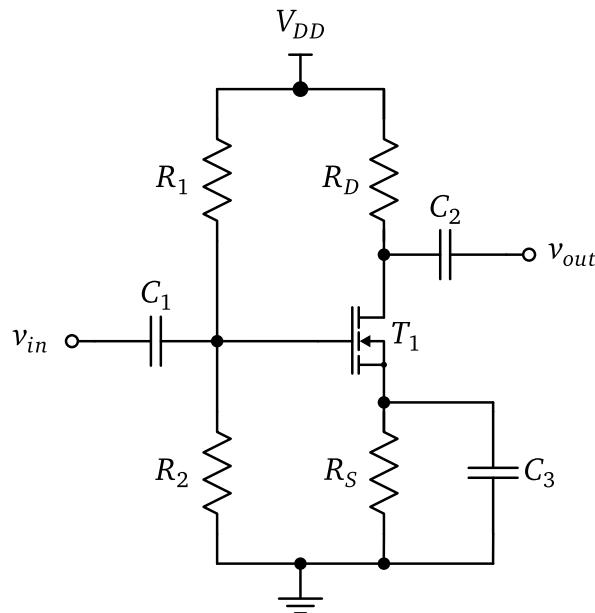
 **Primer 4.17:** Prilikom praktične realizacije polarizacije pomoću naponskog razdelenika vrednosti otpornosti otpornika R_1 i R_2 u kolu sa Sl. 4.43 biraju se tako da su reda veličine nekoliko stotina kΩ ili MΩ, kako bi ulazna otpornost pojačavača bila velika. Vrednosti otpornosti otpornika R_S i R_D biraju se na osnovu željene vrednosti struje I_D u radnoj tački i tipično se kreću od nekoliko desetina Ω do nekoliko kΩ. Često je u upotrebi i empirijsko pravilo:

$$I_D R_D \simeq V_{DS} \simeq I_D R_S \approx \frac{V_{DD}}{3},$$

 videti 3.5.5

koje se koristi za određivanje početnih vrednosti ovih otpornosti. Nakon toga se manjim promenama vrednosti otpornosti može izvršiti preciznije podešavanje položaja radne tačke, ukoliko je potrebno. Prilikom određivanja položaja radne tačke potrebno je uzeti u obzir i zavisnost električnih karakteristika tranzistora od temperature, što proizvođači standardno daju u okviru tehničkih specifikacija.

Pojačavačko kolo u konfiguraciji tranzistora sa zajedničkim sorsom prikazano je na Sl. 4.44. Tranzistor je korišćenjem naponskog razdelenika polarisan

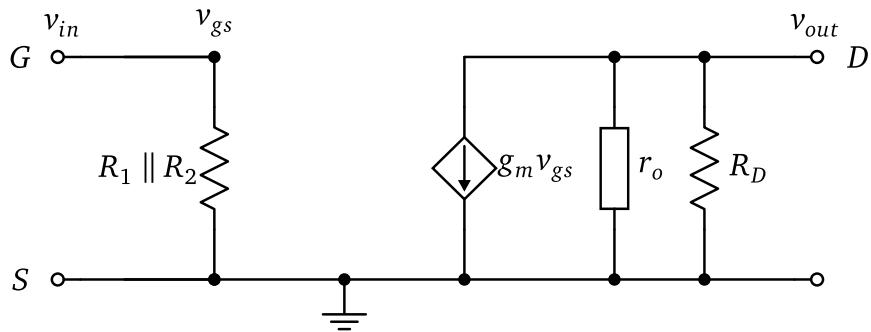


Slika 4.44: Pojačavač sa zajedničkim sorsom polarisan korišćenjem naponskog razdelenika.

u jednosmernu radnu tačku Q . Kondenzatori C_1 i C_2 efektivno odvajaju jednosmerne signale na gejtu i drejnu od ostatka kola. Kondenzator C_3 prespaja

(*bypass*) naizmenični signal na masu, odvajajući ga na taj način od jednostrnog signala na sorsu tranzistora. Reaktanse sva tri kondenzatora su takve da oni za opseg učestanosti signala koji se pojačava predstavljaju kratak spoj. Za izbor vrednosti kapacitivnosti kondenzatora važe kriterijumi opisani u [videti str. 167](#) i primer [3.14](#) u potpoglavlju [3.5.2](#).

Ekvivalentno kolo za male signale kola sa Sl. 4.44 prikazano je na Sl. 4.45. Ulazna otpornost ovog kola je:



Slika 4.45: Ekvivalentno kolo za male signale kola sa Sl. 4.44.

$$R_{in} = R_1 \parallel R_2 , \quad (4.48)$$

dok je izlazna otpornost:

$$R_{out} = r_o \parallel R_D \simeq R_D , \text{ za } r_o \gg R_D . \quad (4.49)$$

U praksi se uslov $r_o \gg R_D$ svodi na $r_o \geq 10R_D$. Naponsko pojačanje je tada:

$$A_v = \frac{V_{out}}{V_{in}} = -g_m R_D , \quad (4.50)$$

što je identično izrazu (4.41). Ako nije ispunjen uslov $r_o \gg R_D$ u obzir se uzima i izlazna otpornost tranzistora r_o , pa je naponsko pojačanje:

$$A_v = -g_m (R_D \parallel r_o) . \quad (4.51)$$

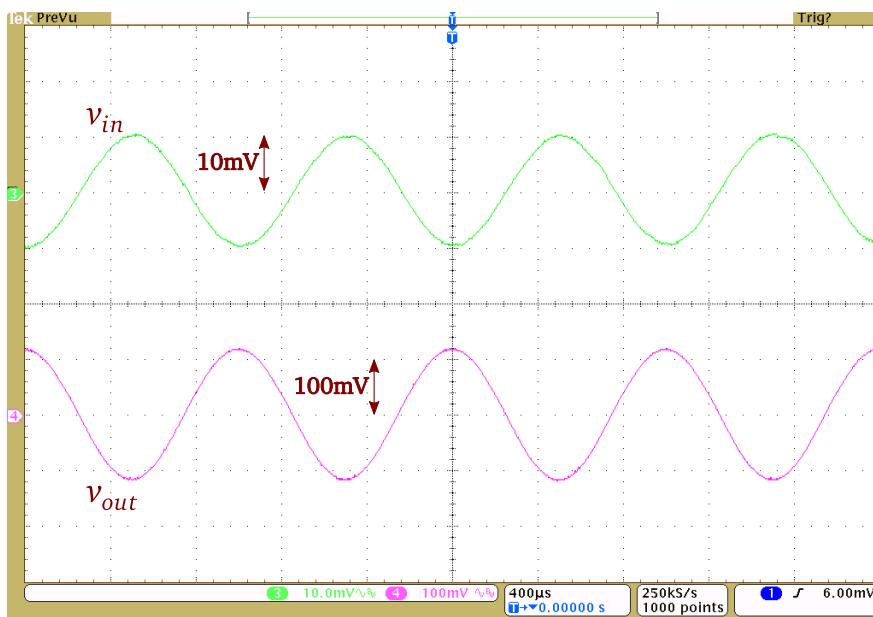
Primer 4.18: Za pojačavač čiji je položaj radne tačke određen u primeru 4.16 transkonduktansa je, na osnovu (4.17):

$$g_m = k(V_{GS} - V_T) = 0,18 \times (2,6 - 2) \simeq 0,11 \text{ A V}^{-1} ,$$

pa je naponsko pojačanje:

$$A_v = -g_m R_D = -0,11 \times 100 = -11 . \quad (4.52)$$

Eksperimentalni talasni oblici signala na ulazu i izlazu ovako projektovanog pojačavača prikazani su na Sl. 4.46



Slika 4.46: Eksperimentalni talasni oblici naizmeničnog ulaznog i izlaznog signala u kolu sa Sl. 4.44. Upotrebljeni tranzistor je BS170, a vrednosti parametara kola su iz primera 4.16, pri čemu je $C_3 = 100 \mu\text{F}$. Razmera za v_{in} je 10 mV/pod., a za v_{out} je 100 mV/pod.!

4.5.2 Polarizacija korišćenjem povratne sprege iz drejna

Polarizacija tranzistora korišćenjem povratne sprege iz drejna (*drain feedback*) ostvaruje se uz pomoć kola prikazanog na Sl. 4.47. Pošto prema gejtu ne teče struja, to je:

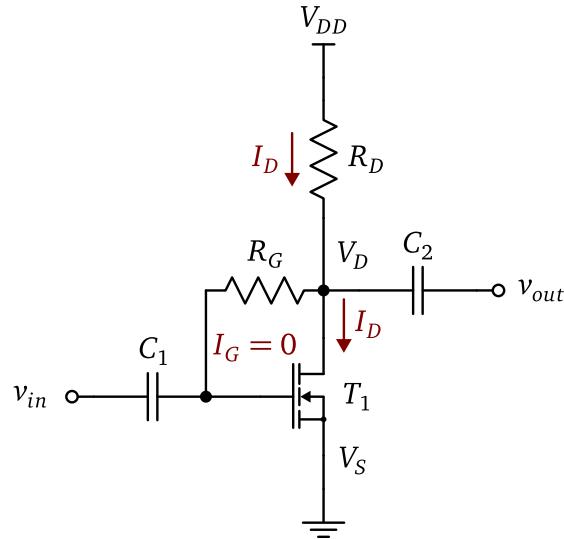
$$V_{GS} = V_{DS}, \quad (4.53)$$

pa je tranzistor sigurno u zasićenju, s obzirom na uslov (4.7). Zbog toga je:

$$V_{DD} = I_D R_D + V_{DS} = I_D R_D + V_{GS}. \quad (4.54)$$

Vrednost otpornosti otpornika R_G je velika i tipično iznosi nekoliko $\text{M}\Omega$, dok se nagib radne prave podešava pomoću vrednosti otpornosti otpornika R_D . Time se podešava i položaj radne tačke, kao što je ilustrovano na Sl. 4.48. S obzirom na (4.53), radna tačka se nalazi u preseku radne prave i prenosne karakteristike tranzistora.

Ovom polarizacijom se takođe postiže stabilizacija radne tačke. Na primer, ako struja drejna poraste, povećaće se i pad napona na otporniku R_D . Pošto je napon V_{DD} fiksiran, napon V_{GS} mora da se smanji, prema (4.54). Smanjenje napona V_{GS} rezultuje smanjenjem struje I_D , čime se radna tačka održava stabilnom.



Slika 4.47: Pojačavač sa zajedničkim sorsom polarisan korišćenjem povratne sprege iz drejna.

Ekvivalentno kolo za male signale kola sa Sl. 4.47 prikazano je na Sl. 4.49. U ovom slučaju postoji sprega između izlaza i ulaza kola, preko otpornika R_G . Struja i_{in} se može izraziti kao:

$$i_{in} = \frac{v_{in} - v_{out}}{R_G}. \quad (4.55)$$

S druge strane je:

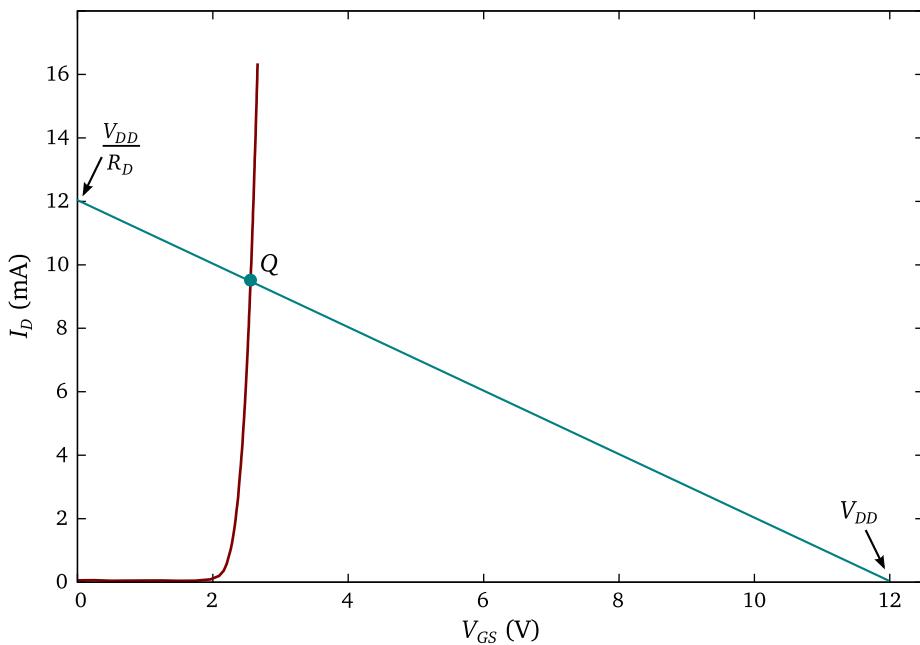
$$i_{in} = g_m v_{gs} + \frac{v_{out}}{r_o \parallel R_D} = g_m v_{in} + \frac{v_{out}}{r_o \parallel R_D}, \quad (4.56)$$

s obzirom da je $v_{in} = v_{gs}$. Izjednačavanjem (4.55) i (4.56) se dobija:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{\frac{1}{R_G} - g_m}{\frac{1}{r_o \parallel R_D} + \frac{1}{R_G}}. \quad (4.57)$$

S obzirom da je vrednost otpornosti otpornika R_G velika, to je:

$$\begin{aligned} g_m &\gg \frac{1}{R_G}, \\ \frac{1}{r_o \parallel R_D} &\gg \frac{1}{R_G}, \end{aligned}$$



Slika 4.48: Eksperimentalno određivanje položaja radne tačke u kolu sa Sl. 4.47. Upotrebljeni tranzistor je BS170, a parametri kola su $R_G = 10\text{ M}\Omega$, $R_D = 1\text{ k}\Omega$, $V_{DD} = 12\text{ V}$ i $v_{in} = 0$.

pa se (4.57) svodi na:

$$A_v \simeq -g_m(r_o \parallel R_D) . \quad (4.58)$$

Ako je $r_o > 10R_D$, što je čest slučaj u praksi, tada je naponsko pojačanje:

$$A_v \simeq -g_m R_D . \quad (4.59)$$

Primer 4.19: Položaj radne tačke na Sl. 4.48 je određen koordinatama $V_{GS} \approx 2,6\text{ V}$ i $I_D \approx 9,5\text{ mA}$. Ako je napon praga tranzistora $V_T = 2\text{ V}$, transkonduktansa je:

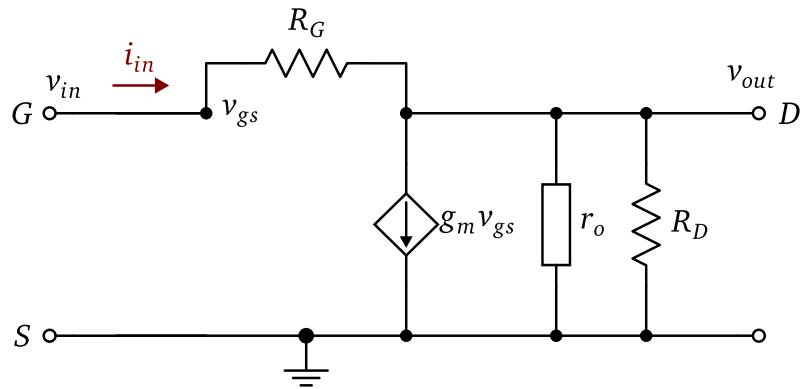
$$g_m = \frac{2I_D}{V_{GS} - V_T} = \frac{2 \times 0,0095}{2,6 - 2} \simeq 0,032\text{ A V}^{-1},$$

pa je naponsko pojačanje:

$$A_v = -g_m R_D = -0,032 \times 1000 = -32 .$$

Izračunata vrednost ima fizički smisao jer je manja od maksimalne vrednosti određene izrazom (4.31), koja u ovom slučaju iznosi:

$$A_{v(max)} = -\frac{2V_{DD}}{V_{GS} - V_T} = -\frac{2 \times 12}{2,6 - 2} = -40 .$$



Slika 4.49: Ekvivalentno kolo za male signale kola sa Sl. 4.47.

Ulagana otpornost pojačavača bez opterećenja može se odrediti korišćenjem (4.55) i (4.56):

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{R_G + r_o \parallel R_D}{1 + g_m(r_o \parallel R_D)}. \quad (4.60)$$

Pošto je u praksi $R_G \gg r_o \parallel R_D$, za $r_o > 10R_D$, ulagana otpornost se može aproksimirati izrazom:

$$R_{in} \approx \frac{R_G}{1 + g_m R_D}. \quad (4.61)$$

Primer 4.20: Za vrednosti parametara sa Sl. 4.48 i primera 4.19 ulagana otpornost je:

$$R_{in} = \frac{R_G}{1 + g_m R_D} = \frac{10 \times 10^6}{1 + 0,032 \times 1000} \approx 300 \text{ k}\Omega,$$

što je dovoljno velika vrednost da unutrašnja otpornost izvora naizmeničnog signala u najvećem broju praktičnih slučajeva nema značajniji uticaj na vrednost naponskog pojačanja.

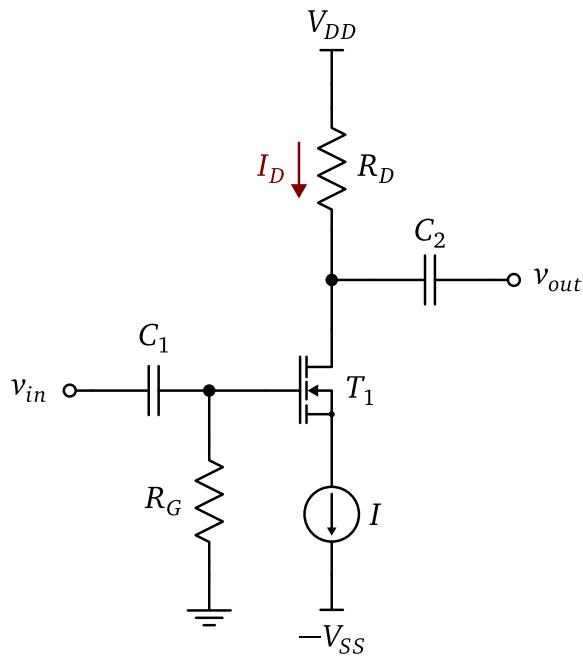
videti 3.83

Izlazna otpornost pojačavača je $R_{out} \simeq R_D$.

Treba napomenuti da se uticaj otpornosti izvora i opterećenja na pojačavač uticaj otpornosti izvora i opterećenja če sa MOS tranzistorima analizira na ekvivalentan način kao i kod pojačavača sa bipolarnim tranzistorima, što je opisano u 3.5.5.

4.5.3 Polarizacija korišćenjem izvora konstantne struje

Polarizacija tranzistora korišćenjem izvora konstantne struje (*constant current source*) ostvaruje se uz pomoć kola prikazanog na Sl. 4.50. U ovom



Slika 4.50: Polarizacija NMOS tranzistora korišćenjem izvora konstantne struje.

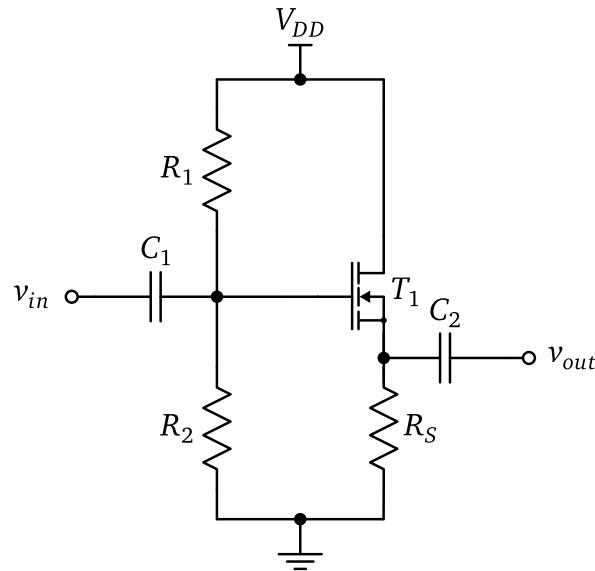
kolu se gejt tranzistora preko otpornika R_G drži na potencijalu mase. Vrednost otpornosti otpornika R_G je velika, kako bi ulazna otpornost pojačavača bila velika. Kroz tranzistor se održava konstantna struja $I = I_D$, uz pomoć izvora konstantne struje na sorsu. Sors tranzistora je na negativnom potencijalu u odnosu na gejt, čime se kanal tranzistora drži otvorenim.

Izvor konstantne struje predstavlja posebno elektronsko kolo, koje je projektovano tako da bude relativno imuno na faktore koji bi mogli da utiču na vrednost struje [8], [49]. Zbog toga je polarizacija MOS tranzistora ovom tehnikom najbolja sa stanovišta stabilnosti radne tačke. Međutim, nedostatak je u potrebi za negativnim naponom napajanja $-V_{SS}$, što usložnjava realizaciju pojačavača. Ovaj vid polarizacije se najčešće koristi u integriranim kolima⁷, jer se na jednom čipu mogu dobiti tranzistori uniformnih električnih karakteristika.

4.5.4 Pojačavač sa zajedničkim drejnom

Kolo pojačavača sa zajedničkim drejnom prikazano je na Sl. 4.51. U ovoj konfiguraciji je izlaz pojačavača na sorsu tranzistora. Za naizmenični signal

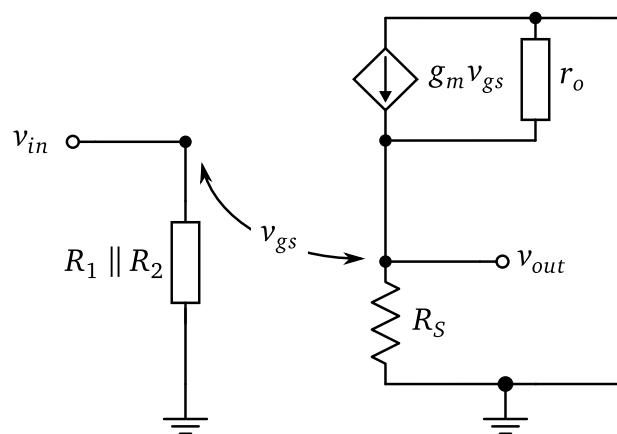
⁷Detaljan opis realizacije izvora konstantne struje može se naći, npr., u [10].



Slika 4.51: Pojačavač sa zajedničkim drejnom.

je drejn na masi, pa otuda i naziv konfiguracije. Tranzistor je polarisan u jednosmernu radnu tačku korišćenjem naponskog razdelnika koji čine otpornici R_1 i R_2 . Stabilizacija radne tačke postiže se korišćenjem otpornika R_S . Položaj radne tačke određuje se postupkom koji je opisan u 4.5.1.

Primenom modela sa Sl. 4.42 dobija se ekvivalentno kolo za male signale prikazano na Sl. 4.52. Iz ulaznog kola je:



Slika 4.52: Ekvivalentno kolo za male signale kola sa Sl. 4.51.

$$\nu_{in} = \nu_{gs} + \nu_{out}, \quad (4.62)$$

dok je iz izlaznog kola:

$$\nu_{out} = g_m \nu_{gs} (R_S \parallel r_o). \quad (4.63)$$

Naponsko pojačanje je:

$$A_\nu = \frac{\nu_{out}}{\nu_{in}} = \frac{g_m (R_S \parallel r_o)}{1 + g_m (R_S \parallel r_o)}. \quad (4.64)$$

Naponsko pojačanje je pozitivno, što znači da je izlazni signal u fazi sa ulaznim. Pored toga, pojačanje je uvek manje od jedinice, mada su praktične vrednosti takve da je $0,75 < A_\nu < 1$. Kod pojačavača sa zajedničkim drejnom izlazni signal je replika ulaznog signala. Drugim rečima, promene izlaznog signala u potpunosti prate promene ulaznog signala, kako po amplitudi (približno), tako i po fazi. Zbog toga se ovo kolo još naziva *i source follower*. Ulazna otpornost kola je velika, a izlazna mala ($R_{out} \approx 1/g_m$), što ga čini pogodnim za primenu kao bafera impedanse – prilagođava veliku izlaznu otpornost izvora signala maloj ulaznoj otpornosti opterećenja.

source follower

videti primer 3.21

 **Primer 4.21:** Za kolo sa Sl. 4.51 potrebno je odrediti vrednosti otpornosti otpornika, tako da tranzistor bude polarisan u radnu tačku određenu koordinatama ($V_{GS} = 2\text{V}$, $I_D = 10\text{mA}$) u oblasti zasićenja. Takođe je potrebno izračunati vrednost naponskog pojačanja. Poznat je sledeći skup vrednosti:

$$V_{DD} = 12\text{V}; V_T = 1,6\text{V}; r_o \gg R_S.$$

Za određivanje vrednosti otpornosti otpornika R_S u praksi se koristi empirijsko pravilo:

$$I_D R_S \approx \frac{V_{DD}}{2},$$

pa je:

$$R_S = \frac{V_{DD}}{2I_D} = \frac{12}{2 \times 10 \times 10^{-3}} = 600\Omega.$$

Uzimajući u obzir najблиžu standardnu vrednost otpornosti, može se usvojiti $R_S = 620\Omega$, tako da je napon na sorsu tranzistora:

$$V_S = I_D R_S = 10 \times 10^{-3} \times 620 = 6,2\text{V}.$$

Pošto je $V_{GS} = V_G - V_S = 2\text{V}$, napon na gejtu tranzistora treba podesiti tako da je:

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} = 8,2\text{V}.$$

Aproksimativno se može uzeti da je potrebna vrednost napona na gejtu:

$$V_G \approx \frac{2}{3} V_{DD},$$

iz čega proizilazi da je $R_2 \approx 2R_1$. Ako se, uzimajući u obzir standardne vrednosti otpornosti, usvoji $R_1 = 150 \text{ k}\Omega$, onda je $R_2 = 330 \text{ k}\Omega$. Za ove vrednosti otpornosti je napon na gejtu tranzistora $V_G = 8,25 \text{ V}$. Za izračunate vrednosti je $V_{DS} > V_{GS} - V_T$ ($6 > 2 - 1,6$), što znači da je tranzistor u oblasti zasićenja.

Na osnovu (4.6) je:

$$k = \frac{2I_D}{(V_{GS} - V_T)^2} = \frac{2 \times 10 \times 10^{-3}}{(2 - 1,6)^2} = 0,125 \text{ AV}^{-2}.$$

Transkonduktansa se može izračunati na osnovu (4.17):

$$g_m = k(V_{GS} - V_T) = 0,125 \times (2 - 1,6) = 0,05 \text{ A V}^{-1}.$$

Pošto je $r_o \gg R_S$, to je $r_o \parallel R_S \simeq R_S$. Prema (4.64), naponsko pojačanje je:

$$A_v = \frac{g_m R_S}{1 + g_m R_S} = \frac{0,05 \times 620}{1 + 0,05 \times 620} \simeq 0,97.$$

 **Primer 4.22:** Za kolo sa Sl. 4.53 potrebno je odrediti vrednosti otpornosti otpornika, tako da tranzistor bude polarisan u radnu tačku određenu koordinatama ($V_{GS} = -4 \text{ V}$, $V_{DS} = -8 \text{ V}$, $I_D = -90 \text{ mA}$) u oblasti zasićenja. Takođe je potrebno izračunati vrednost naponskog pojačanja. Poznat je sledeći skup vrednosti:

$$V_{DD} = 15 \text{ V}; V_T = -2 \text{ V}; r_o \gg R_S.$$

Analiza PMOS pojačavača sa zajedničkim drejnom analogna je analizi NMOS pojačavača iz primera 4.21. Vrednost otpornosti otpornika R_S je:

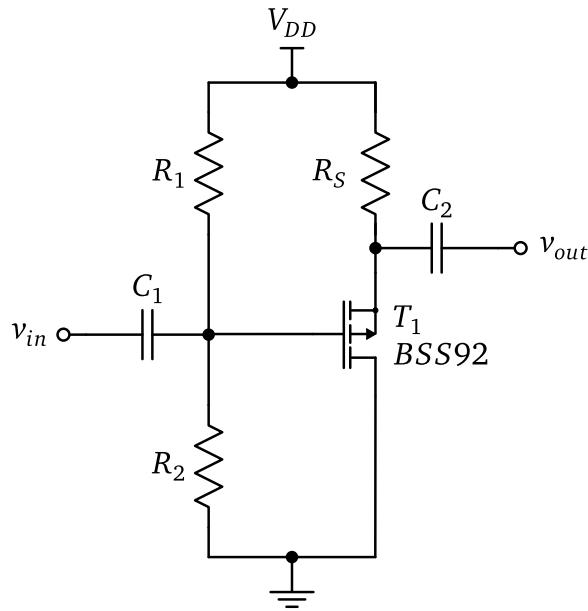
$$R_S = \frac{V_{DD} - |V_{DS}|}{|I_D|} = \frac{15 - 8}{0,09} \simeq 78 \Omega.$$

Uzimajući u obzir najbližu standardnu vrednost otpornosti, može se usvojiti $R_S = 75 \Omega$, tako da je napon na sorsu tranzistora:

$$V_S = V_{DD} - |I_D|R_S = 15 - 0,09 \times 75 = 8,25 \text{ V}.$$

Pošto je $V_{GS} = -4 \text{ V}$, to znači da napon na gejtu tranzistora treba podesiti tako da je:

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} = V_S - |V_{GS}| = 8,25 - 4 = 4,25 \text{ V}.$$



Slika 4.53: PMOS pojačavač sa zajedničkom drejnom.

Uzimajući u obzir standardne vrednosti otpornosti, za $R_1 = 330 \text{ k}\Omega$ i $R_2 = 820 \text{ k}\Omega$, dobija se $V_G = 4,3 \text{ V}$.

Na osnovu (4.6) je:

$$k = \frac{2|I_D|}{(|V_{GS}| - |V_T|)^2} = \frac{2 \times 0,09}{(4-2)^2} = 0,045 \text{ AV}^{-2}.$$

Transkonduktansa se može izračunati na osnovu (4.17):

$$g_m = k(|V_{GS}| - |V_T|) = 0,045 \times (4-2) = 0,09 \text{ AV}^{-1}.$$

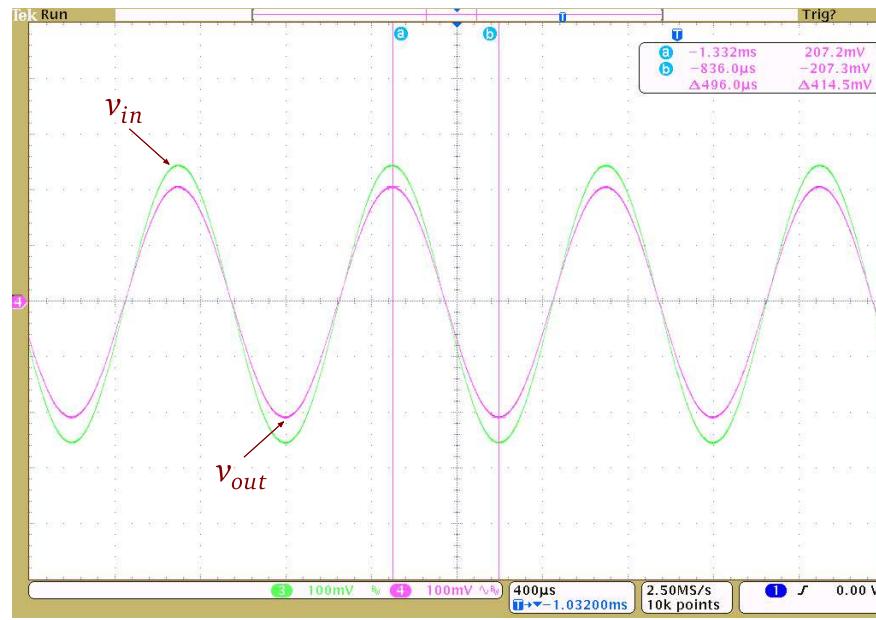
Pošto je $r_o \gg R_S$, to je $r_o \parallel R_S \simeq R_S$. Prema (4.64), naponsko pojačanje je:

$$A_v = \frac{g_m R_S}{1 + g_m R_S} = \frac{0,09 \times 75}{1 + 0,09 \times 75} = 0,87.$$

Eksperimentalni talasni oblici naizmeničnog ulaznog i izlaznog signala prikazani su na Sl. 4.54. Na ulaz kola doveden je naizmenični signal v_{in} amplitude 250 mV, dok se na izlazu kola pojavljuje signal v_{out} amplitude 207 mV. To znači da je realno naponsko pojačanje $A_v \simeq 0,83$, a razlika u odnosu na izračunatu vrednost je usled izbora otpornika standardnih vrednosti otpornosti, kao i njihovih tolerancija.

4.5.5 Pojačavač sa zajedničkim gejtom

Kolo pojačavača sa zajedničkom gejtom prikazano je na Sl. 4.55. Tranzi-



Slika 4.54: Eksperimentalni talasni oblici naizmeničnog ulaznog i izlaznog signala u kolu sa Sl. 4.53.

stor je polarisan u jednosmernu radnu tačku korišćenjem naponskog razdelnika. Naizmenični ulazni signal dovodi se na sors tranzistora. Za naizmenične signale kondenzator C_1 predstavlja kratak spoj, tako da je gejt na masi i predstavlja zajedničku elektrodu. Stabilizacija radne tačke postiže se korišćenjem otpornika R_S . Položaj radne tačke određuje se postupkom koji je opisan u 4.5.1.

Ekvivalentno kolo za male signale prikazano je na Sl. 4.56. Otpornici R_1 i R_2 se ne pojavljuju u ekvivalentnom kolu jer su za male signale kratko spojeni na masu preko kondenzatora C_1 . Treba primetiti da je:

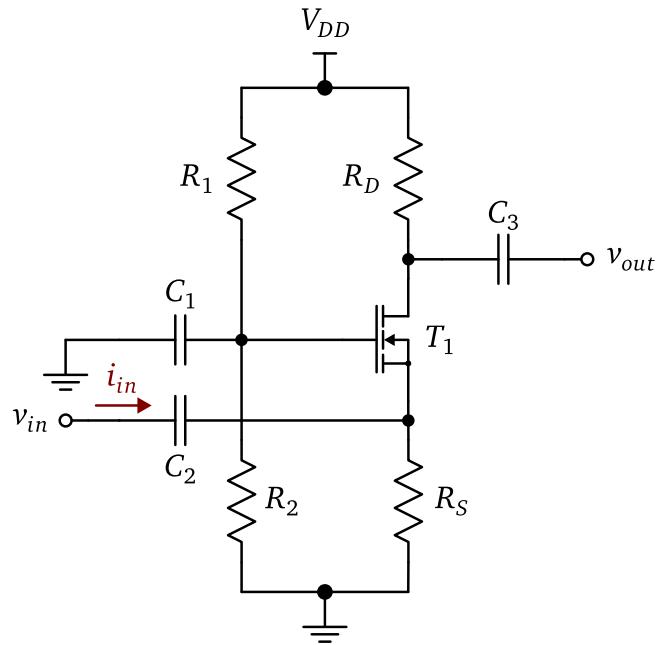
$$v_{gs} = -v_{in} . \quad (4.65)$$

Kroz otpornik R_S teče struja koja predstavlja zbir struje drenova i struje koju generiše izvor signala v_{in} , tako da je:

$$i_s = i_d + i_{in} = \frac{v_{in}}{R_S} . \quad (4.66)$$

Korišćenjem ove transformacije, iz ulaznog kola sa Sl. 4.56 može se napisati:

$$v_{in} = -i_d R_D - r_o (i_d - g_m v_{gs}) \quad (4.67)$$



Slika 4.55: Pojačavač sa zajedničkom gejtom.

Imajući u vidu (4.65), iz (4.67) se dobija:

$$i_d = -\frac{1 + g_m r_o}{R_D + r_o} v_{in} . \quad (4.68)$$

Naponsko pojačanje je:

$$A_v = \frac{v_{out}}{v_{in}} = -\frac{i_d R_D}{v_{in}} = \frac{(1 + g_m r_o) R_D}{R_D + r_o} . \quad (4.69)$$

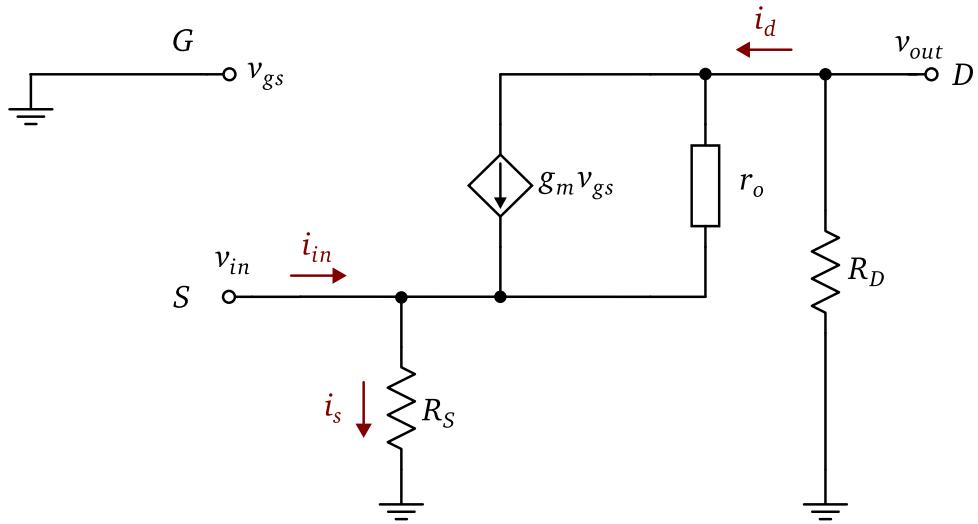
Ako je $r_o > 10R_D$ i $g_m r_o \gg 1$, naponsko pojačanje je:

$$A_v \approx g_m R_D . \quad (4.70)$$

Naponsko pojačanje je po vrednosti isto kao kod pojačavača sa zajedničkim sorsom, ali je pozitivno, što znači da pojačavač sa zajedničkim gejtom ne inverte ulazni signal.

Imajući u vidu (4.66) i (4.68), ulazna otpornost pojačavača je:

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{(R_D + r_o) R_S}{R_D + r_o + (1 + g_m r_o) R_S} . \quad (4.71)$$



Slika 4.56: Ekvivalentno kolo za male signale kola sa Sl. 4.55.

Ako je $r_o > 10R_D$, $g_m r_o \gg 1$ i $g_m R_S \gg 1$, ulazna otpornost je:

$$R_{in} \approx \frac{1}{g_m}. \quad (4.72)$$

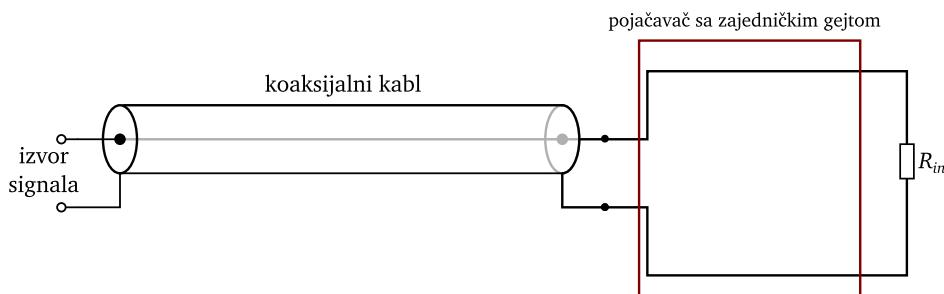
Ulagna otpornost pojačavača sa zajedničkom gejtom je mala i tipično je reda veličine nekoliko desetina Ω . Izlazna otpornost se može odrediti pristupom opisanim u 3.5.5 i iznosi:

$$R_{out} \approx R_D. \quad (4.73)$$

Izlazna otpornost je relativno velika i tipično iznosi od nekoliko stotina Ω do nekoliko desetina $k\Omega$. Kada se pojačavač realizuje u integriranim kolima i polariše korišćenjem izvora konstantne struje može biti i znatno veća.

Pojačavač sa zajedničkim gejtom se ponaša kao bafer impedanse i to tako da prilagođava relativno malu izlaznu otpornost generatora velikoj ulaznoj otpornosti opterećenja (suprotno od pojačavača sa zajedničkim drejnom). videti str. 189 Ovaj pojačavač se koristi i kao strujni bafer, pri čemu se ovakva konfiguracija realizuje isključivo u integriranim kolima.

Primer 4.23: Pojačavač sa zajedničkim gejtom se primjenjuje za prilagođenje impedanse koaksijalnih kablova, kao što je ilustrovano na Sl. 4.57. Koaksijalni kablovi se koriste u mnogim sistemima za prenos signala između dva elektronska uređaja. Na primer, koaksijalni kablovi koji se koriste kod mernih instrumenata imaju podužnu impedansu 50Ω . Pojačavač sa zajedničkim gejtom se može upotrebiti za prilagođenje male impedanse kabla velikoj impedansi kola koje se pobuđuje.



Slika 4.57: Ilustracija primene pojačavača sa zajedničkim gejtom za prilagođenje impedanse koaksijalnih kablova.

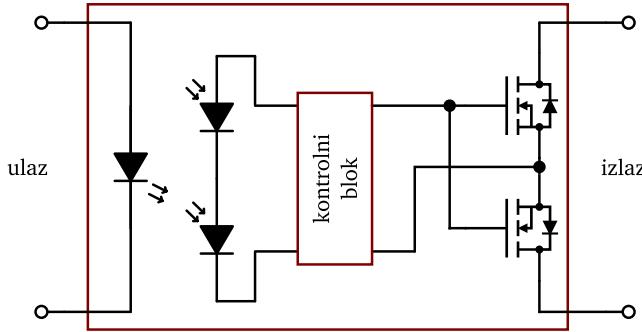
Kvalitativno poređenje parametara osnovnih pojačavačkih stepena sa MOS tranzistorima prikazano je u Tab. 4.1.

Tabela 4.1: Kvalitativno poređenje parametara osnovnih pojačavačkih stepena sa MOS tranzistorima.

Parametar	Pojačavač sa zajedničkim		
	sorsom	drejnom	gejtom
Naponsko pojačanje	srednje/veliko	1	srednje/veliko
Strujno pojačanje	–	–	1
Ulazna otpornost	velika	velika	mala
Izlazna otpornost	srednja/velika	mala	srednja/velika

4.6 Fotonaponski relej

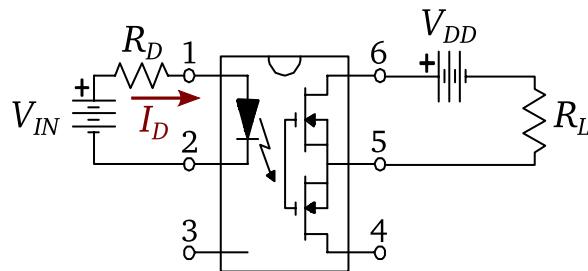
Fotonaponski relej (*photovoltaic relay*) je optoelektronska komponenta koja predstavlja elektronski prekidač. Drugi naziv za ovu komponentu je fotoMOS relej. Osnovna namena mu je da služi kao zamena za elektromehaničke releje. Od standardnih elektronskih prekidača realizovanih pomoću MOS tranzistora razlikuje se po tome što su ulaz i izlaz galvanski izolovani. Pored toga, na izlaz releja se može priključiti opterećenje koje se pobuđuje naizmeničnim signalom. Blok dijagram fotonaponskog releja prikazan je na Sl. 4.58. Na ulazu kola nalazi se LE dioda, koja pobuđuje niz foto dioda. Ovaj niz u stvari predstavlja fotonaponsku ćeliju, čiji je izlazni napon dovoljan da polariše gejt izlaznih MOS tranzistora na vrednost veću od napona praga, tako da tranzistori mogu da provode struju. Tranzistori su polarisani u linearnu oblast, tako da je pad napona na njima zanemarljiv. Kada LE dioda prestane da emituje svetlost, izlazni tranzistori se isključuju. Kontrolni blok ima ulogu videti Sl. 4.12



Slika 4.58: Blok dijagram fotonaponskog releja.

da reguliše napon na gejtu, kao i da prilikom isključenja brzo odvede nagomilano nanelektrisanje sa gejta (tj. isprazni kapacitivnosti izlaznih tranzistora). Izlazni tranzistori su MOS tranzistori snage, tako da se relejem mogu kontrolisati veliki potrošači. Na izlazu fotonaponskog releja može biti i samo jedan tranzistor, ali u tom slučaju relay može da kontroliše samo opterećenja koja se pobuđuju jednosmernim signalom. Sve komponente nalaze se unutar jednog kućišta.

Primer 4.24: Fotonaponski relay PVG612 se može upotrebiti za kontrolu jednosmerno polarisanog opterećenja, kao na Sl. 4.59. Eksperimentalna

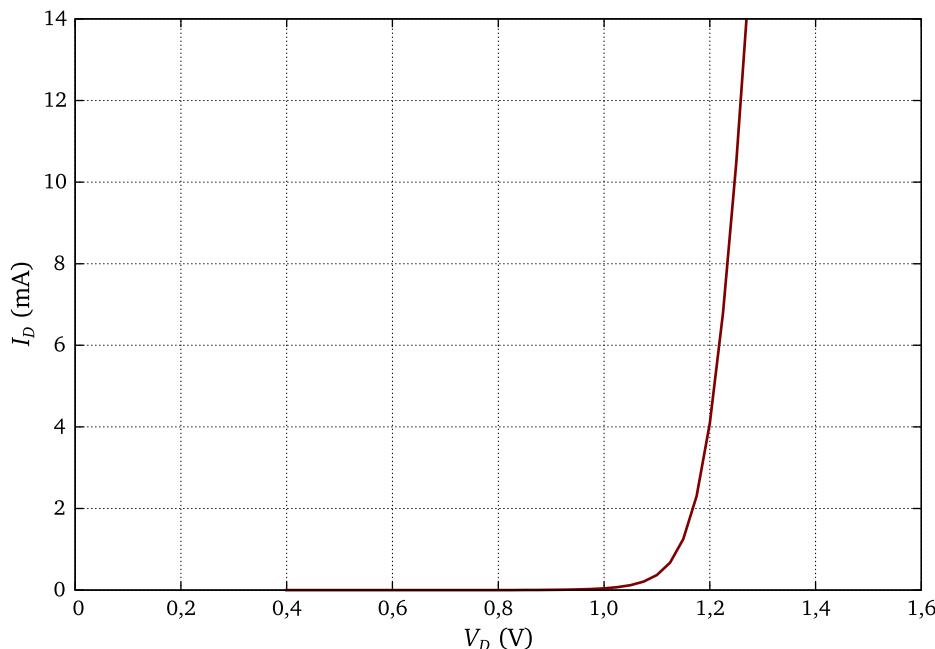


Slika 4.59: Tipična primena fotonaponskog releja PVG612 sa jednosmerno polarisanim opterećenjem na izlazu. Adaptacija na osnovu tehničke specifikacije proizvođača [50].

strujno-naponska karakteristika LE diode, prikazana je na Sl. 4.60. Potrebno je odrediti vrednost otpornosti otpornika R_D tako da struja kroz LE diodu bude 10 mA , pri ulaznom naponu $V_{IN} = 5 \text{ V}$.

Za struju $I_D = 10 \text{ mA}$ je, na osnovu Sl. 4.60, pad napona na LE diodi $V_D \approx 1,25 \text{ V}$. Iz ulaznog kola na Sl. 4.59 je:

$$R_D = \frac{V_{IN} - V_D}{I_D} = \frac{5 - 1,25}{10 \times 10^{-3}} = 375 \Omega .$$



Slika 4.60: Eksperimentalna strujno–naponska karakteristika LE diode fotonaponskog releja PVG612 na sobnoj temperaturi.

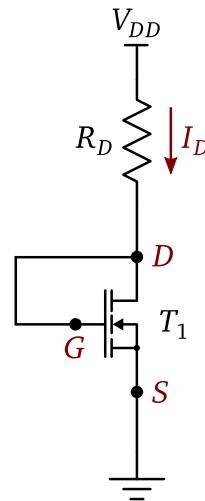
Uzimajući u obzir najbližu standardnu vrednost otpornosti, može se uzeti $R_D = 390 \Omega$.

Fotonaponski releji se široko primenjuju u telekomunikacionim uređajima, medicinskoj opremi, industrijskim mašinama i u mernim uređajima. Imaju više prednosti u odnosu na elektromehaničke releje, a najznačajnije su duži radni vek, veća pouzdanost, male dimenzije, bešuman rad i prekidanje bez oscilacija i varničenja. Osnovni nedostaci su veća izlazna otpornost, kao i viša cena.

4.7 Primeri za samostalan rad

⌚ **Primer 4.25:** Odrediti struju I_D i napon V_{DS} u kolu na Sl. 4.61. U kojoj oblasti rada je tranzistor? Poznato je: $V_{DD} = 7,5 \text{ V}$; $V_T = 2 \text{ V}$; $k = 0,2 \text{ mA V}^{-2}$; $R_D = 10 \text{ k}\Omega$. Struja kroz tranzistor u triodnoj oblasti je određena izrazom (4.4), a u oblasti zasićenja izrazom (4.6).

⌚ **Primer 4.26:** Odrediti struju I_D i napon V_{DS} u kolu na Sl. 4.61. Poznato je: $V_{DD} = 5 \text{ V}$; $R_D = 62 \Omega$. Prenosna karakteristika upotrebljenog MOS tranzistora u zasićenju prikazana je na Sl. 4.62.



Slika 4.61: Osnovno kolo NMOS tranzistora u „diodnoj“ konfiguraciji.

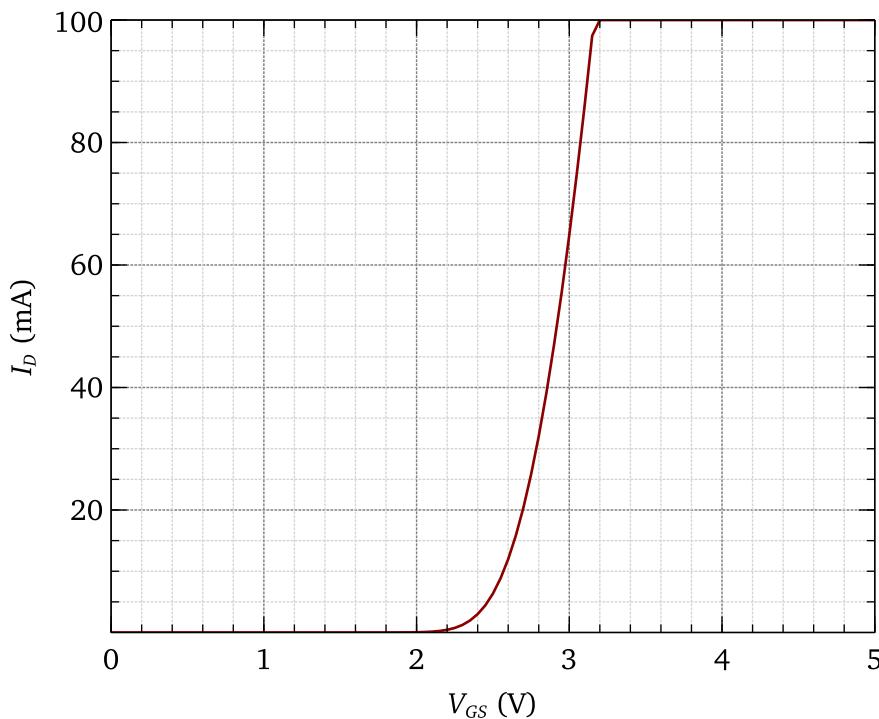
⌚ Primer 4.27: U kolu na Sl. 4.63 upotrebljena je crvena LE dioda. Na ulaz kola se dovodi povorka pravougaonih impulsa V_{GG} čija se amplituda menja između 0 V i 5 V. Odrediti vrednost otpornosti otpornika R_D tako da struja kroz LE diodu kada tranzistor provodi bude približno 18 mA. Poznato je: $V_{DD} = 5$ V; $V_T = 2$ V; $R_{DS(ON)} = 5 \Omega$. Uputstvo: videti Tab. 2.5.

⌚ Primer 4.28: U kolu na Sl. 4.64 struja kroz tranzistor je $I_D \approx 30$ mA. Odrediti vrednost otpornosti otpornika R_D i vrednost k . Poznato je: $V_{DD} = 5$ V; $V_T = -2$ V. Prenosna karakteristika PMOS tranzistora data je na Sl. 4.65.

⌚ Primer 4.29: U kolu invertora na Sl. 4.66 ulazni napon V_{IN} raste od 0 V do 5 V. Skicirati naponsku prenosnu karakteristiku $V_{OUT} = f(V_{IN})$. Označiti na karakteristici režime rada tranzistora i odrediti vrednosti napona V_{IN} pri kojima dolazi do promene režima rada. Koliki je napon V_{OUT} kada je $V_{IN} = 5$ V? Poznato je: $V_{DD} = 5$ V; $V_T = 3$ V; $k = 0,36 \text{ A V}^{-2}$; $R_D = 100 \Omega$.

⌚ Primer 4.30: Odrediti vrednosti otpornosti otpornika R_D i R_S u kolu na Sl. 4.67 tako da kada kroz tranzistor protiče struja $I_D = 500 \mu\text{A}$ napon V_{DS} bude 6 V. Poznato je: $V_{DD} = 9$ V; $V_{SS} = -9$ V; $V_T = 2$ V; $k = 1 \text{ mA V}^{-2}$.

⌚ Primer 4.31: U kolu na Sl. 4.67 upotrebljen je tranzistor 2N7000. Odrediti vrednost otpornosti otpornika R_D ako je struja drejna $I_D = 36,4$ mA. Poznato je: $V_{DD} = 9$ V; $V_{SS} = -9$ V; $V_T = 2,2$ V; $k = 0,075 \text{ A V}^{-2}$, $R_S = 100 \Omega$.

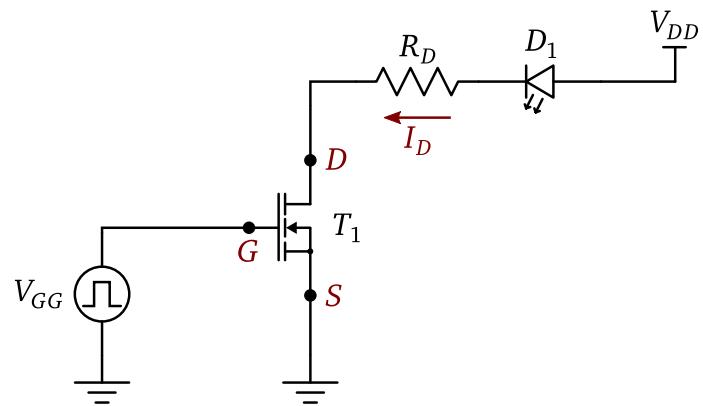


Slika 4.62: Eksperimentalna prenosna karakteristika NMOS tranzistora u zasićenju.

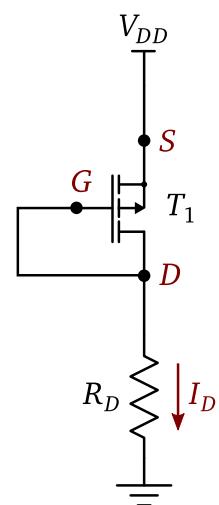
⌚ Primer 4.32: U kolu na Sl. 4.68 upotrebljen je PMOS tranzistor BSS92. Odrediti vrednosti otpornost otpornika R_S i R_D tako da je u radnoj tački tranzistora $V_{DS} = -10\text{V}$ i $I_D = 40\text{mA}$. Poznato je: $V_{DD} = 9\text{V}$; $V_{SS} = -9\text{V}$; $V_T = -2\text{V}$; $k = 0,08\text{AV}^{-2}$.

⌚ Primer 4.33: U kolu na Sl. 4.69 naponi V_{GG1} i V_{GG2} mogu biti 0V ili 5V . Odrediti vrednosti napona V_{OUT} za sve kombinacije napona V_{GG1} i V_{GG2} . Koju logičku funkciju obavlja kolo, ako se napon V_{OUT} veći od $3,5\text{V}$ smatra nivoom logičke jedinice, a manji od $1,5\text{V}$ nivoom logičke nule? Poznato je: $V_{DD} = 5\text{V}$; $V_T = 1,5\text{V}$; $k = 0,5\text{mAV}^{-2}$; $R_D = 10\text{k}\Omega$. Smatrati da su tranzistori identični.

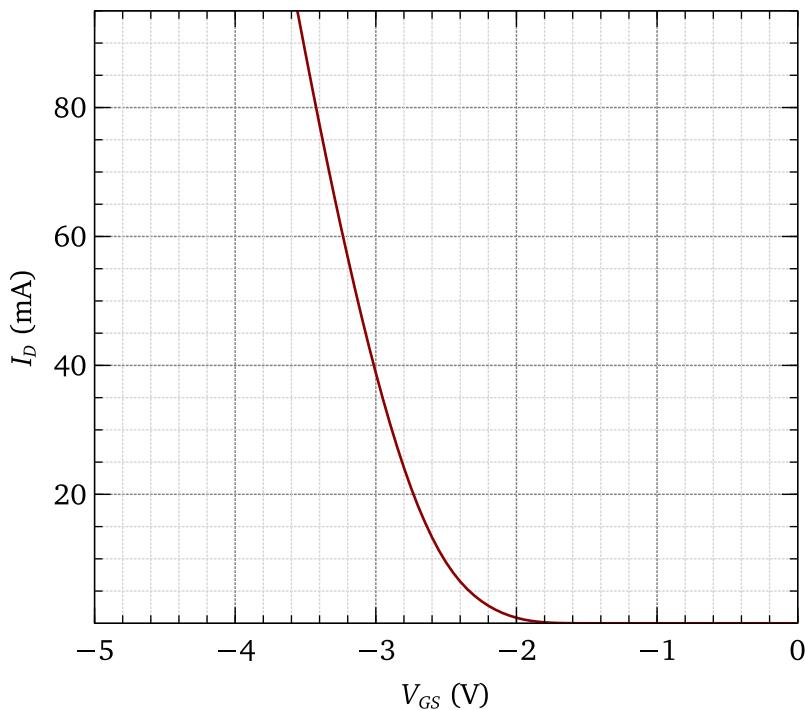
⌚ Primer 4.34: U kolu na Sl. 4.70 naponi V_{GG1} i V_{GG2} mogu biti 0V ili 5V . Odrediti vrednosti napona V_{OUT} za sve kombinacije napona V_{GG1} i V_{GG2} . Koju logičku funkciju obavlja kolo, ako se napon V_{OUT} veći od $3,5\text{V}$ smatra nivoom logičke jedinice, a manji od $1,5\text{V}$ nivoom logičke nule? Poznato je: $V_{DD} = 5\text{V}$; $V_T = 1,5\text{V}$; $k = 0,5\text{mAV}^{-2}$; $R_D = 10\text{k}\Omega$. Smatrati da su tranzistori identični.



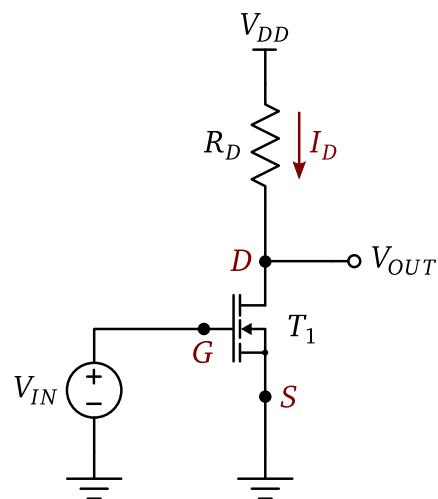
Slika 4.63: NMOS tranzistor u kolu LED indikatora stanja.



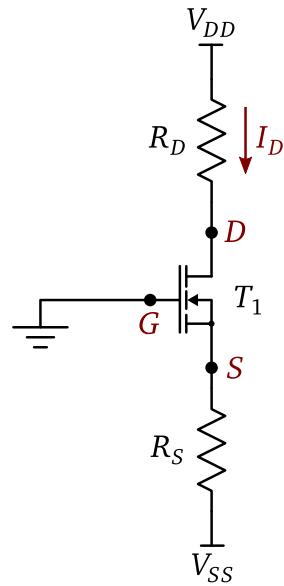
Slika 4.64: Osnovno kolo PMOS tranzistora u „diodnoj“ konfiguraciji.



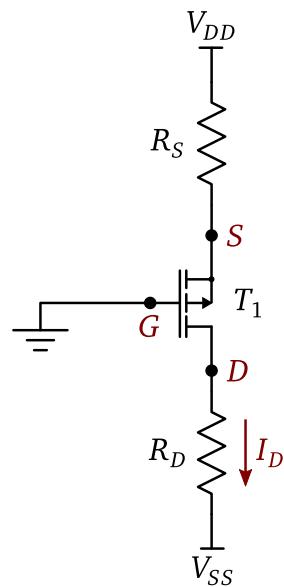
Slika 4.65: Prenosna karakteristika PMOS tranzistora u zasićenju.



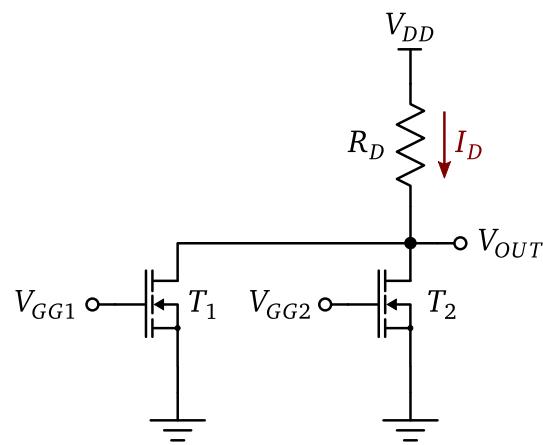
Slika 4.66: Osnovno kolo NMOS invertora.



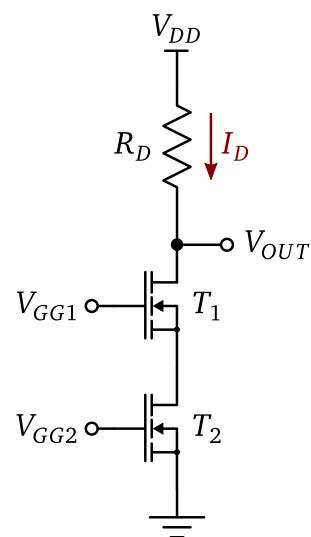
Slika 4.67: NMOS tranzistor sa polarizacijom preko drejna i sorsa.



Slika 4.68: PMOS tranzistor sa polarizacijom preko drejna i sorsa.



Slika 4.69: NMOS tranzistori u paralelnoj vezi.



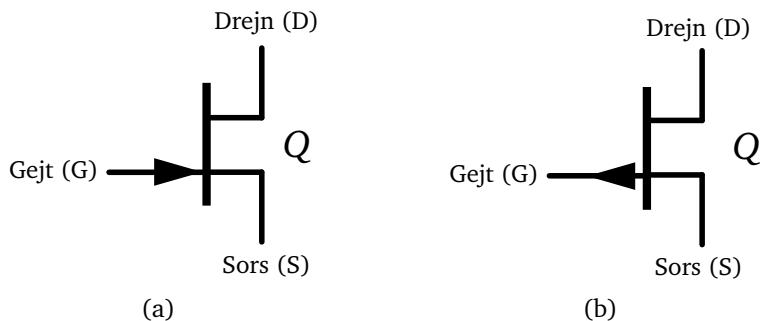
Slika 4.70: NMOS tranzistori u rednoj vezi.

GLAVA

5

JFET

JFET (*Junction Field Effect Transistor*) je poluprovodnička komponenta koja ima tri elektrode. Elektrode se nazivaju *sors*, *drejn* i *gejt* (*source*, *drain*, *gate*). U zavisnosti od tehnološke realizacije, razlikuju se dve vrste JFET-a, koje se nazivaju n-kanalni i p-kanalni JFET. Električni simboli JFET-a prikazani su na Sl. 5.1. Uobičajena slovna oznaka za JFET u električnim šemama



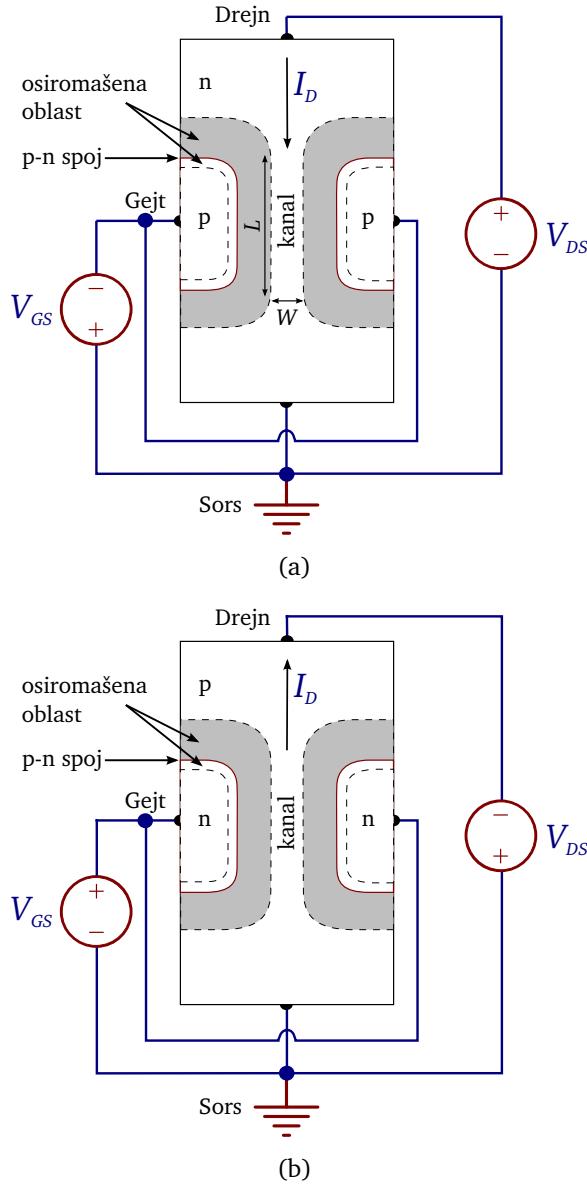
Slika 5.1: Električni simboli (a) n-kanalnog i (b) p-kanalnog JFET-a.

je Q .

5.1 Struktura i princip rada

Struktura JFET tranzistora ilustrovana je na Sl. 5.2. N-kanalni JFET se sastoji od poluprovodnika n-tipa u koji su simetrično, jedna naspram druge, ugravirane kanalne strukture.

ge, ugrađene dve oblasti p-tipa, tako da su formirani p-n spojevi. P-oblasti predstavljaju gejt i kratko su spojene. Na krajevima n-oblasti nalaze se dva kontakta, od kojih jedan predstavlja drejn, a drugi sors. Pošto je koncentraci-



Slika 5.2: Struktura i polarizacija (a) n-kanalnog i (b) p-kanalnog JFET-a.

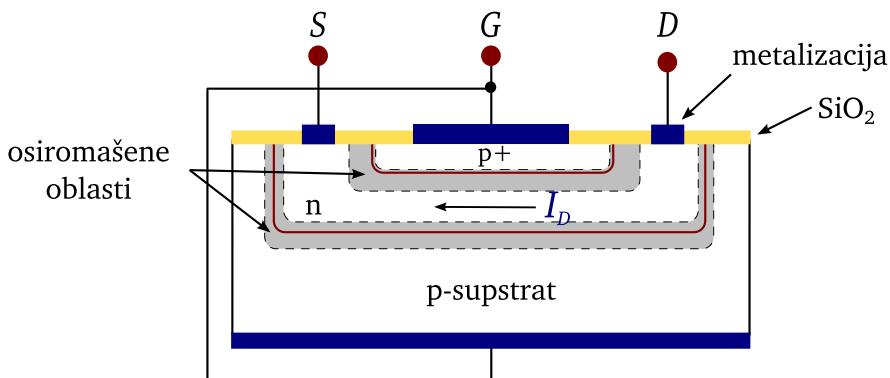
ja primesa u p-oblastima znatno veća od koncentracije primesa u n-oblasti, videti Sl. 2.2 i izraz osiromašene oblasti se šire značajno više unutar n-oblasti. Zbog toga se unu- (2.15)

tar n-oblasti formira suženje koje se naziva *kanal (channel)*, dužine L i širine W . Kada se, pod dejstvom napona spoljašnje polarizacije V_{DS} , na krajevima n-oblasti stvori razlika potencijala elektroni će početi da se kreću kroz kanal, formirajući na taj način struju drejna I_D . S obzirom da u transportu učestvuju samo većinski nosioci nanelektrisanja (elektroni unutar n-oblasti), JFET predstavlja *unipolarni tranzistor*. Promenom napona V_{GS} i V_{DS} menja se i širina osiromašene oblasti, što utiče na površinu poprečnog preseka kanala. Time se vrši regulacija jačine struje kroz tranzistor¹. Inače, kroz tranzistor još protiče i struja gejta, koja je u stvari struja curenja p-n spojeva (videti 2.1.2) i na sobnoj temperaturi se smatra zanemarljivom u odnosu na struju drejna, pa se zbog toga standardno ne razmatra. Međutim, pri većim naponima V_{DS} , može doći do pojave ionizacije unutar osiromašene oblasti, usled čega se struja gejta znatno povećava [51].

P-kanalni JFET je po strukturi p-n spoja suprotan n-kanalnom, dok je princip rada identičan. Kod p-kanalnog JFET-a su naponi spoljašnje polarizacije suprotni po znaku u odnosu na n-kanalni.

Treba primetiti da polaritet napona V_{GS} mora biti takav da uvek obezbeđuje *inverznu* polarizaciju p-n spoja. Za n-kanalni JFET to znači da mora biti $V_{GS} \leq 0V$, a za p-kanalni $V_{GS} \geq 0V$.

JFET-ovi se tehnološki realizuju kao diskretne komponente, a mogu biti i delovi integrisanih kola (Sl. 5.3). Kada se realizuju u okviru integrisanih kola



Slika 5.3: Ilustracija tehnološke realizacije n-kanalnog JFET-a.

tada se na istom čipu (odносно u istom supstratu), pored JFET-a, nalaze i druge komponente.

¹Napon V_{GS} uspostavlja lateralno električno polje unutar komponente, pa otuda potiče deo naziva „sa efektom polja“.

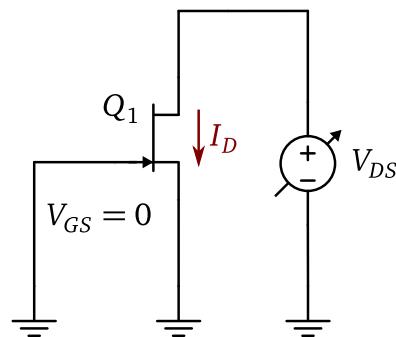
5.2 Električne karakteristike

U električnom smislu se kod JFET-a mogu razlikovati ulazno i izlazno kolo, sa referencom na zajedničku elektrodu. Kola se nazivaju prema nazivima elektroda. Pošto je zajednička elektroda sors, ulazno kolo JFET-a se naziva kolo gejta, a izlazno kolo drejna.

5.2.1 Strujno-naponske karakteristike

5.2.1.1 JFET bez polarizacije gejta

Osnovno kolo n-kanalnog JFET-a prikazano je na Sl. 5.4. U kolu drejna nalazi se promenljivi izvor napona V_{DS} . Gejt i sors tranzistora su kratko spo-

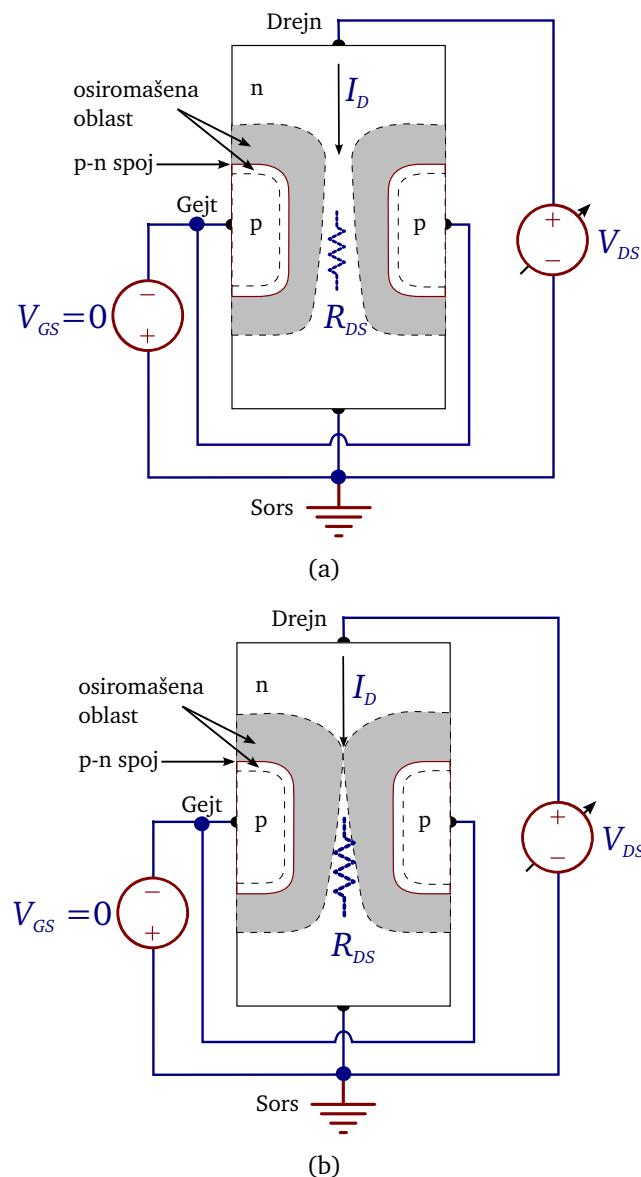


Slika 5.4: JFET u kolu bez polarizacije gejta.

jeni, tako da je u kolu gejta $V_{GS} = 0\text{V}$. Kada je $V_{DS} = 0\text{V}$, osiromašene oblasti sa obe strane kanala su uniformne širine, kao na Sl. 5.2, a struja kroz tranzistor ne teče. Sa porastom napona V_{DS} kroz tranzistor se uspostavlja struja I_D . Struju čine samo elektroni iz n-oblasci koji prolaze kroz kanal od sorsa ka drejnu, tako da se tranzistor ponaša približno kao otpornik stalne otpornosti R_{DS} , a relacija između struje i napona odgovara Omovom zakonu. Gustina struje je direktno srazmerna koncentraciji i pokretljivosti elektrona u kanalu.

videti 1.4.3

Pošto napon V_{DS} inverzno polariše p–n spoj, njegov dalji porast utiče da se osiromašene oblasti šire unutar kanala. Pri tome su, zbog uticaja električnog polja, širine prelazne oblasti veće na strani drejna nego na strani sorsa (Sl. 5.5). Širenje osiromašenih oblasti sužava kanal, pa otpornost R_{DS} raste. Zbog toga porast struje drejna nije više linearno proporcionalan porastu napona V_{DS} . Kada napon V_{DS} dostigne vrednost koja proširi osiromašene oblasti tako da se one dodiruju, kanal biva priklješten (*pinch-off*), odnosno može se

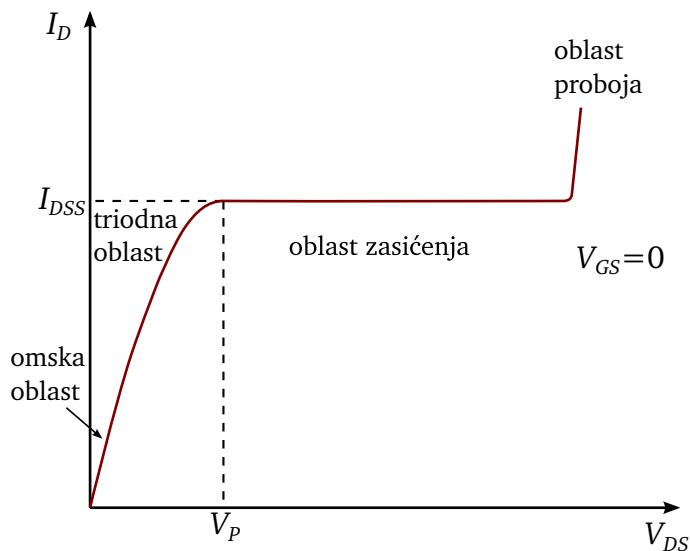


Slika 5.5: JFET u kolu bez polarizacije gejta: (a) početak sužavanja kanala i (b) prekid kanala.

smatrati *prekinutim* (Sl. 5.5). Oblast prekida predstavlja „usko grlo“ za prolaz elektrona, pa otpornost kanala postaje veoma velika (u stvari, kanal se u ovoj oblasti može posmatrati kao provodno vlakno [9], [52]). Svaki dalji porast napona V_{DS} izazvaće ekvivalentni porast otpornosti kanala, održavajući njihov odnos konstantnim. Zbog toga struja ostaje konstantna sve dok napon

V_{DS} ne dostigne vrednost dovoljno veliku da izazove proboj p–n spoja, kada dolazi do njenog naglog porasta.

Strujno–naponska karakteristika JFET-a u kolu bez polarizacije gejta prikazana je na Sl. 5.6. Na osnovu prethodne analize, na strujno–naponskoj ka-



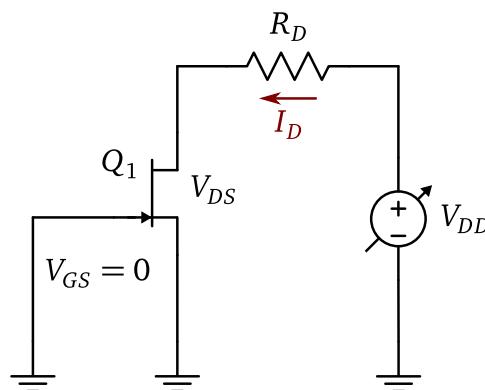
Slika 5.6: Idealna strujno–naponska karakteristika JFET-a u kolu bez polarizacije gejta.

rakteristici se mogu razlikovati tri oblasti koje se nazivaju *triodna*, *oblast zasićenja* i *oblast proboja*, respektivno. Deo unutar triodne oblasti u kome je promena struje približno linearна sa promenom napona naziva se *omska* ili *linearna oblast*. Napon na drejnu pri kome dolazi do prekida kanala određuje granicu između triodne i oblasti zasićenja (*saturation region*). Ovaj napon se naziva *napon prekidanja* V_p (*pinch-off voltage*). Struja kroz tranzistor pri naponu prekidanja označava se sa I_{DSS} (*Drain to Source current with gate Shorted*) i predstavlja maksimalnu struju koju tranzistor može da proizvede.

⌚ Primer 5.1: U konfiguraciji bez polarizacije gejta JFET se može koristiti kao izvor konstantne struje. Tranzistor mora biti polarisan tako da, za dati spoljašnji napon V_{DD} , radi u oblasti zasićenja, što se postiže uvođenjem u kolo drejna otpornika R_D (Sl. 5.7). Napon između drejna i sorsa tranzistora je:

$$V_{DS} = V_{DD} - I_D R_D . \quad (5.1)$$

Da bi tranzistor bio u oblasti zasićenja, prema Sl. 5.6, napon V_{DS} mora biti veći ili jednak od napona V_p . Pri tome, struja drejna je $I_D = I_{DSS}$. Neka je



Slika 5.7: JFET u osnovnoj konfiguraciji izvora konstantne struje.

napon $V_{DD} = 9\text{V}$. Za jedan primerak tranzistora BF244A je $V_p \simeq 2\text{V}$ i $I_{DSS} = 3,27\text{mA}$, pa se primenom (5.1) dobija:

$$R_D = \frac{V_{DD} - V_p}{I_{DSS}} = \frac{9 - 2}{3,27 \times 10^{-3}} = 2,14\text{k}\Omega .$$

Usvaja se standardna vrednost $R_D = 2\text{k}\Omega$. Ovo je najveća vrednost otpornosti za koju će JFET obezbeđivati konstantnu struju I_{DSS} jer je tada ispunjen uslov $V_{DS} \geq V_p$.

U stvari, JFET u kolu bez polarizacije gejta je dioda regulator struje, pri čemu su moguće i varijacije osnovnog kola [53]. Nedostatak ovakvog izvora konstantne struje je u zavisnosti struje drejna od temperature.

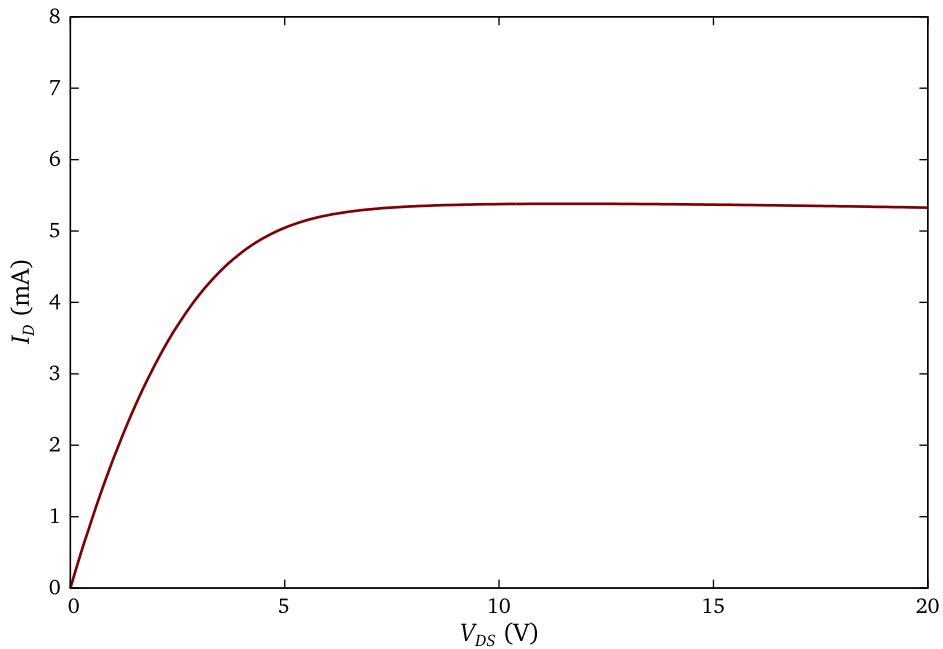
[videti 2.2.10](#)

Primer 5.2: JFET se pojavljuje kao regulator struje u kućištima standardnih dioda, tj. kao komponenta sa dve elektrode. Tipično, ove diode daju konstantnu struju u opsegu napona od nekoliko V do nekoliko desetina V, kao što je ilustrovano na Sl. 5.8. Diode regulatori struje se pojavljuju u familijama, čiji se članovi razlikuju po vrednosti konstantne struje, kao i po temperaturnom koeficijentu.

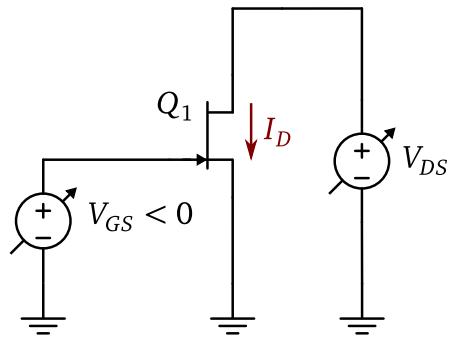
Važno je istaći da se prilikom projektovanja elektronskih kola sa JFET tranzistorima u principu ne sme dozvoliti mogućnost direktnе polarizacije p-n spoja. U slučaju n-kanalnog JFET-a, to znači da bi potencijal gejta uvek trebao da bude jednak ili manji od potencijala sorsa/drejna. Takođe, JFET nije predviđen da radi u oblasti probaja.

5.2.1.2 JFET sa polarizacijom gejta

Kolo n-kanalnog JFET-a sa polarizacijom gejta prikazano je na Sl. 5.9. U



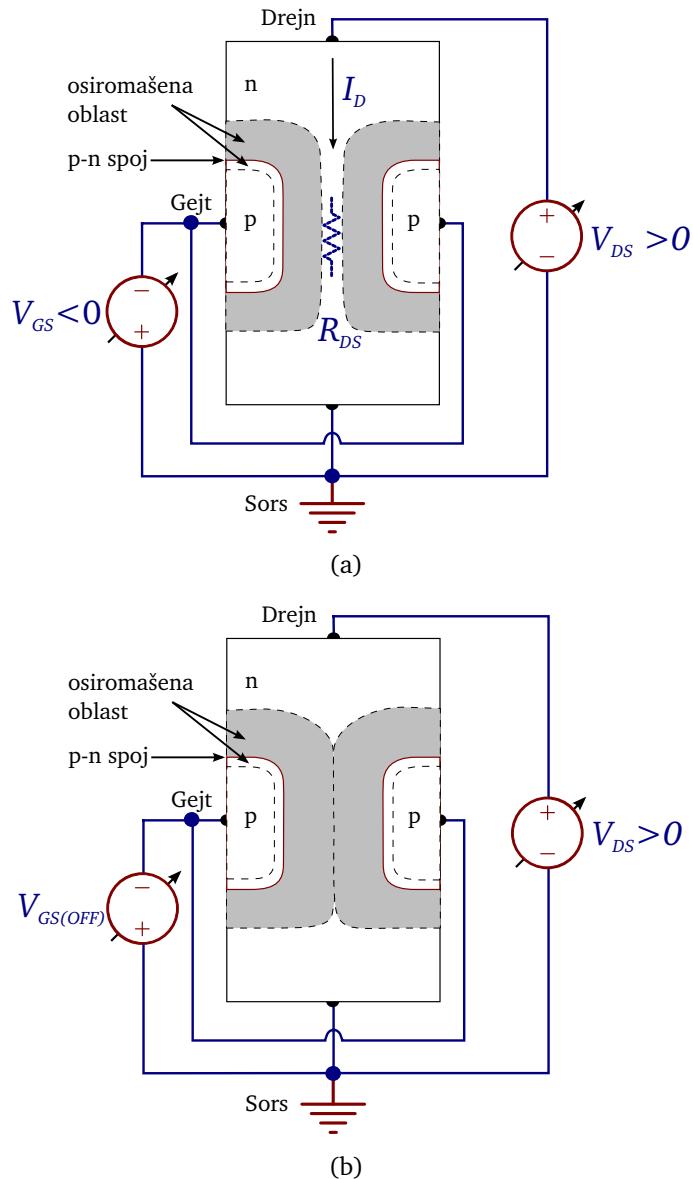
Slika 5.8: Deo eksperimentalne strujno–naponske karakteristike diode regulatora struje E-562 [54]. Dioda je predviđena da održava konstantnu struju od 5 mA do 6,5 mA u opsegu napona 10 V do 100 V, uz temperturnu stabilizaciju.



Slika 5.9: JFET u kolu sa polarizacijom gejta.

kolu gejta nalazi se promenljivi izvor napona V_{GS} , tako da je p–n spoj inverzno polarisan. Kada je $V_{GS} = 0\text{V}$ i $V_{DS} = 0\text{V}$, osiromašene oblasti sa obe strane kanala su uniformne širine, kao na Sl. 5.2, a struja kroz tranzistor ne teče. Sa porastom napona V_{DS} kroz tranzistor se uspostavlja struja I_D . Međutim, sa smanjenjem napona V_{GS} dolazi do širenja osiromašenih oblasti duž celog ka-

nala (Sl. 5.10). Zbog toga se otpornost kanala povećava, pa struja I_D , za istu



Slika 5.10: JFET u kolu sa polarizacijom gejta: (a) sužavanje kanala i (b) zatvaranje kanala.

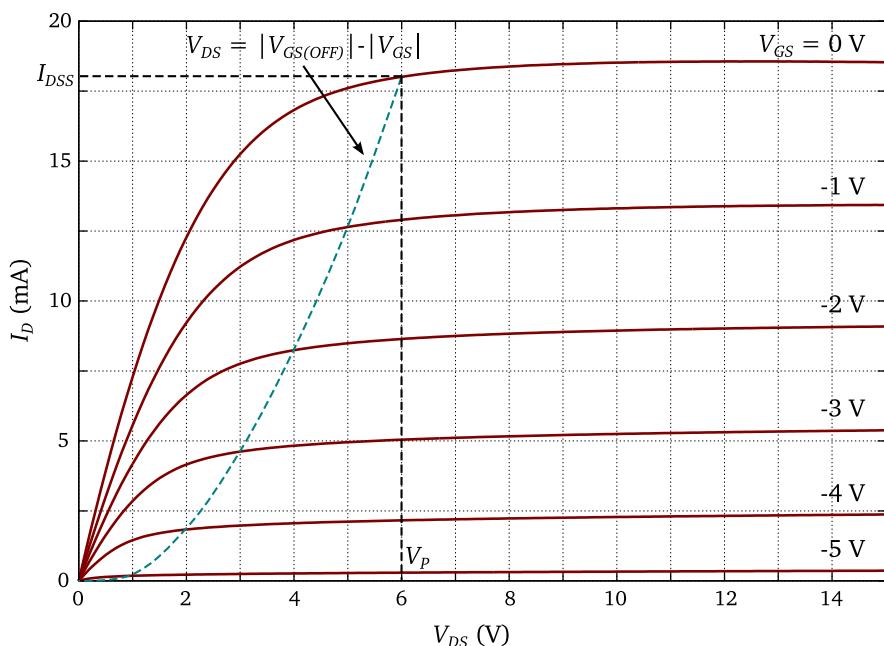
vrednost napona V_{DS} , biva manja nego u slučaju kada je $V_{GS} = 0\text{V}$. Dalje smanjenje napona V_{GS} dovodi do spajanja osiromašenih oblasti duž celog kanala i njegovog zatvaranja (Sl. 5.10). Zbog toga se tranzistor isključuje (*cut-off*), tj. prestaje da provodi struju. Napon $V_{GS(OFF)}$ pri kome dolazi do zatvaranja

napon isključenja kanala naziva se napon isključenja (*cut-off voltage*). Napon isključenja je, po apsolutnoj vrednosti, jednak naponu prekidanja:

$$|V_{GS(OFF)}| = V_p , \quad (5.2)$$

jer se u praksi smatra da obe vrednosti predstavljaju napon inverzne polarizacije pri kome dolazi do spajanja osiromašenih oblasti sa obe strane kanala.

U odnosu na Sl. 5.6, kada je postojala samo jedna strujno–naponska karakteristika, sada se, korišćenjem napona V_{GS} kao parametra, može dobiti skup strujno–naponskih karakteristika. Ovaj skup, prikazan na Sl. 5.11, predstavlja *izlazne karakteristike* tranzistora. Izlazne karakteristike JFET-a se de-



Slika 5.11: Eksperimentalne izlazne karakteristike n–kanalnog JFET tranzistora BF245C.

finišu za opseg napona $0 \leq |V_{GS}| \leq |V_{GS(OFF)}|$. U praksi se koriste samo karakteristike koje pokrivaju deo tog opsega (u primeru sa Sl. 5.11 do -4 V), jer za niže vrednosti struja I_D postaje mala za najveći broj primena. Sa Sl. 5.11 se može uočiti da struja I_D i u oblasti zasićenja zavisi od napona V_{DS} . Zbog produžavanja oblasti prekida dublje unutar kanala (prema strani sorsa) efektivno se skraćuje njegova dužina. Zbog toga i otpornost kanala malo opada, pa struja blago raste. Efekat se naziva *modulacija dužine kanala* i uobičajeno se, u prvoj aproksimaciji, smatra zanemarljivim. Takođe se uočava da se napon V_{DS} pri kome struja postaje približno konstantna, odnosno pri kome

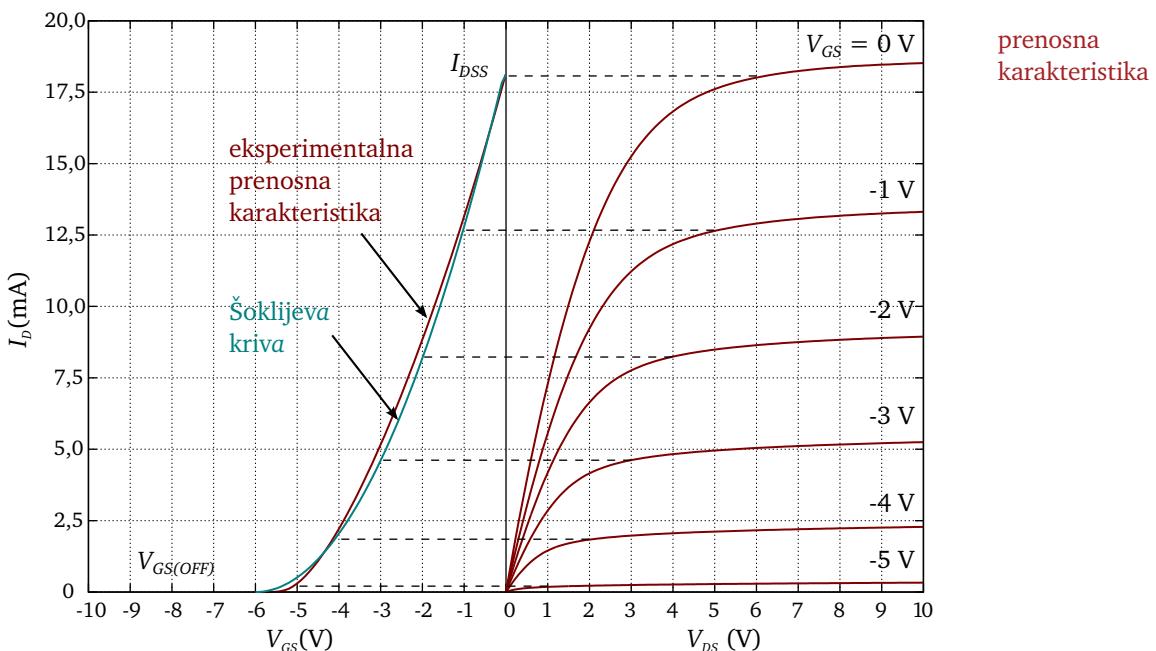
modulacija dužine
kanala

tranzistor ulazi u oblast zasićenja, smanjuje u odnosu na napon V_p . Detaljnije razmatranje pokazuje da će tranzistor biti u zasićenju za sve napone V_{DS} za videti Dodatak D koje je ispunjen uslov:

$$V_{DS} \geq |V_{GS(OFF)}| - |V_{GS}|, \quad (5.3)$$

što je ilustrovano graničnom (*locus*) krivom na Sl. 5.11.

Sa izlaznih karakteristika tranzistora moguće je odrediti zavisnost struje drenova od napona na gejtu, kao što je ilustrovano na Sl. 5.12. Ova zavisnost



Slika 5.12: Ilustracija određivanja prenosne karakteristike n–kanalnog JFET tranzistora BF245C za $|V_{GS(OFF)}| = V_p \simeq 6$ V.

naziva se *prenosna karakteristika* tranzistora. Prenosna karakteristika se može približno opisati Šoklijevom jednačinom:

$$I_D \approx I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(OFF)}} \right)^2, \quad (5.4)$$

Vilijam Šokli (Shockley) je dobitnik Nobelove nagrade za fiziku 1956. godine.

koja daje krivu prikazanu na Sl. 5.12.

Primer 5.3: Za poznate vrednosti I_{DSS} i $V_{GS(OFF)}$, na osnovu (5.4) može se lako skicirati aproksimativna prenosna karakteristika tranzistora. Uobičajeno se za skicu, pored graničnih vrednosti za struju (0 i I_{DSS}), uzimaju

vrednosti $I_{DSS}/4$ i $I_{DSS}/2$, za koje se dobijaju vrednosti $V_{GS} = 0,5V_{GS(OFF)}$ i $V_{GS} \approx 0,3V_{GS(OFF)}$, respektivno. Na žalost, zbog velikog rasipanja vrednosti parametara tranzistora, Šoklijeva jednačina nije automatski primenljiva u praksi. Na primer, za tranzistor BF245C [55] proizvođač specificira opseg napona isključenja $-7,5 \leq V_{GS(OFF)} \leq -3,2$ V. To znači da proizvođač garantuje da će se svaki tranzistor isključiti pri naponu V_{GS} koji je manji od $-7,5$ V i da se ni jedan tranzistor neće isključiti pri naponu V_{GS} koji je veći od $-3,2$ V! Pored toga, proizvođač navodi opseg struja $12 \leq I_{DSS} \leq 25$ mA. Očigledno je da bi grafički prikaz (5.4) sa graničnim vrednostima $V_{GS(OFF)}$ i I_{DSS} predstavljao dve prilično različite krive. Može se zaključiti da Šoklijeva jednačina generalno važi, ali je njen numerički rezultat primenljiv *samo za konkretni primerak* tranzistora, kao što je ilustrovano na Sl. 5.12. Zbog toga je i u Primeru 5.1 upotrebljena formulacija „za jedan primerak tranzistora“.

5.2.2 Transkonduktansa

Odnos promena struje drenova i promena napona na gejtu predstavlja *transkonduktansa* tranzistora g_m :

JFET-a

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad (S). \quad (5.5)$$

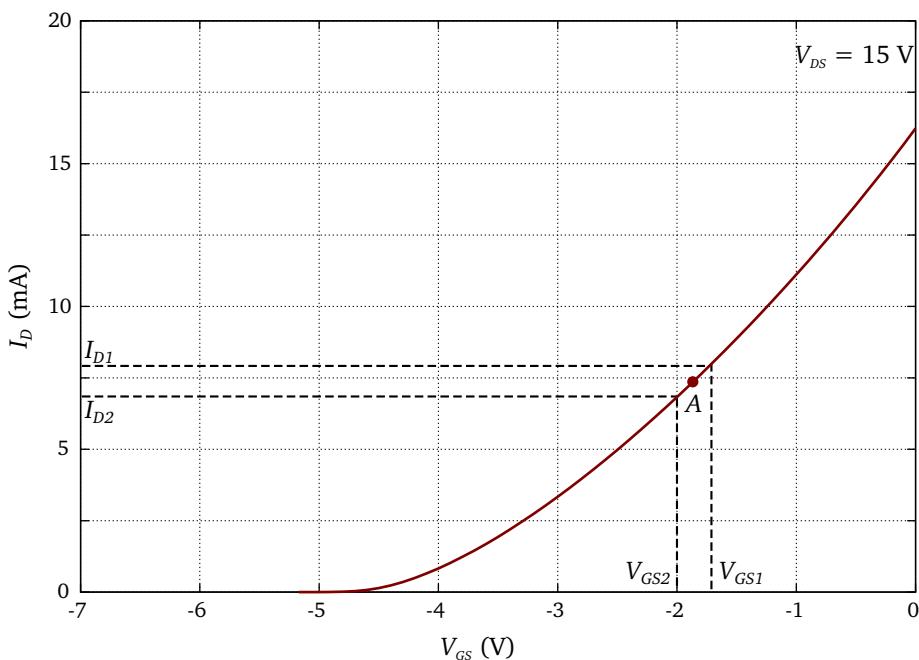
Transkonduktansa je važan parametar pri proračunu parametara kola u kojima se JFET upotrebljava kao pojačavač. Može se izračunati za bilo koju tačku A na prenosnoj karakteristici tranzistora sa Sl. 5.13 kao:

$$g_m = \frac{I_{D1} - I_{D2}}{V_{GS1} - V_{GS2}}. \quad (5.6)$$

S obzirom na promenu nagiba prenosne karakteristike, vrednost transkonduktanse zavisi od izbora tačke u kojoj se izračunava. Na osnovu definicije (5.5), diferenciranjem Šoklijeve jednačine (5.4) dobija se:

$$g_m = \frac{2I_{DSS}}{V_{GS(OFF)}} \left(1 - \frac{V_{GS}}{V_{GS(OFF)}} \right) = g_{m0} \left(1 - \frac{V_{GS}}{V_{GS(OFF)}} \right). \quad (5.7)$$

Veličina $|g_{m0}|$ se u tehničkim specifikacijama proizvođača naziva direktna prenosna konduktansa i označava sa $|g_{fs}|$. Umesto $|g_{fs}|$ proizvođači često definišu *direktnu prenosnu admitansu* (*forward transfer admittance*), koja se označava sa $|y_{fs}|$. Eksperimentalno se određuje pri naponu $V_{GS} = 0$ V, dovođenjem na gejt tranzistora naizmeničnog signala male amplitudne i učestanosti 1 kHz, dok je napon V_{DS} takav da je tranzistor u zasićenju. Razlog uvođenja admitanse leži u primeni JFET tranzistora kao pojačavača naizmeničnih signala. Admitansa Y se sastoji od konduktanse G i susceptanse B, tako da je: $Y = G + jB$.



Slika 5.13: Ilustracija određivanja transkonduktanse sa eksperimentalne prenosne karakteristike n-kanalnog JFET tranzistora BF245C.

5.2.3 Ulazna otpornost i kapacitivnost

Ulazna otpornost JFET-a se definiše kao:

$$R_{IN} = \frac{|V_{GS}|}{|I_{GSS}|}, \quad (5.8)$$

pri čemu je I_{GSS} inverzna struja zasićenja p-n spoja pri određenoj (fiksnoj) vrednosti napona V_{GS} i naponu $V_{DS} = 0$ V.

Primer 5.4: Za tranzistor BF245C je, prema tehničkim specifikacijama, za $V_{GS} = -20$ V struja gejta $I_{GSS} = -5$ nA, pa je ulazna otpornost $R_{IN} = 4$ GΩ. Ulazna otpornost je velika jer se radi o inverzno polarisanom p-n spoju. Na temperaturi spoja od 125°C je $I_{GSS} = -500$ nA, pa je $R_{IN} = 40$ MΩ.

Ulazna kapacitivnost JFET-a se može posmatrati kao kapacitivnost inverzno polarisanog p-n spoja (videti 2.1.4). U tehničkim specifikacijama proizvođača označava se sa C_{is} i standardno se daje za učestanost 1 MHz. Tipično je reda veličine nekoliko pF.

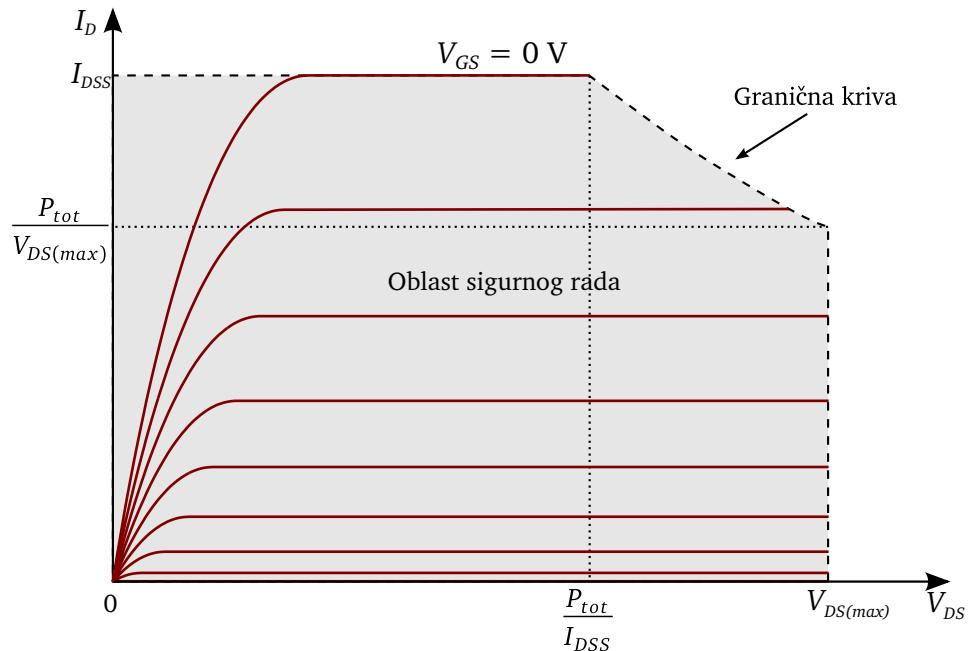
5.2.4 Disipacija snage

Kada je u pitanju primena, *ukupna disipacija snage* (*total power dissipation*) predstavlja jedan od osnovnih parametara JFET tranzistora. Ovaj parametar se kod JFET-a označava sa P_{tot} i njegova vrednost se definiše u tehničkim specifikacijama proizvođača za određenu temperaturu okoline T_A u kojoj se tranzistor nalazi. Prilikom projektovanja elektronskih kola potrebno je obezbediti da disipacija snage na JFET-u u svakom trenutku bude manja ili jednaka vrednosti P_{tot} , odnosno da, uz zanemarivanje uticaja struje gejta, važi uslov:

$$V_{DS} I_D \leq P_{tot}. \quad (5.9)$$

Uslov (5.9) moguće je predstaviti na izlaznim karakteristikama JFET-a u obliku granične krive, kao što je ilustrovano na Sl. 5.14. Napon $V_{DS(max)}$ je mak-

Granična kriva nije
prava linija, već
funkcija oblika $1/x$.



Slika 5.14: Definicija oblasti sigurnog rada JFET-a (osenčena površina).

simalni napon koji je, prema specifikacijama proizvođača, dozvoljen između drejna i sorsa. Maksimalna struja koju JFET može da dâ je I_{DSS} . Na osnovu ove dve vrednosti se iz (5.9) određuju krajnje tačke granične krive, a zatim se izračunavaju ostale tačke. Uz pomoć granične krive se definije *oblast sigurnog rada* (*safe operating area - SOA*) tranzistora. Treba naglasiti da oblast sigurnog rada podrazumeva da je tranzistoru obezbeđeno i odgovarajuće hlađenje, prema preporuci proizvođača.

 **Primer 5.5:** Za tranzistor sa BF245C je, prema tehničkim specifikacijama, $P_{tot} = 0,3 \text{ W}$ sve do temperature $T_A = 75^\circ\text{C}$. Takođe, maksimalna dozvoljena vrednost napona na drejnu je $V_{DS} = 30 \text{ V}$, a maksimalna vrednost struje drejna je $I_D = I_{DSS} = 25 \text{ mA}$. Zbog rasipanja vrednosti parametara, standardno se uzima najveća vrednost I_{DSS} koju proizvođač navodi u tehničkim specifikacijama tranzistora. Kao granični slučajevi se, prema (5.9), izračunavaju vrednosti:

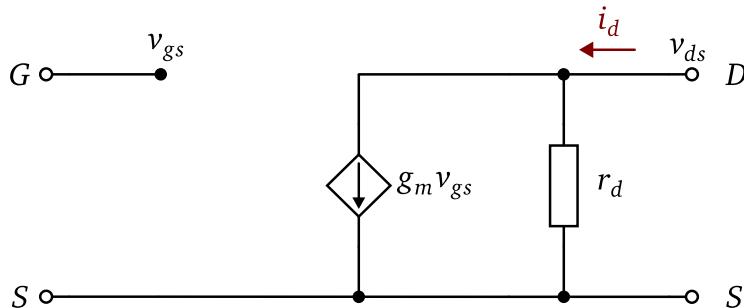
$$V_{DS} = \frac{0,3}{25 \times 10^{-3}} = 12 \text{ V} \quad (5.10a)$$

$$I_D = \frac{0,3}{30} = 10 \text{ mA}, \quad (5.10b)$$

pomoću kojih se određuju krajnje tačke granične linije oblasti sigurnog rada sa Sl. 5.14.

5.3 Osnovni model za male signale

Na Sl. 5.15 prikazano je osnovno ekvivalentno kolo JFET tranzistora za male signale. S obzirom da se radi o inverzno polarisanom p–n spoju, može



Slika 5.15: Osnovno ekvivalentno kolo JFET-a za male signale.

se smatrati da u ulaznom kolu tranzistora nema struje. Zbog toga se ulazna otpornost tranzistora smatra beskonačnom, tj. prikazuje kao otvoreno kolo. Jedini ulazni parametar je napon v_{gs} . U izlaznom kolu se nalazi naponski kontrolisani strujni izvor $g_m v_{gs}$, u paralelnoj vezi sa izlaznom otpornošću tranzistora r_d . Izlazna otpornost se definiše kao:

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS}=Const.}, \quad (5.11)$$

pri čemu su ΔV_{DS} i ΔI_D promene napona i struje u okolini radne tačke Q . U suštini, r_d predstavlja recipročnu vrednost nagiba određene izlazne karakteristike.

ristike tranzistora u oblasti zasićenja (Sl. 5.11). Ako se, u prvoj aproksimaciji, smatra da struja I_D u oblasti zasićenja ne zavisi od napona V_{DS} , tada $r_d \rightarrow \infty$.

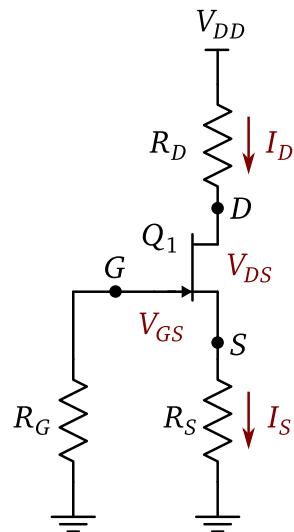
5.4 Polarizacija

Polarizacija (*biasing*) podrazumeva dovođenje JFET-a u određenu oblast rada, odnosno postavljanje jednosmerne radne tačke. S obzirom da u elektronskim kolima jednosmerni naponi napajanja imaju unapred definisane fiksne vrednosti, polarizacija se vrši uz pomoć otpornika u ulaznom i izlaznom kolu tranzistora (elementarni način polarizacije JFET-a prikazan je u Primeru 5.1).

JFET se, u zavisnosti od polarizacije, može primeniti kao prekidač i pojačavač. Kada se primenjuje kao prekidač, polariše se u triodnu oblast. Kada se primenjuje kao pojačavač, polariše se u oblast zasićenja. Sa JFET-om se mogu realizovati pojačavački stepeni sa zajedničkim sorsom, drejnom i gejtom, na analogan način kao i sa MOS tranzistorom.

5.4.1 Automatska polarizacija

Automatska polarizacija (*self-bias*) JFET-a ilustrovana je na Sl. 5.16. Otpornik R_G je velike vrednosti otpornosti, reda veličine $M\Omega$, i obezbeđuje



Slika 5.16: Automatska polarizacija JFET-a.

da napon na gejtu tranzistora V_G bude jednak nuli (*pull-down resistor*). Kroz

kolo drejna teče ista struja kao i kroz otpornik R_S tako da je $I_D = I_S$. Ova struja stvara pad napona na otporniku R_S , tako da je napon na sorsu tranzistora $V_S = I_D R_S$. Zbog toga je napon između gejta i sorsa tranzistora:

$$V_{GS} = V_G - V_S = 0 - I_D R_S = -I_D R_S . \quad (5.12)$$

Pošto je napon V_{GS} negativan, tranzistor je automatski polarisan. Napon između drejna i sorsa je:

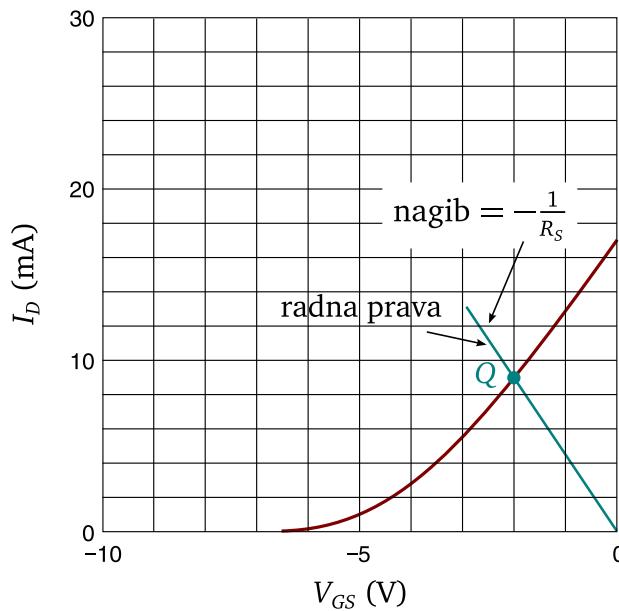
$$V_{DS} = V_{DD} - (R_D + R_S) I_D . \quad (5.13)$$

Izraz (5.12) predstavlja radnu pravu za dato kolo. Za $V_{GS} = 0\text{V}$ je $I_D = 0\text{A}$. Prema tome, jedna tačka radne prave je na koordinatama $(0,0)$, dok je njen nagib $-1/R_S$. Presek radne prave i prenosne karakteristike određuje jednostremu radnu tačku tranzistora.

radna tačka

 **Primer 5.6:** Praktičan postupak polarizacije podrazumeva određivanje položaja jednosmerne radne tačke Q , polazeći od toga da je napon napajanja u kolu V_{DD} poznat. Za kolo na Sl. 5.16 uzeta je vrednost $V_{DD} = 18\text{V}$, dok je vrednost otpornika u gejtu fiksirana na $R_G = 10\text{M}\Omega$. Položaj radne tačke određuje se uobičajeno za željenu vrednost struje drejna I_D . U ovu svrhu se može iskoristiti *tipična* prenosna karakteristika tranzistora BF245C (Sl. 5.17), koja je data u tehničkim specifikacijama proizvođača. Ako je željena vrednost struje drejna $I_D = 9\text{mA}$, pomoću Sl. 5.17 se dobija $V_{GS} = -2\text{V}$. Na osnovu (5.12) je $R_S \approx 220\Omega$, uzimajući najbližu standardnu vrednost. Sada je, na osnovu (5.13), $R_D \approx 110\Omega$, takođe uzimajući u obzir najbližu standardnu vrednost. Za ovakve uslove polarizacije tranzistor je u oblasti zasićenja jer je ispunjen uslov (5.3). Snaga koja se disipira na tranzistoru je $P = 9\text{mA} \times 15\text{V} = 0,135\text{W}$, što je manje od maksimalno dozvoljene vrednosti $P_{tot} = 0,3\text{W}$, pa je tranzistor u oblasti sigurnog rada (videti Primer 5.5).

 **Primer 5.7:** Problem koji se pojavljuje prilikom automatske polarizacije vezan je za rasipanje vrednosti parametara tranzistora opisano u Primeru 5.3. U Primeru 5.6 uzeta je *tipična* prenosna karakteristika. Međutim, nema garantija da će tranzistor ugrađen u kolo imati tipične karakteristike. Ako se prenosna karakteristika JFET-a aproksimira Šoklijevom krivom (5.4) i skicira za granične vrednosti $V_{GS(OFF)}$ i I_{DSS} iz Primera 5.3, dobijaju se dve krive prikazane na Sl. 5.18. Povlačenjem radne prave (5.12), sa parametrima $I_D = 9\text{mA}$ i $R_S = 220\Omega$, određenim u Primeru 5.6, dobijaju se dve radne tačke Q_{min} i Q_{max} . To znači da se, u zavisnosti od primerka tranzistora, napon V_{GS} može kretati u opsegu $-1,1\text{V}$ do $-2,5\text{V}$, a struja I_D u opsegu 5mA do $11,5\text{mA}$! Zbog toga je potrebno, pre svega, smanjiti opseg moguće promene struje I_D , odnosno izvršiti stabilizaciju radne tačke.



Slika 5.17: Tipična prenosna karakteristika tranzistora BF245C za $V_{DS} = 15V$ na temperaturi 25°C [55].

Stabilizacija radne tačke može se jednostavno izvršiti postavljanjem višeobrtnog trimera u kolo sa Sl. 5.16, umesto otpornika R_S . Očigledan nedostatak ovog pristupa je u tome što svako kolo zahteva ručnu kalibraciju na željenu vrednost struje. Drugi pristup je postavljanje izvora konstantne struje umesto otpornika R_S ili R_D . U ovom slučaju se dobija radna tačka koja je gotovo idealno stabilna. Međutim, kolo se usložnjava jer se kao izvor konstantne struje mora upotrebiti bipolarni tranzistor ili još jedan JFET. U praksi se najčešće primenjuje kompromisno rešenje, korišćenjem naponskog razdelnika.

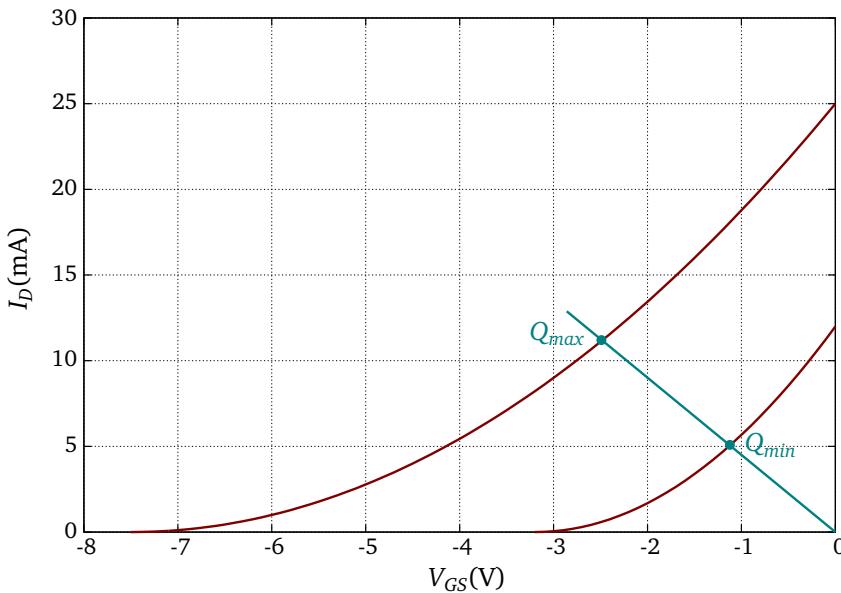
5.4.2 Polarizacija korišćenjem naponskog razdelnika

Kolo za polarizaciju JFET-a korišćenjem naponskog razdelnika prikazano je na Sl. 5.19. Vrednosti otpornika R_1 i R_2 su tipično reda veličine $\text{M}\Omega$, tako da je struja kroz njih zanemarljiva. Zbog naponskog razdelnika, na gejtu tranzistora je stalno prisutan napon:

$$V_G = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD} , \quad (5.14)$$

dok je napon na sorsu:

$$V_S = I_S R_S = I_D R_S . \quad (5.15)$$



Slika 5.18: Prenosne karakteristike tranzistora BF245C za $V_{DS} = 15\text{ V}$ na temperaturi 25°C , za granične vrednosti $V_{GS(OFF)}$ i I_{DSS} .

Zbog toga je:

$$V_{GS} = V_G - V_S = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD} - I_D R_S . \quad (5.16)$$

Kod polarizacije korišćenjem naponskog razdelnika napon V_{GS} nije jednak nuli, čak i kada bi struja kroz tranzistor I_D bila jednaka nuli (za razliku od automatske polarizacije – uporediti izraze (5.12) i (5.16)). To znači da je, za $I_D = 0\text{ A}$:

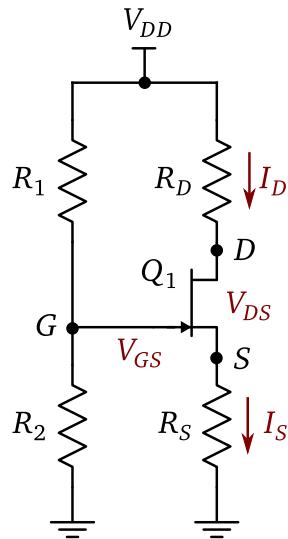
$$V_{GS} = V_G . \quad (5.17)$$

Takođe, zbog stalnog prisustva napona V_G , kada je $V_{GS} = 0\text{ V}$ struja drejna je:

$$I_D = \frac{V_G}{R_S} . \quad (5.18)$$

Izrazi (5.17) i (5.18) određuju dve tačke kojima je definisana radna prava. Kao i kod automatske polarizacije, tako se i ovde radna tačka nalazi u preseku radne prave i prenosne karakteristike tranzistora.

Primer 5.8: Da bi se postavila radna tačka za željenu struju $I_D = 9\text{ mA}$ i $V_{DD} = 18\text{ V}$, potrebno je odrediti struju pri naponu $V_{GS} = 0\text{ V}$. To praktično znači određivanje odnosa V_G/R_S , prema (5.18). Ako se uzme $R_1 = R_2$, onda je iz (5.14) $V_G = V_{DD}/2$. Iz prenosne karakteristike sa Sl. 5.17 je za struju



Slika 5.19: Polarizacija JFET-a preko naponskog razdelnika.

$I_D = 9 \text{ mA}$ napon $V_{GS} = -2 \text{ V}$. Zamenom u (5.16) se dobija:

$$R_S = \frac{V_G - V_{GS}}{I_D} = \frac{V_{DD}/2 - V_{GS}}{I_D} = \frac{9 - (-2)}{9 \times 10^{-3}} \simeq 1,2 \text{ k}\Omega \quad (5.19)$$

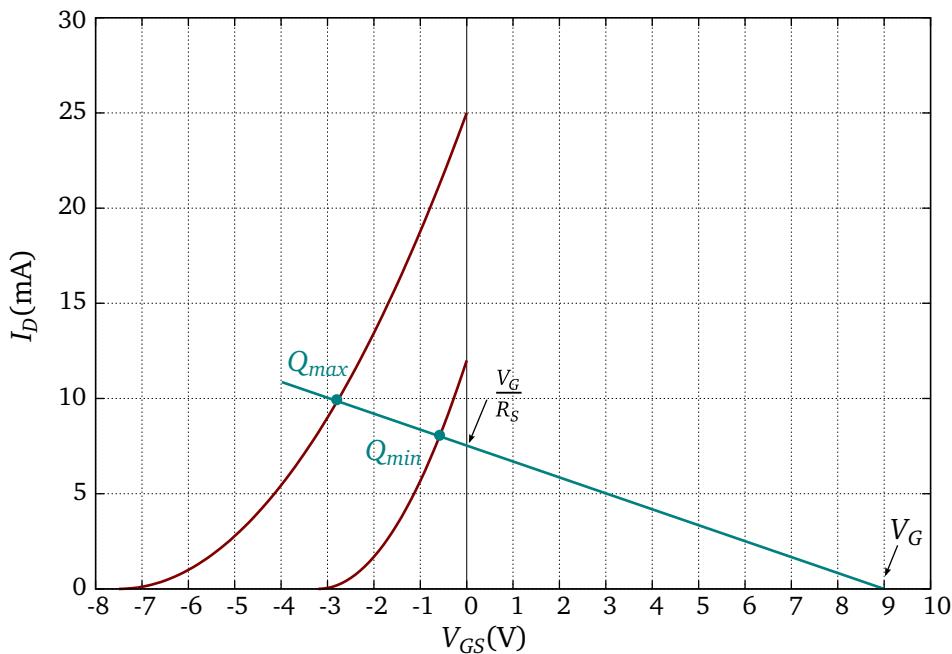
U tom slučaju je za $V_{GS} = 0 \text{ V}$, prema (5.18), struja drenja $I_D = 7,5 \text{ mA}$, pa se može nacrtati radna prava (Sl. 5.20). Poređenjem Sl. 5.18 i Sl. 5.20 može se zaključiti da je primenom polarizacije preko naponskog razdelnika nestabilnost radne tačke značajno smanjena (struja I_D je u opsegu 8 mA do 10 mA).

5.4.3 Polarizacija u omsku oblast

Kada se JFET polariše tako da radi u omskoj oblasti (Sl. 5.6) moguće je koristiti ga kao otpornik promenljive otpornosti. Kolo za polarizaciju JFET-a u omsku oblast prikazano je na Sl. 5.21. Promenljiva otpornost je u stvari izlazna otpornost JFET-a u omskoj oblasti:

$$R_{DS} \simeq \frac{V_{DS}}{I_D}. \quad (5.20)$$

Vrednost napona V_{DD} je fiksirana. Vrednost otpornika R_G je tipično $1 \text{ M}\Omega$. Vrednost otpornosti R_{DS} kontroliše se promenom napona V_{CON} , koji u stvari predstavlja napon V_{GS} . Radnu pravu je potrebno postaviti tako da preseca izlazne karakteristike JFET-a u omskoj oblasti, kao što je ilustrovano na Sl. 5.22. To znači da otpornik R_D treba izabрати tako da je ispunjen uslov:



Slika 5.20: Ilustracija stabilizacije radne tačke polarizacijom korišćenjem naponskog razdelnika.

$$I_{DLIN} = \frac{V_{DD}}{R_D} \ll I_{DSS}. \quad (5.21)$$

Primer 5.9: Posmatrajući izlazne karakteristike tranzistora sa Sl. 5.22, za dati napon $V_{DD} = 9\text{V}$, može se izabrati $I_{DLIN} \approx 2,5\text{ mA}$. Iz (5.21) se dobija:

$$R_D = \frac{9}{2,5 \times 10^{-3}} = 3,6\text{k}\Omega.$$

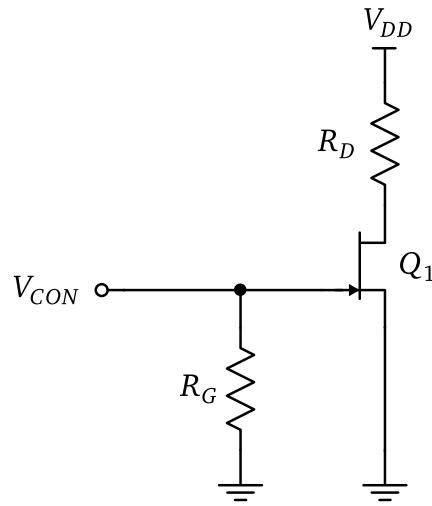
Umesto otpornika stalne otpornosti R_D u praksi se često koristi trimer. Povlačenjem radne prave dobija se niz presečnih tačaka sa izlaznim karakteristikama JFET-a u omskoj oblasti. U tački Q_1 sa Sl. 5.22 je:

$$R_{DS} = \frac{V_{DS}}{I_D} \approx \frac{0,25}{2,4 \times 10^{-3}} \approx 100\Omega.$$

Tačka Q_1 odgovara naponu $V_{CON} \equiv V_{GS} = 0\text{V}$. U tački Q_4 je:

$$R_{DS} = \frac{V_{DS}}{I_D} \approx \frac{0,75}{2 \times 10^{-3}} \approx 375\Omega.$$

Tipične primene JFET-a kao naponski kontrolisanog otpornika su u kolima za slabljenje signala i kontrolu pojačanja. JFET se u ovoj ulozi može primeniti



Slika 5.21: Kolo za polarizaciju JFET-a u omsku oblast.

i tako što se pobuđuje *malim* naizmeničnim signalima v_{ds} , pri čemu je tada jednosmerna radna tačka u koordinatnom početku $V_{DS} = 0\text{V}$ [3]. Definiše se otpornost JFET-a za male signale:

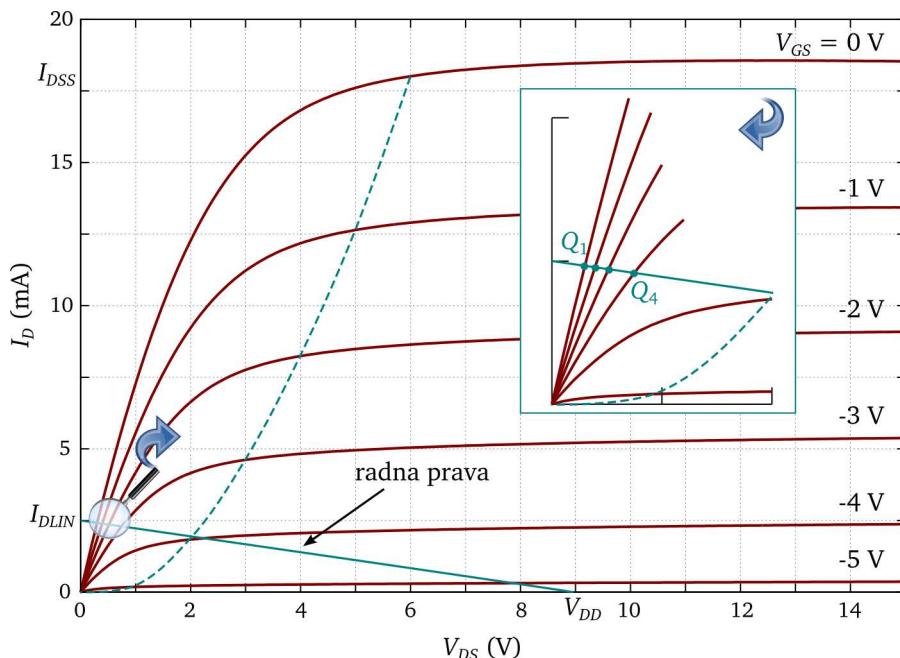
$$r_{ds} = \frac{r_{ds(on)}}{1 - \frac{V_{GS}}{V_{GS(OFF)}}}, \quad (5.22)$$

pri čemu je $r_{ds(on)}$ otpornost kada je $V_{GS} = 0\text{V}$. Relacija (5.22) tipično važi u opsegu napona $-0,1\text{V} \leq V_{DS} \leq 0,1\text{V}$, u kome su izlazne karakteristike JFET-a približno simetrične i linearne, kao što je ilustrovano na Sl. 5.23.

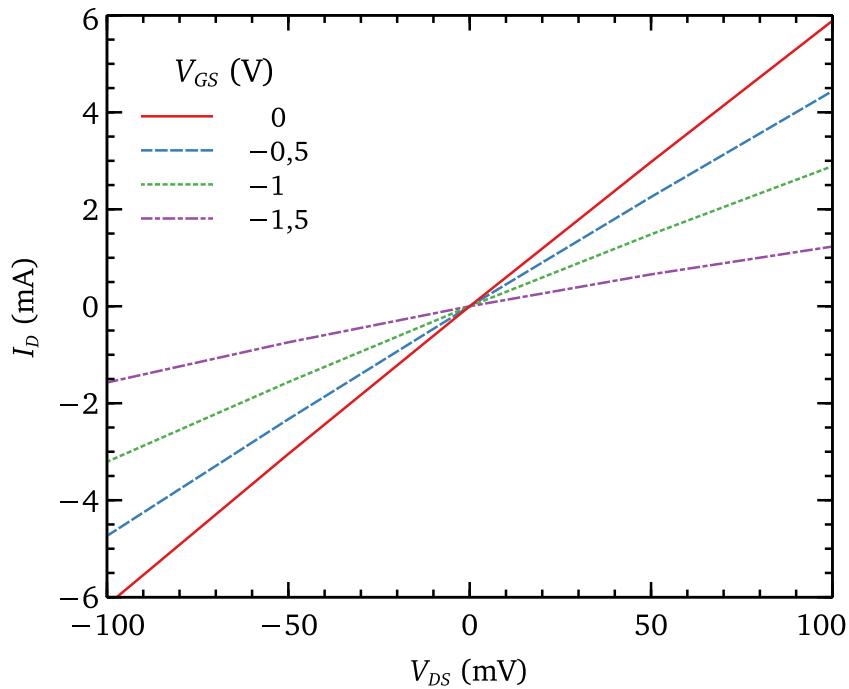
Opseg linearnosti izlaznih karakteristika u omskoj oblasti se može povećati korišćenjem kola sa Sl. 5.24. Otpornik R_2 predstavlja povratnu spregu, pomoću koje se deo izlaznog napona prosleđuje na gejt tranzistora. Kolo se projektuje tako da je $R_1 = R_2$. Ovi otpornici čine naponski razdelnik, tako da je:

$$V_{GS} = \frac{V_{CON}}{2} + \frac{V_{DS}}{2}. \quad (5.23)$$

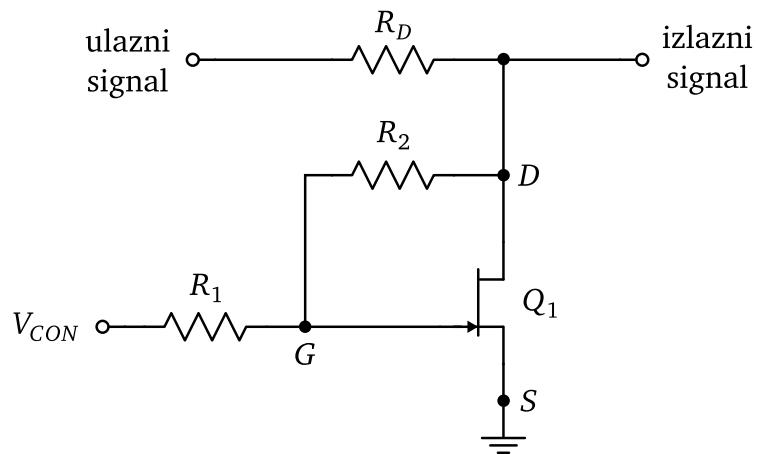
Otpornosti otpornika R_1 i R_2 su tipično reda veličine $100\text{k}\Omega$. Efekat uvođenja povratne sprege ilustrovan je na Sl. 5.25. Treba primetiti da bi se, na osnovu slike 5.2, moglo zaključiti da je JFET simetričan. To bi značilo da sors i drejn mogu da zamene mesta. Međutim, zbog načina tehnološke realizacije nisu svi tipovi JFET-a simetrični. Za one koji jesu, proizvođači to naglašavaju u tehničkim specifikacijama [56] i oni su posebno pogodni za primenu u omskoj oblasti.



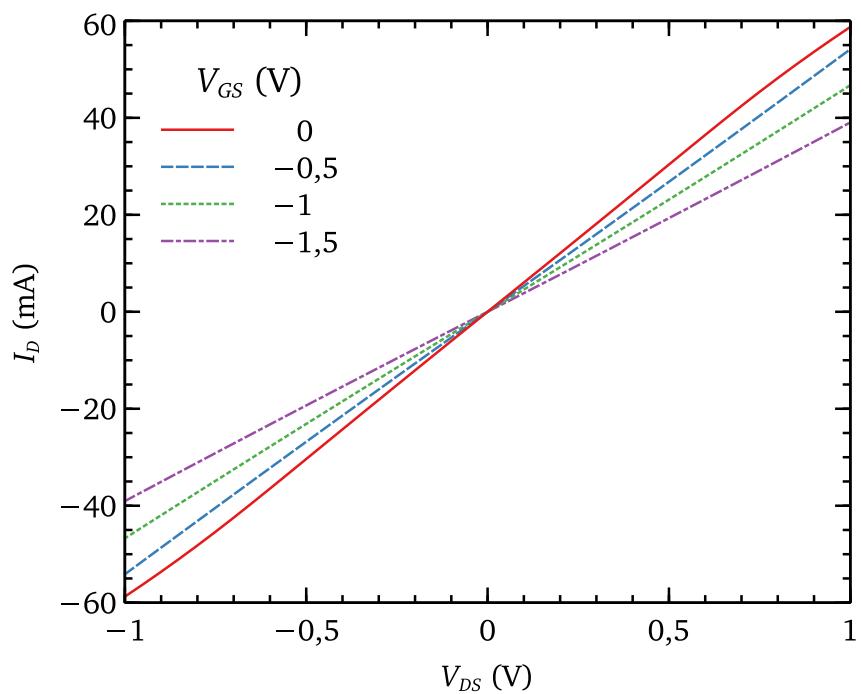
Slika 5.22: Postavljanje radne prave u omsku oblast JFET-a.



Slika 5.23: Izlazne karakteristike JFET-a u omskoj oblasti.



Slika 5.24: Kolo za povećanje opsega linearnosti izlaznih karakteristika JFET-a u omskoj oblasti.

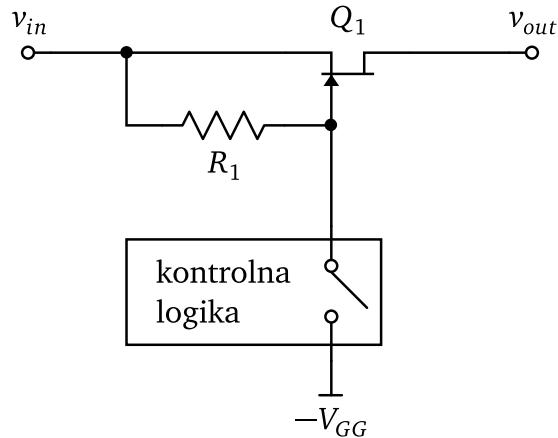


Slika 5.25: Izlazne karakteristika JFET-a u omskoj oblasti u kolu sa Sl. 5.24 (uporediti sa Sl. 5.23).

5.5 JFET kao analogni prekidač

Značajnu primenu JFET tranzistori imaju kao analogni prekidači. U toj funkciji mogu biti u rednoj (*series*) ili paralelnoj (*shunt*) konfiguraciji.

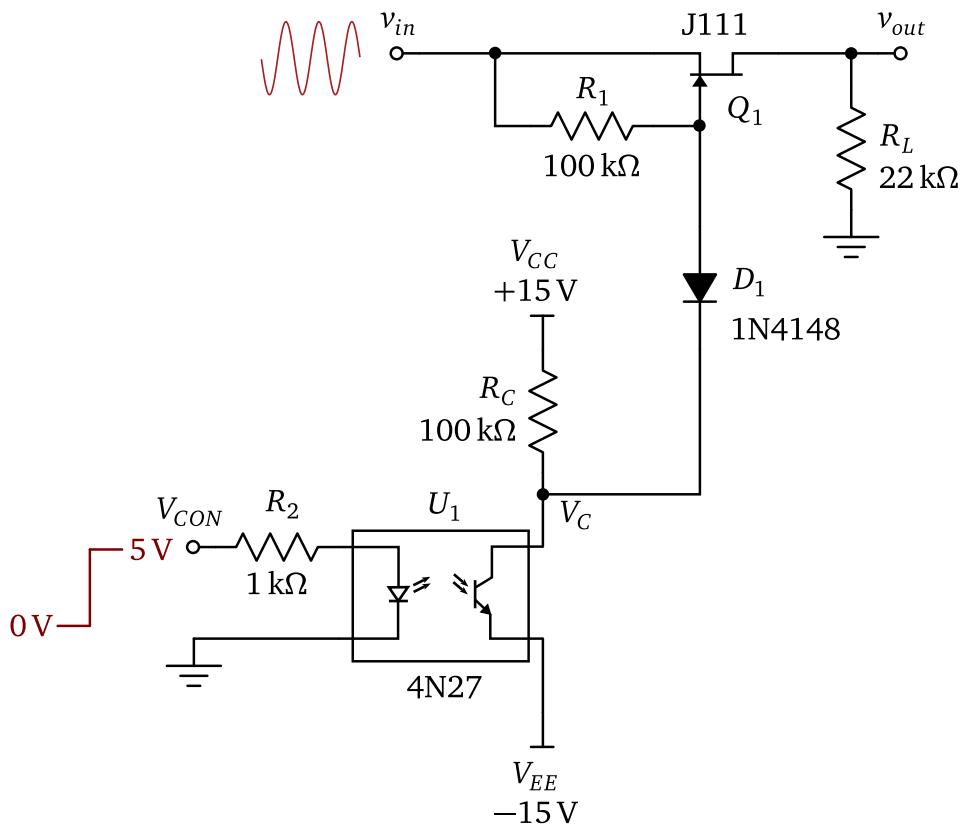
Osnovno kolo JFET-a kao analognog prekidača u rednoj konfiguraciji prikazano je na Sl. 5.26. Kada JFET provodi, prekidač u kolu kontrolne logike je



Slika 5.26: Osnovno kolo n-kanalnog JFET-a kao analognog prekidača u rednoj konfiguraciji.

otvoren. Ulazni naizmenični signal v_{in} dovodi se i na sors i na gejt tranzistora, preko otpornika R_1 . Time se obezbeđuje da je potencijalna razlika između gejta i sorsa tranzistora uvek jednaka nuli, pa je kanal stalno otvoren. S obzirom da je otpornost kanala $r_{ds(on)}$ relativno mala, može se smatrati da izlazni signal v_{out} u potpunosti prati ulazni signal. Posebnu prednost predstavlja to što se otpornost kanala *ne menja* sa promenom amplitude ulaznog signala, kao što je to slučaj kod drugih analognih prekidača. Uključivanjem prekidača potencijal gejta se spušta na vrednost $-V_{GG}$, koja se bira tako da se kanal JFET-a u potpunosti zatvori, što sprečava prenos signala između ulaza i izlaza.

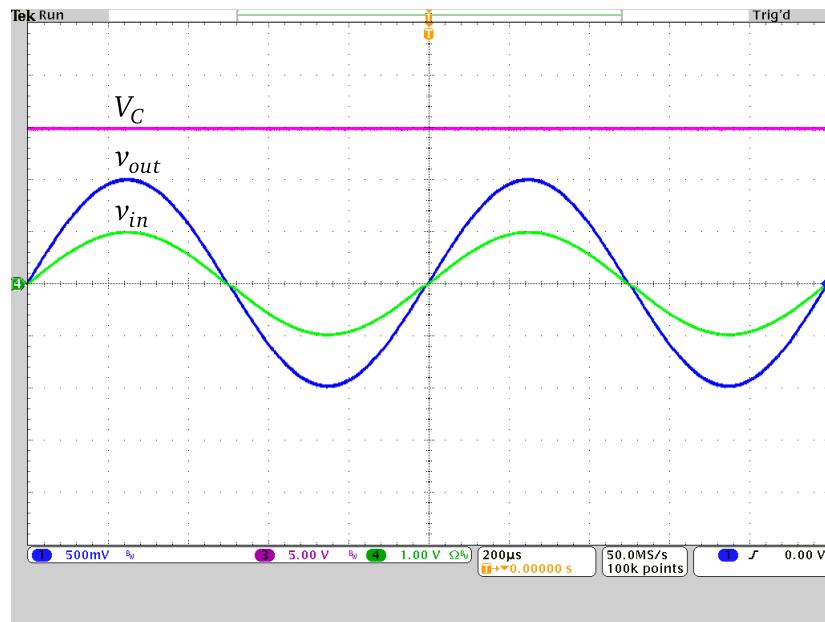
Primer 5.10: Praktična implementacija JFET-a kao analognog prekidača u rednoj konfiguraciji prikazana je na Sl. 5.27. Na ulaz kola dovodi se naizmenični signal iz izvora čija je unutrašnja otpornost 50Ω . Upotrebljen je tranzistor Q_1 čija je otpornost kanala $r_{ds(on)} = 30\Omega$, a maksimalni napon isključenja $V_{GS(OFF)} = -10V$ [57]. Kada je napon na ulazu optokaplera U_1 $V_{CON} = 0V$, fototranzistor na njegovom izlazu ne provodi. Dioda D_1 je inverzno polarisana preko otpornika R_C i efektivno izoluje JFET od kola prekidačke logike. Izlazni signal prati ulazni signal (Sl. 5.28(a)). Kada je napon na ulazu optokaplera $V_{CON} = 5V$, fototranzistor provodi i svodi napon na katodi diode D_1 na $V_C \simeq V_{EE} = -15V$. Dioda D_1 postaje direktno polarisana,



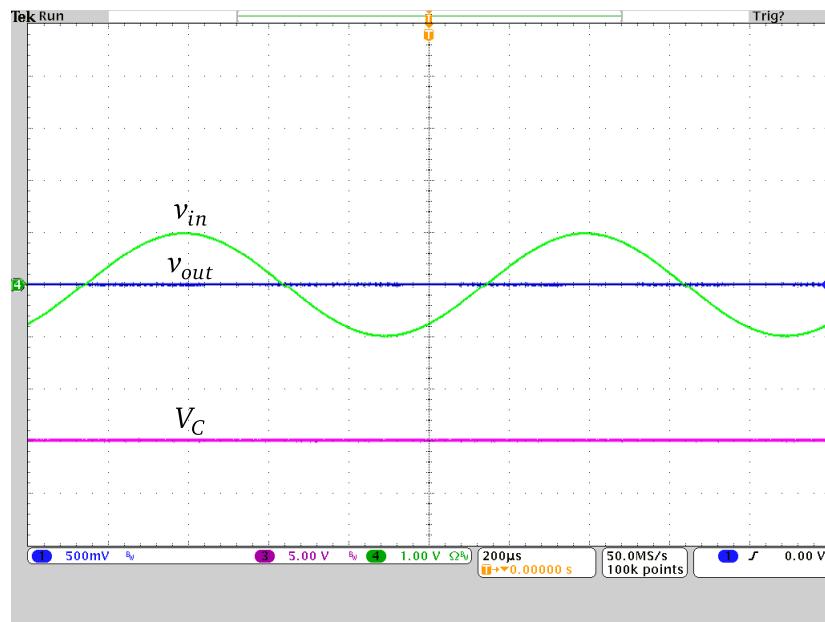
Slika 5.27: Praktična implementacija JFET-a kao analognog prekidača u rednoj konfiguraciji.

pa napon na gejtu JFET-a pada na vrednost $\simeq -15\text{ V}$ (ako se zanemari pad napona na diodi). JFET se isključuje, pa na izlazu nema signala (Sl. 5.28(b)). Prilikom projektovanja kola potrebno je voditi računa o tome da razlika amplituda ulaznog signala i napona V_{CC} uvek obezbeđuju inverznu polarizaciju diode D_1 , kada tranzistor Q_1 provodi. S druge strane, razlika amplituda ulaznog signala i napona V_{EE} mora biti takva da sigurno isključuje tranzistor Q_1 kada fototranzistor provodi. Takođe, treba primetiti da je, kada fototranzistor ne provodi, razlika potencijala između njegovog kolektora i emitora 30 V !

Kolo sa Sl. 5.27 se često primenjuje u audio tehnici za privremeno isključenje zvuka (mute) sa kanala, kod konzola, za prebacivanje signala sa različitih ulaznih kanala na jedan izlaz (analogni multiplekser), kao i kod miksera zvuka. Implementacija kola kontrolne logike može biti različita od ovde prikazane, npr. mogu se koristiti diskretni bipolarni tranzistori ili operacioni pojačavači.



(a)

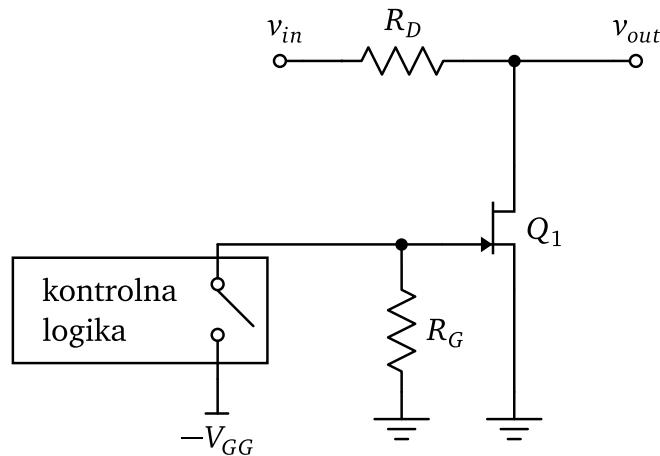


(b)

Slika 5.28: Eksperimentalni talasni oblici signala u kolu sa Sl. 5.27:
(a) $V_{CON} = 0\text{ V}$ i (b) $V_{CON} = 5\text{ V}$.

Na ulaz kola sa Sl. 5.26 može se dovesti i jednosmerni signal amplitude V_{IN} . Ako je kontrolni signal u obliku povorke negativnih impulsa amplitude $V_{GS(OFF)}$, na izlazu kola će se pojaviti povorka pozitivnih impulsa amplitude V_{IN} . Drugim rečima, ulazni jednosmerni signal će biti „iseckan“ (*chopped*), pa se kolo sa ovakvom pobudom ubičajeno naziva prekidački regulator, čoper ili DC/AC konvertor. Čoperi se često koriste u pojačavačkim kolima, a mogu poslužiti i za dobijanje povorke impulsa malih amplituda, reda veličine čak do mV.

Osnovno kolo JFET-a kao analognog prekidača u paralelnoj konfiguraciji prikazano je na Sl. 5.29. Kolo se prevashodno koristi sa malim signalima na



Slika 5.29: Osnovno kolo n-kanalnog JFET-a kao analognog prekidača u paralelnoj konfiguraciji.

ulazu. Kada je prekidač otvoren, JFET provodi jer je, preko otpornika R_G , napon na njegovom gejtu 0 V. U tom slučaju je potencijalna razlika između gejta i sorsa jednaka nuli, pa se JFET ponaša kao otpornik otpornosti kanala $r_{ds(on)}$. Otpornik R_D i JFET predstavljaju naponski razdelnik, pa je:

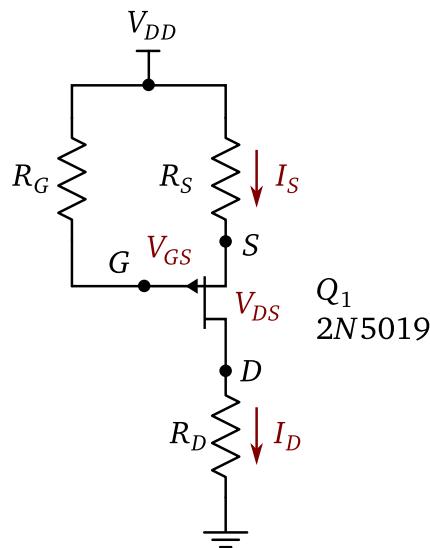
$$v_{out} = \frac{r_{ds(on)}}{R_D + r_{ds(on)}} v_{in}. \quad (5.24)$$

Kolo se projektuje tako da je $R_D \gg r_{ds(on)}$, što znači da amplituda ulaznog signala toliko oslabi da je $v_{out} \approx 0$. Kada napon na gejtu JFET-a postane $-V_{GG}$, pri čemu je $|V_{GG}| \geq |V_{GS(OFF)}|$, tranzistor se isključuje, pa je $v_{out} \approx v_{in}$. Otpornik R_G može biti izostavljen, što zavisi od implementacije kola kontrolne logike.

5.6 Primeri za samostalan rad

⌚ **Primer 5.11:** Jedan primerak JFET tranzistora BF247C ima sledeće parametre: $V_P = 7\text{V}$; $I_{DSS} = 120\text{ mA}$. Skicirati njegovu prenosnu karakteristiku.

⌚ **Primer 5.12:** Odrediti napon V_{GS} i otpornosti otpornika R_S i R_D u kolu na Sl. 5.30 tako da struja kroz tranzistor bude 8 mA , a napon između drejna i sorsa -15 V . Poznato je: $V_{DD} = 18\text{ V}$; $V_{GS(OFF)} = 2,2\text{ V}$; $I_{DSS} = 12\text{ mA}$; $R_G =$



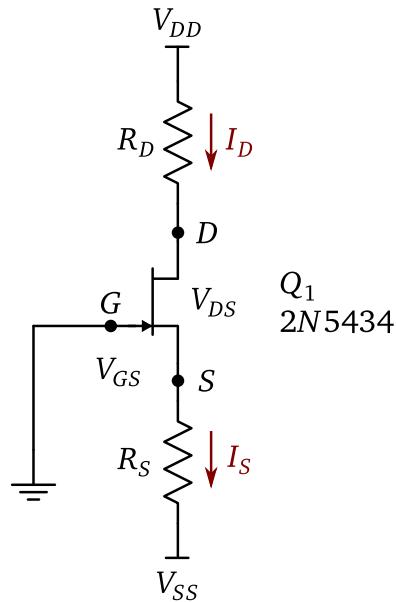
Slika 5.30: Automatska polarizacija p–kanalnog JFET-a.

$2\text{ M}\Omega$;

⌚ **Primer 5.13:** Odrediti napon V_{GS} , struju I_S i napon V_{DS} u kolu na Sl. 5.31. Poznato je: $V_{DD} = 12\text{ V}$; $V_{SS} = -12\text{ V}$; $R_D = 270\Omega$; $R_S = 330\Omega$; $V_{GS(OFF)} = -1,9\text{ V}$; $I_{DSS} = 80\text{ mA}$.

⌚ **Primer 5.14:** U kolu na Sl. 5.32 tranzistor Q_2 upotrebljen je kao izvor konstantne struje. Odrediti struju I_D i napon V_D . Poznato je: $V_{DD} = 9\text{ V}$; $V_{EE} = -9\text{ V}$; $V_{BE} = 0,75\text{ V}$; $R_D = 1\text{ k}\Omega$; $R_E = 1,8\text{ k}\Omega$; $R_G = 1\text{ M}\Omega$.

⌚ **Primer 5.15:** Odrediti otpornost otpornika R_D , napon V_{OUT} i izlaznu otpornost tranzistora Q_1 u kolu sa Sl. 5.33. Poznato je: $V_{IN} = 2,5\text{ V}$; $V_{CON} = -1\text{ V}$; $I_{DSS} = 75\text{ mA}$; $R_G = 1\text{ M}\Omega$. Izlazne karakteristike upotrebljenog tranzistora prikazane su na Sl. 5.34. Uputstvo: Otpornik R_D odrediti tako da bude ispunjen uslov $I_{DLIN} = 0,1I_{DSS}$.



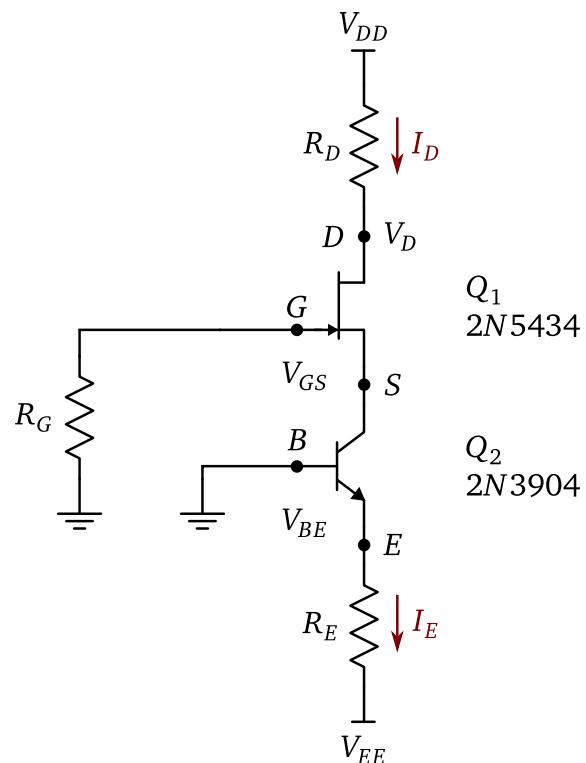
Slika 5.31: Polarizacija JFET-a simetričnim napajanjem.

⌚ Primer 5.16: Na ulaz kola sa Sl. 5.33 dovodi se naizmenični signal sinusnog oblika $v_{in} = V_{IN} \sin(\omega t)$ amplitude $V_{IN} = 0,5\text{ V}$ i učestanosti $f = 1\text{ kHz}$. Odrediti vrednost otpornosti otpornika R_D tako da amplituda signala na izlazu bude $V_{OUT} = 0,1V_{IN}$. Kakav je oblik i kolika je učestanost signala na izlazu? Izlazne karakteristike upotrebljenog tranzistora prikazane su na Sl. 5.23. Poznato je $V_{CON} = -0,5\text{ V}$; $V_{GS(OFF)} = -2\text{ V}$.

⌚ Primer 5.17: Na ulaz kola sa Sl. 5.35 dovodi se naizmenični signal sinusnog oblika $v_{in} = V_{IN} \sin(\omega t)$ amplitude $V_{IN} = 0,1\text{ V}$ i učestanosti $f = 5\text{ kHz}$. Ako se napon na gejtu tranzistora menja linearno u opsegu $V_{GS(OFF)} \leq V_{CON} \leq 0$, u kom će se opsegu promeniti amplituda izlaznog napona? Kolika će biti amplituda izlaznog napona kada je $V_{CON} = -2\text{ V}$? Poznato je: $R_D = 510\Omega$; $r_{ds(on)} = 130\Omega$; $V_{GS(OFF)} = -4\text{ V}$.

⌚ Primer 5.18: U kolu na Sl. 5.36 napon V_{CON} predstavlja povorku impulsa čija se amplituda menja između 0 V i -10 V . Učestanost impulsa je $f = 500\text{ Hz}$, a faktor iskorišćenja periode $D = 50\%$. Skicirati talasni oblik napona na izlazu V_{OUT} . Poznato je: $V_{IN} = 100\text{ mV}$; $V_{GS(OFF)} = -10\text{ V}$; $R_D = 1\text{ k}\Omega$; $R_G = 1\text{ M}\Omega$; $r_{ds(on)} = 30\Omega$.

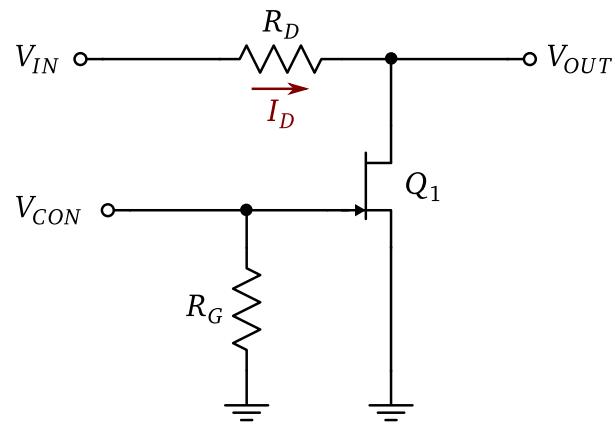
⌚ Primer 5.19: U kolu na Sl. 5.37 upotrebljena je zelena LE dioda. Odrediti otpornost otpornika R_S tako da struja kroz LE diodu bude 12 mA . Koliki je napon između drejna i sorsa tranzistora? U kojoj oblasti rada je tranzistor?



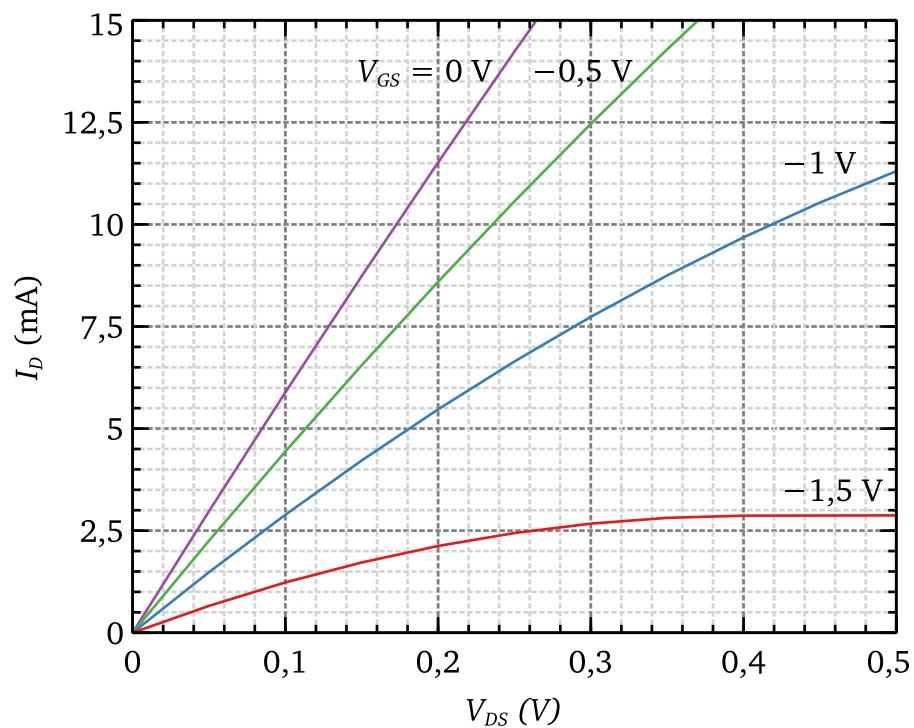
Slika 5.32: Polarizacija JFET-a pomoću izvora konstantne struje.

Poznato je: $V_{DD} = 12\text{V}$; $V_{GS(OFF)} = -2\text{V}$; $I_{DSS} = 24\text{mA}$. Uputstvo: videti Tab. 2.5.

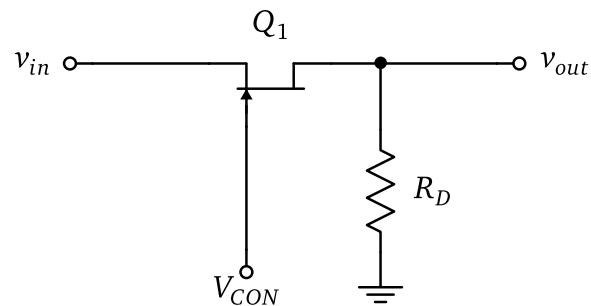
⌚ Primer 5.20: Korišćenjem modela za male signale sa Sl. 5.15 izvesti izraze za ulaznu otpornost i naponsko pojačanje kola sa Sl. 5.38. Odrediti naponsko pojačanje i izlaznu otpornost kola (v_{out}/i_{out} , kada je $v_{in} = 0$) ako je $r_d \gg R_S$. Uputstvo: za određivanje naponskog pojačanja pogledati postupak opisan u 4.5.4; za određivanje izlazne otpornosti primeniti definiciju sa Sl. 3.57(b).



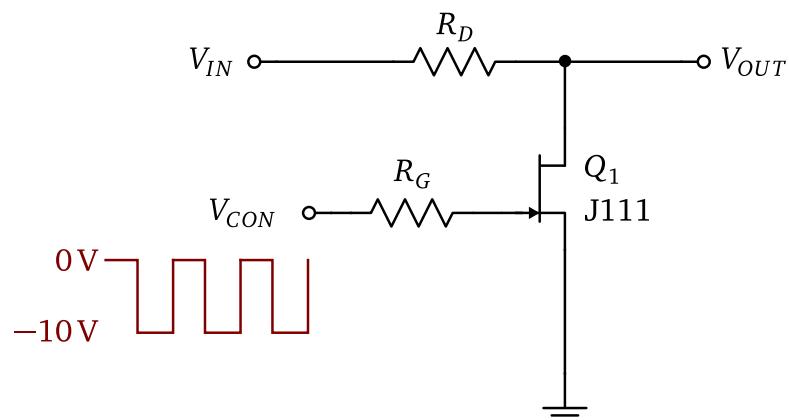
Slika 5.33: JFET u kolu oslabljivača napona.



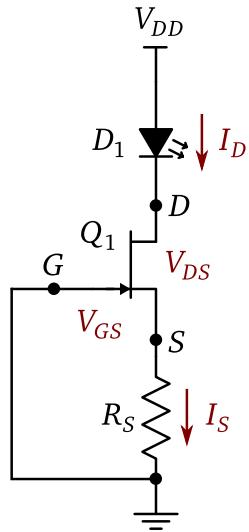
Slika 5.34: Izlazne karakteristike tranzistora iz kola sa Sl. 5.33.



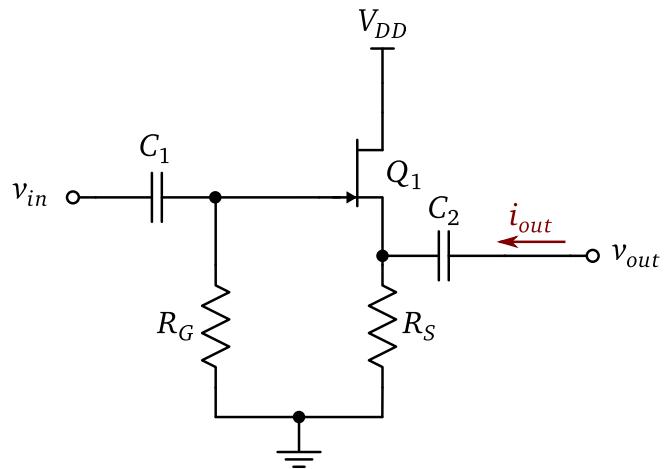
Slika 5.35: JFET kao naponski kontrolisani otpornik u rednoj konfiguraciji.



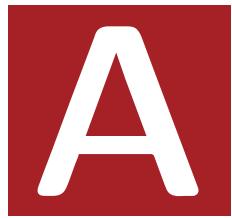
Slika 5.36: JFET kao prekidački regulator.



Slika 5.37: JFET kao izvor konstantne struje za LE diodu.



Slika 5.38: JFET kao pojačavač sa zajedničkim drejnom (source follower).



EBERS–MOLOV MODEL BIPOLARNOG TRANZISTORA

Ebers–Molov (*Ebers–Moll*) model predstavlja bipolarni tranzistor pomoću ekvivalentnog kola sa Sl. A.1. Svaki od dva p–n spoja je predstavljen pomoću paralelne veze diode i strujno kontrolisanog strujnog izvora¹. Na primer, kod npn tranzistora p–n spoj baza–emitor predstavlja diodu D_E , kroz koju teče struja:

videti (2.8)

$$I_{DE} = I_{SE} \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right], \quad (\text{A.1})$$

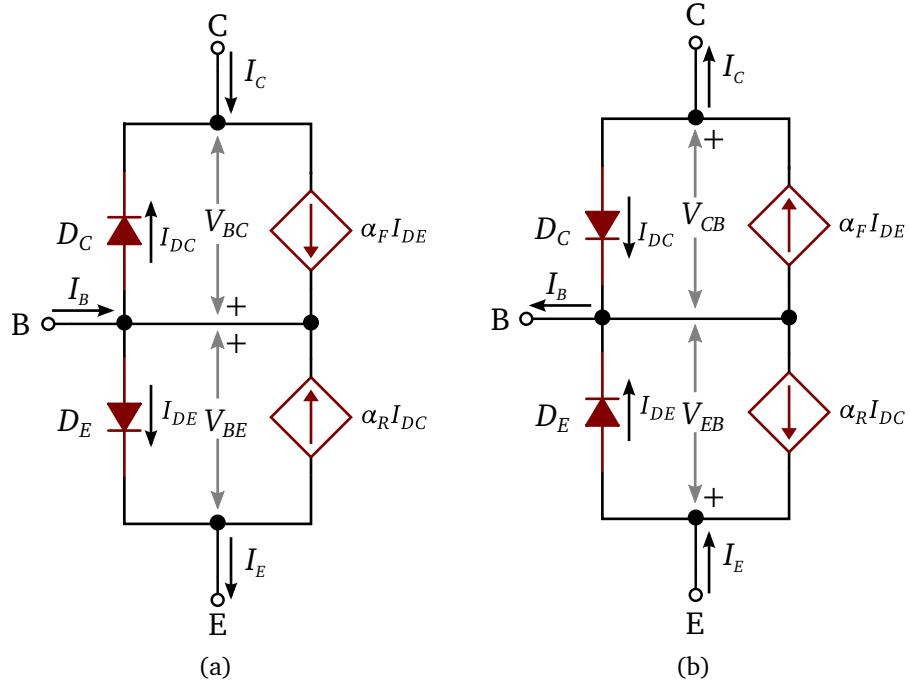
pri čemu je I_{SE} inverzna struja zasićenja p–n spoja baza–emitor. Slično, p–n spoj baza–kolektor predstavlja diodu D_C , kroz koju teče struja:

$$I_{DC} = I_{SC} \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right], \quad (\text{A.2})$$

pri čemu je I_{SC} inverzna struja zasićenja p–n spoja baza–kolektor. Deo elektrona koji se injektuju iz emitora u bazu stiže do kolektora, a njihovo kretanje kroz kolektor se opisuje strujnim izvorom:

$$\alpha_F I_{DE} = \alpha_F I_{SE} \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right], \quad (\text{A.3})$$

¹Strujni i naponski *kontrolisani* izvori predstavljaju se simbolima u obliku romba, za razliku od *samostralnih* strujnih i naponskih izvora, koji se predstavljaju simbolima u obliku kruga.



Slika A.1: Ebers–Molov model (a) npn i (b) pnp tranzistora.

videti (3.5)

pri čemu je α_F faktor pojačanja pri *direktnoj* polarizaciji p–n spoja baza–emitor i *inverznoj* polarizaciji p–n spoja baza–kolektor. Analogno se definiše i drugi strujni izvor:

$$\alpha_R I_{DC} = \alpha_R I_{SC} \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right], \quad (\text{A.4})$$

pri čemu je α_R faktor pojačanja pri *inverznoj* polarizaciji p–n spoja baza–emitor i *direktnoj* polarizaciji p–n spoja baza–kolektor.

Struje emitora i kolektora su:

$$I_E = I_{SE} \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right] - \alpha_R I_{SC} \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right] \quad (\text{A.5a})$$

$$I_C = \alpha_F I_{SE} \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right] - I_{SC} \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right], \quad (\text{A.5b})$$

dok je struja baze $I_B = I_E - I_C$.

Analogno se za pnp tranzistor dobija:

$$I_E = I_{SE} \left[\exp\left(\frac{V_{EB}}{V_t}\right) - 1 \right] - \alpha_R I_{SC} \left[\exp\left(\frac{V_{CB}}{V_t}\right) - 1 \right] \quad (\text{A.6a})$$

$$I_C = \alpha_F I_{SE} \left[\exp\left(\frac{V_{EB}}{V_t}\right) - 1 \right] - I_{SC} \left[\exp\left(\frac{V_{CB}}{V_t}\right) - 1 \right]. \quad (\text{A.6b})$$

Ebers–Molov model opisuje tranzistor pomoću četiri parametra, dve inverzne struje zasićenja (I_{SE} , I_{SC}) i dva faktora pojačanja (α_F i α_R). Ovi parametri su međusobno povezani preko *teoreme reciprociteta*:

$$\alpha_F I_{SE} = \alpha_R I_{SC} = I_S, \quad (\text{A.7})$$

pri čemu se struja I_S naziva *transportna inverzna struja zasićenja*. Polazeći od (2.9), može se pokazati da je [15]:

$$I_S = q \frac{A_E}{W_B} n_i^2 \frac{D_n}{N_A} \quad (\text{n-p-n}), \quad (\text{A.8a})$$

$$I_S = q \frac{A_E}{W_B} n_i^2 \frac{D_p}{N_D} \quad (\text{p-n-p}). \quad (\text{A.8b})$$

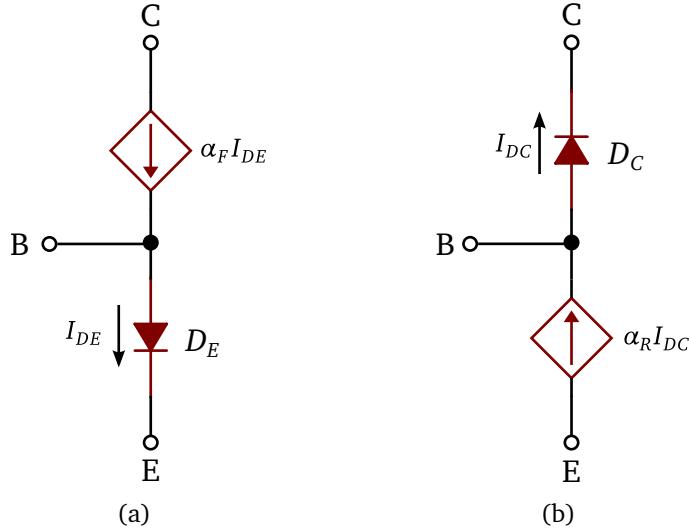
U izrazima A.8 A_E je površina p–n spoja baza–emitor, W_B je efektivna širina baze (geometrijska širina umanjena za širine osiromašenih oblasti oba p–n spoja unutar baze), dok su N_A i N_D koncentracije primesa u bazi kod npn i pnp tranzistora, respektivno. Veličine D_n i D_p se nazivaju difuzionim konstantama elektrona i šupljina, respektivno [8], [15], [58]. Struja I_S je direktno proporcionalna površini p–n spoja baza emitor i približno se udvostručava na svakih 5 °C porasta temperature.

Za tranzistor koji je polarisan u aktivnu ili inverznu aktivnu oblast rada, Ebers–Molov model se pojednostavljuje, kao što je ilustrovano na Sl. A.2. U oblastima zakočenja i zasićenja Ebers–Molov model se može prikazati uprošćenim kolima ilustrovanim na Sl. A.3. U oblasti zasićenja se direktno polarisane diode D_E i D_C zamenjuju konstantim naponskim izvorima $V_{BE(sat)}$ i $V_{BC(sat)}$, čije su tipične vrednosti u opsezima 0,75 V do 0,85 V i 0,4 V do 0,5 V, respektivno.

Korišćenjem definicija:

$$\beta_F = \frac{\alpha_F}{1 - \alpha_F}, \quad (\text{A.9})$$

$$\beta_R = \frac{\alpha_R}{1 - \alpha_R}, \quad (\text{A.10})$$



Slika A.2: Ebers–Molov model npn tranzistora: (a) u aktivnoj oblasti i (b) u inverznoj aktivnoj oblasti.

struje npn tranzistora se iz A.5 mogu izraziti u obliku [10]:

$$I_C = I_S \left\{ \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right] - \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right] \right\} - \frac{I_S}{\beta_R} \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right], \quad (\text{A.11a})$$

$$I_E = I_S \left\{ \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right] - \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right] \right\} + \frac{I_S}{\beta_F} \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right], \quad (\text{A.11b})$$

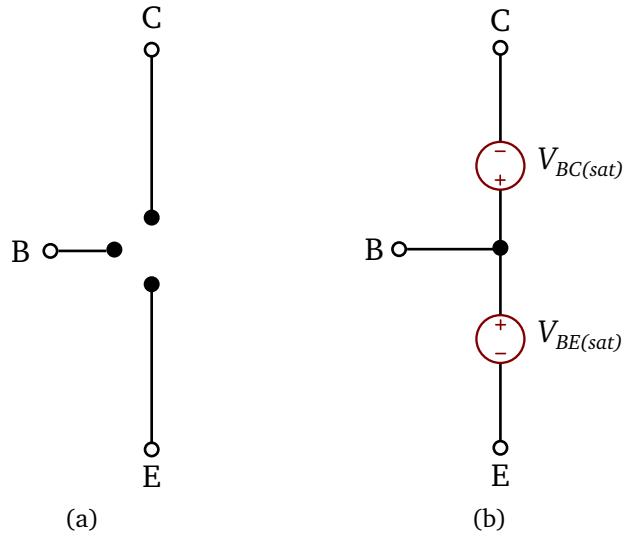
$$I_B = \frac{I_S}{\beta_F} \left[\exp\left(\frac{V_{BE}}{V_t}\right) - 1 \right] + \frac{I_S}{\beta_R} \left[\exp\left(\frac{V_{BC}}{V_t}\right) - 1 \right]. \quad (\text{A.11c})$$

U aktivnoj oblasti je:

$$I_C \simeq I_S \exp\left(\frac{V_{BE}}{V_t}\right) \quad (\text{A.12a})$$

$$I_B \simeq \frac{1}{\beta_F} I_S \exp\left(\frac{V_{BE}}{V_t}\right) = \frac{I_C}{\beta_F} \quad (\text{A.12b})$$

$$I_E \simeq \frac{1 + \beta_F}{\beta_F} I_S \exp\left(\frac{V_{BE}}{V_t}\right) = I_B + I_C, \quad (\text{A.12c})$$



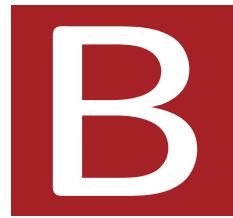
Slika A.3: Ebers–Molov model npn tranzistora: (a) u zakočenju i (b) u zasićenju.

Analogno se iz (A.6) mogu izvesti i izrazi za struje pnp tranzistora [10]:

$$I_C = I_S \left\{ \left[\exp\left(\frac{V_{EB}}{V_t}\right) - 1 \right] - \left[\exp\left(\frac{V_{CB}}{V_t}\right) - 1 \right] \right\} - \frac{I_S}{\beta_R} \left[\exp\left(\frac{V_{CB}}{V_t}\right) - 1 \right], \quad (\text{A.13a})$$

$$I_E = I_S \left\{ \left[\exp\left(\frac{V_{EB}}{V_t}\right) - 1 \right] - \left[\exp\left(\frac{V_{CB}}{V_t}\right) - 1 \right] \right\} + \frac{I_S}{\beta_F} \left[\exp\left(\frac{V_{EB}}{V_t}\right) - 1 \right], \quad (\text{A.13b})$$

$$I_B = \frac{I_S}{\beta_F} \left[\exp\left(\frac{V_{EB}}{V_t}\right) - 1 \right] + \frac{I_S}{\beta_R} \left[\exp\left(\frac{V_{CB}}{V_t}\right) - 1 \right]. \quad (\text{A.13c})$$



ANALIZA KOLA ZA POLARIZACIJU BIPOLARNOG TRANZISTORA KORIŠĆENJEM NAPONSKOG RAZDELNIKA

Kolo za polarizaciju bipolarnog tranzistora korišćenjem naponskog razdelnika sa Sl. 3.45 može se, korišćenjem Tevenenove teoreme, prikazati ekivalentnim kolom sa Sl. B.1(b). Vrednosti parametara Tevenenovog kola su:

$$V_{Th} = \frac{R_2}{R_1 + R_2} V_{CC} \quad (B.1)$$

$$R_{Th} = \frac{R_1 R_2}{R_1 + R_2}, \quad (B.2)$$

pri čemu treba imati u vidu da je $V_{Th} \equiv V_B$ i $R_{Th} \equiv (R_1 \parallel R_2)$. Struja emitora tranzistora je, prema (3.1) i (3.2):

$$I_E = I_B + I_C = I_B + \beta I_B = (1 + \beta) I_B. \quad (B.3)$$

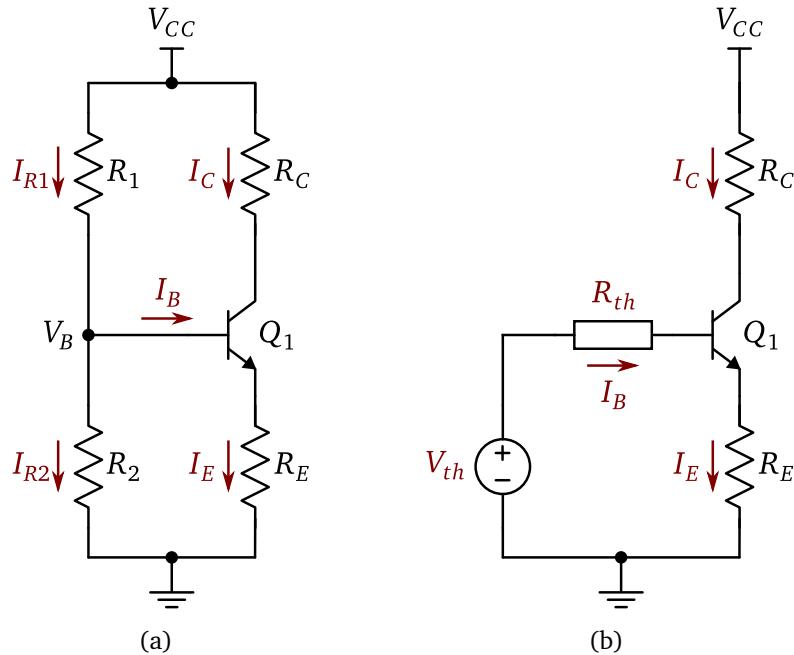
Iz ulaznog kola tranzistora sa Sl. B.1(b) je:

$$V_{Th} - R_{Th} I_B - V_{BE} - R_E I_E = 0, \quad (B.4)$$

pri čemu je V_{BE} napon direktne polarizacije p-n spoja baza-emitor tranzistora. Zamenom (B.3) u (B.4) dobija se:

$$V_{Th} - V_{BE} - R_{Th} I_B - R_E (1 + \beta) I_B = 0, \quad (B.5)$$

314 Analiza kola za polarizaciju bipolarnog tranzistora korišćenjem naponskog razdelnika



Slika B.1: Polarizacija npn tranzistora korišćenjem naponskog razdelnika: (a) osnovno kolo i (b) Tevenenovo ekvivalentno kolo.

odakle je:

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (1 + \beta)R_E}. \quad (\text{B.6})$$

Električno gledano, struja I_B u kolu na Sl. B.2 odgovara izrazu (B.6). Pri direktnoj polarizaciji se otpornost p-n spoja baza-emitor tranzistora može smanjiti zanemarljivom (drugim rečima, naponski izvor V_{BE} ima zanemarljivu rednu otpornost). Zbog toga se, posmatrano sa strane naponskog razdelnika, tranzistor sa otpornikom u emitoru pojavljuje kao opterećenje čija je vrednost otpornosti:

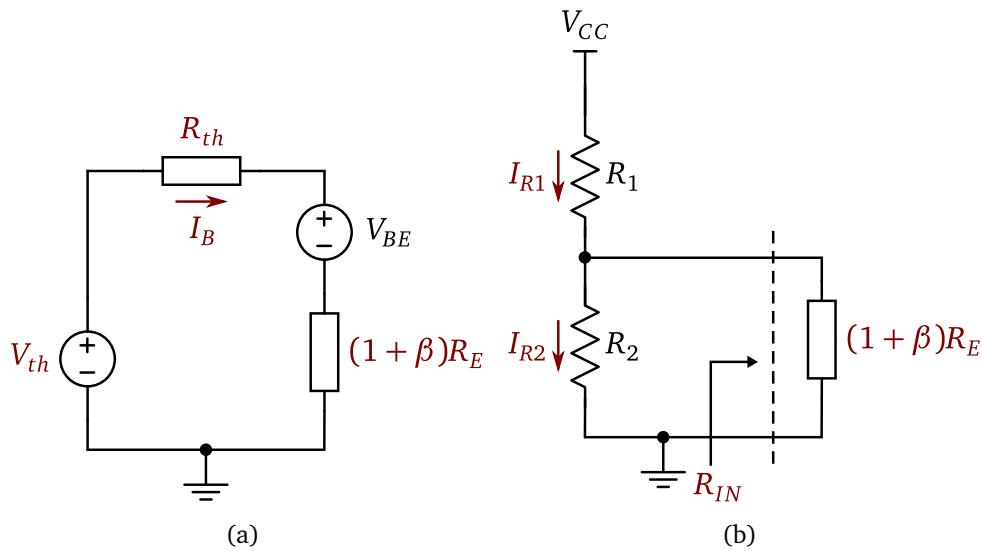
$$R_{IN} = (1 + \beta)R_E. \quad (\text{B.7})$$

Da bi uticaj ovog opterećenja na naponski razdelnik bio minimalan, potrebno je da bude ispunjen uslov $I_B \ll I_{R2}$, što je moguće ako je:

$$(1 + \beta)R_E \gg R_2. \quad (\text{B.8})$$

U većini praktičnih slučajeva je dovoljno izabrati otpornik R_E tako da je:

$$\beta R_E \geq 10R_2, \quad (\text{B.9})$$



Slika B.2: Ekvivalentna ulazna otpornost npn tranzistora sa otpornikom u emitoru: (a) Tevenenovo kolo i (b) realno ekvivalentno kolo.

uzimajući u obzir da je u aktivnoj oblasti rada tranzistora $\beta \gg 1$. U slučaju da uslov (B.9) nije ispunjen, napon na bazi tranzistora bi bio:

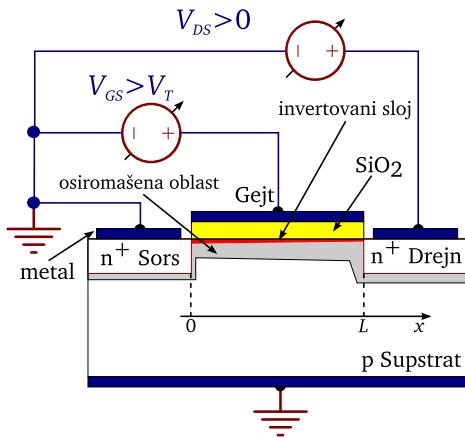
$$V_B = \frac{(R_2 \parallel R_{IN})}{R_1 + (R_2 \parallel R_{IN})} V_{CC}, \quad (\text{B.10})$$

što znači da bi zavisio od strujnog pojačanja!



STRUJA DREJNA MOSFET-A

Struktura NMOS tranzistora polarisanog u triodnu oblast rada prikazana je na Sl. C.1. Da bi se ispod međupovršine Si-SiO₂ formirao invertovani sloj



Slika C.1: Struktura NMOS tranzistora polarisanog u triodnu oblast rada.

elektrona, potrebno je da pad napona $V(x)$ u svakoj tački x duž kanala bude takav da je¹:

$$V_{GS} - V(x) \geq V_T , \quad (\text{C.1})$$

¹Treba napomenuti da je ovde opisani pristup dobijanja analitičkog izraza za struju drejna u priličnoj meri aproksimativan. Znatno rigorozniji pristup problemu može se naći u, npr. [13].

pri čemu je V_T napon praga MOS tranzistora. Kada je sors na masi, tada je $V(0) = 0$ i $V(L) = V_{DS}$. Količina naelektrisanja elektrona *po jedinici dužine* u bilo kojoj tački x duž kanala je:

$$Q'_n(x) = -WC'_{ox}(V_{GS} - V(x) - V_T), \quad (\text{C.2})$$

pri čemu je W širina kanala, a C'_{ox} kapacitivnost oksida gejta *po jedinici površine*, definisana izrazom (4.3). Struja kroz kanal u bilo kojoj tački x određena je proizvodom količine naelektrisanja Q'_n i brzine kretanja elektrona $v_n(x)$:

$$I(x) = Q'_n(x)v_n(x) = -WC'_{ox}(V_{GS} - V(x) - V_T)(-\mu_n E_x), \quad (\text{C.3})$$

pri čemu su μ_n i E_x pokretljivost elektrona i lateralna komponenta električnog polja u kanalu, respektivno. Pošto je:

$$E_x = -\frac{dV(x)}{dx}, \quad (\text{C.4})$$

zamenom (C.1) i (C.4) u (C.3) dobija se:

$$I(x) = -\mu_n WC'_{ox}(V_{GS} - V(x) - V_T) \frac{dV(x)}{dx}. \quad (\text{C.5})$$

Leva i desna strana (C.5) se mogu integraliti u fizičkim granicama promenljivih tako da je:

$$\int_0^L I(x)dx = -\mu_n WC'_{ox} \int_0^{V_{DS}} (V_{GS} - V(x) - V_T)dV. \quad (\text{C.6})$$

Rešavanjem (C.6) dobija se struja drejna:

$$I \equiv I_D = \mu_n \frac{W}{L} C'_{ox} (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS}. \quad (\text{C.7})$$

Uzimajući u obzir (4.2), (C.7) se svodi na:

$$I_D = k \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right], \quad (\text{C.8})$$

videti Sl. 4.12 što predstavlja struju drejna MOS tranzistora u *triodnoj oblasti*. Za male napone V_{DS} se kvadratni član u (C.8) može zanemariti, pa je:

$$I_D \simeq k(V_{GS} - V_T)V_{DS}, \quad (\text{C.9})$$

što predstavlja struju drejna MOS tranzistora u *linearnoj oblasti*.

U oblasti zasićenja, struja dregna u prvoj aproksimaciji ne zavisi od napona na dregnu, odnosno:

$$\frac{dI_D}{dV_{DS}} = 0 \quad (\text{C.10})$$

Diferenciranjem (C.8) dobija se napon V_{DS} pri kome struja dregna ulazi u zasićenje:

$$V_{DS(sat)} = V_{GS} - V_T . \quad (\text{C.11})$$

Zamenom (C.11) u (C.8) dobija se struja dregna u *oblasti zasićenja*:

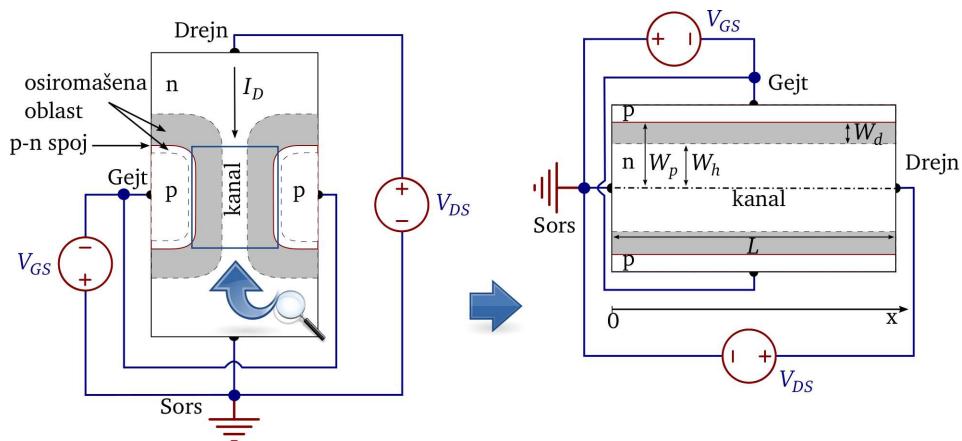
$$I_D = \frac{1}{2}k(V_{GS} - V_T)^2 . \quad (\text{C.12})$$

Kod MOS tranzistora koji su deo savremenih integrisanih kola struja dregna se ne može jednostavno opisati pomoću ovde izloženog modela. Razlog je u malim dimenzijama, zbog čega do izražaja dolaze efekti koji su prilikom izvođenja (C.8) zanemareni [6], [13]. Do realnih strujno–naponskih karakteristika ovih tranzistora danas se tipično dolazi korišćenjem programa za numeričku simulaciju poluprovodničkih procesa i komponenata. Zatim se, radi efikasne simulacije složenih kola, vrši numerička aproksimacija dobijenih karakteristika.



STRUJA DREJNA JFET-A

Struktura n–kanalnog JFET-a sa Sl. 5.2 može se u prvoj aproksimaciji posmatrati kao što je ilustrovano na Sl. D.1. Neka su p–oblasti i n–oblast uni-



Slika D.1: Aproksimacija strukture n–kanalnog JFET-a za $V_{GS} = 0\text{ V}$ i $V_{DS} = 0\text{ V}$.

formno dopirane, tako da su unutar njih koncentracije primesnih atoma konstantne. Kada je $V_{GS} = 0\text{ V}$ i $V_{DS} = 0\text{ V}$, duž celog kanala dužine L se prostire prelazna oblast uniformne širine W_d . Pošto je koncentracija akceptorskih atoma u p–oblasti N_A mnogo veća od koncentracije donorskih atoma u n–oblasci

N_D , širina osiromašene oblasti se može izraziti korišćenjem (2.5) kao:

$$W_d = \sqrt{\frac{2\epsilon_s}{qN_D} V_{bi}}, \quad (\text{D.1})$$

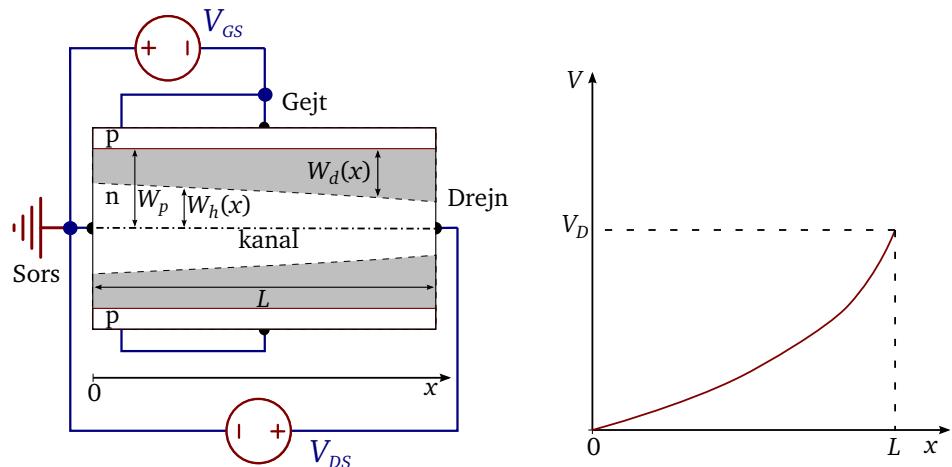
pri čemu je V_{bi} ugrađeni napon na p-n spoju, određen izrazom (2.2). Širina kanala, odnosno jedna njena polovina, $W_h = W_p - W_d$ je konstantna duž cele strukture, pri čemu je W_p rastojanje od ose simetrije kanala do metalurškog spoja.

videti str. 35

Dovođenjem gejta na negativni potencijal V_G u odnosu na sors osiromašena oblast se uniformno širi prema osi simetrije kanala pa je, prema (2.15):

$$W_d = \sqrt{\frac{2\epsilon_s}{qN_D} (V_{bi} + |V_G|)}, \quad (\text{D.2})$$

Istovremeno, dovođenjem drenja na pozitivan potencijal V_D u odnosu na sors osiromašena oblast se neuniformno širi prema osi simetrije kanala, tako da je na strani drenja širenje veće nego na strani sorsa (Sl. D.2). Unutar tranzistora



Slika D.2: Aproksimacija strukture n-kanalnog JFET-a i ilustracija raspodele potencijala za $V_{GS} < 0\text{V}$ i $V_{DS} > 0\text{V}$.

postoji raspodela potencijala $V(x)$, kako je to ilustrovano na Sl. D.2. Širina osiromašene oblasti sada zavisi od potencijala duž kanala:

$$W_d(x) = \sqrt{\frac{2\epsilon_s}{qN_D} (V_{bi} + |V_G| + V(x))}. \quad (\text{D.3})$$

Ako je treća dimenzija tranzistora H , onda je površina poprečnog preseka kanala:

$$S(x) = 2W_h(x)H = 2(W_p - W_d(x))H = 2HW_p \left(1 - \frac{W_d(x)}{W_p}\right). \quad (\text{D.4})$$

Zbog postojanja gradijenta potencijala duž kanala, kroz tranzistor teče driftovska struja koju čine samo elektroni, čija je koncentracija $n = N_D$, a pokretljivost μ_n . Gustina struje duž kanala je, prema (1.24), u skalarnom obliku:

$$J(x) = q\mu_n N_D E = -q\mu_n N_D \frac{dV(x)}{dx}. \quad (\text{D.5})$$

Po definiciji je $\vec{E} = -\nabla V$, gde je ∇V gradijent potencijala.

Za svako rastojanje x duž kanala je struja:

$$I = J(x)S(x). \quad (\text{D.6})$$

Treba primetiti da je proizvod (D.6) konstantan, tj. kroz tranzistor teče struja čija jačina, za date potencijale V_G i V_D , ne zavisi od raspodele tih potencijala unutar komponente. Zamenom (D.4) i (D.5) u (D.6), uz korišćenje (D.3), dobija se:

$$I = -2q\mu_n N_D H W_p \left(1 - \frac{1}{W_p} \sqrt{\frac{2\varepsilon_s}{qN_D} (V_{bi} + |V_G| + V(x))}\right) \frac{dV}{dx},$$

odnosno:

$$I dx = -2q\mu_n N_D H W_p \left(1 - \frac{1}{W_p} \sqrt{\frac{2\varepsilon_s}{qN_D} (V_{bi} + |V_G| + V(x))}\right) dV. \quad (\text{D.7})$$

Obe strane (D.7) mogu se integraliti duž kanala:

$$I \int_0^L dx = -2q\mu_n N_D H W_p \int_0^{V_D} \left(1 - \sqrt{\frac{2\varepsilon_s}{qN_D W_p^2} \cdot \sqrt{V_{bi} + |V_G| + V(x)}}\right) dV. \quad (\text{D.8})$$

Rešavanjem (D.8) dobija se:

$$\int \sqrt{x} dx = \frac{2}{3}x^{3/2}$$

$$I = -\frac{2q\mu_n N_D H W_p}{L} \left\{ V_D - \frac{2}{3} \sqrt{\frac{2\varepsilon_s}{qN_D W_p^2}} [(V_{bi} + |V_G| + V_D)^{3/2} - (V_{bi} + |V_G|)^{3/2}] \right\}. \quad (\text{D.9})$$

Kada je $V_G = 0\text{V}$, napon prekidanja $V_D = V_p$ izaziva spajanje osiromašenih oblasti na kraju dregna, pa je u tom slučaju $W_d(L) = W_p$. Na osnovu (D.3) je:

videti Sl. 5.5 i definičiju na str. 278

$$W_p = \sqrt{\frac{2\varepsilon_s}{qN_D} (V_{bi} + V_p)},$$

odnosno:

$$\frac{2\varepsilon_s}{qN_D W_p^2} = \frac{1}{V_{bi} + V_p}. \quad (\text{D.10})$$

Zamenom (D.10) u (D.9) dobija se:

$$I = -K \left\{ V_D - \frac{2}{3} \cdot \frac{(V_{bi} + |V_G|)^{3/2}}{\sqrt{V_{bi} + V_p}} \left[\left(1 + \frac{V_D}{V_{bi} + |V_G|} \right)^{3/2} - 1 \right] \right\}, \quad (\text{D.11})$$

gde je K veličina koja zavisi od geometrije tranzistora i koncentracije primesa u kanalu:

$$K = \frac{2q\mu_n N_D H W_p}{L} \quad (\text{S}), \quad (\text{D.12})$$

i za dati tranzistor predstavlja konstantu. Pošto je sors na masi, to je $V_G = V_{GS}$ i $V_D = V_{DS}$. Znak „–“ ukazuje da struja teče suprotno od smera x ose, pa je vrednost struje dregna takva da (D.11) postaje:

$$I_D = K \left\{ V_{DS} - \frac{2}{3} \cdot \frac{(V_{bi} + |V_{GS}|)^{3/2}}{\sqrt{V_{bi} + V_p}} \left[\left(1 + \frac{V_{DS}}{V_{bi} + |V_{GS}|} \right)^{3/2} - 1 \right] \right\}. \quad (\text{D.13})$$

Izrazom (D.13) opisana je struja dregna n-kanalnog JFET-a u *triодној области* rada.

U oblasti zasićenja struja dregna se, u prvoj aproksimaciji, ne menja sa promenom napona na dregnu. To znači da će zasićenje nastupiti pri onom naponu V_{DS} za koji je ispunjen uslov:

$$\frac{dI_D}{dV_{DS}} = 0. \quad (\text{D.14})$$

Zamenom (D.13) u (D.14) i diferenciranjem dobija se:

$$V_{DS} = V_p - |V_{GS}|. \quad (\text{D.15})$$

Praktično, tranzistor se nalazi u zasićenju za sve napone V_{DS} za koje je ispunjen uslov $V_{DS} \geq V_p - |V_{GS}|$ (pri naponima na gejtu koji su veći od napona

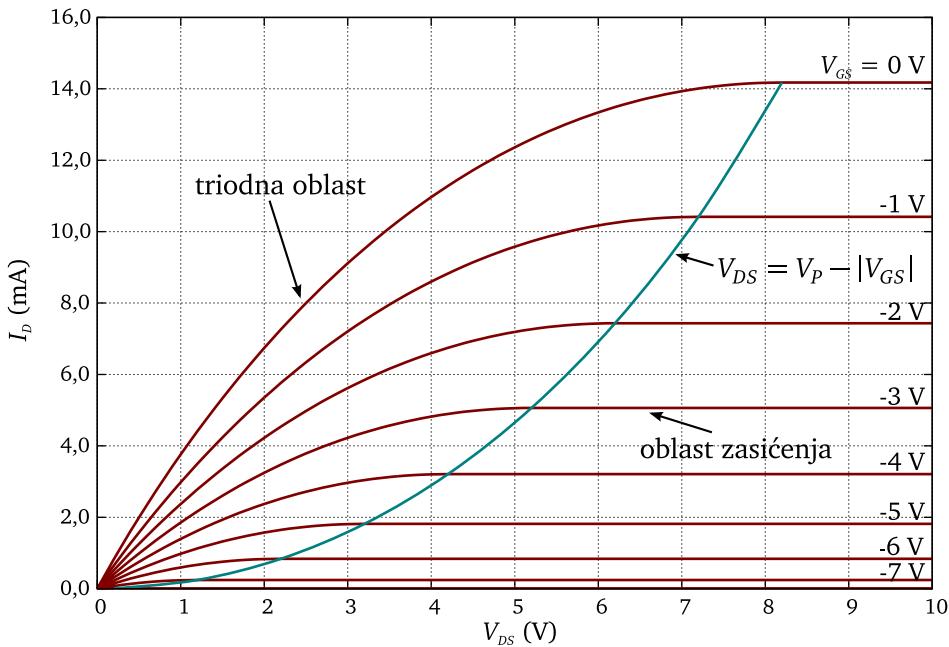
isključenja). Imajući u vidu (5.2), uslovi (D.15) i (5.3) su identični. Zamenom (D.15) u (D.13) dobija se struja dregna n-kanalnog JFET-a u *oblasti zasićenja*:

$$I_D = K \left\{ V_p - |V_{GS}| - \frac{2}{3} \cdot \frac{1}{\sqrt{V_{bi} + V_p}} \left[(V_{bi} + V_p)^{3/2} - (V_{bi} + |V_{GS}|)^{3/2} \right] \right\}. \quad (\text{D.16})$$

Na osnovu modela (D.13)–(D.16), mogu se izračunati tzv. idealne izlazne karakteristike JFET-a. Primera radi, korišćenjem parametara datih u Tab. D.1, izračunate su izlazne karakteristike prikazane na Sl. D.3.

Tabela D.1: Tehnološki i geometrijski parametri JFET-a.

Parametar	Vrednost	Jedinica
W_d	3,4	μm
L	5	μm
H	200	μm
V_{bi}	0,7	V
N_D	$1 \cdot 10^{15}$	cm^{-3}
μ_n	1360	$\text{cm}^2 \text{V}^{-1} \text{s}^{-1}$



Slika D.3: Izlazne karakteristike n-kanalnog JFET-a izračunate na osnovu modela (D.13)–(D.16).

Aproksimacije

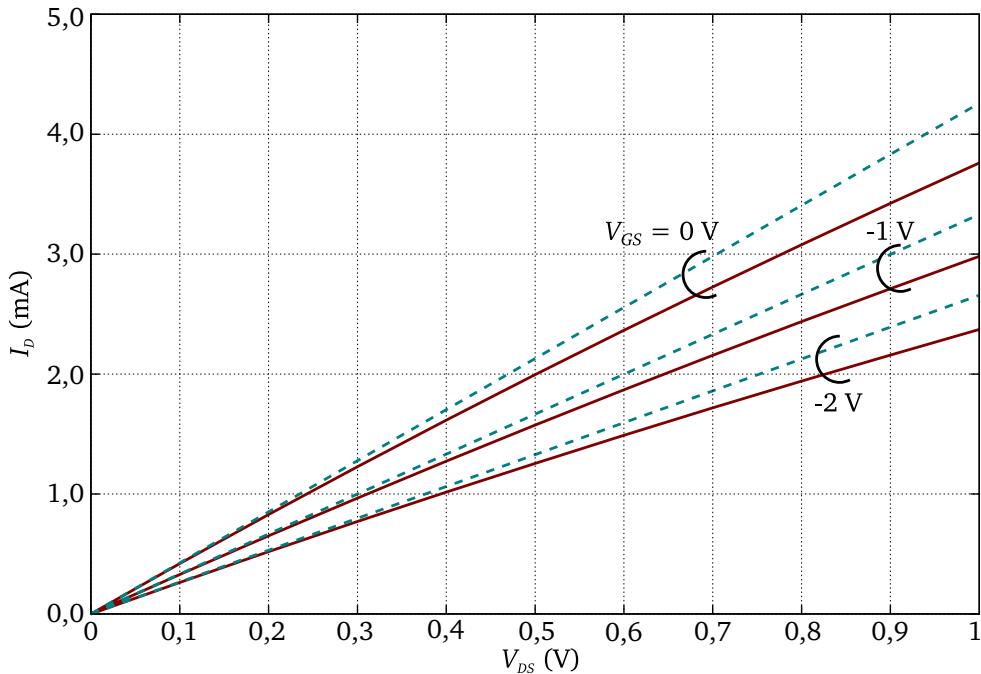
Tejlorov red: Za male napone V_{DS} se može iskoristiti razvoj u Tejlorov red:
 $(1+x)^n \approx 1+nx$, za
 $x \ll 1$.

$$\left(1 + \frac{V_{DS}}{V_{bi} + |V_{GS}|}\right)^{3/2} \approx 1 + \frac{3}{2} \cdot \frac{V_{DS}}{V_{bi} + |V_{GS}|}.$$

Zbog toga se (D.13) svodi na:

$$I_D \approx K \left(1 - \sqrt{\frac{V_{bi} + |V_{GS}|}{V_{bi} + V_p}}\right) V_{DS}. \quad (\text{D.17})$$

Izrazom (D.17) opisuje se struja dregna u *omskoj oblasti* rada, tj. činjenica da se pri malim naponima na dregnu, za dati napon na gejtu, JFET ponaša kao otpornik stalne otpornosti (struja dregna je linearno srazmerna promeni napona na dregnu, kao što je istaknuto na str. 278). Aproksimacija (D.17) ilustrovana je na Sl. D.4. Bez obzira na evidentna odstupanja, aproksimacija se u



Slika D.4: Struja dregna n-kanalnog JFET-a u omskoj oblasti: pune linije – (D.13); isprekidane linije – aproksimacija (D.17).

praksi kod većine standardnih JFET tranzistora može smatrati upotrebljivom za napone $V_{DS} \leq 1$ V.

Pošto u oblasti zasićenja struja dregna ne zavisi od napona na dregnu, a napon prekidanja je za dati tranzistor konstanta, to se (D.16) može predstaviti u obliku funkcije:

$$I_D = f(V_{GS}). \quad (\text{D.18})$$

Grafički prikaz funkcije f predstavlja parabolu koju veoma dobro opisuje izraz:

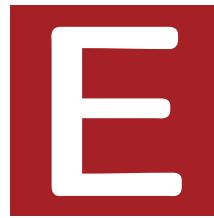
$$I_D \approx I_{DSS} \left(1 - \frac{|V_{GS}|}{V_p} \right)^2, \quad (\text{D.19})$$

pri čemu je I_{DSS} struja dregna JFET-a u oblasti zasićenja za $V_{GS} = 0$, prema Sl. 5.6. Izraz (D.19) se naziva *Šoklijeva jednačina*. Proizvođači u tehničkim specifikacijama umesto napona prekidanja V_p daju kao parametar napon isključenja $V_{GS(OFF)}$. Zbog toga se, imajući u vidu (5.2), Šoklijeva jednačina može prikazati u obliku (5.4).

Efekat modulacije dužine kanala se aproksimativno opisuje modifikacijom [videti str. 282](#) Šoklijeve jednačine:

$$I_D \approx I_{DSS} \left(1 - \frac{|V_{GS}|}{V_p} \right)^2 (1 + \lambda V_{DS}), \quad (\text{D.20})$$

gde je λ parametar.



REŠENJA

Poluprovodnička svojstva silicijuma

1.5 Primenom konverzije $273\text{ K} = 0^\circ\text{C}$, iz zavisnosti sa Sl. 1.4 se očitava:

$$\begin{aligned} n_i(300) &\simeq 1 \cdot 10^{10} \text{ cm}^{-3} \\ n_i(330) &\simeq 1 \cdot 10^{11} \text{ cm}^{-3} \\ n_i(360) &\simeq 7 \cdot 10^{11} \text{ cm}^{-3}, \end{aligned}$$

pa je:

$$\begin{aligned} \frac{n_i(330)}{n_i(300)} &= \frac{10^{11}}{10^{10}} = 10 \\ \frac{n_i(360)}{n_i(300)} &= \frac{7 \cdot 10^{11}}{10^{10}} = 70. \end{aligned}$$

1.6 Na temperaturi $T = 250\text{ K}$ je:

$$n_i(250) = 5,71 \cdot 10^{19} \left(\frac{250}{300} \right)^{2,365} \cdot \exp \left(-\frac{6733}{250} \right) = 7,46 \cdot 10^7 \text{ cm}^{-3}.$$

Na temperaturi $T = 293\text{ K}$ je:

$$n_i(293) = 5,71 \cdot 10^{19} \left(\frac{293}{300} \right)^{2,365} \cdot \exp \left(-\frac{6733}{293} \right) = 5,66 \cdot 10^9 \text{ cm}^{-3},$$

pa je:

$$\frac{n_i(250)}{n_i(293)} = \frac{7,46 \cdot 10^7}{5,66 \cdot 10^9} = 0,013.$$

1.7 Pod pretpostavkom da su svi primesni atomi jonizovani, važi jednačina elektroneutralnosti (1.14):

$$n_0 + N_A = p_0 + N_D. \quad (\text{E.1})$$

U termičkoj ravnoteži je $n_0 p_0 = n_i^2$ (izraz (1.9)), odnosno:

$$p_0 = \frac{n_i^2}{n_0}, \quad (\text{E.2})$$

Zamenom (E.2) u (E.1) i preuređivanjem dobija se kvadratna jednačina:

$$n_0^2 - (N_D - N_A)n_0 - n_i^2 = 0,$$

čija su rešenja:

$$n_{0(1,2)} = \frac{(N_D - N_A) \pm \sqrt{(N_D - N_A)^2 + 4n_i^2}}{2}. \quad (\text{E.3})$$

Ako se (E.3) preuredi:

$$n_{0(1,2)} = \frac{(N_D - N_A)}{2} \pm \sqrt{\left(\frac{N_D - N_A}{2}\right)^2 + n_i^2},$$

postaje očigledno da samo rešenje sa znakom „+“ ima fizički smisao (u suprotnom bi se dobila negativna koncentracija nosilaca nanelektrisanja, što je nemoguće). Sa Sl. 1.4 je, za $T = 300\text{K}$, koncentracija sopstvenih nosilaca naelektrisanja $n_i \simeq 1 \cdot 10^{10} \text{cm}^{-3}$. Koncentracija elektrona u termičkoj ravnoteži je:

$$n_0 = \frac{3 \cdot 10^{15} - 1 \cdot 10^{15}}{2} + \sqrt{\left(\frac{3 \cdot 10^{15} - 1 \cdot 10^{15}}{2}\right)^2 + (10^{10})^2} = 1 \cdot 10^{15} \text{cm}^{-3}.$$

Iz (E.2) je koncentracija šupljina:

$$p_0 = \frac{(10^{10})^2}{10^{15}} = 1 \cdot 10^5 \text{cm}^{-3}.$$

1.8 Pošto je $N_D \gg N_A$, izraz (1.15) se svodi na:

$$n_0 = \frac{N_D}{2} + \sqrt{\left(\frac{N_D}{2}\right)^2 + n_i^2}. \quad (\text{E.4})$$

Sa Sl. 1.4 je, za $T = 300\text{ K}$, koncentracija sopstvenih nosilaca nanelektrisanja $n_i \simeq 1 \cdot 10^{10} \text{ cm}^{-3}$. Pošto je $(10^{17}/2)^2 \gg (10^{10})^2$, to znači da se i drugi sabirak ispod korena u (E.4) može zanemariti, pa je $n_0 \simeq N_D$.

Pozicija Fermijevog nivoa u odnosu na sredinu zabranjene zone u n-tipu silicijuma određena je izrazom (1.19):

$$E_F - E_i = kT \ln\left(\frac{n_0}{n_i}\right) = \frac{1,38 \cdot 10^{-23}}{1,6 \cdot 10^{-19}} \cdot 300 \cdot \ln\left(\frac{10^{17}}{10^{10}}\right) \simeq 0,42 \text{ eV},$$

pri čemu je Boltzmanova konstanta preračunata u eV K^{-1} .

Napomene: Izračunata vrednost se može približno očitati i sa Sl. 1.14. Uporediti rezultat sa primerom 1.3.

1.9 Za izračunavanje pozicije Fermijevog nivoa u odnosu na sredinu zabranjene zone može se primeniti postupak analogan opisanom u rešenju primera 1.8. S druge strane, pošto je $T = 300\text{ K}$, tražena pozicija se direkno može očitati sa Sl. 1.14:

$$E_F - E_i = -0,35 \text{ eV}.$$

Pošto je $N_A \gg N_D$, to je koncentracija šupljina $p_0 = N_A = 1 \cdot 10^{16} \text{ cm}^{-3}$. Koncentracija elektrona je:

$$n_0 = \frac{n_i^2}{N_A} = \frac{(1,01 \cdot 10^{10})^2}{10^{16}} \simeq 1 \cdot 10^4 \text{ cm}^{-3}.$$

1.10 Specifična provodnost je, na osnovu (1.26):

$$\sigma = q(\mu_n n + \mu_p p) = q(\mu_n n_0 + \mu_p p_0),$$

a) U silicijumu n-tipa je $n_0 = N_D$, pa je:

$$p_0 = \frac{n_i^2}{N_D} = \frac{(10^{10})^2}{2 \cdot 10^{17}} = 5 \cdot 10^2 \ll n_0,$$

pa je:

$$\sigma \simeq \sigma_n = q\mu_n N_D. \quad (\text{E.5})$$

Sa Sl. 1.30 se, sa krive za n-tip silicijuma i koncentraciju primesa $2 \cdot 10^{17} \text{ cm}^{-3}$, očitava $\mu_n \simeq 500 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$. Zamenom u (E.5) dobija se:

$$\sigma_n = 1,6 \cdot 10^{-19} \cdot 500 \cdot 2 \cdot 10^{17} = 16 \Omega^{-1} \text{ cm}^{-1}.$$

- b) U silicijumu p-tipa je $p_0 = N_A$. Analognim postupkom kao u slučaju silicijuma n-tipa dobija se:

$$\sigma_p = 1,6 \cdot 10^{-19} \cdot 400 \cdot 1 \cdot 10^{16} = 0,64 \Omega^{-1} \text{cm}^{-1}.$$

Napomena: Tražene vrednosti se približno mogu odrediti i direktno, kao $\sigma = 1/\rho$, korišćenjem dijagrama sa Sl. 1.16.

1.11 Silicijum dopiran fosforom je n-tip poluprovodnika. Sa Sl. 1.30 se, za koncentraciju primesnih atoma $1 \cdot 10^{17} \text{cm}^{-3}$, može približno očitati $\mu_n \simeq 650 \text{cm}^2 \text{V}^{-1} \text{s}^{-1}$. Na osnovu (E.5) je:

$$\rho_n = \frac{1}{\sigma_n} = \frac{1}{1,6 \cdot 10^{-19} \cdot 650 \cdot 1 \cdot 10^{17}} = 0,096 \Omega \text{cm}.$$

Silicijum dopiran borom je p-tip poluprovodnika. Sa Sl. 1.30 se, za koncentraciju primesnih atoma $1 \cdot 10^{17} \text{cm}^{-3}$, može približno očitati $\mu_p \simeq 250 \text{cm}^2 \text{V}^{-1} \text{s}^{-1}$, pa je:

$$\rho_p = \frac{1}{\sigma_p} = \frac{1}{1,6 \cdot 10^{-19} \cdot 250 \cdot 1 \cdot 10^{17}} = 0,25 \Omega \text{cm}.$$

Specifične otpornosti se razlikuju jer je, za istu koncentraciju primesnih atoma, pokretljivost elektrona u n-tipu poluprovodnika veća od pokretljivosti šupljina u p-tipu poluprovodnika.

1.12 Specifična provodnost aluminijuma je:

$$\sigma_{Al} = \frac{1}{\rho_{Al}} = \frac{1}{2,8 \cdot 10^{-8}} = 3,57 \cdot 10^5 \Omega^{-1} \text{cm}^{-1}.$$

Specifična provodnost silicijuma n-tipa je:

$$\sigma_n = 1,6 \cdot 10^{-19} \cdot 20 \cdot 1 \cdot 10^{21} = 3200 \Omega^{-1} \text{cm}^{-1}.$$

Traženi odnos je:

$$\frac{\sigma_{Al}}{\sigma_n} = \frac{3,57e5}{3200} \simeq 111,6.$$

Može se zaključiti da aluminijum ima približno 100 puta veću specifičnu provodnost od jako dopiranog silicijuma n-tipa.

1.13 Sa Sl. 1.16 se, za koncentraciju primesnih atoma fosfora $N_D = 4 \cdot 10^{18} \text{ cm}^{-3}$, može očitati specifična otpornost:

$$\rho_n \simeq 0,01 \Omega \text{ cm} .$$

Slično, za koncentraciju primesnih atoma bora $N_A = 5 \cdot 10^{15} \text{ cm}^{-3}$ specifična otpornost je:

$$\rho_p \simeq 3 \Omega \text{ cm} .$$

Otpornost svakog od uzoraka je:

$$R = \rho \frac{L}{S} ,$$

pri čemu je L dužina, a S poprečni presek uzorka. Pošto je $R_n = R_p$:

$$\rho_n \frac{L_n}{S_n} = \rho_p \frac{L_p}{S_p} ,$$

i pošto uzorci imaju jednake poprečne preseke $S_n = S_p$ (poluprečnici cilindara su jednaki):

$$\frac{L_p}{L_n} = \frac{\rho_n}{\rho_p} = \frac{3}{0,01} = 300 .$$

Uzorak p-tipa je 300 puta duži od uzorka n-tipa!

1.14 Sa Sl. 1.30 je, za $N_D = 1 \cdot 10^{19} \text{ cm}^{-3}$, pokretljivost elektrona $\mu_n \approx 100 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$. Otpornost uzorka je:

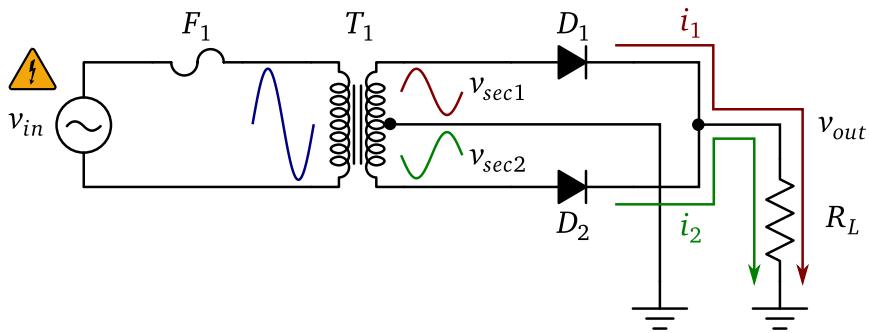
$$R = \rho_n \frac{L}{S} = \frac{1}{q\mu_n N_D} \cdot \frac{L}{r^2 \pi} ,$$

pri čemu je r poluprečnik osnove (bazisa) uzorka. Jačina struje kroz uzorak je:

$$I = \frac{V}{R} = q\mu_n N_D \frac{r^2 \pi}{L} \cdot V = 1,6 \cdot 10^{-19} \cdot 100 \cdot 1 \cdot 10^{19} \frac{(100 \cdot 10^{-4})^2 \pi}{500 \cdot 10^{-4}} \cdot 1 \simeq 1 \text{ A} ,$$

a gustina struje:

$$J = \frac{I}{S} = 3,3 \text{ A cm}^{-2} .$$



Slika E.1: Punotalasni ispravljač sa dve diode.

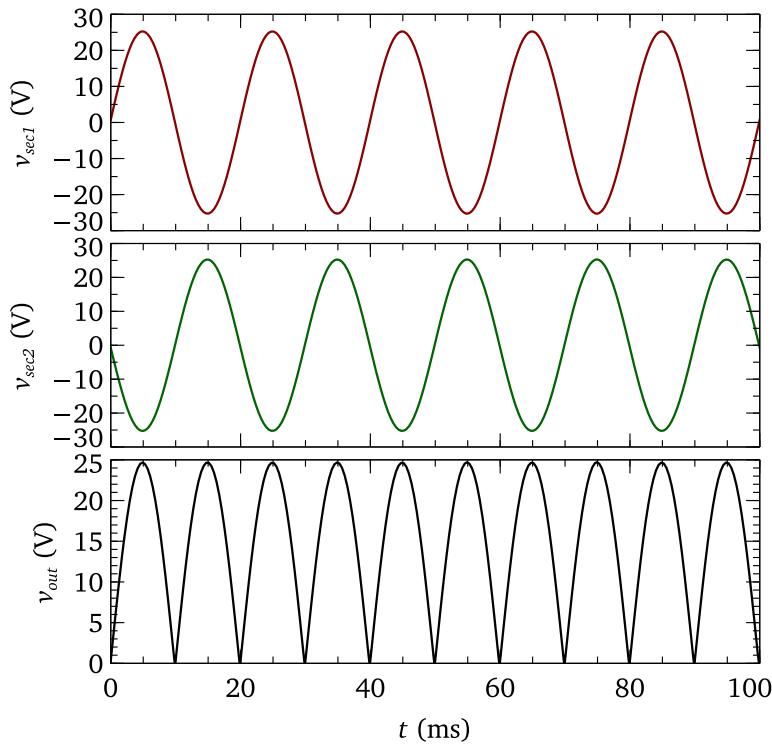
Diode

2.22 S obzirom da je u pitanju signal oblika sinusa, njegova amplituda je $\sqrt{2}v_{sec} = \sqrt{2} \cdot 18 \simeq 25,4\text{V}$. Kada je na prvom sekundarnom namotaju transformatora napon pozitivan, dioda D_1 vodi, pa se na opterećenju pojavljuje napon $\sqrt{2}v_{sec} - V_D = 25,4 - 0,7 = 24,7\text{V}$ (Sl. E.1). Istovremeno, dioda D_2 je zakočena, jer je napon na drugom sekundardnom namotaju u protivfazi sa naponom na prvom. Kada je na prvom sekundarnom namotaju transformatora napon negativan, dioda D_1 je zakočena. Istovremeno, dioda D_2 vodi, pa se na opterećenju pojavljuje napon $\sqrt{2}v_{sec} - V_D = 25,4 - 0,7 = 24,7\text{V}$ (Sl. E.1). U oba slučaja struja teče kroz opterećenje u istom smeru, pa je izlazni napon pozitivan. Talasni oblici napona prikazani su na Sl. E.2. Dodavanje kondenzatora paralelno opterećenju proizvešće isti efekat kao na Sl. 2.36.

2.23 Ako korisnik slučajno na izvor jednosmernog napona V_S priključi drugi izvor V_{EXT} u opoziciji (događa se!), dioda D_1 će provesti, svodeći na taj način napon na izlazu izvora na bezopasnih $0,7\text{V}$.

U kolu na Sl. E.3 napon između priključaka A i B je $2V_S$. Kratkim spajanjem ovih priključaka izvori dolaze jedan drugom u opoziciju. Tipično, zbog neidealnosti komponenata, jedan će „nadjačati“ drugog, direktno polarišući njegovu zaštitnu diodu i svodeći na taj način pad napona na njemu na $0,7\text{V}$. Diode moraju biti odabrane tako da disipacija snage na njima ne prelazi deklarisanu, kada kroz njih teče maksimalna struja koju izvori mogu da daju.

2.24 Kolo paralelnog negativnog diodnog ograničavača prikazano je na Sl. E.4. Ulazni napon je oblika $v_{out} = 5 \sin(2\pi 1000t)$. Probojni napon diode 1N914 je 100V [14]. Pošto je amplituda ulaznog napona znatno manja od probognog napona, dioda D_1 će biti zakočena za sve pozitivne vrednosti

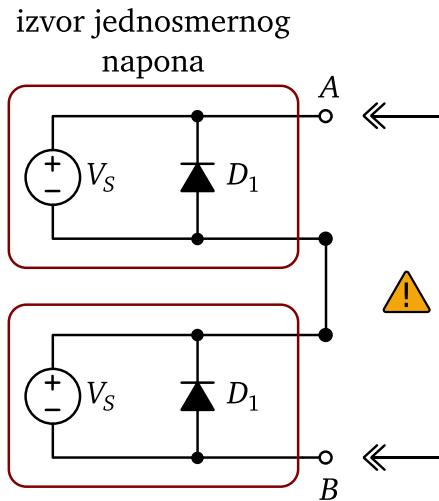


Slika E.2: Talasni oblici napona punotalasnog ispravljачa sa dve diode sa Sl. E.1.

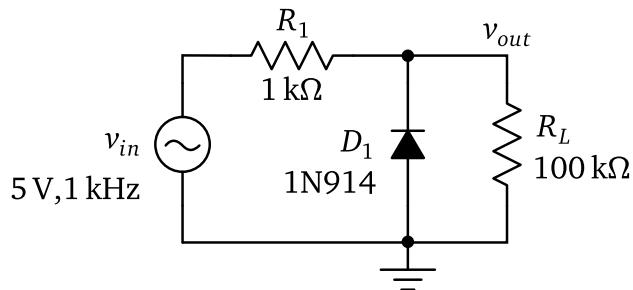
ulaznog napona. Pošto je $R_L \gg R_1$, izlazni napon će biti približno jednak ulaznom. Za sve negativne vrednosti ulaznog napona koje su manje od napona vođenja diode (0,7 V) dioda će provoditi (anoda na nultom, a katoda na negativnom potencijalu), pa će izlazni napon biti $v_{out} \simeq -0,7\text{V}$. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.5.

2.25 Probojni napon diode 1N4148 je 100 V [18]. Pošto je amplituda ulaznog napona znatno manja od probojnog napona, za sve pozitivne vrednosti ulaznog napona dioda D_2 će biti zakočena, a dioda D_1 će provoditi za sve napone veće od 0,7 V. Tako će napon na opterećenju biti $v_{out} \simeq 0,7\text{V}$. Za sve negativne vrednosti ulaznog napona dioda D_1 će biti zakočena, a dioda D_2 će provoditi za sve napone manje od $-0,7\text{V}$, pa će napon na opterećenju biti $v_{out} \simeq -0,7\text{V}$. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.6.

2.26 U ovom slučaju važi isto razmatranje kao u primeru 2.24. Razlika je u tome što su negativne vrednosti signala ograničene na dvostruku vrednost



Slika E.3: Zaštita redno vezanih izvora jednosmernog napona od inverzne polarizacije.

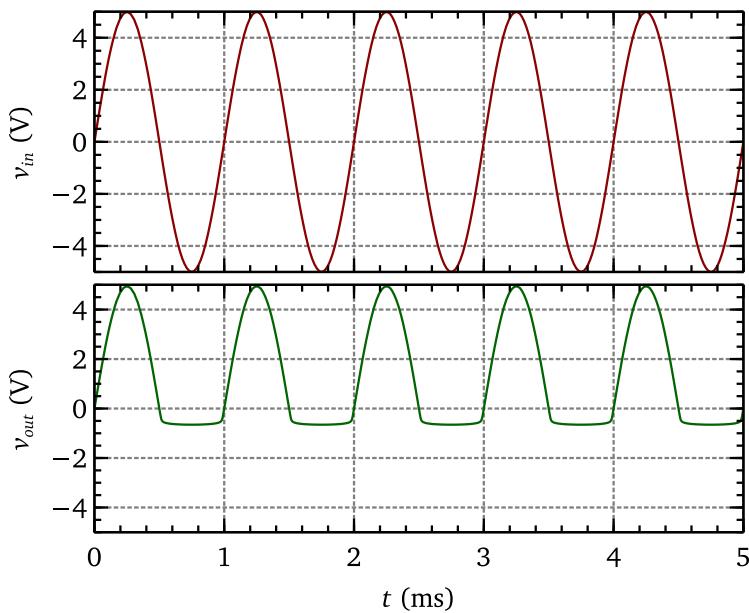


Slika E.4: Paralelni negativni diodni ograničavač.

napona vođenja diode, tj. $v_{out} \approx -1,4V$. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.7.

2.27 Napon na katodi diode je $V_{REF} = -5V$. Da bi dioda provodila potrebno je da napon na njenoj anodi bude veći od $V_D + V_{REF} = 0,7 - 5 = -4,3V$. Za sve vrednosti ulaznog napona koje su veće od izračunate, izlazni napon je $v_{out} = -4,3V$. Za vrednosti ulaznog napona koje su manje od $-4,3V$ izlazni napon prati oblik ulaznog napona. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.8.

2.28 U ovom primeru može se upotrebiti praktični model diode sa Sl. 2.19. Za sve pozitivne vrednosti ulaznog napona dioda D_1 će biti zakočena, pa će se ponašati kao otvoreni prekidač, te napon V_{REF} neće imati uticaja na vrednost



Slika E.5: Talasni oblici ulaznog i izlaznog napona paralelnog negativnog diodnog ograničavača sa Sl. E.4.

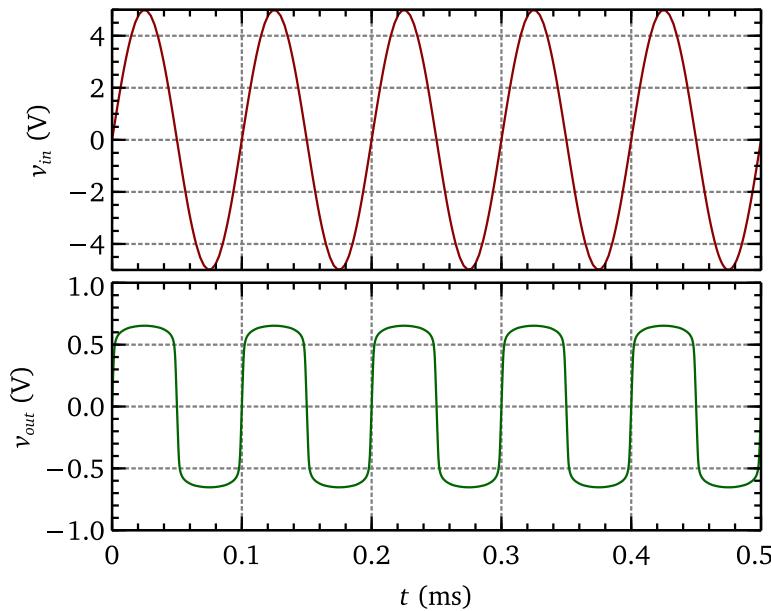
izlaznog napona. Za negativne vrednosti ulaznog napona dioda će provoditi kada napon na njenoj katodi bude manji od $v_{out} = -V_D - V_{REF} = -0,7 - 5 = -5,7\text{V}$, pa će to i biti vrednost na kojoj se vrši odsecanje. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.9.

2.29 Kao i u prethodnom, i u ovom primeru korisno je upotrebiti praktični model diode sa Sl. 2.19. Ograničavač će se ponašati analogno ograničavaču bez polarizacije iz primera 2.25. Razlika je u tome što su nivoi odsecanja simetrično pomereni za vrednost referentnog napona V_{REF} . Zbog toga će izlazni napon varirati između vrednosti $V_{REF} + V_D$ i $-(V_{REF} + V_D)$. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.10.

2.30 Dioda ne provodi sve dok napon na njenoj katodi ne postane manji od $-0,7\text{V}$. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.11. Treba obratiti pažnju na to da dioda prestaje da provodi kada napon na njenoj katodi postane veći od $-0,7\text{V}$.

Najveća struja kroz diodu će teći kada je ulazni napon na vrednosti $-V_p$. Primenom praktičnog modela diode sa Sl. 2.19 može se napisati:

$$I_D = \frac{-V_p + V_D}{R_L} = \frac{-5 + 0,7}{1000} = -4,3\text{ mA}.$$



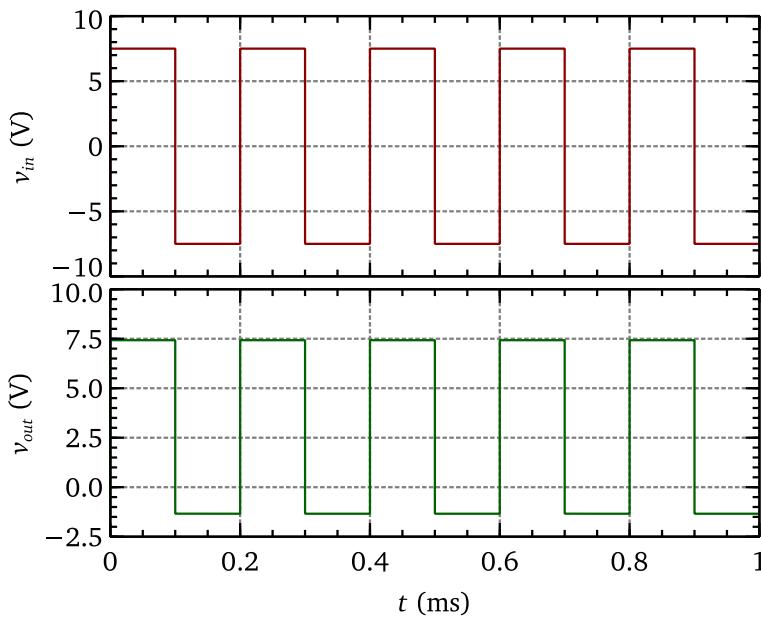
Slika E.6: Talasni oblici ulaznog i izlaznog napona paralelnog sime-tričnog diodnog ograničavača sa Sl. 2.47.

2.31 Izlazni napon će biti na nuli kada je dioda zakočena, odnosno kada je ulazni napon manji od vrednosti $-V_{REF} + V_D = -5 + 0,7 = -4,3$ V. Takvo stanje će ostati sve dok ulazni napon tokom negativne poluperiode ne dostigne vrednost -4,3 V. Za $v_{in(0)} = 0$ V je $v_{out} = V_{REF} - V_D = 5 - 0,7 = 4,3$ V. Tokom pozitivne poluperiode, izlazni napon prati oblik ulaznog napona i njegova amplituda će biti:

$$V_p + V_{REF} - V_D = 20 + 5 - 0,7 = 24,3 \text{ V}.$$

Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.12. Izlazni napon nije odsečen tokom cele negativne poluperiode ulaznog napona, ali je sve vreme $v_{out} \geq 0$. Prema tome, na opterećenju se ni u jednom trenutku neće pojaviti negativan napon.

2.32 Kolo pozitivnog pomerača naponskog nivoa prikazano je na Sl. E.13. Perioda ulaznog signala je $T = 1/f = 1/1000 = 1$ ms. Tokom prve pozitivne poluperiode dioda je zakočena. Zbog toga izlazni napon sledi promene ulaznog napona, kao što je ilustrovano na Sl. E.14. Kada nađe prva negativna poluperioda, dioda će početi da provodi kada je napon na njenoj katodi $-V_D$, pa će tada kondenzator početi da se puni preko nje. Tokom negativne poluperiode kondenzator se napuni na vrednost napona $v_{C1} = V_p - V_D = 5 - 0,7 = 4,3$ V.



Slika E.7: Talasni oblici ulaznog i izlaznog napona paralelnog negativnog diodnog ograničavača sa redno vezanim diodama sa Sl. 2.104.

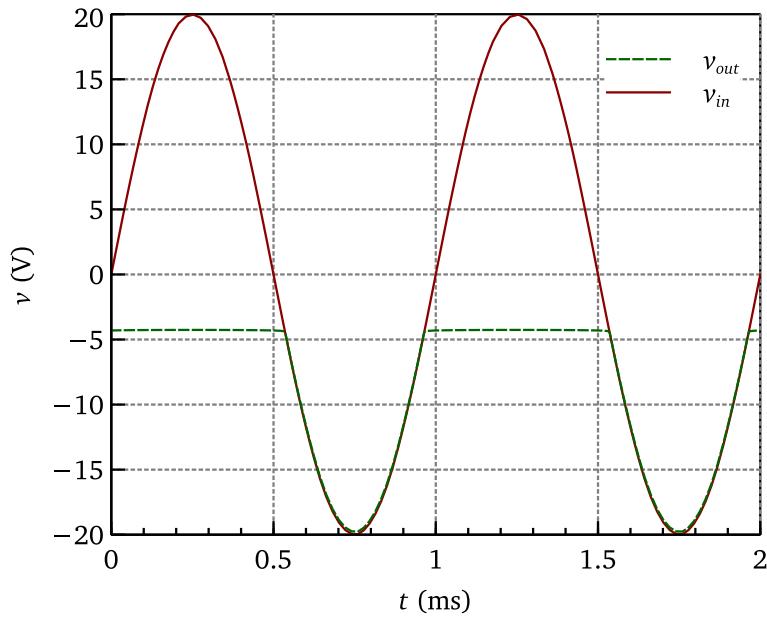
Kada najde sledeća pozitivna poluperioda v_{in} i v_{C1} se pojavljuju kao dva redno vezana izvora istog polariteta, pa je amplituda napona na opterećenju $v_{out} = V_p + V_p - V_D = 5 + 5 - 0,7 = 9,3$ V. Nakon što se kondenzator napunio, u kolu se ponaša kao izvor jednosmernog napona, pa talasni oblik izlaznog napona prati ulazni. Dioda će ponovo provoditi u delu negativne poluperiode ulaznog napona, kada se kondenzator dopunjaje. Kada je $v_{in} = -V_p$, tada je $v_{out} = -V_D$.

Na osnovu (2.40), vrednost kapacitivnosti kondenzatora je:

$$C_1 > \frac{100T}{R_L} = \frac{100 \cdot 1 \times 10^{-3}}{25 \times 10^3} = 4 \mu\text{F}.$$

Može se, na primer, uzeti kondenzator kapacitivnosti $4,7 \mu\text{F}$ ili veći. Eksperimentalni talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.15.

Aproksimativno, ako se V_D zanemari, kod pozitivnog pomerača naponskog nivoa je referentna vrednost podignuta sa 0 V na ulazu na $\approx V_p$ na izlazu. Međutim, ukupni raspon amplituda (*peak-to-peak*) je ostao isti po absolutnoj vrednosti: na ulazu je bilo $V_{pp} = V_p - (-V_p) = 2V_p$, a na izlazu je takođe $V_{pp} \approx 2V_p$.



Slika E.8: Talasni oblici ulaznog i izlaznog napona paralelnog pozitivnog diodnog ograničavača sa polarizacijom sa Sl. 2.105.

Interesantno je primetiti da usmerenje diode u električnoj šemi ukazuje na koju „stranu“ pomerač pomera ulazni napon (uporediti Sl. 2.53 i Sl. E.13). Ako je dioda usmerena naniže, pomerač je negativan, a ako je usmerena naviše pomerač je pozitivan.

2.33 Kolo negativnog pomerača naponskog nivoa sa pozitivnom polarizacijom prikazano je na Sl. E.16. Tokom prve pozitivne poluperiode dioda će provoditi kada napon na njenoj anodi dostigne vrednost $V_{REF} + V_D$. Tada će se kondenzator napuniti na vrednost $v_{C1} = V_p - (V_{REF} + V_D)$, sa polaritetom napona kao na slici. Iz kola na slici se može napisati:

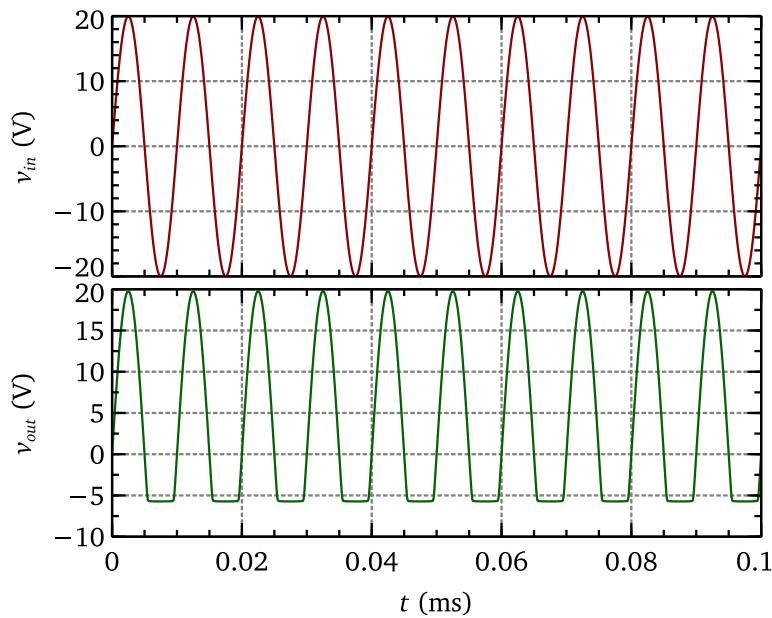
$$v_{in} - v_{C1} - v_{out} = 0 \Rightarrow v_{out} = v_{in} - v_{C1} .$$

Tokom negativne poluperiode ulazni napon i napon na kondenzatoru će se supeponirati sa istim polaritetom, pa je minimalna vrednost izlaznog napona:

$$v_{out(min)} = v_{in(min)} - v_{C1} = -V_p - [V_p - (V_{REF} + V_D)] = -2V_p + V_{REF} + V_D .$$

Tokom naredne pozitivne poluperiode ulazni napon i napon na kondenzatoru će biti u opoziciji, pa će maksimalna vrednost izlaznog napona biti:

$$v_{out(max)} = v_{in(max)} - v_{C1} = V_p - [(V_p - (V_{REF} + V_D))] = V_{REF} + V_D .$$



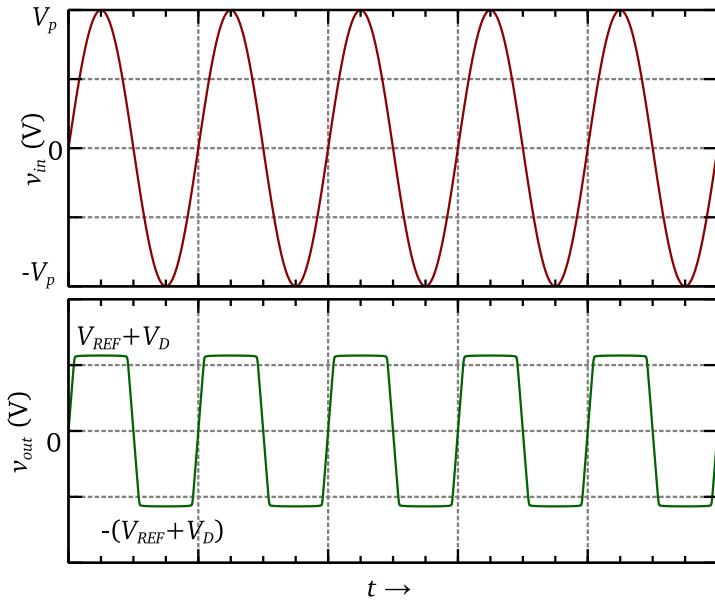
Slika E.9: Talasni oblici ulaznog i izlaznog napona paralelnog negativnog diodnog ograničavača sa polarizacijom sa Sl. 2.106.

2.34 Kolo negativnog pomerača naponskog nivoa sa negativnom polarizacijom prikazano je na Sl. E.17. Kako je $V_{REF} = 2,5 \text{ V} > V_D$, dioda je direktno polarisana tokom pozitivne poluperiode impulsa i kondenzator se odmah preko nje napuni na vrednost $v_{C1} = V_p + (V_{REF} - V_D)$, sa polaritetom napona kao na slici. Analognim razmatranjem kao u primeru 2.33 dobijaju se minimalna i maksimalna vrednost napona na izlazu:

$$\begin{aligned} v_{out(min)} &= -V_p - [V_p + (V_{REF} - V_D)] = -2 \cdot 10 - 2,5 + 0,7 = -21,8 \text{ V} \\ v_{out(max)} &= V_p - [(V_p + (V_{REF} - V_D))] = -2,5 + 0,7 = -1,8 \text{ V}. \end{aligned}$$

Skica talasnih oblika napona na ulazu i izlazu kola treba da bude slična kao Sl. E.18. Napomena: Prilikom skiciranja talasnih oblika može se uzeti i drugačija razmera za vremensku osu, npr. 0,5 ms po podeoku, kao na Sl. E.14.

2.35 Pošto je učestanost signala $f = 1 \text{ kHz}$, trajanje prve pozitivne poluperiode ulaznog signala je $T/2 = 0,5 \text{ ms}$. Kondenzator se puni kroz diodu, koja će provesti kada napon na ulazu postane veći od $V_D = 0,7 \text{ V}$. S obzirom da je unutrašnja otpornost direktno polarisane diode mala, kondenzator će se vrlo brzo napuniti na vrednost napona $v_{out1} \simeq V_p - V_D = 5 - 0,7 = 4,3 \text{ V}$, kao što je ilustrovano na Sl. E.19. Ovakvo stanje će ostati tokom prvih 10 ms. Tokom opadanja v_{in} kondenzator se malo isprazni preko otpornika R_L . S obzirom da



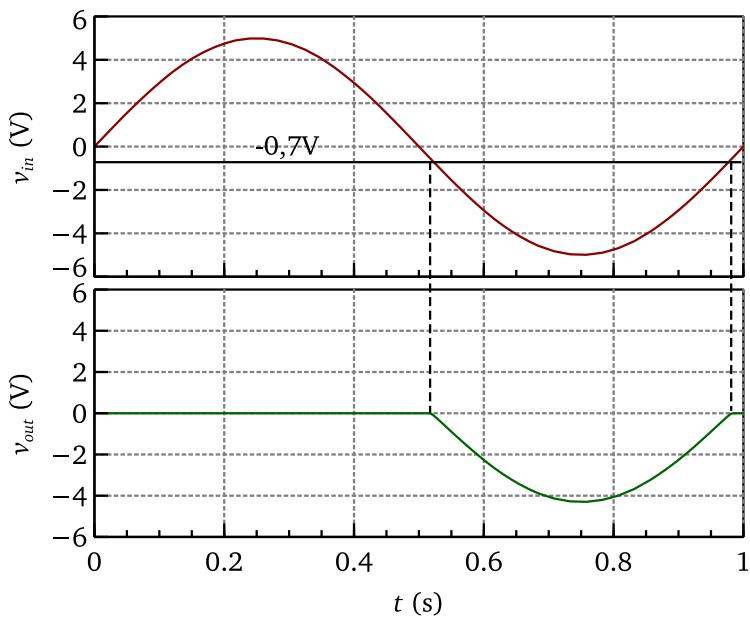
Slika E.10: Talasni oblici ulaznog i izlaznog napona paralelnog simetričnog diodnog ograničavača sa polarizacijom sa Sl. 2.107.

je vremenska konstanta $\tau = R_L C_1 = 220 \cdot 10^3 \cdot 1 \cdot 10^{-6} = 0,22 \text{ s} \gg T = 1 \text{ ms}$, pad napona v_{out} se može smatrati zanemarljivim. Uostalom, ovaj pad napona se nadoknađuje tokom svake naredne pozitivne poluperiode, kada dioda bude ponovo direktno polarisana. Aproksimativno, v_{out} se može smatrati konstantnim sve do promene amplitude ulaznog signala. Kada amplituda ulaznog signala poraste, kondenzator će se po istom mehanizmu dopuniti na vrednost napona $v_{out2} \simeq V_{p2} - V_D = 10 - 0,7 = 9,3 \text{ V}$ koja će ostati konstantna sve do narednog porasta amplitude.

Kolo ima očigledan nedostatak koji se odnosi na situaciju kada amplituda ulaznog signala opadne u odnosu na prethodnu vrednost. Tada bi dioda ostala zakočena sve dok se kondenzator ne isprazni preko otpornika R_L na vrednost koja odgovara trenutnoj amplitudi ulaznog signala. Zbog velike vremenske konstante, detektor ne bi obavljao svoju funkciju izvesno vreme t , koje se može izračunati korišćenjem jednačine za pražnjenje kondenzatora:

$$v_{out3} = v_{out2} e^{-t/\tau}, \quad (\text{E.6})$$

pri čemu je v_{out2} prethodna, a v_{out3} naredna vrednost napona na izlazu. Ako je prethodna vrednost amplitude ulaznog signala bila 10V, onda je izlazni napon bio $v_{out2} \simeq 9,3 \text{ V}$. Kada je naredna vrednost amplitude ulaznog signala postala 5V, na osnovu (E.6), izlazni napon će opasti na vrednost $v_{out3} \simeq 4,3 \text{ V}$.



Slika E.11: Talasni oblici ulaznog i izlaznog napona rednog pozitivnog diodnog ograničavača sa Sl. 2.50.

za vreme:

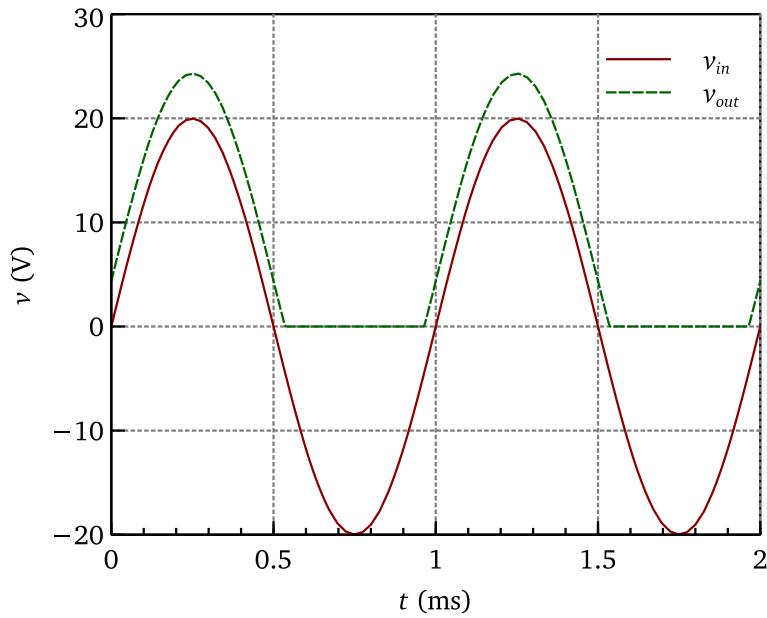
$$t = -\tau \ln \left(\frac{v_{out3}}{v_{out2}} \right) = -0,22 \ln \left(\frac{4,3}{9,3} \right) \simeq 0,17 \text{ s};$$

Izračunato vreme je previše dugo za mnoge primene. Da bi se problem rešio, paralelno kondenzatoru se postavlja elektronski prekidački element koji se uključuje i isključuje u regularnim vremenskim intervalima, npr. na svakih 25 ms. Kada se prekidač uključi, kondenzator se brzo prazni preko njegove male unutrašnje otpornosti i detektor se resetuje.

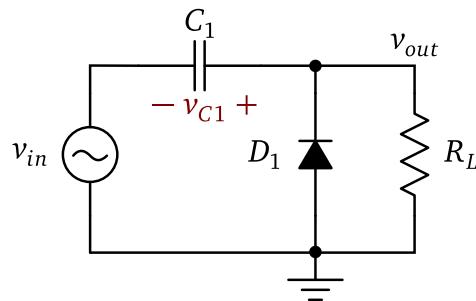
2.36 Učestanost ulaznog signala je $f = 50 \text{ Hz}$, pa je perioda $T = 1/f = 1/50 = 20 \text{ ms}$, dok je amplituda $V_p = 5 \text{ V}$. Tokom pozitivne poluperiode provodi dioda D_1 , dok je dioda D_2 zakočena, pa se kondenzator C_1 napuni na vrednost napona $v_{C1} = V_p - V_D = 5 - 0,7 = 4,3 \text{ V}$, sa polaritetom kao na Sl. E.20. Tokom negativne poluperiode provodi dioda D_2 , dok je dioda D_1 zakočena, pa se kondenzator C_2 napuni na vrednost napona $v_{C2} = -V_p + V_D = -5 + 0,7 = -4,3 \text{ V}$, sa polaritetom kao na Sl. E.20. Izlazni napon predstavlja razliku potencijala između tačaka A i B, između kojih se priključuje i opterećenje:

$$v_{out} = V_A - V_B = 4,3 - (-4,3) = 8,6 \text{ V}.$$

Eksperimentalni talasni oblici prikazani su na Sl. E.21. Konfiguracija je pli-



Slika E.12: Talasni oblici ulaznog i izlaznog napona rednog pozitivnog diodnog ograničavača sa Sl. 2.108.

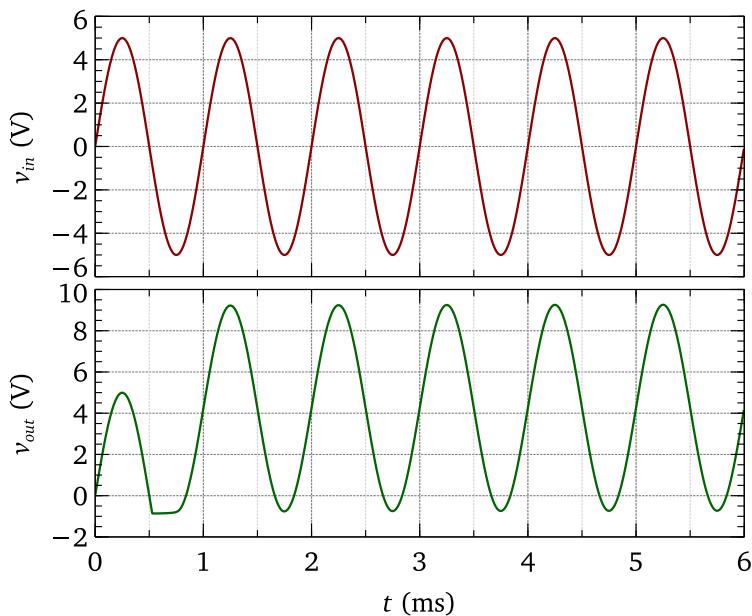


Slika E.13: Pozitivni pomerač naponskog nivoa.

vajuća zbog toga što se opterećenje priključuje između dve tačke u kolu, bez reference u odnosu na masu.

2.37 Dioda D_1 će provoditi za sve vrednosti naizmeničnog ulaznog signala koje su veće od vrednosti $V_{D1} + V_Z$. Struja koja teče kroz diodu D_1 je struja I_Z . S obzirom da je $R_L \gg R_1$, struja kroz R_L se može zanemariti, pa se iz kola sa Sl. 2.68 može napisati:

$$R_1 \simeq \frac{V_p - V_{D1} - V_Z}{I_Z} = \frac{20 - 0,7 - 6,2}{5 \cdot 10^{-3}} = 2620 \Omega .$$



Slika E.14: Talasni oblici ulaznog i izlaznog napona pozitivnog pomerja naponskog nivoa sa Sl. 2.45.

Može se uzeti otpornik standardne vrednosti otpornosti $R_1 = 2,7 \text{ k}\Omega$.

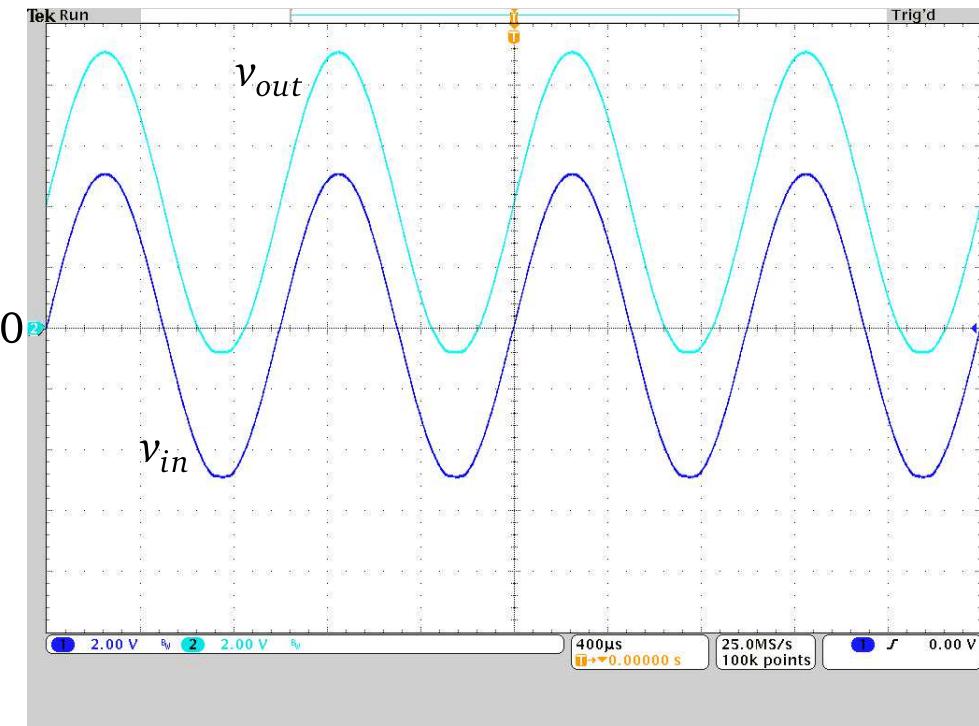
2.38 S obzirom da su upotrebљene Zener diode identične, radi se o simetričnom ograničavaču. Vrednosti izlaznog napona će biti ograničene na $V_D + V_Z = 0,7 + 6,8 = 7,5 \text{ V}$ i $-V_D - V_Z = -0,7 - 6,8 = -7,5 \text{ V}$. Talasni oblici ulaznog i izlaznog napona prikazani su na Sl. E.22. Struja kroz opterećenje je $7,5 \text{ V} / 7,5 \text{ k}\Omega = 1 \text{ mA}$. Ukupna struja koja teče kroz otpornik R_1 jednaka je zbiru struja kroz granu opterećenja i granu dioda i iznosi 41 mA . Otpornost otpornika je:

$$R_1 = \frac{15 - 7,5}{41 \cdot 10^{-3}} \simeq 180 \Omega,$$

uzimajući u obzir najbližu standardnu vrednost. Otpornik mora biti nazivne snage $0,5 \text{ W}$!

2.39 Ako je napon V_{AB} pozitivan („+“ kraj na priključku A) zelena LE dioda D_1 će provoditi i emitovati svetlost kada je $V_{AB} > V_{F1} = 2,2 \text{ V}$, dok će crvena LE dioda D_2 biti zakočena. Ako je napon V_{AB} negativan („-“ kraj na priključku A) crvena LE dioda će provoditi i emitovati svetlost kada je $V_{AB} < -V_{F2} = -1,8 \text{ V}$, dok će zelena LE dioda biti zakočena. Otpornost otpornika R_1 je:

$$R_1 = \frac{V_{AB(max)} - V_{F1}}{I_{max}} = \frac{20 - 1,8}{20 \cdot 10^{-3}} = 910 \Omega.$$



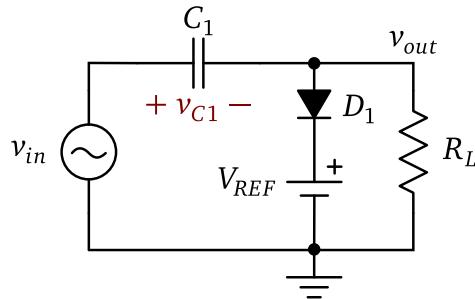
Slika E.15: Eksperimentalni talasni oblici ulaznog i izlaznog napona pozitivnog pomerača naponskog nivoa sa Sl. E.13, nakon punjenja kondenzatora. Upotrebljena dioda je 1N914 [14], $C_1 = 4,7 \mu\text{F}$; $R_L = 22 \text{ k}\Omega$.

Konzervativno se može uzeti $R_1 = 1 \text{ k}\Omega$, nazivne snage 0,5 W. Ako se za dojnu granicu osetljivosti indikatora postavi $V_{AB(min)} = \pm 5 \text{ V}$ onda će minimalna struja kroz kolo biti:

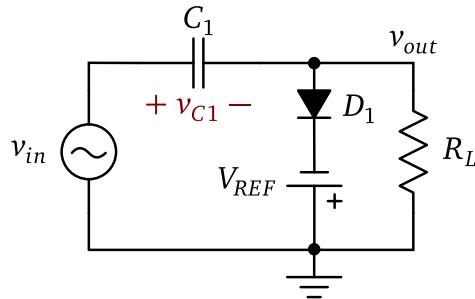
$$I_{min} = \frac{V_{AB(min)} - V_{F1}}{R_1} = \frac{5 - 2,2}{1 \cdot 10^3} = 2,8 \text{ mA},$$

što će biti dovoljno da zelena LE dioda emituje primetnu (iako ne intenzivnu) svetlost.

2.40 Tokom pozitivne poluperiode ulaznog signala LE dioda će provoditi i emitovati svetlost kada napon na njenoj anodi pređe vrednost $V_F = 2 \text{ V}$. Istovremeno, dioda D_1 će biti zakoćena, pa neće imati uticaja na ostatak kola. Tokom negativne poluperiode, dioda D_2 će provoditi čim napon na njenoj katodi postane manji od $-0,7 \text{ V}$. Tako će se na LE diodi pojaviti napon inverzne polarizacije $-0,7 \text{ V}$ koji je, po absolutnoj vrednosti, manji od njenog probojnog napona (-5 V) i nema opasnosti da D_1 ode u proboj. Otpornost otpornika



Slika E.16: Negativni pomerač naponskog nivoa sa pozitivnom polarizacijom.



Slika E.17: Negativni pomerač naponskog nivoa sa negativnom polarizacijom.

R_1 je:

$$R_1 = \frac{V_p - V_F}{I_{D1}} = \frac{9 - 2}{15 \cdot 10^{-3}} \simeq 470 \Omega ,$$

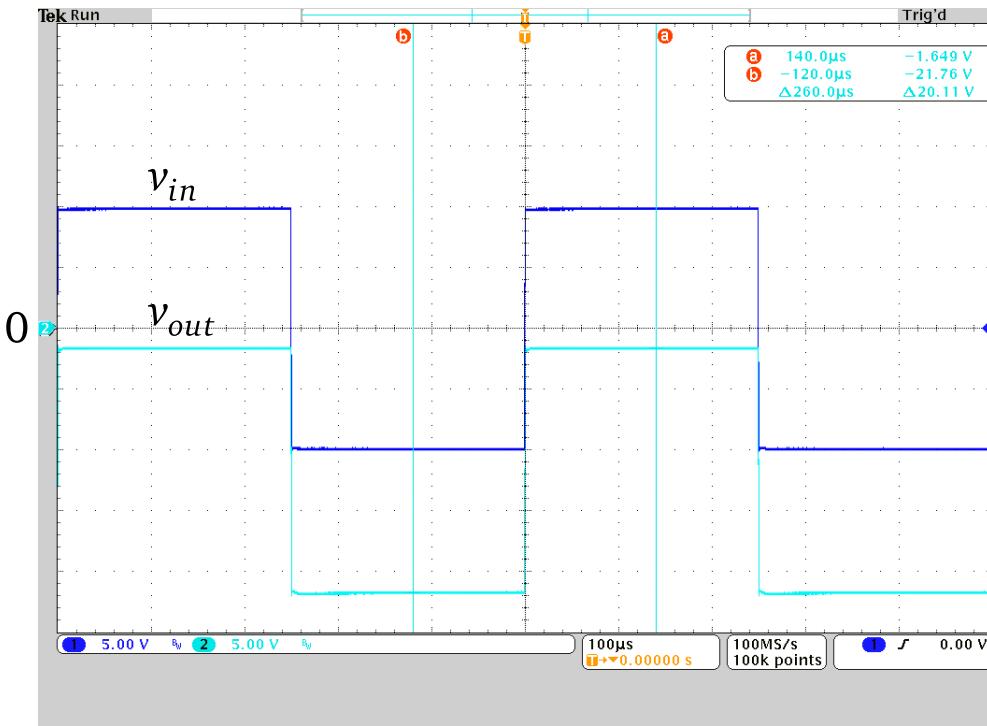
uzimajući u obzir najbližu standardnu vrednost. Eksperimentalni talasni oblici napona v_{in} i v_{out} prikazani su na Sl. E.23.

Napomena: Skica talasnog oblika izlaznog napona ne mora biti detaljna, već se njegove poluperiode mogu aproksimirati trapezima.

2.41 Sa Sl. 2.88 je za zelenu LE diodu i struju $I = 15 \text{ mA}$ napon direktnе polarizacije $V_{F1} \simeq 2,15 \text{ V}$. Vrednost otpornosti otpornika R_1 je:

$$R_1 = \frac{V_S - V_{F1}}{I} = \frac{7,5 - 2,15}{15 \cdot 10^{-3}} \simeq 360 \Omega ,$$

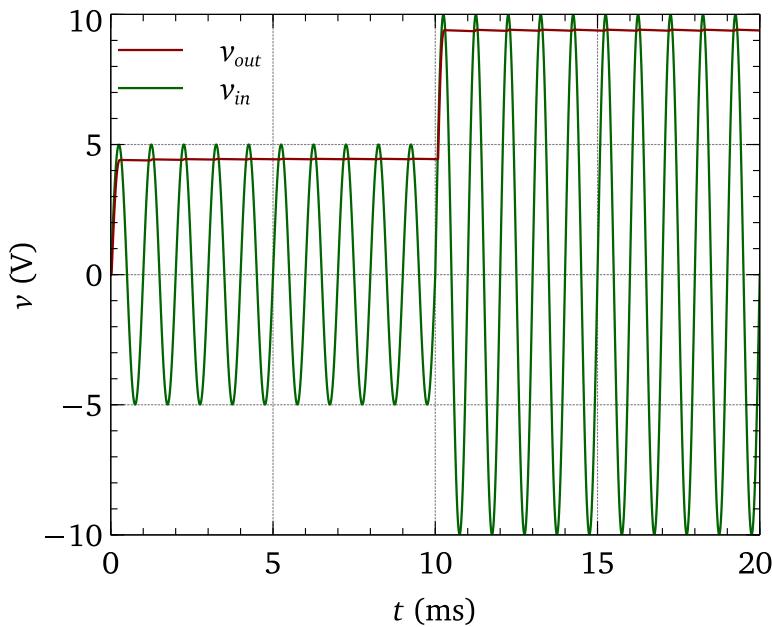
uzimajući u obzir najbližu standardnu vrednost. Slično, za crvenu LE diodu je $V_{F2} \simeq 1,95 \text{ V}$, pa je $R_2 = 370 \Omega$ (može se, bez bojazni, uzeti 360Ω , kao najbliža standardna vrednost). Za plavu LE diodu je $V_{F3} \simeq 3,35 \text{ V}$, pa je $R_3 \simeq 270 \Omega$, uzimajući u obzir najbližu standardnu vrednost.



Slika E.18: Eksperimentalni talasni oblici ulaznog i izlaznog napona negativnog pomerača naponskog nivoa sa negativnom polarizacijom sa Sl. E.17, nakon punjenja kondenzatora. Upotrebljena dioda je 1N914 [14], $V_{REF} = 2,5\text{V}$; $C_1 = 4,7\text{ }\mu\text{F}$; $R_L = 33\text{ k}\Omega$.

2.42 Unutar solarne čelije nalazi se devet redno vezanih fotodioda koje daju ukupan fotonapon $V_p = 9 \cdot 0,5 = 4,5\text{V}$. Ovaj napon je dovoljan da direktno polariše diodu D_1 , pa je napon kojim se napaja opterećenje $V_S = V_p - V_D = 4,5 - 0,7 = 3,8\text{V}$. Istovremeno, kada ima dovoljno svetlosti, puni se i kondenzator C_1 , koji služi kao rezervoar iz koga se napaja opterećenje, ako dođe do pada napona V_p . Dioda D_1 služi da spreči pražnjenje kondenzatora preko solarne čelije kada fotonapon opadne ili nestane. Ovo će se dogoditi kada solarna čelija bude izložena slaboj svetlosti ili bude u mraku. Tada dioda D_1 biva inverzno polarisana, efektivno odvajajući solarnu čeliju od kondenzatora.

Napomena: Umesto aluminijumskog elektrolitskog, može se staviti superkondenzator ili punjiva baterija. Tada bi opterećenje imalo rezervno napajanje, što bi mu omogućilo kontinualan rad i u mraku. Realna solarna napajanja sadrže i kola za ograničenje struje za punjenje superkondenzatora i/ili bate-



Slika E.19: Talasni oblici ulaznog i izlaznog napona detektora vršne vrednosti sa Sl. 2.58.

rija. Pored toga, mogu sadržati naponske regulatore i druga elektronska kola, kao što su indikatori nivoa napunjenoosti.

Bipolarni tranzistor

3.27 Iz ulaznog kola (kola baze) sa Sl. 3.13 je:

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} = \frac{5 - 0,75}{680} \simeq 6,25 \text{ mA} .$$

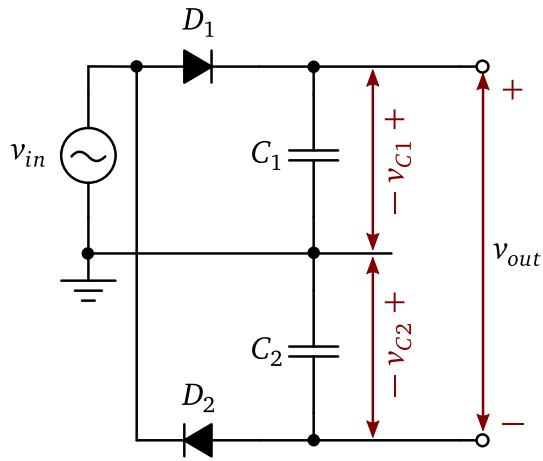
Ako je tranzistor u zasićenju, napon između njegovog kolektora i emitora je $V_{CE(sat)}$. Iz izlaznog kola (kola kolektora) je:

$$I_C = \frac{V_{CC} - V_{CE(sat)}}{R_C} = \frac{5 - 0,2}{470} = \simeq 10 \text{ mA} .$$

Na osnovu izračunatih vrednosti struja I_B i I_C očigledno je ispunjen uslov:

$$I_B = 6,25 \text{ mA} > \frac{I_C}{\beta} = \frac{0,01}{100} = 100 \mu\text{A} ,$$

pa je tranzistor u zasićenju.



Slika E.20: Punotalasni udvostručavač napona sa polaritetima napona na kondenzatorima i izlazu.

Napomena: Ako bi tranzistor bio u aktivnoj oblasti, struja kolektora bi bila:

$$I_C = \beta I_B = 100 \cdot 6,25 \cdot 10^{-3} = 0,625 \text{ A}.$$

Ova struja bi na otporniku R_C stvarala pad napona $R_C I_C = 470 \cdot 0,625 \simeq 294 \text{ V}$, što je nemoguće (napon napajanja je svega 5 V).

3.28 Iz ulaznog kola (kola baze) sa Sl. 3.13 je:

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} = \frac{5 - 0,75}{56 \cdot 10^3} \simeq 76 \mu\text{A}.$$

Struja kolektora je:

$$I_C = \beta I_B = 120 \cdot 76 \cdot 10^{-6} \simeq 9 \text{ mA}.$$

Iz izlaznog kola (kola kolektora) je:

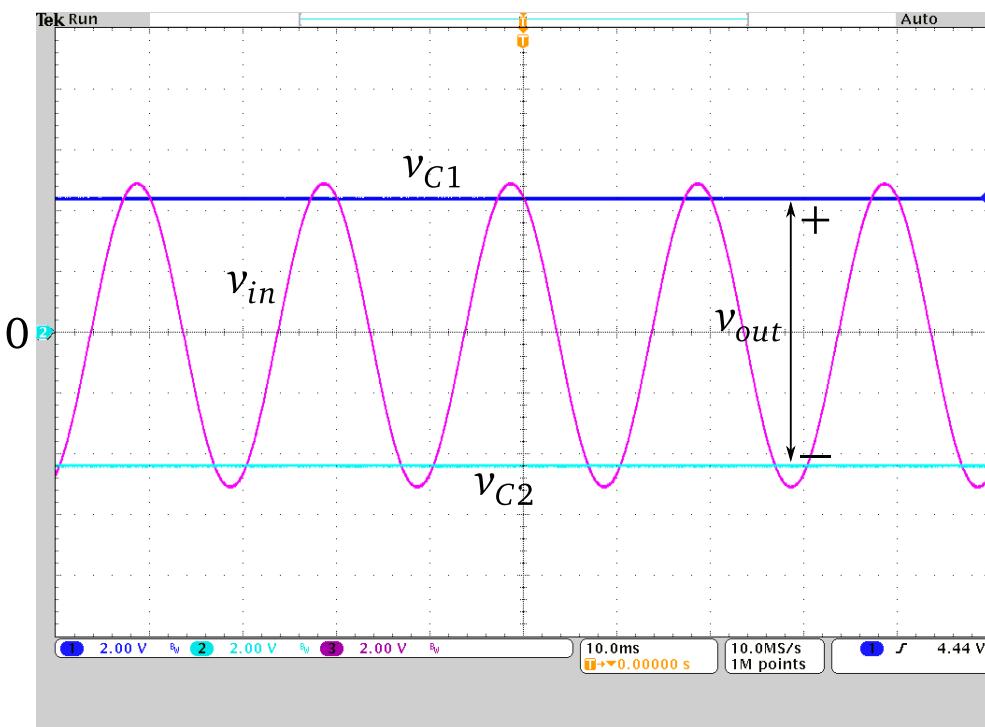
$$V_{CE} = V_{CC} - R_C I_C = 15 - 1 \cdot 10^3 \cdot 9 \cdot 10^{-3} = 6 \text{ V}.$$

3.29 Tranzistor u kolu na Sl. 3.74 je pnp. Za kolo baze se može napisati:

$$V_{BB} + R_B I_B - V_{BE} = 0,$$

odakle je:

$$I_B = \frac{-V_{BB} + V_{BE}}{R_B} = \frac{-(-5) + (-0,8)}{47 \cdot 10^3} \simeq 90 \mu\text{A}.$$



Slika E.21: Eksperimentalni talasni oblici napona u kolu sa Sl. E.20;
 $C_1 = C_2 = 22 \mu\text{F}$.

Struja kolektora je:

$$I_C = \beta I_B = 100 \cdot (90 \cdot 10^{-6}) = 9 \text{ mA} .$$

Za kolo kolektora se može napisati:

$$V_{CC} + R_C I_C - V_{CE} = 0 ,$$

odakle je:

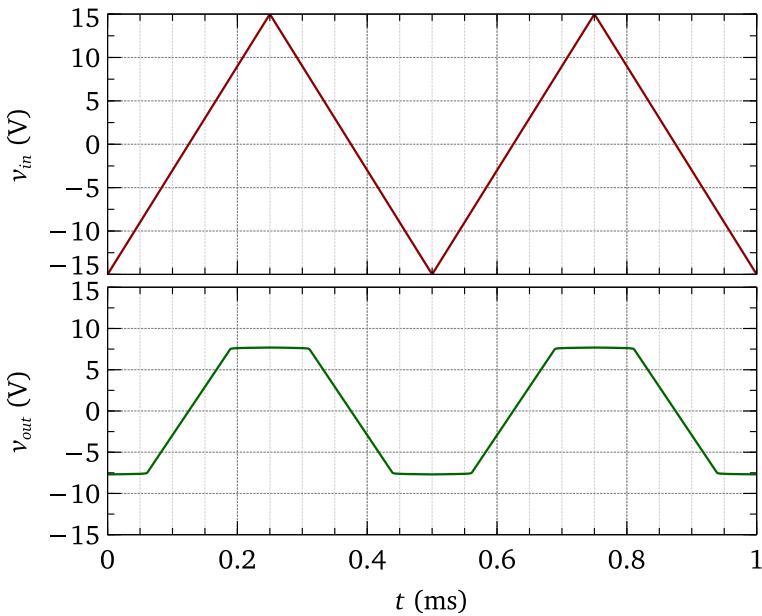
$$V_{CE} = V_{CC} + R_C I_C = -18 + 1 \cdot 10^3 \cdot 9 \cdot 10^{-3} = -9 \text{ V} .$$

Na osnovu (3.19), disipacija snage na tranzistoru je:

$$P_D \simeq -I_C V_{CE} = -9 \cdot 10^{-3} \cdot (-9) = 81 \text{ mW} ,$$

pri čemu je znak „–“ posledica usvojenog polariteta napona V_{CE} i smera struje I_C kroz tranzistor¹.

¹Prema konvenciji, snaga na elementu u kolu je pozitivna ako stupa utiče u njegov „+“ priključak, a negativna ako ističe.



Slika E.22: Talasni oblici ulaznog i izlaznog napona ograničavača sa Sl. 2.69.

3.30 Kada je tranzistor u zasićenju, izlazni napon je:

$$V_{OUT} = V_{EE} + V_{CE(sat)} = 5 + (-0,2) = 4,8 \text{ V} .$$

Naravno, pošto su poznate vrednosti \$R_L\$ i \$I_L\$, izlazni napon je moguće izračunati i kao \$V_{OUT} = R_L I_L\$. Struja kroz otpornik \$R_C\$ je:

$$I_{RC} = \frac{V_{OUT}}{R_C} = \frac{4,8}{1 \cdot 10^3} = 4,8 \text{ mA} .$$

Struja kolektora je jednaka zbiru struja koje protiču kroz otpornike \$R_C\$ i \$R_L\$:

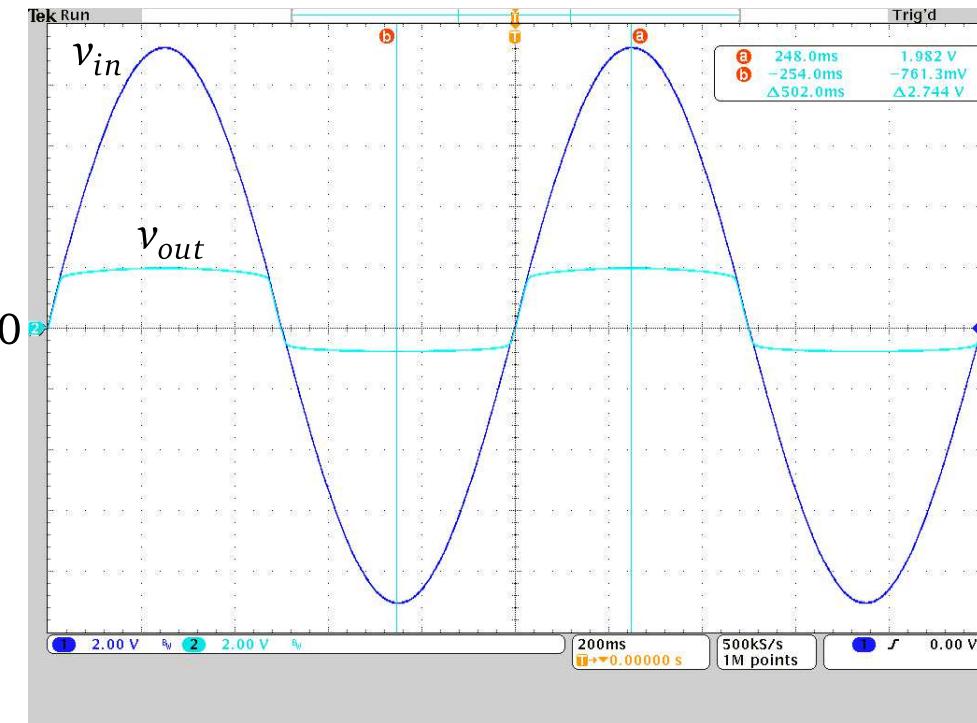
$$I_C = I_{RC} + I_L = 4,8 + 0,48 \simeq 5,3 \text{ mA} .$$

Tranzistor će biti u zasićenju za svaku struju baze za koju je ispunjen uslov:

$$I_B > \frac{I_C}{\beta} = \frac{5,3 \cdot 10^{-3}}{100} = 53 \mu\text{A} .$$

Tranzistor će provoditi tokom poluperiode impulsa kada je njegova amplituda \$V_{BB} = 0\$ V, jer je tada pn spoj baza-emitor direktno polarisan. Kada je \$V_{BB} = 0\$ V, iz kola sa Sl. 3.75 se može napisati:

$$V_{EE} + V_{BE} - R_B I_B = 0 ,$$



Slika E.23: Eksperimentalni talasni oblici ulaznog i izlaznog napona u kolu sa Sl. 2.111. Upotrebljena dioda D_2 je 1N4148 [18].

odakle je:

$$R_B = \frac{V_{EE} + V_{BE}}{I_B} = \frac{5 + (-0,75)}{53 \cdot 10^{-6}} \simeq 80 \text{ k}\Omega ,$$

Napomena: Struju kolektora je moguće odrediti i direktno. Pošto je $R_L = 10R_C$, kroz otpornik R_C će teći 10 puta veća struja nego kroz otpornik R_L , tako da će struja kolektora biti jednaka zbiru struja kroz ova dva otpornika, tj. $I_C = 4,8 + 0,48 \simeq 5,3 \text{ mA}$.

3.31 Za $V_{BB} = 0 \text{ V}$ se iz kola baze može napisati:

$$V_{EE} + V_{BE} - R_B I_B = 0 ,$$

odakle je:

$$I_B = \frac{V_{EE} + V_{BE}}{R_B} = \frac{5 + (-0,75)}{85 \cdot 10^3} = 50 \mu\text{A} . \quad (\text{E.7})$$

Iz kola kolektora je:

$$V_{EE} + V_{CE} - (R_C \parallel R_L) I_C = 0 ,$$

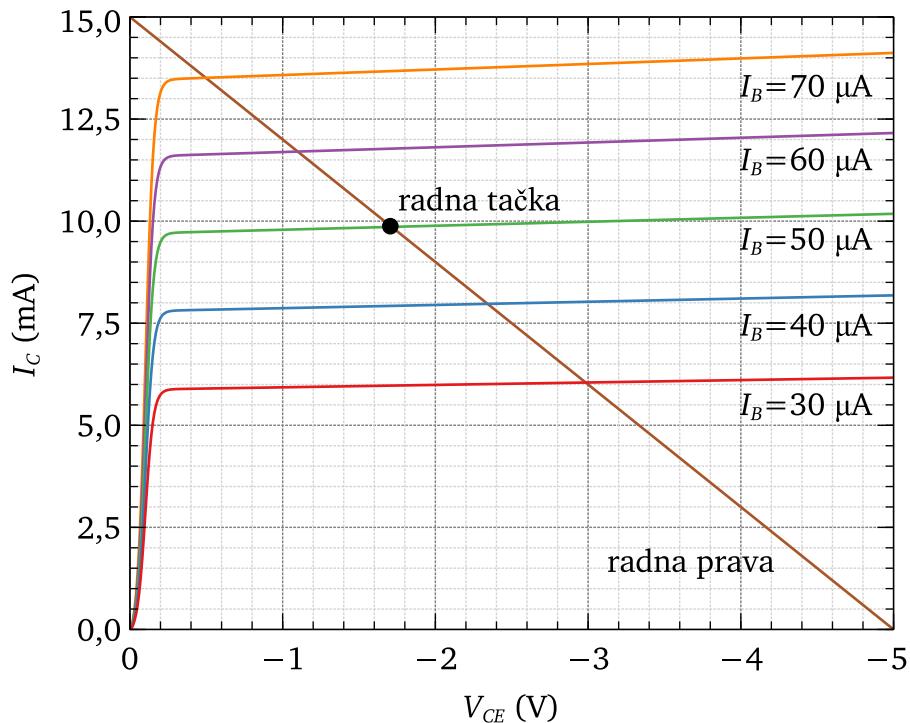
odakle je:

$$I_C = \frac{V_{CE}}{R_C \parallel R_L} + \frac{V_{EE}}{R_C \parallel R_L}, \quad (\text{E.8})$$

pri čemu je:

$$R_C \parallel R_L = \frac{R_C R_L}{R_C + R_L} = \frac{1000 \cdot 500}{1000 + 500} \simeq 333,3 \Omega.$$

Za $V_{CE} = 0$ je, iz (E.8), $I_C = V_{EE}/(R_C \parallel R_L) = 5/333,3 = 15 \text{ mA}$. Za $I_C = 0$ je, iz (E.8), $V_{CE} = -V_{EE} = -5 \text{ V}$. Na osnovu ove dve vrednosti se na izlaznim karakteristikama sa Sl. 3.76 može nacrtati radna prava, kao na Sl. E.24. U preseku radne prave i izlazne karakteristike za, iz (E.7), izračuna-



Slika E.24: Izlazne karakteristike tranzistora 2N3906, radna prava i radna tačka.

tu struju $I_B = 50 \mu\text{A}$ nalazi se radna tačka. Iz položaja radne tačke je očigledno da je tranzistor u aktivnoj oblasti. Položaj radne tačke odgovara naponu $V_{CE} \simeq -1,7 \text{ V}$ i struji $I_C \simeq 10 \text{ mA}$. Provere radi, lako je izračunati da uslov da tranzistor bude u zasićenju $I_B > I_C/\beta$ nije ispunjen.

Izlazni napon je:

$$V_{OUT} = (R_C \parallel R_L)I_C = 333,3 \cdot 0,01 = 3,33 \text{ V}.$$

3.32 Da bi tranzistor radio kao prekidač, potrebno je da bude u oblasti zasićenja. Kada je tranzistor u zasićenju, kroz kolo kolektora protiče struja (zatvoreni prekidač). Kada kroz kalem protiče konstantna struja, njegova redna otpornost ograničava struju kolektora. Iz kola kolektora sa Sl. 3.31 je:

$$V_{CC} - R_{L1}I_C - V_{CE(sat)} = 0,$$

odakle je:

$$I_C = \frac{V_{CC} - V_{CE(sat)}}{R_{L1}} = \frac{5 - 0,2}{100} = 48 \text{ mA}.$$

Tranzistor će biti u zasićenju za svaku struju baze za koju je ispunjen uslov:

$$I_B > \frac{I_C}{\beta} = \frac{48 \cdot 10^{-3}}{120} = 0,4 \text{ mA}.$$

Iz kola baze sa Sl. 3.31 je:

$$V_{BB} - R_B I_B - V_{BE} = 0,$$

odakle je:

$$R_B = \frac{V_{BB} - V_{BE}}{I_B} = \frac{5 - 0,8}{0,4 \cdot 10^{-3}} = 10,5 \text{ k}\Omega.$$

Može se uzeti otpornik otpornosti $10 \text{ k}\Omega$ (u praksi, na primer $7,5 \text{ k}\Omega$, da bi se tranzistor „gurnuo“ dublje u zasićenje).

3.33 Iz kola baze sa Sl. 3.77 je:

$$V_{CC} - R_B I_B - V_{BE} = 0,$$

odakle je:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{9 - 0,7}{100 \cdot 10^3} = 83 \mu\text{A}.$$

Struja kolektora u radnoj tački je:

$$I_C = \beta I_B = 250 \cdot 83 \cdot 10^{-6} \simeq 21 \text{ mA}.$$

Iz kola kolektora sa Sl. 3.77 je:

$$V_{CC} - R_C I_C - V_{OUT} = 0.$$

Pošto je $V_{OUT} \equiv V_{CE}$, napon između kolektora i emitora u radnoj tački je:

$$V_{CE} = V_{CC} - R_C I_C = 9 - 220 \cdot 21 \cdot 10^{-3} = 4,38 \text{ V}.$$

Tranzistor je u aktivnoj oblasti. Snaga na tranzistoru je:

$$P = V_{CE} I_C = 4,38 \cdot 21 \cdot 10^{-3} \simeq 92 \text{ mW}.$$

3.34 Kada je tranzistor u zasićenju, tada je:

$$V_{CC} - R_C I_C - V_{CE(sat)} = 0,$$

odakle je:

$$R_C = \frac{V_{CC} - V_{CE(sat)}}{I_C} = \frac{9 - 0,2}{I_C}. \quad (\text{E.9})$$

U primeru **3.33** izračunata je struja baze $I_B = 83 \mu\text{A}$. Da bi tranzistor bio u zasićenju mora biti $I_B > I_C/\beta$, odnosno:

$$I_C < \beta I_B = 21 \text{ mA}.$$

Zamenom vrednosti $I_C = 21 \text{ mA}$ u **(E.9)** dobija se $R_C \simeq 420 \Omega$. Pogodno je upotrebiti otpornik $R_C = 420 + 420/3 = 560 \Omega$.

3.35 Iz kola na Sl. **3.78** je struja koja protiče kroz otpornik R_2 :

$$I_2 = \frac{V_{BB} - V_{BE1}}{R_2} = \frac{2,5 - 0,7}{240} = 7,5 \text{ mA}.$$

Struja I_2 je struja emitora tranzistora Q_1 , a kako je $\beta_1 \gg 1$, to je istovremeno i struja kolektora istog tranzistora I_{C1} . Kako je $I_{C1} \gg I_{B2}$, struja kroz otpornik R_1 je približno jednaka struji I_{C1} . Iz kola na Sl. **3.78** je:

$$R_1 \simeq \frac{V_{CC} - V_{BE2} - V_{OUT}}{I_{C1}} = \frac{15 - 0,7 - 7,5}{7,5 \cdot 10^{-3}} \simeq 907 \Omega.$$

Može se uzeti najbliža standardna vrednost $R_1 = 910 \Omega$.

3.36 Tranzistor će provoditi nakon zatvaranja prekidača S_1 . Struja koja protiče kroz LE diodu je struja kolektora tranzistora $I_C \simeq I_E$. Iz kola baze sa Sl. **3.79** je:

$$V_{BB} - V_{BE} - R_E I_E = 0,$$

odakle je:

$$I_E = \frac{V_{BB} - V_{BE}}{R_E} = \frac{5 - 0,7}{330} \simeq 13 \text{ mA},$$

pa ova struja teče kroz LE diodu. Iz Tab. **2.5** je za crvenu LE diodu $V_F = 1,8 \text{ V}$. Pošto je $V_{D1} \equiv V_F$, iz kola kolektora sa Sl. **3.79** je:

$$V_{CC} - V_{D1} - V_{CE} - R_E I_E = 0,$$

odakle je:

$$V_{CE} = V_{CC} - V_{D1} - R_E I_E = 12 - 1,8 - 330 \cdot 0,013 \simeq 6 \text{ V}.$$

Pošto je $V_{CE} > V_{CE(sat)}$, tranzistor je u *aktivnoj oblasti*! Sa Sl. 3.80 se, za $I_C = 13 \text{ mA}$, približno može očitati $\beta \simeq 172$. Pošto je tranzistor u aktivnoj oblasti, struja baze je:

$$I_B = \frac{I_C}{\beta} = \frac{0,013}{172} \simeq 75 \mu\text{A}.$$

Prema Tab. 2.5, napon provođenja plave LE diode je $V_F = 3,5 \text{ V}$. Ako se u kolu sa Sl. 3.79 upotrebi plava LE dioda, struja kroz nju će ostati ista kao što je bila i u slučaju kada je na njenom mestu bila crvena LE dioda. Promeniće se samo napon V_{CE} , ali će tranzistor i dalje ostati u aktivnoj oblasti. Prema tome, zamena diode ne traži rekonfiguraciju kola, kao što bi to bio slučaj u kolu sa Sl. 3.30. S druge strane, nedostatak je u tome što su potrebna dva različita izvora napajanja ($V_{BB} < V_{CC}$).

3.37 Iz kola na Sl. 3.81 je:

$$-V_{D1} - V_{D2} - V_{BE} + R_E I_E = 0,$$

odakle je:

$$R_E = \frac{V_{D1} + V_{D2} + V_{BE}}{I_E} = \frac{2 \cdot 0,75 + (-0,75)}{1 \cdot 10^{-3}} = 750 \Omega. \quad (\text{E.10})$$

Pošto je $I_E \simeq I_C$, to će ova struja teći i kroz otpornik R_L .

Iz kola kolektora na Sl. 3.81 je:

$$V_{EE} - R_E I_E + V_{CE} - R_L I_C = 0, \quad (\text{E.11})$$

odakle je:

$$V_{CE} = -V_{EE} + (R_E + R_L) I_C = -12 + (750 + 100) \cdot 1 \cdot 10^{-3} = -11,15 \text{ V}.$$

Izračunata vrednost V_{CE} implicira da je tranzistor u aktivnoj oblasti. Struja kroz otpornik R_L će biti konstantna, bez obzira na njegovu vrednost, sve dok tranzistor ne ode u zasićenje. Zbog toga ovo kolo predstavlja izvor konstantne struje. Povećanjem vrednosti otpornosti otpornika R_L povećava se i pad napona na njemu, odnosno napon na kolektoru raste. Zbog toga se smanjuje napon između kolektora i emitora. Tranzistor će otici u zasićenje kada napon između kolektora i emitora postane $V_{CE(sat)}$, odnosno kada se otpornost otpornika R_L poveća do tražene vrednosti $R_{L(max)}$. Iz (E.11) je:

$$R_{L(max)} = \frac{V_{EE} + V_{CE(sat)}}{I_C} - R_E = \frac{12 + (-0,2)}{1 \cdot 10^{-3}} - 750 \simeq 11 \text{ k}\Omega.$$

Prilikom praktične realizacije ovakvog izvora konstantne struje korisno je, umesto otpornika R_E fiksne vrednosti otpornosti, upotrebiti trimer (u ovom slučaju $1 \text{ k}\Omega$), kako bi se željena vrednost struje fino podešila.

3.38 Iz kola sa Sl. 3.82 je:

$$V_{CC} - R_C(I_C + I_B) - R_B I_B - V_{BE} \simeq V_{CC} - R_C I_C - R_B I_B - V_{BE} 0 . \quad (\text{E.12})$$

Pošto je $I_B = I_C/\beta$, zamenom u (E.12) dobija se:

$$V_{CC} - \left(R_C + \frac{R_B}{\beta} \right) I_C - V_{BE} = 0 ,$$

odakle je:

$$R_C = \frac{V_{CC} - V_{BE}}{I_C} - \frac{R_B}{\beta} = \frac{12 - 0,75}{7,5 \cdot 10^{-3}} - \frac{100 \cdot 10^3}{200} = 1 \text{ k}\Omega .$$

Pošto je $I_C \gg I_B$, napon između kolektora i emitora je:

$$V_{CE} \simeq V_{CC} - R_C I_C = 12 - 1 \cdot 10^3 \cdot 7,5 \cdot 10^{-3} = 7,5 \text{ V} .$$

Snaga na tranzistoru je:

$$P = V_{CE} I_C = 7,5 \cdot 7,5 \cdot 10^{-3} \simeq 56 \text{ mW} .$$

Treba primetiti da položaj radne tačke zavisi od vrednosti strujnog pojačanja tranzistora, jer nije ispunjen uslov $R_C \gg R_B/\beta$.

3.39 Iz kola na Sl. 3.83 je:

$$V_{EE} + V_Z + R_1 I_1 = 0 .$$

Kako je $I_1 \gg I_B$, može se smatrati da je $I_1 \simeq I_Z$, pri čemu je I_Z struja kroz Zener diodu, pa je:

$$R_1 = \frac{-V_{EE} - V_Z}{I_Z} = \frac{-(-15) - 6,2}{5 \cdot 10^{-3}} \simeq 1,8 \text{ k}\Omega .$$

Pošto je:

$$V_Z = V_{BE} + R_E I_E ,$$

to je struja kolektora:

$$I_C \simeq I_E = \frac{V_Z - V_{BE}}{R_E} = \frac{6,2 - 0,8}{1800} = 3 \text{ mA} .$$

Treba primetiti da vrednost struje I_C ne zavisi od vrednosti napona napajanja V_{EE} . Napon na kolektoru tranzistora je:

$$V_C = -R_L I_C = -100 \cdot 3 \cdot 10^{-3} = -0,3 \text{ V} .$$

Napon na emitoru je:

$$V_E = V_{EE} + R_E I_E = -15 + 1,8 \cdot 10^3 \cdot 3 \cdot 10^{-3} = -9,6 \text{ V},$$

pa je:

$$V_{CE} = V_C - V_E = -0,3 - (-9,6) = 9,3 \text{ V}.$$

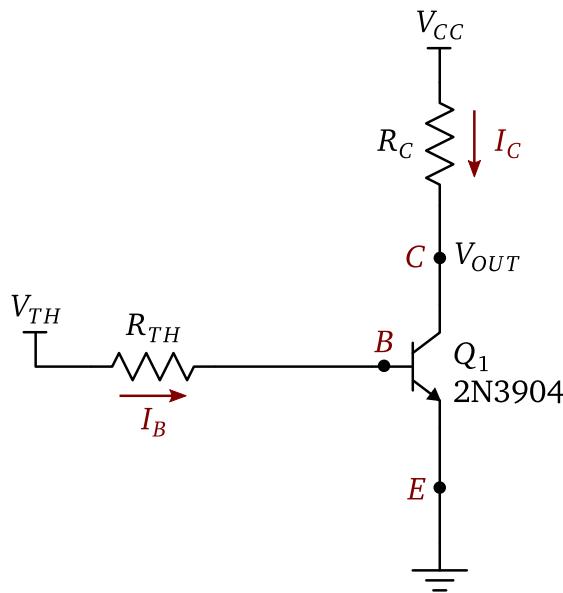
Tranzistor je u aktivnoj oblasti. Sličnim razmatranjem kao u primeru 3.37 dolazi se do:

$$V_{EE} + R_E I_E + V_{CE(sat)} + R_{L(max)} I_C = 0.$$

Uzimajući u obzir da je $I_C \approx I_E$, iz (E.13) je:

$$R_{L(max)} = \frac{-V_{EE} - V_{CE(sat)}}{I_C} - R_E = \frac{-(-15) - 0,2}{3 \cdot 10^{-3}} - 1800 \approx 3 \text{ k}\Omega.$$

3.40 Kolo levo od baze tranzistora sa Sl. 3.84 se može zameniti ekvivalentnim Tevenenovim kolom, kao što je prikazano na Sl. E.25. Parametri Tevenenovog



Slika E.25: Ekvivalentno kolo kola sa Sl. 3.84.

kola su:

$$V_{TH} = \frac{R_1}{R_B + R_1} V_{BB} = \frac{3,9}{10 + 3,9} \cdot 2,5 \approx 0,7 \text{ V},$$

$$R_{TH} = R_1 \parallel R_B = \frac{R_1 R_B}{R_1 + R_B} = \frac{3,9 \cdot 10}{3,9 + 10} \approx 2,81 \text{ k}\Omega.$$

Struja kolektora je:

$$I_C = \frac{V_{CC} - V_{OUT}}{R_C} = \frac{5 - 2,5}{1 \cdot 10^3} = 2,5 \text{ mA}.$$

Vrednost napona V_{OUT} , koji je u stvari napon između kolektora i emitora tranzistora, implicira da je tranzistor u aktivnoj oblasti, pa je struja baze:

$$I_B = \frac{I_C}{\beta} = \frac{2,5 \cdot 10^{-3}}{100} = 25 \mu\text{A}.$$

Iz kola baze sa Sl. E.25 je:

$$V_{BE} = V_{TH} - R_{TH}I_B = 0,7 - 2,81 \cdot 10^3 \cdot 25 \cdot 10^{-6} \simeq 0,63 \text{ V}.$$

Napomene:

Rešenje je moguće i bez primene Tevenenove teoreme. Najpre se izračuna struja I_C , a zatim se, s obzirom da je tranzistor u aktivnoj oblasti, izračuna struja I_B . Nakon toga se, primenom Kirhofovih pravila za konturu $V_{BB}-R_B-R_1$ i čvor B , može izračunati napon V_{BE} .

Direktna primena naponskog razdelnika u čvoru B nije moguća jer se paralelno otporniku R_1 nalazi otpornost pn spoja baza-emitor tranzistora!

Korisno je pokazati da u ulaznom kolu važi relacija:

$$V_{BB} = R_B I_B + \left(1 + \frac{R_B}{R_1}\right) V_{BE}.$$

3.41 Slično kao i u primeru 3.40, kolo sa Sl. 3.85 se može pojednostaviti primenom Tevenenove teoreme, tako da se dobija ekvivalentno kolo prikazano na Sl. E.26. U potpunom mraku su Tevenenovi parametri kola:

$$V_{TH} = \frac{R_2}{R_1 + R_2} V_{EE} = \frac{220 \cdot 10^3}{1 \cdot 10^6 + 220 \cdot 10^3} \cdot 9 \simeq 1,62 \text{ V}, \quad (\text{E.13})$$

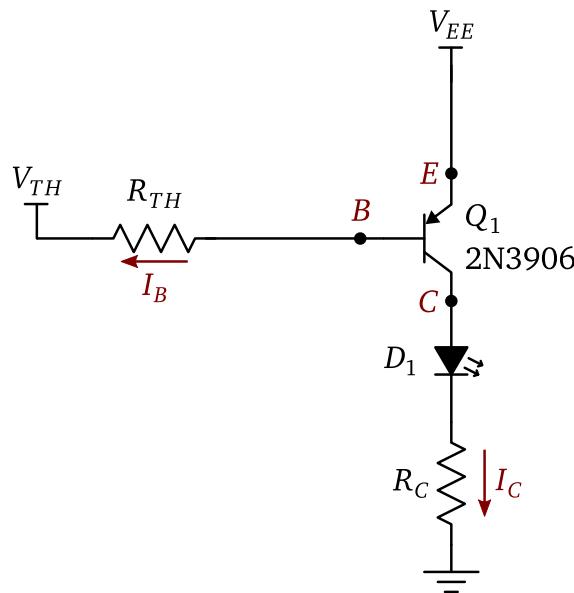
$$R_{TH} = R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2} = \frac{1 \cdot 10^6 \cdot 220 \cdot 10^3}{1 \cdot 10^6 + 220 \cdot 10^3} \simeq 180 \text{ k}\Omega. \quad (\text{E.14})$$

Napon na kolektoru tranzistora je:

$$V_C = V_{D1} + R_C I_C = 2 + 220 \cdot 7,5 \cdot 10^{-3} = 3,65 \text{ V},$$

pa je:

$$V_{CE} = V_C - V_E = 3,65 - 9 = -5,35 \text{ V},$$



Slika E.26: Ekvivalentno kolo indikatora nivoa osvetljenosti sa Sl.3.85.

odakle se može zaključiti da je tranzistor u aktivnoj oblasti. Struja baze je:

$$I_B = \frac{I_C}{\beta} = \frac{7,5 \cdot 10^{-3}}{200} = 37,5 \mu\text{A} .$$

Iz kola baze sa Sl. E.26 je:

$$V_{TH} + R_{TH} I_B - V_{BE} - V_{EE} = 0 ,$$

odakle se izračunava:

$$V_{BE} = V_{TH} + R_{TH} I_B - V_{EE} = 1,62 + 180 \cdot 10^3 \cdot 37,5 \cdot 10^{-6} - 9 = -0,63 \text{ V} . \quad (\text{E.15})$$

Kada je osvetljenost 1000 lx, iz (3.114) je:

$$R_1 = 1 \cdot 10^6 \cdot 1000^{-0,7} \simeq 8 \text{ k}\Omega .$$

Zamenom izračunate vrednosti R_1 u (E.13) i (E.14) dobijaju se Tevenenovi parametri kola pri osvetljenosti od 1000 lx:

$$\begin{aligned} V_{TH} &\simeq 8,68 \text{ V} \\ R_{TH} &\simeq 7,7 \text{ k}\Omega \end{aligned}$$

Korišćenjem (E.15) dobija se:

$$V_{BE} = V_{TH} + R_{TH}I_B - V_{EE} = 8,68 + R_{TH}I_B - 9 = R_{TH}I_B - 0,32 \text{ V ,}$$

odakle se zaključuje da mora biti $V_{BE} > -0,4 \text{ V}$, pa je pn spoj između baze i emitora praktično zakočen. Zbog toga tranzistor ne provodi, pa je $I_C \approx 0 \text{ A}$ (realno, struja I_C je toliko mala da LE dioda D_1 ne emituje svetlost).

3.42 Kada je Zener dioda u oblasti regulacije, izlazni napon je:

$$V_{OUT} = V_Z + V_{D1} - V_{BE} = 9,1 + 0,7 - 0,7 = 9,1 \text{ V} \approx 9 \text{ V .}$$

Dioda D_1 poništava napon V_{BE} , svodeći na taj način vrednost izlaznog napona na vrednost Zenerovog napona. Pored toga, dioda vrši i kompenzaciju promene Zenerovog napona sa promenom temperature, jer ima suprotan temperaturni koeficijent u odnosu na Zenerovu diodu (videti (2.13) i primer 2.13).

Kada je $R_L = 100 \Omega$, struja kroz opterećenje će biti:

$$I_L = \frac{V_{OUT}}{100} = \frac{9}{100} = 90 \text{ mA ,} \quad (\text{E.16})$$

a struja baze:

$$I_B = \frac{I_L}{\beta} = \frac{90 \cdot 10^{-3}}{100} = 0,9 \text{ mA .} \quad (\text{E.17})$$

Ako je zahtevana struja kroz Zener diodu $I_Z = 5 \text{ mA}$, onda je:

$$I_1 = I_Z + I_B = 5 + 0,9 = 5,9 \text{ mA .} \quad (\text{E.18})$$

Kada je $R_L = 500 \Omega$, struja kroz opterećenje je, prema (E.16), $I_L = 18 \text{ mA}$. Struja baze je, prema (E.17), $I_B = 0,18 \text{ mA}$. Ukupna struja kroz otpornik R_1 je, prema (E.18), $I_1 = 5,18 \text{ mA}$.

Otpornik R_1 treba dimenzionisati tako da Zener dioda bude u oblasti regulacije pri najmanjem naponu V_{IN} i najmanjem opterećenju R_L . Za $V_{IN} = 15 \text{ V}$ i $R_L = 100 \Omega$, otpornost otpornika R_1 je:

$$R_1 = \frac{V_{IN} - V_{D1} - V_Z}{I_1} = \frac{15 - 0,7 - 9,1}{5,9 \cdot 10^{-3}} \approx 880 \Omega .$$

Može se uzeti najbliža standardna vrednost 910Ω . Kada je $V_{IN} = 22 \text{ V}$ i $R_L = 500 \Omega$, struja kroz Zener diodu je:

$$I_Z = \frac{V_{IN} - V_{D1} - V_Z}{R_1} - I_B = \frac{22 - 0,7 - 9,1}{910} - 0,18 \cdot 10^{-3} \approx 13,2 \text{ mA .}$$

Snaga koja se disipira na Zener diodi je:

$$P_Z = V_Z I_Z = 9,1 \cdot 13,2 \cdot 10^{-3} \simeq 120 \text{ mW} < P_{Z(max)} .$$

Pošto je napon V_{OUT} konstantan, na tranzistoru će se disipirati najveća snaga kada kroz njega bude prolazila najveća struja, tj. kada je opterećenje najmanje:

$$P_{Q1} = (V_{IN} - V_{OUT})I_L = (22 - 9) \cdot 90 \cdot 10^{-3} = 1,17 \text{ W} > P_{Q1(max)} .$$

Prema tome, tranzistoru je potreban hladnjak.

MOS tranzistor

4.25 S obzirom da su gejt i drejn tranzistora kratko spojeni, to je $V_{DS} = V_{GS}$. Time je ispunjen uslov (4.7), pa je tranzistor u zasićenju. Struja kroz tranzistor je, prema (4.6):

$$I_D = \frac{1}{2}k(V_{GS} - V_T)^2 = \frac{1}{2}k(V_{DS} - V_T)^2 . \quad (\text{E.19})$$

S druge strane, ova struja teče i kroz otpornik R_D , pa je:

$$I_D = \frac{V_{DD} - V_{DS}}{R_D} . \quad (\text{E.20})$$

Izjednačavanjem (E.19) i (E.20) dobija se:

$$\frac{1}{2}k(V_{DS} - V_T)^2 = \frac{V_{DD} - V_{DS}}{R_D} ,$$

odnosno:

$$\frac{1}{2} \cdot 0,2 \cdot 10^{-3}(V_{DS} - 2)^2 = \frac{7,5 - V_{DS}}{10 \cdot 10^3} ,$$

odakle je:

$$0,1 \cdot 10^{-3}(V_{DS} - 2)^2 = 0,1 \cdot 10^{-3}(7,5 - V_{DS}) . \quad (\text{E.21})$$

Preuređivanjem (E.21) dobija se:

$$V_{DS}^2 - 3V_{DS} - 3,5 = 0 ,$$

što predstavlja kvadratnu jednačinu čija su rešenja:

$$V_{DS(1,2)} = \frac{3 \pm \sqrt{9 + 14}}{2} \simeq \frac{3 \pm 4,8}{2} .$$

Pošto napon V_{DS} ne može biti negativan, samo rešenje sa pozitivnim predznamenom imao fizičkog smisla, pa je $V_{DS} = 3,9\text{V}$. Zamenom ove vrednosti u (E.20) dobija se:

$$I_D = \frac{7,5 - 3,9}{10 \cdot 10^3} = 0,36 \text{ mA}.$$

4.26 Iz kola na Sl. 4.61 je:

$$I_D = \frac{V_{DD} - V_{DS}}{R_D} = -\frac{1}{R_D}V_{DS} + \frac{V_{DD}}{R_D}. \quad (\text{E.22})$$

Pošto je $V_{DS} = V_{GS}$, tranzistor je u zasićenju. To znači da se na apscisnoj osi Sl. 4.62 umesto V_{GS} može staviti V_{DS} . Sada se, na osnovu E.22, može nacrtati radna prava:

1. Kada je $V_{DS} = 0$, tada je $I_D = \frac{V_{DD}}{R_D} = \frac{5}{62} \simeq 80 \text{ mA}$,
2. Kada je $I_D = 0$, tada je $V_{DS} = V_{DD} = 5\text{V}$.

U preseku radne prave i prenosne karakteristike nalazi se radna tačka Q , kao na Sl. E.27. Iz položaja radne tačke se očitava:

$$\begin{aligned} V_{DS} &\simeq 2,8\text{V} \\ I_D &\simeq 35 \text{ mA}. \end{aligned}$$

4.27 Kada je napon $V_{GG} = 0\text{V}$, tranzistor je zakočen jer je $V_{GG} = V_{GS} < V_T$. Tranzistor će provoditi kada je $V_{GG} = 5\text{V}$, jer je ova vrednost veća od vrednosti napona praga. Ako kroz tranzistor koji provodi treba da protiče struja $I_D = 18 \text{ mA}$, tada je:

$$V_{DS} = R_{DS(ON)}I_D = 5 \cdot 18 \cdot 10^{-3} = 90 \text{ mV} \simeq 0,1\text{V}.$$

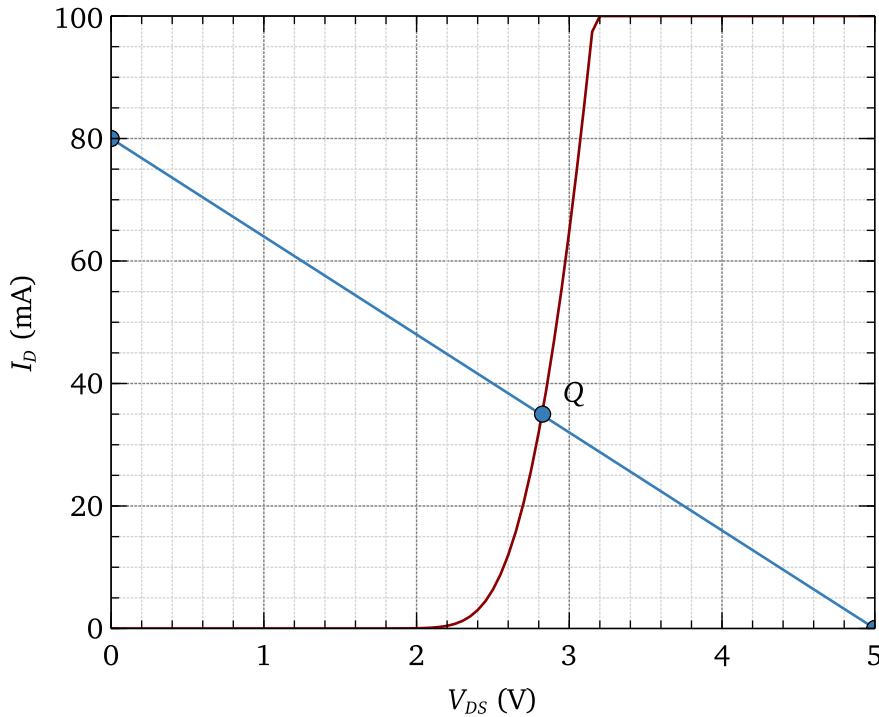
Iz Tab. 2.5 je za crvenu LE diodu $V_F = 1,8\text{V}$. Iz kola drenova na Sl. 4.63 je:

$$V_{DD} - V_F - R_D I_D - V_{DS} = 0,$$

odakle se izračunava:

$$R_D = \frac{V_{DD} - V_F - V_{DS}}{I_D} = \frac{5 - 1,8 - 0,1}{18 \cdot 10^{-3}} \simeq 172\Omega.$$

Može se uzeti $R_D = 180\Omega$, kao najблиža standardna vrednost. Treba primetiti da je tranzistor u triodnoj oblasti jer je $V_{DS} < V_{GS} - V_T$.



Slika E.27: Eksperimentalna prenosna karakteristika NMOS tranzistora u zasićenju, radna prava i radna tačka.

4.28 Pošto je $V_{DS} = V_{GS}$, tranzistor je u zasićenju. Slično kao i u primeru 4.26, na apscisnoj osi Sl. 4.65 se, umesto V_{GS} , može staviti V_{DS} . Pošto kroz tranzistor protiče struja $I_D \simeq 30 \text{ mA}$ na prenosnoj karakteristici se može nacrtati radna tačka Q , kao na Sl. E.28. Iz kola na Sl. 4.64 je:

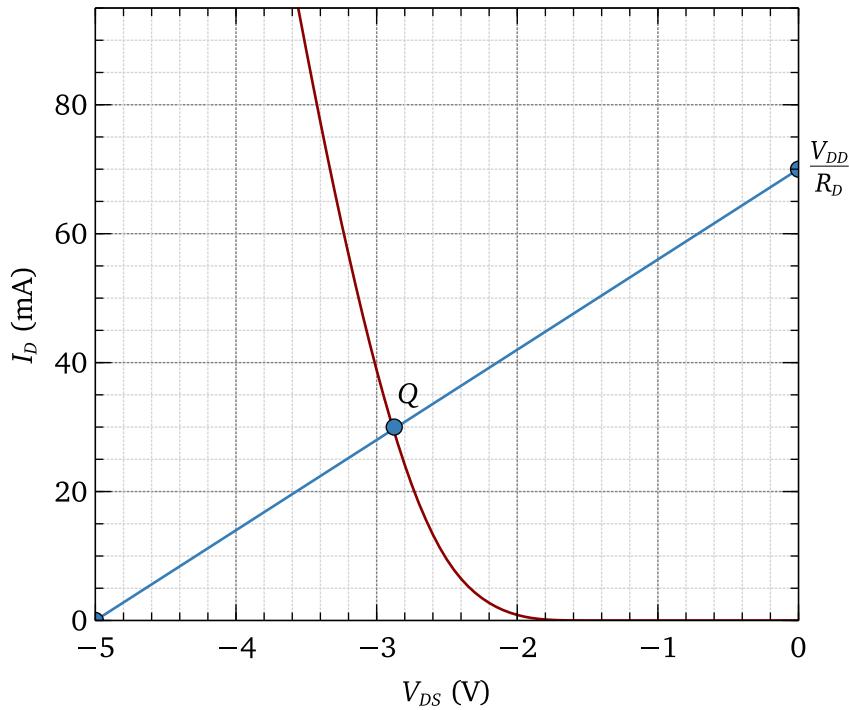
$$V_{DD} + V_{DS} - R_D I_D = 0 ,$$

odakle je:

$$I_D = \frac{1}{R_D} V_{DS} + \frac{V_{DD}}{R_D} , \quad (\text{E.23})$$

Radna prava određena je izrazom (E.23), s tim što je napon V_{DS} negativan, jer je drejn PMOS tranzistora na nižem potencijalu od sorsa. Za $V_{DS} = -V_{DD} = -5 \text{ V}$ je $I_D = 0 \text{ A}$. Radna prava se može povući između tačaka $(-5, 0)$ i Q na Sl. E.28. Ekstrapolacijom radne prave do preseka sa I_D osom (na mestu gde je $V_{DS} = 0 \text{ V}$) očitava se vrednost $I_D = 70 \text{ mA}$. Ova vrednost je, na osnovu (E.23), jednaka V_{DD}/R_D , odakle je:

$$R_D = \frac{V_{DD}}{I_D} = \frac{5}{70 \cdot 10^{-3}} \simeq 71 \Omega .$$



Slika E.28: Prenosna karakteristika PMOS tranzistora u zasićenju, radna prava i radna tačka.

Može se uzeti najbliža standardna vrednost $R_D = 68 \Omega$.

Iz položaja radne tačke Q sa Sl. E.28 se očitava $V_{DS} \approx -2,9$ V. Pošto je tranzistor u zasićenju, važi relacija (4.6), odakle je:

$$k = \frac{2I_D}{(V_{GS} - V_T)^2} = \frac{2 \cdot 0,03}{(-2,9 - (-2))^2} = 0,074 \text{ AV}^{-2} .$$

4.29 Ulagani napon jednak je naponu između gejta i sorsa tranzistora $V_{IN} = V_{GS}$, a izlazni napon između drenova i sorsa $V_{OUT} = V_{DS}$. Sve dok je ulagani napon manji od napona praga $V_T = 3$ V tranzistor će biti zakočen, pa će zbog toga izlazni napon biti $V_{OUT} = V_{DD} = 5$ V. Kada je $V_{IN} > V_T$, tranzistor će početi da provodi i teče struja I_D , pa će izlazni napon početi da opada. Tranzistor je u zasićenju jer je $V_{DS} \geq V_{GS} - V_T$ i, na osnovu (4.6), važi relacija:

$$V_{OUT} = V_{DD} - R_D I_D = V_{DD} - R_D \frac{k}{2} (V_{IN} - V_T)^2 .$$

Sa daljim porastom napona V_{IN} , napon V_{OUT} nastavlja da se smanjuje, a tranzistor izlazi iz zasićenja kada je ispunjen uslov $V_{DS} = V_{GS} - V_T$, odnosno:

$$V_{IN} - V_T = V_{DD} - R_D \frac{k}{2} (V_{IN} - V_T)^2 . \quad (\text{E.24})$$

Pošto je $R_D k/2 = 100 \cdot 0,36/2 = 18 \text{ V}^{-1}$ i $V_{DD} = 5 \text{ V}$, zamenom u E.24 dobija se:

$$V_{IN} - 3 = 5 - 18(V_{IN} - 3)^2,$$

odakle je:

$$18V_{IN}^2 - 107V_{IN} + 154 = 0. \quad (\text{E.25})$$

Kvadratna jednačina (E.25) ima dva rešenja: 3,5 V i 2,44 V. Drugo rešenje nema fizički smisao jer bi u tom slučaju ulazni napon pri kome tranzistor izlazi iz zasićenja trebao da bude manji od napona praga. Zbog toga je ulazni napon pri kome tranzistor izlazi iz zasićenja (*End Of Saturation – EOS*):

$$V_{IN(EOS)} = 3,5 \text{ V}.$$

Sa daljim porastom ulaznog napona tranzistor prelazi u triodnu oblast rada i izlazni napon nastavlja da opada. Na osnovu (4.4), važi relacija:

$$V_{OUT} = V_{DD} - R_D I_D = V_{DD} - R_D k \left[(V_{IN} - V_T) V_{OUT} - \frac{1}{2} V_{OUT}^2 \right]. \quad (\text{E.26})$$

Zamenom $V_{IN} = 5 \text{ V}$ u (E.26) i preuređivanjem dobija se kvadratna jednačina:

$$18V_{OUT}^2 - 71V_{OUT} + 5 = 0;$$

čija su rešenja 3,87 V i 0,072 V. Prvo rešenje nema fizički smisao jer bi za tu vrednost izlaznog napona tranzistor bio u zasićenju. Prema tome, tražena vrednost izlaznog napona je:

$$V_{OUT} = 72 \text{ mV}.$$

Naponska prenosna karakteristika prikazana je na Sl. E.29.

Napomena: Prilikom skiciranja dovoljno je upotrebiti aproksimaciju delova karakteristike u zasićenju i triodnoj oblasti pravim linijama.

4.30 Na osnovu vrednosti $V_{DS} = 6 \text{ V}$ može se prepostaviti da tranzistor treba da bude u zasićenju. To znači da je struja drejna određena izrazom 4.6, odakle je:

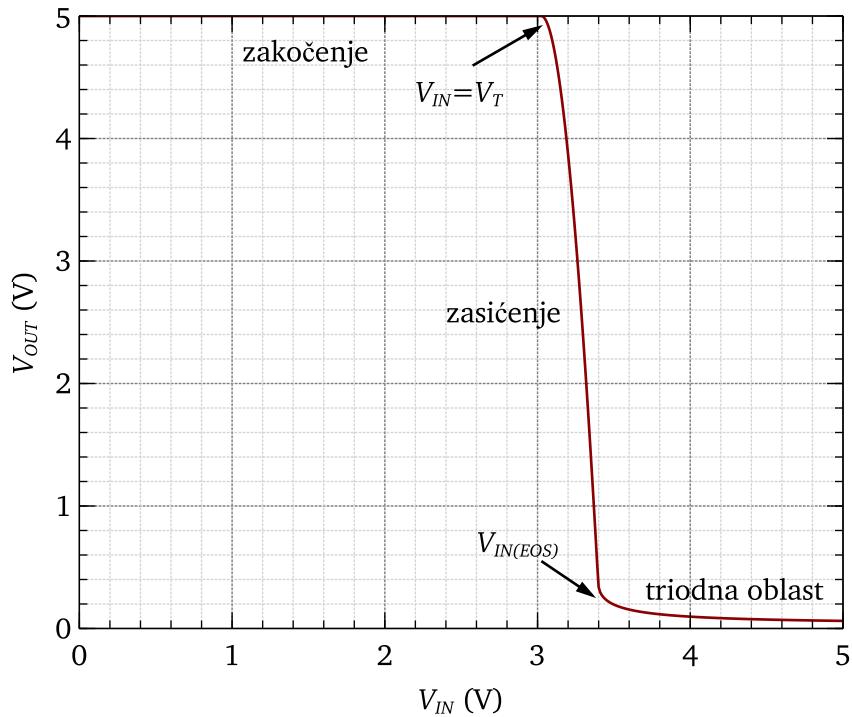
$$V_{GS} = \sqrt{\frac{2I_D}{k}} + V_T = \sqrt{\frac{2 \cdot 0,5 \cdot 10^{-3}}{1 \cdot 10^{-3}}} + 2 = 3 \text{ V}.$$

Pošto je:

$$V_{SS} + R_S I_D + V_{GS} = 0,$$

to je:

$$R_S = \frac{-V_{SS} - V_{GS}}{I_D} = \frac{-(-9) - 3}{0,5 \cdot 10^{-3}} = 12 \text{ k}\Omega.$$



Slika E.29: Naponska prenosna karakteristika kola sa Sl. 4.66.

Treba primetiti da je sors tranzistora na potencijalu $V_S = -3\text{ V}$, jer je $V_G = 0\text{ V}$. To znači da je drejn na potencijalu:

$$V_D = V_{DS} + V_S = 6 + (-3) = 3\text{ V},$$

pa je:

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{9 - 3}{0,5 \cdot 10^{-3}} = 12\text{ k}\Omega.$$

Napomena: Pošto je, u ovom slučaju, $V_{DD} = |V_{SS}|$ i $V_{DS} = (V_{DD} + |V_{SS}|)/3$ evidentno je da će otpornici R_S i R_D imati iste vrednosti otpornosti, pa se vrednost R_D može izračunati i direktno.

4.31 Napon na sorsu tranzistora je:

$$V_S = V_{SS} + R_S I_D = -9 + 100 \cdot 36,4 \cdot 10^{-3} = -5,36\text{ V},$$

što znači da je:

$$V_{GS} = V_G - V_S = 0 - (-5,36) = 5,36\text{ V}.$$

Ako je tranzistor u triodnoj oblasti rada, tada je, prema (4.4):

$$I_D = k \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right],$$

odakle je:

$$0,0364 = 0,075 \left[(5,36 - 2,2) V_{DS} - \frac{1}{2} V_{DS}^2 \right],$$

odnosno:

$$0,0375 V_{DS}^2 - 0,237 V_{DS} + 0,0364 = 0. \quad (\text{E.27})$$

Rešenja kvadratne jednačine (E.27) su $V_{DS1} \simeq 6,16\text{V}$ i $V_{DS2} \simeq 0,16\text{V}$. Prvo rešenje nema fizičkog smisla, jer bi za tu vrednost napona V_{DS} tranzistor, prema (4.7), bio u zasićenju. Zbog toga se usvaja vrednost $V_{DS} = 0,16\text{V}$. Pošto je $V_{DS} = V_D - V_S$, napon na drenirajućem tranzistoru je:

$$V_D = V_{DS} + V_S = 0,16 - 5,36 = -5,2\text{V}.$$

Tražena vrednost otpornosti je:

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{9 - (-5,2)}{0,0364} \simeq 390 \Omega.$$

Napomena: Jednačine kao što je (E.27) nemaju „lepe“ koeficijente za izračunavanje, ali se često pojavljuju u praksi. Da je u ovom primeru bila data vrednost $R_D = 390 \Omega$, a da je bilo potrebno izračunati struju I_D , pojavila bi se kvadratna jednačina oblika $I_D = (1,35 - 36,75I_D)(145I_D - 2,2)$. Ne treba se ustručavati od upotrebe kalkulatora!

4.32 Na osnovu vrednosti V_{DS} u radnoj tački može se pretpostaviti da je tranzistor u zasićenju. Vodeći računa da se radi o PMOS tranzistoru, na osnovu (4.6) je:

$$|V_{GS} - V_T| = \sqrt{\frac{2I_D}{k}} = \sqrt{\frac{2 \cdot 0,04}{0,08}} = 1\text{V},$$

odnosno:

$$|V_{GS} - (-2)| = |V_{GS} + 2| = 1\text{V}. \quad (\text{E.28})$$

Pošto je ispunjen uslov (4.7), tranzistor je zaista u zasićenju. Da bi PMOS tranzistor provodio struju napon V_{GS} mora biti negativan i, po apsolutnoj vrednosti, veći od napona praga V_T , pa se iz (E.28) dobija $V_{GS} = -3\text{V}$. Napon na sorsu tranzistora je:

$$V_S = V_G - V_{GS} = 0 - (-3) = 3\text{V}.$$

Vrednost otpornosti otpornika R_S je:

$$R_S = \frac{V_{DD} - V_S}{I_D} = \frac{9 - 3}{0,04} = 150 \Omega .$$

Napon na drejnu tranzistoru je:

$$V_D = V_{DS} + V_S = -10 + 3 = -7 \text{ V} .$$

Vrednost otpornosti otpornika R_D je:

$$R_D = \frac{V_D - V_{SS}}{I_D} = \frac{-7 - (-9)}{0,04} = 50 \Omega .$$

Može se uzeti najbliža standardna vrednost $R_D = 51 \Omega$.

4.33 Kada je $V_{GG1} = 0 \text{ V}$ i $V_{GG2} = 0 \text{ V}$, oba tranzistora će biti zakočena, pa je $V_{OUT} = V_{DD} = 5 \text{ V}$. Kada je $V_{GGi} = 0 \text{ V} < V_T$, tranzistor T_i će biti zakočen ($i = 1, 2$). Kada je $V_{GGi} = 5 \text{ V} > V_T$, tranzistor T_i će provoditi. Ako provodi samo jedan od tranzistora, tada je:

$$V_{DD} - R_D I_D - V_{OUT} = 0 . \quad (\text{E.29})$$

Pod pretpostavkom da je tranzistor koji provodi u triodnoj oblasti, na osnovu (4.4) može se napisati:

$$I_D = k \left[(V_{GG} - V_T) V_{OUT} - \frac{1}{2} V_{OUT}^2 \right] ,$$

odnosno:

$$I_D = 0,5 \cdot 10^{-3} \left[(5 - 1,5) V_{OUT} - \frac{1}{2} V_{OUT}^2 \right] , \quad (\text{E.30})$$

Zamenom (E.30) u (E.29) i preuređivanjem dobija se kvadratna jednačina:

$$2,5 V_{OUT}^2 - 18,5 V_{OUT} + 5 = 0 , \quad (\text{E.31})$$

čija su rešenja $7,2 \text{ V}$ i $0,28 \text{ V}$. Pošto napon V_{OUT} ne može biti veći od napona V_{DD} , samo drugo rešenje ima fizički smisao, pa je $V_{OUT} = 0,28 \text{ V}$. Proverom ispunjenosti uslova (4.7) lako je utvrditi da je tranzistor zaista u triodnoj oblasti. Struja I_D je:

$$I_D = 0,5 \cdot 10^{-3} \left[(5 - 1,5) \cdot 0,28 - \frac{1}{2} (0,28)^2 \right] \simeq 0,47 \text{ mA} .$$

Kada provode oba tranzistora ($V_{GG1} = 5 \text{ V}$ i $V_{GG2} = 5 \text{ V}$), ukupna struja kroz otpornik R_D će se podeliti na dva jednakaka dela, jer su tranzistori identični.

Pod pretpostavkom da su oba tranzistora u triodnoj oblasti, za bilo koji od njih će biti:

$$I_{Di} = k \left[(V_{GGi} - V_T) V_{OUT} - \frac{1}{2} V_{OUT}^2 \right] \quad (i = 1, 2),$$

odnosno:

$$V_{DD} - 2R_D I_{Di} - V_{OUT} = 0.$$

Ponovo bi se mogla rešavati kvadratna jednačina, ali za tim nema potrebe. Pošto se struja kada je vodio samo jedan tranzistor sada deli na dva jednakata dela, to će izlazni napon biti jednak polovini prethodno izračunate vrednosti izlaznog napona, tj. $V_{OUT} = 0,28/2 = 0,14\text{V}$. Proverom ispunjenosti uslova (4.7) opet se može utvrditi da su oba tranzistora zaista u triodnoj oblasti.

Vrednosti ulaznih napona i izlaznog napona prikazane su u Tab. E.1. Iz

Tabela E.1: Ulagani naponi i izlazni napon u NILI kolu sa Sl. 4.69.

V_{GG1} (V)	V_{GG2} (V)	V_{OUT} (V)
0	0	5
5	0	0,28
0	5	0,28
5	5	0,14

ove tabele se može zaključiti da kolo obavlja logičku NILI (NOR) funkciju. Treba primetiti da se dva identična (sa istim V_T i k) paralelno vezana MOS tranzistora mogu posmatrati kao jedan koji ima isti napon praga V_T , ali dvostruko veće k .

4.34 Kada je $V_{GG1} = 0\text{V}$ i $V_{GG2} = 0\text{V}$, oba tranzistora će biti zakočena, pa je $V_{OUT} = V_{DD} = 5\text{V}$. Kada je $V_{GGi} = 0\text{V} < V_T$, tranzistor T_i će biti zakočen ($i = 1, 2$), a kada je $V_{GGi} = 5\text{V} > V_T$, tranzistor T_i će moći da provodi. Međutim, pošto su tranzistori vezani redno, izlazni napon će biti $V_{OUT} = V_{DD} = 5\text{V}$ ako je jedan od tranzistora zakočen, bez obzira na to što će drugi moći da provodi. Struja I_D će teći samo ako oba tranzistora provode, tj. kada je $V_{GG1} = 5\text{V}$ i $V_{GG2} = 5\text{V}$, pa će biti:

$$V_{DD} - R_D I_D - V_{OUT} = V_{DD} - R_D I_D - (V_{DS1} + V_{DS2}) = 0.$$

Pošto su tranzistori identični, to je $V_{DS1} = V_{DS2} = V_{DS}$, odnosno:

$$V_{DD} - R_D I_D - 2V_{DS} = 0. \quad (\text{E.32})$$

Pod pretpostavkom da su tranzistori u triodnoj oblasti, struja I_D je:

$$I_D = k \left[(V_{GG} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right], \quad (\text{E.33})$$

Analogno postupku opisanom u primeru 4.33, iz (E.32) i (E.33) se dobija kvadratna jednačina:

$$2,5V_{DS}^2 - 19,5V_{DS} + 5 = 0,$$

čije je rešenje koje ima fizički smisao $V_{DS} = 0,26\text{ V}$. Izlazni napon je $V_{OUT} = 2 \cdot 0,26 = 0,52\text{ V}$. Vrednosti ulaznih napona i izlaznog napona prikazane su u Tab. E.2. Iz ove tabele se može zaključiti da kolo obavlja logičku NI (NAND)

Tabela E.2: Ulagani naponi i izlazni napon u NI kolu sa Sl. 4.70.

V_{GG1} (V)	V_{GG2} (V)	V_{OUT} (V)
0	0	5
5	0	5
0	5	5
5	5	0,52

funkciju. Treba primetiti da se dva identična (sa istim V_T i k) redno vezana MOS tranzistora mogu posmatrati kao jedan koji ima isti napon praga V_T , ali dvostruko manje k .

Kako NI i NILI kolo predstavljaju tzv. univerzalne logičke elemente, pomoću njih je moguće dobiti i sva ostala logička kola. Od kola prikazanih na Sl. 4.69 i 4.70, znatno su efikasnija univerzalna logička kola u CMOS tehnologiji, čija implementacija se može naći u, npr. [8], [10], [15].

JFET

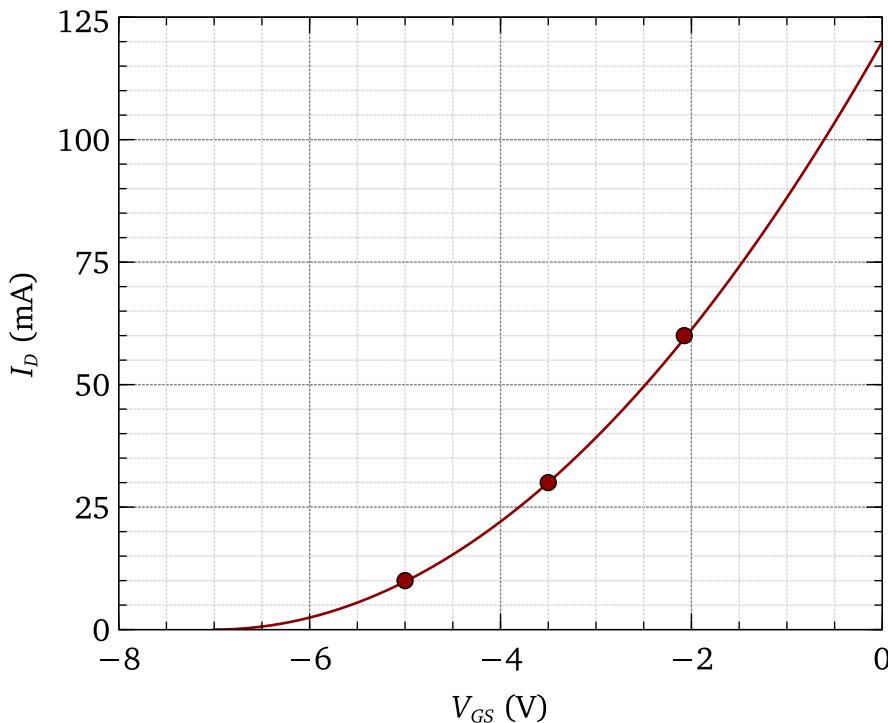
5.11 Može se primeniti Šoklijeva jednačina (5.4), pri čemu je $V_{GS(OFF)} = -V_p = -7\text{ V}$. Karakteristične tačke, prema primeru 5.3, su $I_{DSS}/2 = 60\text{ mA}$ i $I_{DSS}/4 = 30\text{ mA}$, u kojima je $V_{GS} \approx 0,3V_{GS(OFF)} = -2,1\text{ V}$ i $V_{GS} = 0,5V_{GS(OFF)} = -3,5\text{ V}$, respektivno. Može se odrediti još neka od tačaka na osnovu kojih se može nacrtati skica. Na primer za $V_{GS} = -5\text{ V}$ je:

$$I_D \approx I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(OFF)}} \right)^2 = 0,12 \left(1 - \frac{-5}{-7} \right)^2 \approx 10\text{ mA}$$

Prenosna karakteristika prikazana je na Sl. E.30.

5.12 Napon V_{GS} se može odrediti iz Šoklijeve jednačine (5.4):

$$V_{GS} = V_{GS(OFF)} \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right) = 2,2 \left(1 - \sqrt{\frac{8}{12}} \right) \approx 0,4\text{ V}.$$



Slika E.30: Prenosna karakteristika tranzistora BF247C određena korišćenjem Šoklijeve jednačine.

Napon V_{GS} je pozitivan jer se kolom polariše p–kanalni JFET. Kroz tranzistor teče struja $I_S = I_D = 8 \text{ mA}$. Pošto je struja kroz otpornik R_G zanemarljiva, gejt tranzistora se nalazi na potencijalu $V_G = V_{DD}$, pa je:

$$V_{GS} = V_G - V_S = V_{DD} - (V_{DD} - R_S I_S) = R_S I_S ,$$

odakle je:

$$R_S = \frac{V_{GS}}{I_S} = \frac{0,4}{8 \cdot 10^{-3}} = 50 \Omega .$$

Iz kola na Sl. 5.30 je:

$$V_{DD} - R_S I_D + V_{DS} - R_D I_D = 0 ,$$

odakle je:

$$R_D = \frac{V_{DD} + V_{DS}}{I_D} - R_S = \frac{18 - 15}{8 \cdot 10^{-3}} - 50 = 325 \Omega .$$

Može se uzeti najблиža standardna vrednost 330Ω .

5.13 Za skiciranje prenosne karakteristike JFET-a može se primeniti Šokljeva jednačina (5.4). Karakteristične tačke, prema primeru 5.3, su $I_{DSS}/2 = 40\text{ mA}$ i $I_{DSS}/4 = 20\text{ mA}$, u kojima je $V_{GS} \approx 0,3V_{GS(OFF)} \approx -0,6\text{ V}$ i $V_{GS} = 0,5V_{GS(OFF)} \approx -1\text{ V}$, respektivno.

Iz kola na Sl. 5.31 je:

$$V_{SS} + R_S I_S + V_{GS} = 0 ,$$

odakle je:

$$I_S = -\frac{1}{R_S} V_{GS} - \frac{1}{R_S} V_{SS} . \quad (\text{E.34})$$

Izraz (E.34) predstavlja pravu liniju čije su dve tačke:

$$I_S = 0 \Rightarrow V_{GS} = -V_{SS} = -(-12) = 12\text{ V} ,$$

$$V_{GS} = 0 \Rightarrow I_S = -\frac{1}{R_S} V_{SS} = -\frac{1}{330}(-12) \approx 36\text{ mA} .$$

Ovim se dobija radna prava, koja se može nacrtati zajedno sa prenosnom karakteristikom JFET-a, kao što je prikazano na Sl. E.31. Ekstrapolacijom radne prave dobija se tačka preseka Q sa prenosnom karakteristikom, koja predstavlja radnu tačku određenu vrednostima:

$$V_{GS} \approx -0,6\text{ V} , \quad (\text{E.35a})$$

$$I_S \approx 38\text{ mA} . \quad (\text{E.35b})$$

Iz kola na Sl. 5.31 je:

$$V_{DD} - R_D I_D - V_{DS} - R_S I_S - V_{SS} = 0 . \quad (\text{E.36})$$

Pošto je $I_D = I_S$, iz (E.36) se dobija:

$$V_{DS} = V_{DD} - V_{SS} - (R_D + R_S) I_S = 12 - (-12) - (270 + 330) \cdot 38 \cdot 10^{-3} = 1,2\text{ V} .$$

Napomena: Vrednosti sa grafika se očitavaju približno i ne moraju biti iste kao što su (E.35).

5.14 Iz kola na Sl. 5.32 je:

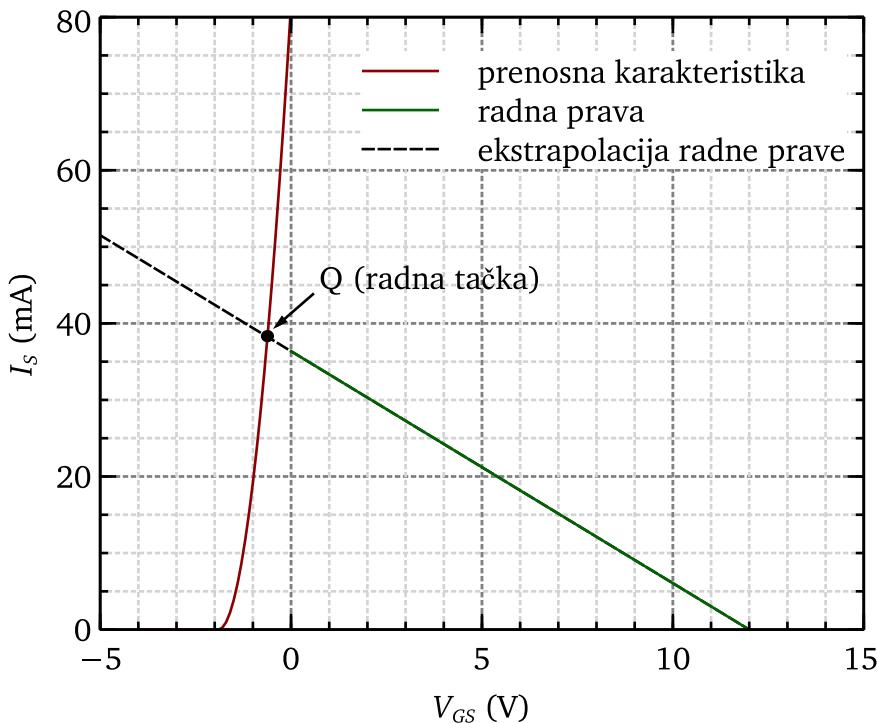
$$V_{EE} + R_E I_E + V_{BE} = 0 ,$$

odakle je:

$$I_E = \frac{-V_{EE} - V_{BE}}{R_E} = \frac{-(-9) - 0,75}{1800} \approx 4,6\text{ mA} .$$

Kroz JFET teče struja $I_D = I_E = 4,6\text{ mA}$. Napon na drejnu JFET-a je:

$$V_D = V_{DD} - R_D I_D = 9 - 1 \cdot 10^3 \cdot 4,6 \cdot 10^{-3} = 4,4\text{ V} .$$



Slika E.31: Određivanje radne tačke u kolu sa Sl. 5.31.

5.15 Iz uslova $I_{DLIN} = 0, 1I_{DSS} = 0, 1 \cdot 75 = 7,5$ mA dobija se:

$$R_D = \frac{V_{IN}}{I_{DLIN}} = \frac{2,5}{7,5 \cdot 10^{-3}} \simeq 330 \Omega .$$

Iz kola sa Sl. 5.33 je:

$$V_{IN} - R_D I_D - V_{OUT} = 0 ,$$

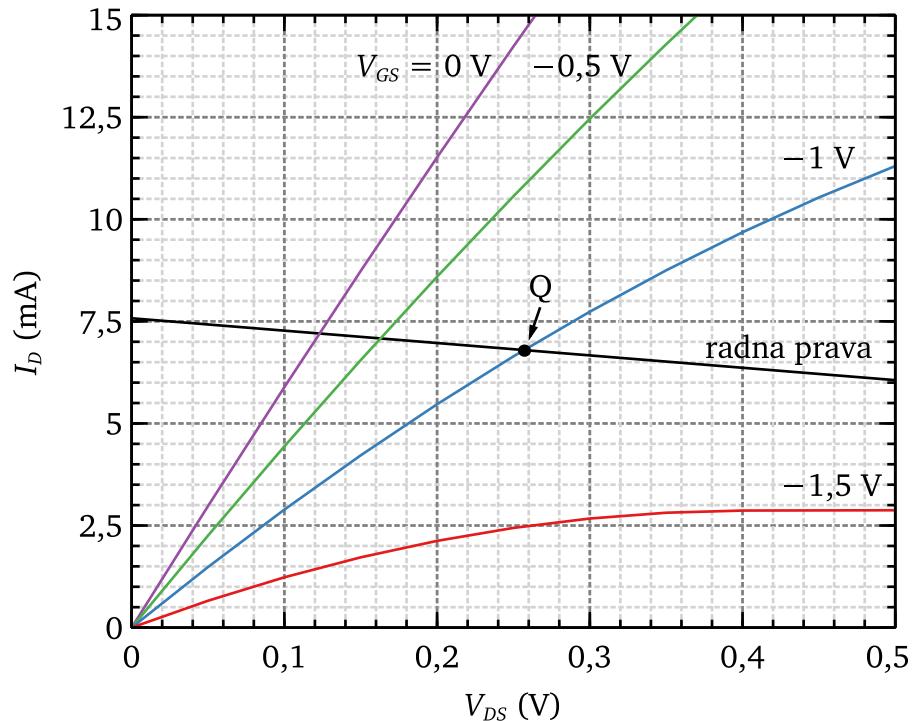
odakle je:

$$I_D = -\frac{1}{R_D} V_{OUT} + \frac{1}{R_D} V_{IN} . \quad (\text{E.37})$$

Pošto je $V_{OUT} \equiv V_{DS}$, izraz (E.37) predstavlja radnu pravu, koja se može nacrtati kroz dve tačke preko izlaznih karakteristika tranzistora:

1. Kada je $V_{DS} = 0$, tada je $I_D \simeq 7,5$ mA,
2. Kada je $V_{DS} = 0,5$ V, tada je $I_D = -\frac{0,5}{330} + \frac{2,5}{330} \simeq 6$ mA.

U preseku radne prave i izlazne karakteristike $V_{CON} \equiv V_{GS} = -1$ V dobija se radna tačka Q, kao što je prikazano na Sl. E.32. Koordinate radne tačke su:



Slika E.32: Izlazne karakteristike tranzistora iz kola sa Sl. 5.33 i radna prava za $R_D = 330 \Omega$.

$$\begin{aligned} V_{DS} &\simeq 0,25 \text{ V}, \\ I_D &\simeq 6,75 \text{ mA}. \end{aligned}$$

Prema tome, izlazni napon je $V_{OUT} = 0,25 \text{ V}$. Izlazna otpornost tranzistora je:

$$R_{DS} = \frac{V_{DS}}{I_D} = \frac{0,25}{6,75 \cdot 10^{-3}} \simeq 37 \Omega.$$

5.16 Napon koji se dovodi na ulaz kola potrebno je oslabiti 10 puta, tako da mu amplituda na izlazu bude $V_{OUT} = 50 \text{ mV}$. Napon na izlazu je u stvari napon V_{DS} , pa se sa Sl. 5.23, za $V_{DS} = 50 \text{ mV}$ i $V_{CON} = -0,5 \text{ V}$, može približno očitati struju $I_D \simeq 2,25 \text{ mA}$. Otpornost JFET-a u omskoj oblasti je:

$$R_{DS} = \frac{V_{DS}}{I_D} = \frac{50}{2,25} \simeq 22 \Omega.$$

Do ove vrednosti može se doći i primenom izraza (5.22) jer je, za $V_{DS} = 50 \text{ mV}$ i $V_{GS} = 0 \text{ V}$, struja $I_D \simeq 3 \text{ mA}$.

Otpornik R_D i otpornost R_{DS} formiraju naponski razdelnik, tako da je:

$$V_{OUT} = \frac{R_{DS}}{R_D + R_{DS}} V_{IN} = 0,1 V_{IN},$$

odakle je:

$$R_D = \frac{0,9 R_{DS}}{0,1} = \frac{0,9 \cdot 22}{0,1} = 200 \Omega.$$

Izlazni signal je oblika $v_{out} = V_{OUT} \sin(\omega t)$, amplitude $V_{OUT} = 50 \text{ mV}$ i učestanosti $f = 1 \text{ kHz}$.

5.17 Otpornost JFET-a za male signale definisana je izrazom (5.22) i sa otpornikom R_D formira naponski razdelnik, tako da je:

$$V_{OUT} = \frac{R_D}{R_D + r_{ds}} V_{IN}.$$

Pošto je $V_{CON} \equiv V_{GS}$, za $V_{CON} = V_{GS(OFF)}$ tranzistor će biti zakočen, pa će izlazni napon biti jednak nuli. Za $V_{GS} = 0 \text{ V}$ je $r_{ds} = r_{ds(on)} = 130 \Omega$, pa je $V_{OUT} \approx 80 \text{ mV}$. Slično, iz (5.22) se za $V_{GS} = -2 \text{ V}$ dobija $r_{ds} \approx 260 \Omega$, pa je $V_{OUT} \approx 66 \text{ mV}$. Ova konfiguracija JFET-a se koristi u audio sistemima, kao deo kola za automatsku kontrolu pojačanja [59].

5.18 Kada je $V_{ON} = 0 \text{ V}$, JFET provodi i njegova unutrašnja otpornost formira sa otpornikom R_D naponski razdelnik, tako da je:

$$V_{OUT} = \frac{r_{ds(on)}}{R_D + r_{ds(on)}} V_{IN} = \frac{30}{1000 + 30} \cdot 0,1 = \approx 3 \text{ mV} \approx 0 \text{ V}.$$

Kada je $V_{ON} = -10 \text{ V}$, JFET je isključen jer je $V_{GS(OFF)} = -10 \text{ V}$, pa je izlazni napon:

$$V_{OUT} = V_{IN} = 100 \text{ mV}.$$

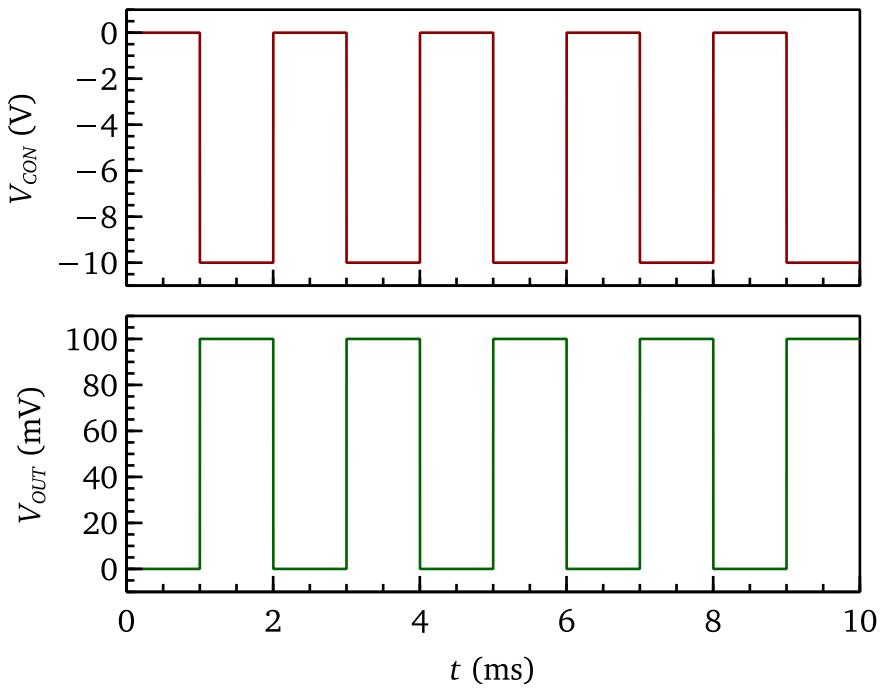
Talasni oblici napona V_{CON} i V_{OUT} prikazani su na Sl. E.33. Kolo predstavlja prekidački regulator (*chopper*) i koristi se za pretvaranje malih jednosmernih signala u povorku impulsa.

5.19 Struja koja teče kroz LE diodu jednaka je struji koja teče kroz otpornik R_S , tj. $I_D = I_S$. Ova stuja stvara pad naponu:

$$V_{GS} = -R_S I_S, \quad (\text{E.38})$$

kojim se automatski polariše tranzistor. Napon V_{GS} se može odrediti iz Šoklijeve jednačine (5.4), kao u primeru 5.12:

$$V_{GS} = V_{GS(OFF)} \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right) = -2 \left(1 - \sqrt{\frac{12}{24}} \right) \approx -0,6 \text{ V}.$$



Slika E.33: Talasni oblici napona V_{CON} i V_{OUT} u kolu sa Sl. 5.36.

Iz (E.38) je:

$$R_S = -\frac{V_{GS}}{I_D} = -\frac{-0,6}{12 \cdot 10^{-3}} = 50 \Omega .$$

Iz kola drejna sa Sl. 5.37 je:

$$V_{DD} - V_F - V_{DS} - R_S I_D = 0 ,$$

pri čemu je V_F pad napona na direktno polarisanoj LE diodi. Iz Tab. 2.5 je, za zelenu LE diodu, $V_F = 2,2 \text{ V}$, pa je:

$$V_{DS} = V_{DD} - V_F - R_S I_D = 12 - 2,2 - 50 \cdot 12 \cdot 10^{-3} = 9,2 \text{ V} .$$

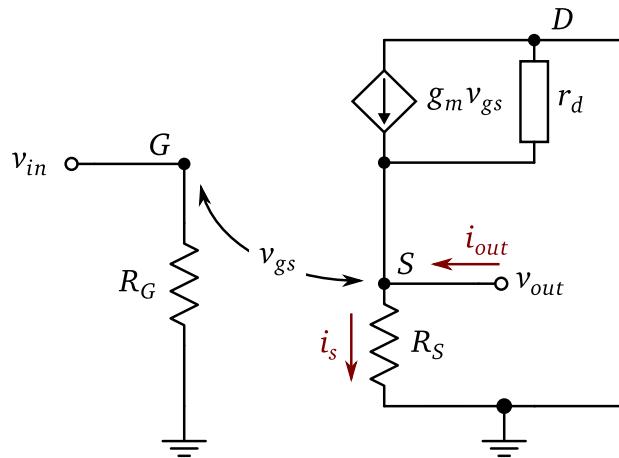
Pošto je ispunjen uslov (5.3), tranzistor je u zasićenju.

5.20 Primenom modela sa Sl. 5.15 dobija se ekvivalentno kolo za male signale prikazano na Sl. E.34. Ulazna otpornost je:

$$R_{in} = R_G .$$

Otpornici r_d i R_S su u paralelnoj vezi. Ulazni napon je:

$$\nu_{in} = \nu_{gs} + \nu_{out} .$$



Slika E.34: Ekvivalentno kolo za male signale kola sa Sl. 5.38.

Za izračunavanje izlaznog napona se uzima otvoreno kolo, pa je $i_{out} = 0$, odnosno:

$$v_{out} = g_m v_{gs} (R_S \parallel r_d).$$

Naponsko pojačanje je:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{g_m (R_S \parallel r_d)}{1 + g_m (R_S \parallel r_d)}. \quad (\text{E.39})$$

Kada je $r_d \gg R_S$, tada je $R_S \parallel r_d \simeq R_S$, pa se (E.39) svodi na:

$$A_v \simeq \frac{g_m R_S}{1 + g_m R_S}. \quad (\text{E.40})$$

Naponsko pojačanje je manje od jedinice. Kada je $A_v \simeq 1$, izlazni signal je replika ulaznog signala. Zbog toga kolo predstavlja sleditelj napona (*source follower*).

Za određivanje izlazne otpornosti primjenjuje se definicija sa Sl. 3.57(b). Kada je $v_{in} = 0$, tada je $v_{gs} = -v_{out}$. Takođe, kada je $r_d \gg R_S$, struja kroz r_d se može zanemariti, pa je:

$$i_{out} = i_s - g_m v_{gs} = \frac{v_{out}}{R_S} - g_m (-v_{out}),$$

odnosno:

$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{1}{\frac{1}{R_S} + g_m}. \quad (\text{E.41})$$

Izlazna otpornost (E.41) se može napisati kao:

$$R_{out} \simeq R_S \parallel \frac{1}{g_m}.$$

Kolo ima veliku ulaznu, a malu izlaznu otpornost. Zbog toga se koristi kao bafer impedanse, slično kao pojačavači sa zajedničkim kolektorom (3.5.6) i sa zajedničkim drejnom (4.5.4).

LITERATURA

- [1] S. Ristić, *RLC komponente*. Prosveta, Niš, 2005.
- [2] R. Boylestad, *Introductory Circuit Analysis*, 12. izdanje. Pearson Education, 2010.
- [3] T. Floyd, *Electronic Devices*, 9. izdanje. Pearson Education, 2011.
- [4] S. Ristić, *Diskretne poluprovodničke komponente*. Univerzitet u Nišu, 1990.
- [5] D. Neamen, *An Introduction to Semiconductor Devices*. McGraw–Hill, 2006.
- [6] S. M. Sze i K. K. Ng, *Physics of Semiconductor Devices*, 3. izdanje. Wiley–Interscience, 2006.
- [7] R. Howe i C. Sodini, *Microelectronics - An Integrated Approach*. Prentice Hall, 1997.
- [8] A. Sedra i K. Smith, *Microelectronics Circuits*, 6. izdanje. Oxford University Press, 2010.
- [9] R. Boylestad i L. Nashelsky, *Electronic Devices and Circuit Theory*, 11. izdanje. Pearson Education, 2012.
- [10] R. Jaeger i K. Blalock, *Microelectronic Circuit Design*, 4. izdanje. New York: McGraw–Hill, 2011.
- [11] V. Litovski, *Osnovi elektronike – Teorija, rešeni zadaci i ispitna pitanja*. Beograd: Akadembska misao, 2006.
- [12] T. Floyd, *Principles of Electric Circuits*, 9. izdanje. Pearson Education, 2009.
- [13] Y. Tsividis i C. McAndrew, *Operation and Modeling of the MOS Transistor*, 3. izdanje. Oxford University Press, 2012.
- [14] *1N/FDLL 914/A/B / 916/A/B / 4148 / 4448 Small Signal Diode*, Data Sheet, Rev. B2, Fairchild Semiconductor Corporation, jan. 2007.

- [15] S. Franco, *Analog Circuit Design: Discrete & Integrated*. McGraw-Hill Education, 2014.
- [16] T. C. Hayes i P. Horowitz, *Learning the Art of Electronics*. Cambridge University Pr., 2016.
- [17] *1N4001-1N4007 Axial Lead Standard Recovery Rectifiers*, Data Sheet, Rev. 12, ON Semiconductor, avg. 2005.
- [18] *1N4148; 1N4448 High-speed diodes*, Data Sheet, NXP Semiconductors, avg. 2004.
- [19] S. Franco, *Design with operational amplifiers and analog integrated circuits*, 4. izdanje. New York: NY McGraw-Hill Education, 2015.
- [20] *BZX55-Series Small Signal Zener Diodes*, Data Sheet, Rev. 1.8, Vishay Semiconductors, mar. 2019.
- [21] *1N4728A to 1N4764A Zener Diodes*, Data Sheet, Rev. 2.5, Vishay Semiconductors, mar. 2019.
- [22] *L78 Positive voltage regulator ICs*, Datasheet, DS0422 - Rev 36, ST Microelectronics, 2018.
- [23] *BAT42, BAT43 Small Signal Schottky Diodes*, Data Sheet, Rev. 1.6, Vishay Semiconductors, avg. 2010.
- [24] B. Dokić, *Impulsni DC/DC pretvarači*. Nauka, Beograd, 1995.
- [25] *TLHG420, TLHO420, TLHR420, TLHY420. High Efficiency LED, Ø 3 mm Tinted Undiffused Package*, Data Sheet, Rev. 1.5, Vishay Semiconductors, dec. 2010.
- [26] *BPV10NF Silicon PIN Photodiode*, Data Sheet, Rev. 1.8, Vishay Semiconductors, nov. 2011.
- [27] S. Sze i M. Lee, *Semiconductor Devices: Physics and Technology*, 3. izdanie. Wiley, 2012.
- [28] *2N3903, 2N3904 General Purpose Transistors*, Data Sheet, Rev. 8, ON Semiconductor, avg. 2012.
- [29] *BC546/547/548/549/550*, Data Sheet, Rev. 2A, Fairchild Semiconductor, avg. 2002.
- [30] *2N3904 / MMBT3904 / PZT3904 NPN General Purpose Amplifier*, Data Sheet, Fairchild Semiconductor, okt. 2011.
- [31] *BD241A/BD241C NPN power transistors*, Data Sheet, Rev. 2, ST Microelectronics, jul 2007.
- [32] *2N3906 General Purpose Transistors*, Data Sheet, ON Semiconductor, feb. 2010.

- [33] J. Wakerly, *Digital Design Principles and Practices*, 4. izdanje. Pearson Education, 2006., BJT: Bipolar Junction Transistors (Supplementary material).
- [34] R. Paynter i T. Boydell, *Electronics Technology Fundamentals - Electron Flow*, 2. izdanje. Prentice Hall, 2005.
- [35] *BPW77NA, BPW77NB Silicon NPN Phototransistor*, Data Sheet, Rev. 1.5, Vishay Semiconductors, sept. 2008.
- [36] *TSAL6400 High Power Infrared Emitting Diode, 940 nm, GaAlAs/GaAs*, Data Sheet, Rev. 1.9, Vishay Semiconductors, avg. 2011.
- [37] *4N25 Phototransistor Optocoupler General Purpose Type*, Data Sheet, Avago Technologies, okt. 2007.
- [38] X. Yang i D. Schroder, "Some Semiconductor Device Physics Considerations and Clarifications", *IEEE Transactions on Electron Devices*, sv. 59, br. 7, str. 1993–1996, jul 2012.
- [39] *VP2020L, BSS92 P-Channel 200-V (D-S) MOSFETs*, Data Sheet, Vishay Siliconix, jun 2001.
- [40] *BS170 / MMBF170 N-Channel Enhancement Mode Field Effect Transistor*, Data Sheet, Rev. E2, Fairchild Semiconductor, mar. 2010.
- [41] *Si4463CDY P-Channel 2.5 V (G-S) MOSFET*, Data Sheet, S11-0242 Rev. A, Vishay Siliconix, feb. 2011.
- [42] *FQP47P06 P-Channel QFET MOSFET*, Data Sheet, Rev. C0, Fairchild Semiconductor, apr. 2013.
- [43] *BZT52C2V0 - BZT52C51 SURFACE MOUNT ZENER DIODE*, Data Sheet, DS18004 Rev. 37 - 2, Diodes Inc., sept. 2012.
- [44] *BZV55 series voltage regulator diodes*, Data Sheet, Rev. 5, NXP Semiconductors, jan. 2011.
- [45] *IRFR7440PbF/IRFR7440UPbF HEXFET Power MOSFET*, Data Sheet, International Rectifier, okt. 2012.
- [46] *2N7000 / 2N7002 / NDS7002A N-Channel Enhancement Mode Field Effect Transistor*, Data Sheet, Fairchild Semiconductor, nov. 1995.
- [47] *MC14007UB Dual Complementary Pair Plus Inverter*, Data Sheet, Rev. 10, ON Semiconductor, apr. 2013.
- [48] *74HC04; 74HCT04 Hex inverter*, Data Sheet, Rev. 4, NXP Semiconductors, avg. 2012.
- [49] D. Neamen, *Microelectronics Circuit Analysis and Design*, 4. izdanje. McGraw-Hill, 2010.

- [50] *Series PVG612PbF, HEXFET Power Mosfer Photovoltaic Relay*, Data Sheet, Internatiaonal Rectifier, feb. 2008.
- [51] P. Horowitz i W. Hill, *The Art of Electronics: The x Chapters*. Cambridge University Pr., 2020.
- [52] A. B. Grebene i S. K. Ghandi, “General Theory for Pinched Operation of the Junction-Gate FET”, *Solid State Electronics*, sv. 12, str. 573–589, 1969.
- [53] *The FET Constant-Current Source/Limiter*, Application Note AN103, Vishay Siliconix, mar. 1997.
- [54] *Current Regulative Diode – CRD*, Data Sheet, Semitec Corporation.
- [55] *BF245A; BF245B; BF245C N-channel silicon field-effect transistors*, Data Sheet, NXP Semiconductors, jul 1996.
- [56] *2N5484/5485/5486 MMBF5484/5485/5486*, Data Sheet, Fairchild Semiconductor, feb. 2009.
- [57] *J111, J112 JFET Chopper Transistors*, Data Sheet, Rev. 2, ON Semiconductor, mar. 2006.
- [58] B. Anderson i R. Anderson, *Fundamentals of Semiconductor Devices*. McGraw-Hill Education, 2017.
- [59] A. Malvino i D. Bates, *Electronic Principles*, 8. izdanje. McGraw-Hill Education - Europe, 2015.