



ISEL

Departamento de Engenharia
Eletrónica e Telecomunicações
e de Computadores

Licenciatura em Engenharia Informática e de Computadores
e
Licenciatura em Engenharia Informática, Redes e Telecomunicações

Circuitos Combinatórios em *VHDL* (3^o *Laboratório*)

Lógica e Sistemas Digitais
2022 / 2023 inverno

01 de outubro de 2022

1 Objetivo

O objetivo deste trabalho é descrever um circuito combinatório com VHDL estrutural, simular e implementar o circuito com a placa de desenvolvimento *DE10-Lite* da *Intel*. Este trabalho não é contabilizado para a classificação prática.

2 Fluxo de Desenvolvimento de Circuitos Digitais

A partir de uma especificação do problema, será seguido o fluxo de projeto com os passos seguintes:

1. Descrição do circuito em VHDL;
2. Síntese do circuito;
3. Simulação do circuito;
4. Mapeamento do circuito na tecnologia *FPGA*;
5. Implementação do circuito na placa;
6. Validação do circuito.

3 Realização do Trabalho

3.1 Descrição e Compilação do Circuito

Crie um novo projeto. Escolha a placa de laboratório: *MAX10 DE10-Lite* (deverá seleccionar a família *MAX 10*). **Não selecione a opção “Create-top Level Design File”;**

Neste laboratório vamos considerar o circuito *LUcirc*, cujo diagrama de blocos está representado na Figura 1.

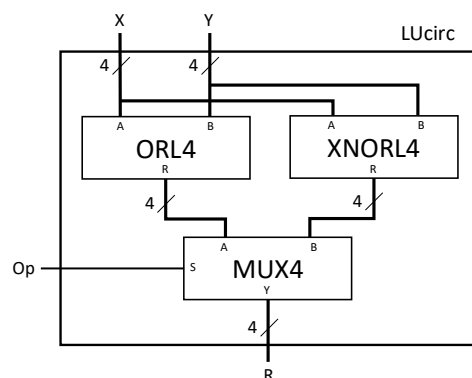


Figura 1 – Diagrama de blocos do circuito *LUcirc* a implementar em *FPGA*

Os módulos têm a seguinte funcionalidade:

- OR4 – Realiza o OR lógico bit a bit entre as entradas A e B;
- XNOR4 – Realiza o XNOR lógico bit a bit entre as entradas A e B;
- MUX4 – Realiza a multiplexagem entre as entradas A e B em função do seletor S.

Na descrição do circuito em *VHDL*, deverá considerar um ficheiro separado para cada entidade e um ficheiro para a entidade de topo, *LUcirc*. No Quartus, defina *LUcirc* como entidade de topo.

Compile o circuito (*Analysis & Synthesis*) e verifique a hierarquia de componentes associada ao módulo de topo, *LUcirc*.

Verifique o circuito lógico do circuito com o *RTL Viewer*. Aqui, pode confirmar a instanciação dos blocos, as suas interligações e a implementação lógica de cada um dos blocos lógicos.

3.2 Simulação do Circuito

Após compilar o circuito sem erros, simule o circuito. Para simular o circuito é necessário especificar as formas de onda à entrada do circuito e quais as saídas que se pretende visualizar. Neste caso, a sequência das entradas do circuito (formas de onda) estará descrita em VHDL através de uma entidade especial (um *testbench*), do qual existe um exemplo no ficheiro `LUcirc_tb.vhd` (em anexo).

Para realizar a simulação deve considerar os seguintes passos:

1. Abra o simulador **Tools** → **Simulation Tool** → **RTL Simulation** para abrir o editor de simulação.
2. Compile o ficheiro de teste (*testbench*) `LUcirc_tb.vhd` (em anexo). **Compile** → **Compile ...**.
O ficheiro de teste é compilado e surge na biblioteca *work*.
3. Execute o simulador - em cima da entidade que implementa o teste (`LUcirc_tb`), carregue no botão do lado direito do rato e escolha **LUcirc_tb** → **simulate**. (uma forma alternativa consiste em fazer duplo *click* em cima da entidade).
4. Na janela de objetos selecione os sinais que quer visualizar na simulação botão do lado direito do rato e selecione **add wave** (ou CTRL+W ou escolhendo o sinal + da janela) ou simplesmente arraste os objetos para a janela de visualização do diagrama temporal.
5. Pode analisar todos os sinais do circuito, incluindo sinais de interligação e sinais internos a cada um dos módulos hierárquicos.
6. Para executar a simulação selecione o ícone ao lado do tempo de simulação (altere o tempo de simulação para 40 ns).

Caso altere algum dos ficheiros do projeto ou o ficheiro de simulação, deve voltar a compilar os circuitos e voltar a executar a simulação **Simulate** → **Restart**.

3.3 Atribuição de Pinos

Crie o ficheiro de atribuição de pinos e faça a atribuição das entradas a *switches* e das saídas a *leds*. Para tal, baseie-se no ficheiro completo de pinos da *DE10-lite* (`de10Lite.qsf`).

Confirme que os pinos estão atribuídos utilizando o **Assignments** → **Assignment Editor**.

Compile o circuito completo.

3.4 Programação da FPGA

A *FPGA* tem de ser programada para implementar o circuito projetado. O ficheiro de configuração é gerado pelo *Quartus*. Para programar a *FPGA*, selecione **Tools** -> **Programmer**. Na janela de configuração, deverá ter *USB-Blaster* no *Hardware Setup* e *JTAG* no *Mode*. De seguida, pressione **Start**.

3.5 Validação do circuito

Valide experimentalmente na placa *DE10-Lite* atribuindo todas as combinações das entradas e observando o resultado apresentado na saída do sistema, de forma análoga ao procedimento realizado no simulador, comprovando desta forma o correto funcionamento do circuito implementado.