

Lógica e Sistemas Digitais

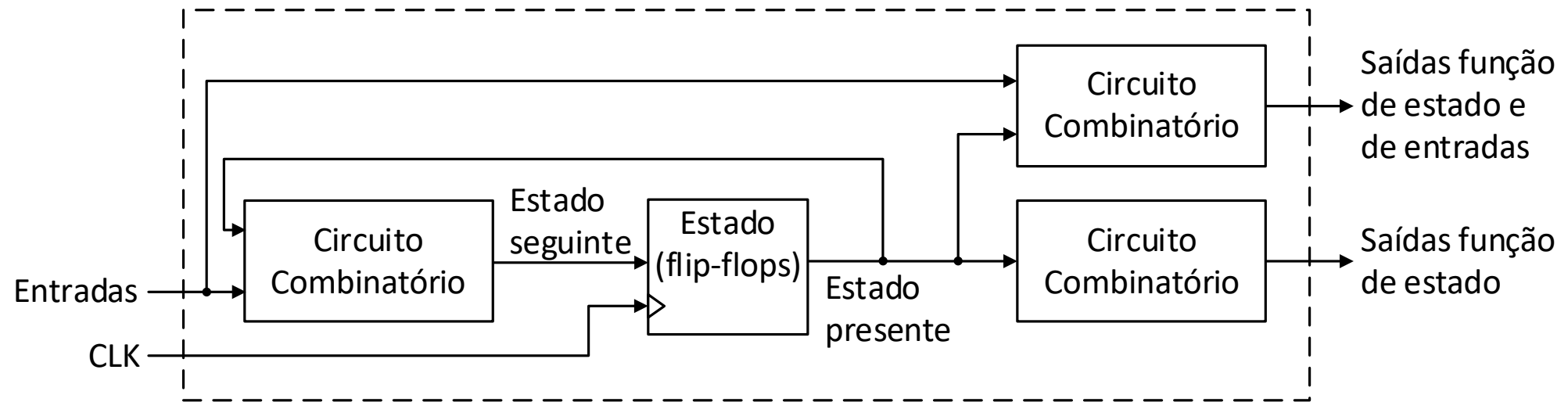
Síntese de circuitos sequenciais

João Pedro Patriarca (jpatri@cc.isel.ipl.pt)

Slides inspirados nos slides do prof. Mário Véstias

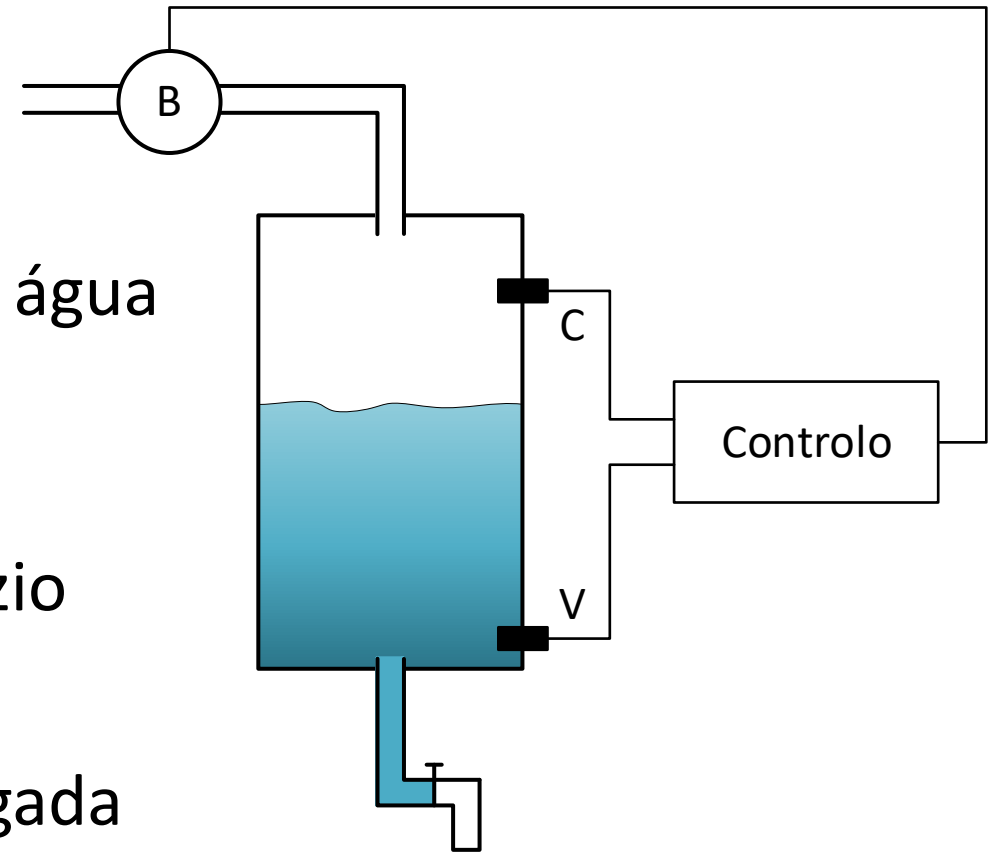


Modelo geral de um circuito sequencial

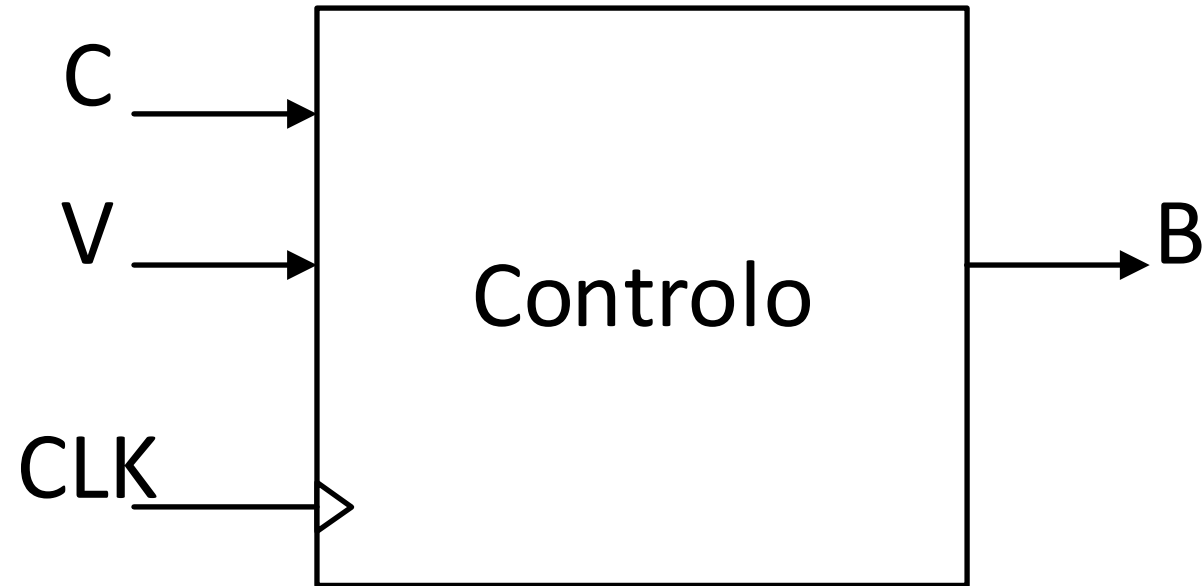


Controlo automático de uma bomba de água

- Dois sensores: C (cheio) e V (vazio)
- Bomba de água (B): a ativação permite o enchimento do depósito de água
- O controlo apenas deve ligar a bomba de água quando o depósito estiver vazio
- A bomba de água deve permanecer ligada até o depósito de água ficar cheio



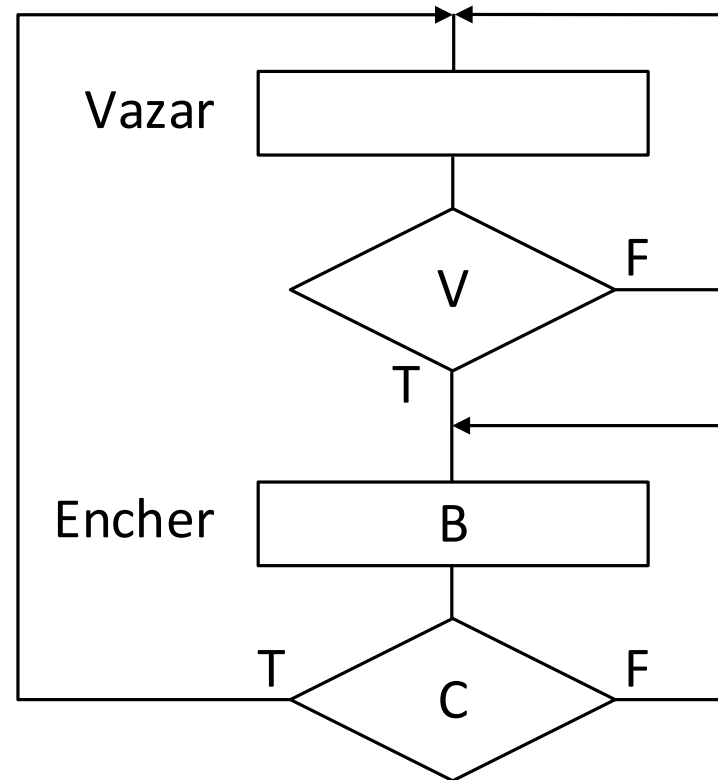
Interface externa do sistema de controlo



Processo na síntese de um circuito sequencial

- Diagrama de estados do circuito (*ASM Chart*)
- Tabela de estados e de saída
- Codificação dos estados
- Tabela de excitação do circuito
- Expressões de estado seguinte e de saída
- Logigrama ou esquema lógico

ASM Chart (máquina de estados)



ASM Chart com codificação de estados

- Uma vez que o ASM é constituído apenas por dois estados, é necessário utilizar um único flip-flop

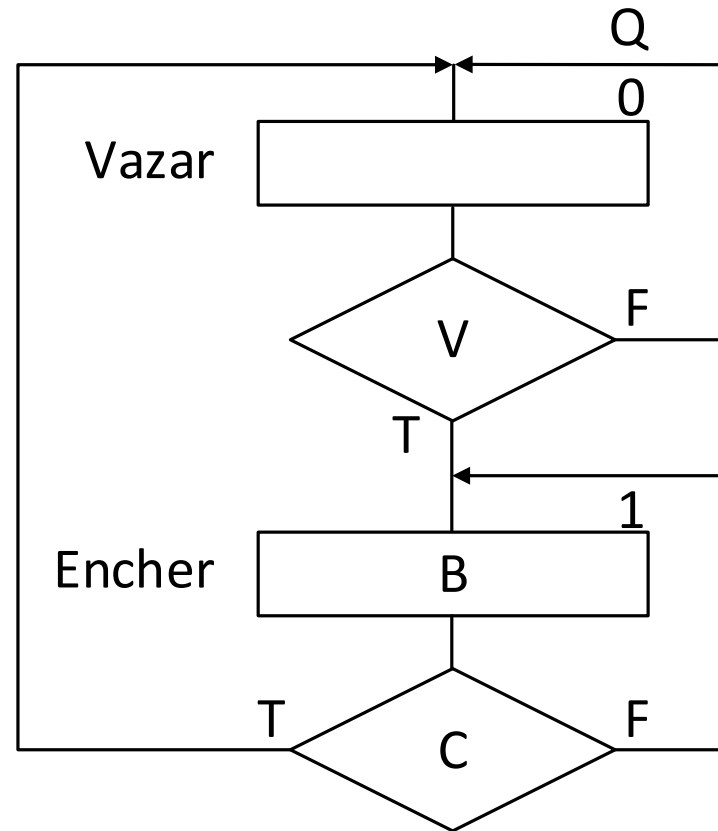
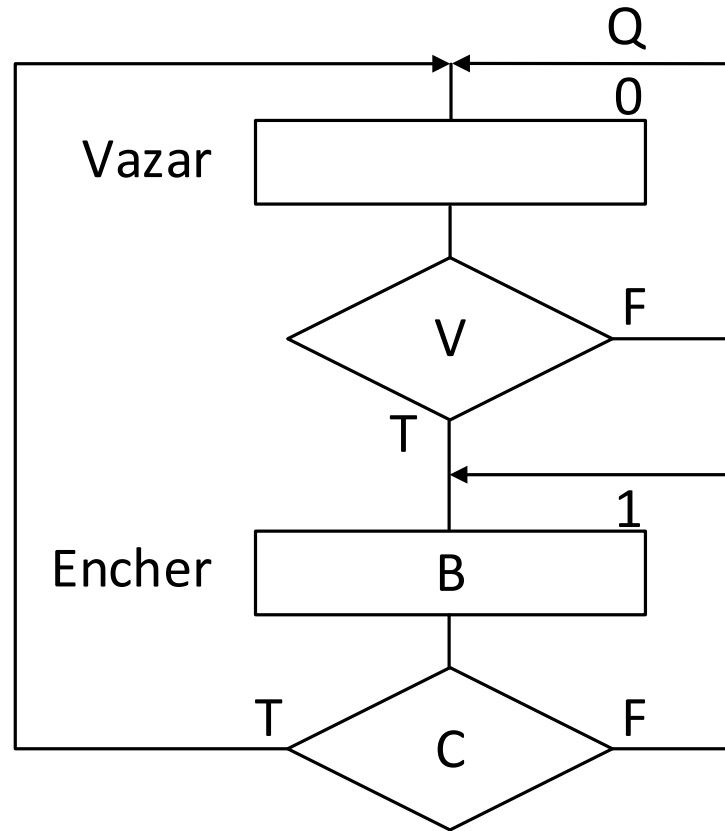


Tabela de estados e de saída com respetiva codificação



EP	Entradas		ES	Saídas
Q	C	V	Q	B
0	-	0	0	0
0	-	1	1	0
1	0	-	1	1
1	1	-	0	1

Tabela de excitações do circuito

- Considerando a implementação com um flip-flop do tipo D

CLK	Q	D
↑	0	0
↑	1	1

EP	Entradas		ES	Saídas
Q	C	V	D	B
0	-	0	0	0
0	-	1	1	0
1	0	-	1	1
1	1	-	0	1

Expressões de estado seguinte e de saída

EP	Entradas		ES	Saídas
Q	C	V	D	B
0	-	0	0	0
0	-	1	1	0
1	0	-	1	1
1	1	-	0	1

D =

	V			
	0	1	1	0
Q	1	1	0	0
	C			

$$D = \bar{Q}.V + Q.\bar{C}$$

B =

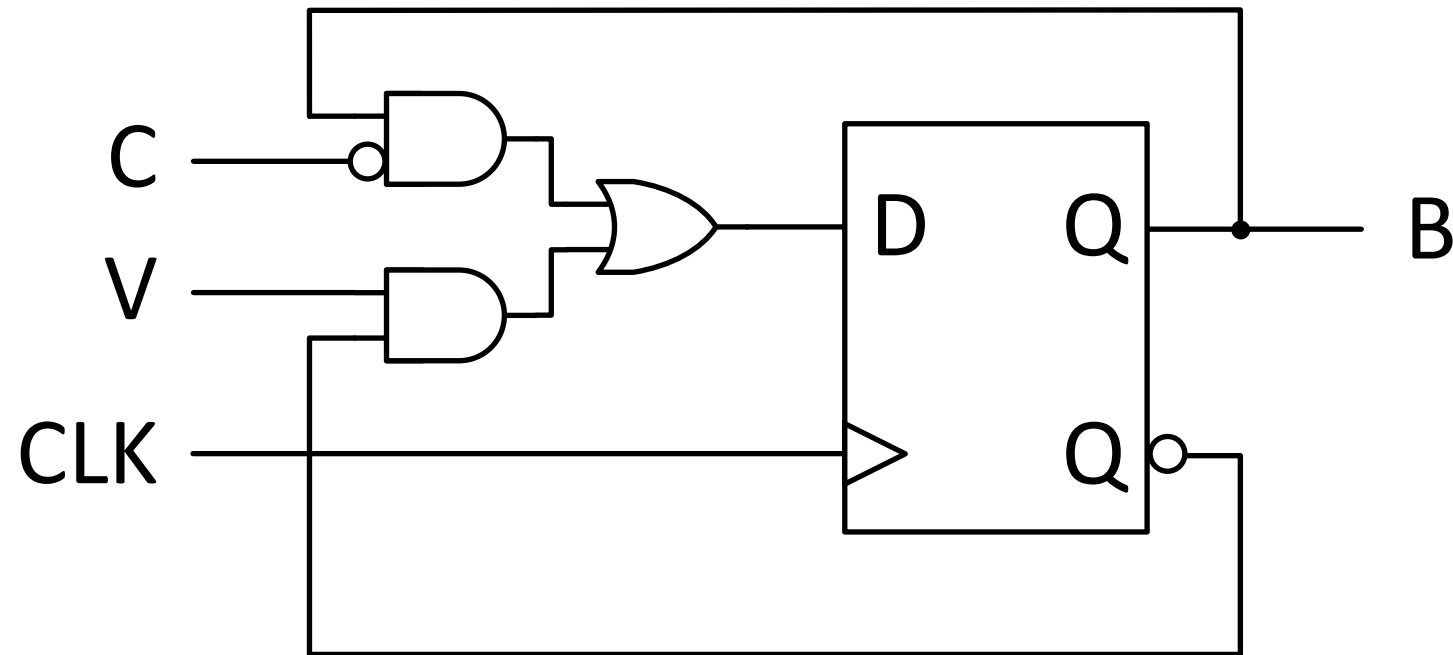
	V			
	0	0	0	0
Q	1	1	1	1
	C			

$$B = Q$$

Esquema lógico

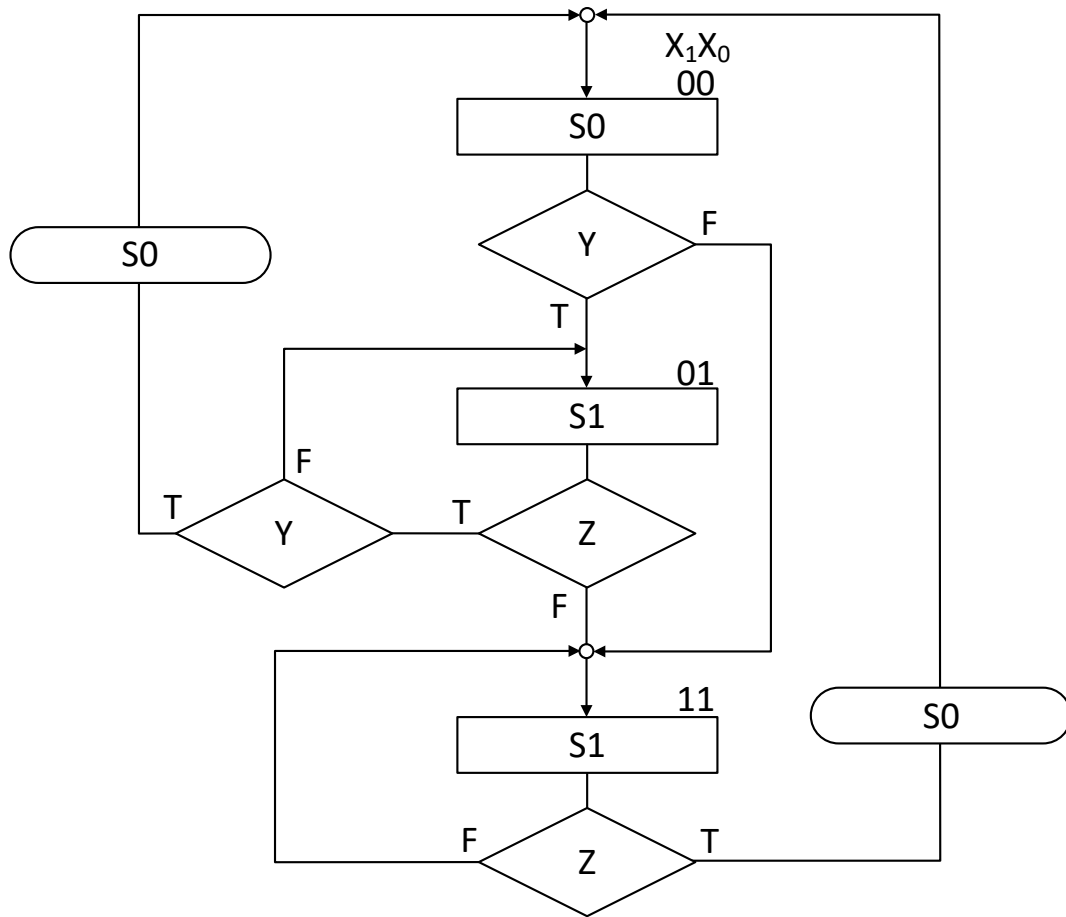
$$D = \bar{Q}.V + Q.\bar{C}$$

$$B = Q$$



Exercícios resolvidos

Tabela de transição de estados e de saídas (#1)



EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	$X_1 + 1$	$X_0 + 1$	S_0	S_1
0	0	0	-	1	1	1	0
0	0	1	-	0	1	1	0
0	1	-	0	1	1	0	1
0	1	0	1	0	1	0	1
0	1	1	1	0	0	1	1
1	0	-	-	-	-	-	-
1	1	-	0	1	1	0	1
1	1	-	1	0	0	1	1

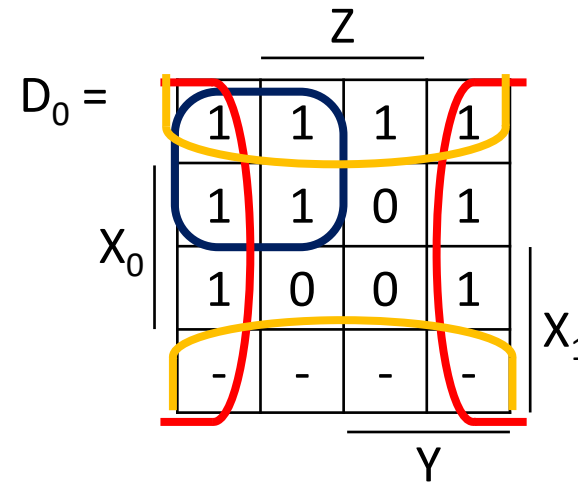
Tabela de excitações (#1)

EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	$X_1 + 1$	$X_0 + 1$	S_0	S_1
0	0	0	-	1	1	1	0
0	0	1	-	0	1	1	0
0	1	-	0	1	1	0	1
0	1	0	1	0	1	0	1
0	1	1	1	0	0	1	1
1	0	-	-	-	-	-	-
1	1	-	0	1	1	0	1
1	1	-	1	0	0	1	1

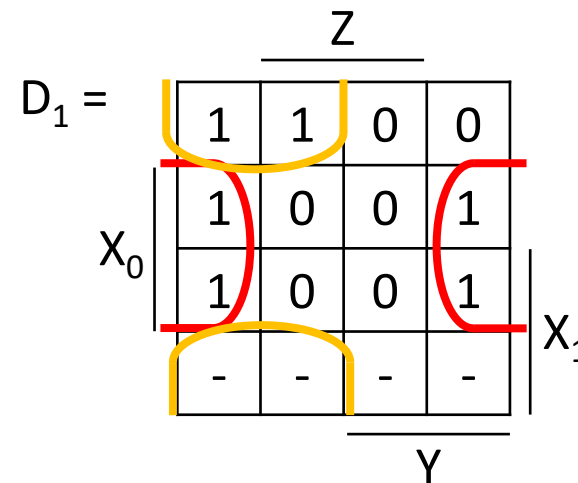
EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	D_1	D_0	S_0	S_1
0	0	0	-	1	1	1	0
0	0	1	-	0	1	1	0
0	1	-	0	1	1	0	1
0	1	0	1	0	1	0	1
0	1	1	1	0	0	1	1
1	0	-	-	-	-	-	-
1	1	-	0	1	1	0	1
1	1	-	1	0	0	1	1

Mapas de Karnaugh (#1)

EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	D_1	D_0	S_0	S_1
0	0	0	-	1	1	1	0
0	0	1	-	0	1	1	0
0	1	-	0	1	1	0	1
0	1	0	1	0	1	0	1
0	1	1	1	0	0	1	1
1	0	-	-	-	-	-	-
1	1	-	0	1	1	0	1
1	1	-	1	0	0	1	1



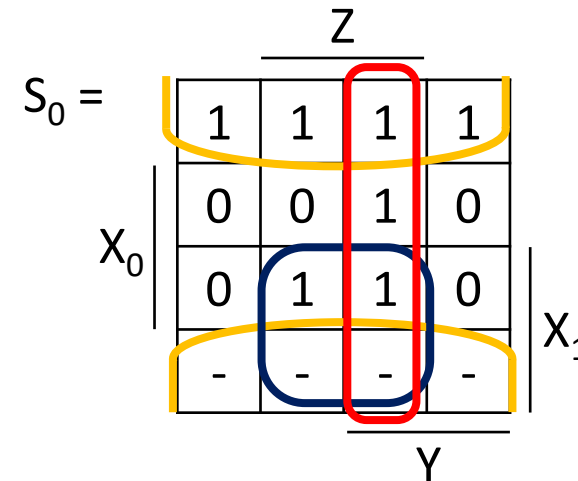
$$D_0 = \overline{X_0} + \overline{X_1} \cdot \overline{Y} + \overline{Z}$$



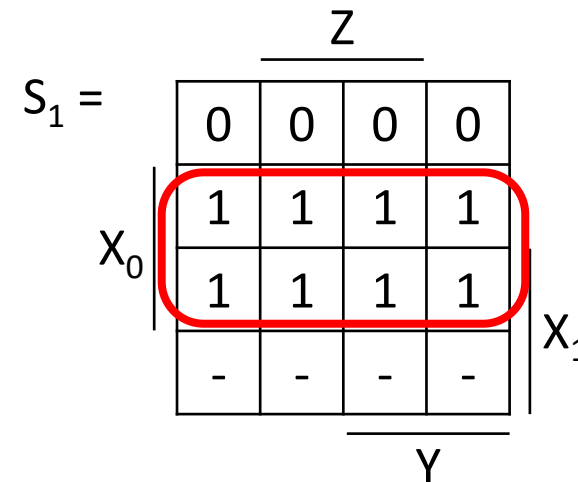
$$D_1 = X_0 \cdot \overline{Z} + \overline{X_0} \cdot \overline{Y}$$

Mapas de Karnaugh (#1)

EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	D_1	D_0	S_0	S_1
0	0	0	-	1	1	1	0
0	0	1	-	0	1	1	0
0	1	-	0	1	1	0	1
0	1	0	1	0	1	0	1
0	1	1	1	0	0	1	1
1	0	-	-	-	-	-	-
1	1	-	0	1	1	0	1
1	1	-	1	0	0	1	1



$$S_0 = \overline{X_0} + X_1.Z + Y.Z$$



$$S_1 = X_0$$

Circuito lógico (#1)

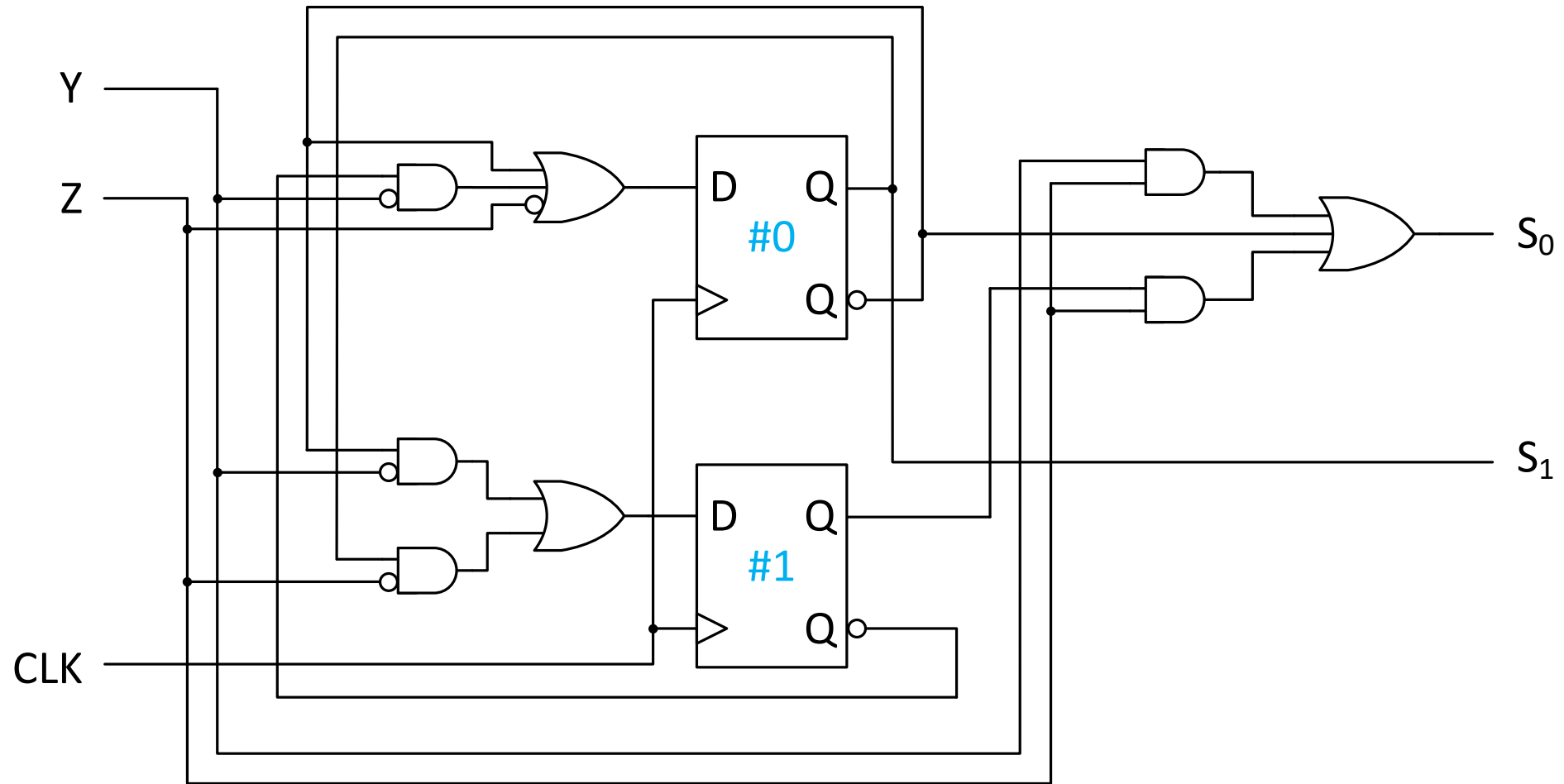
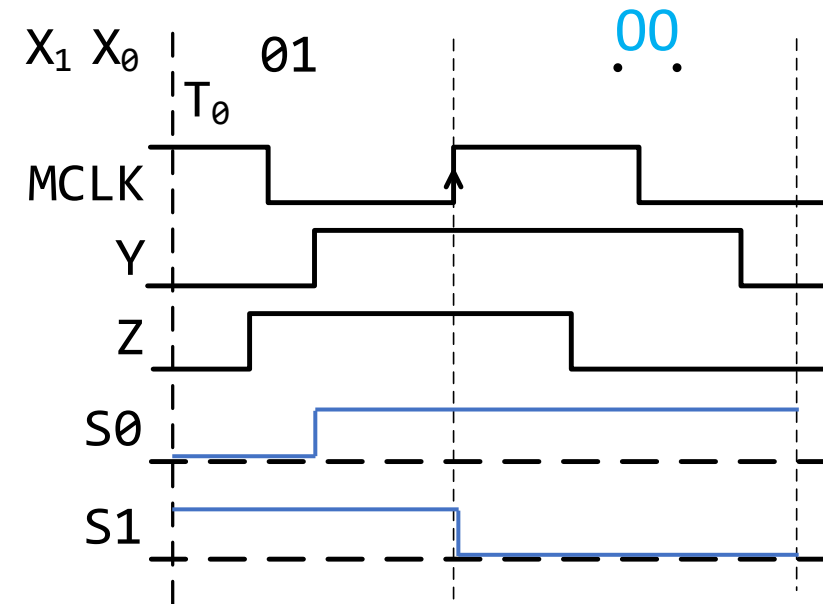
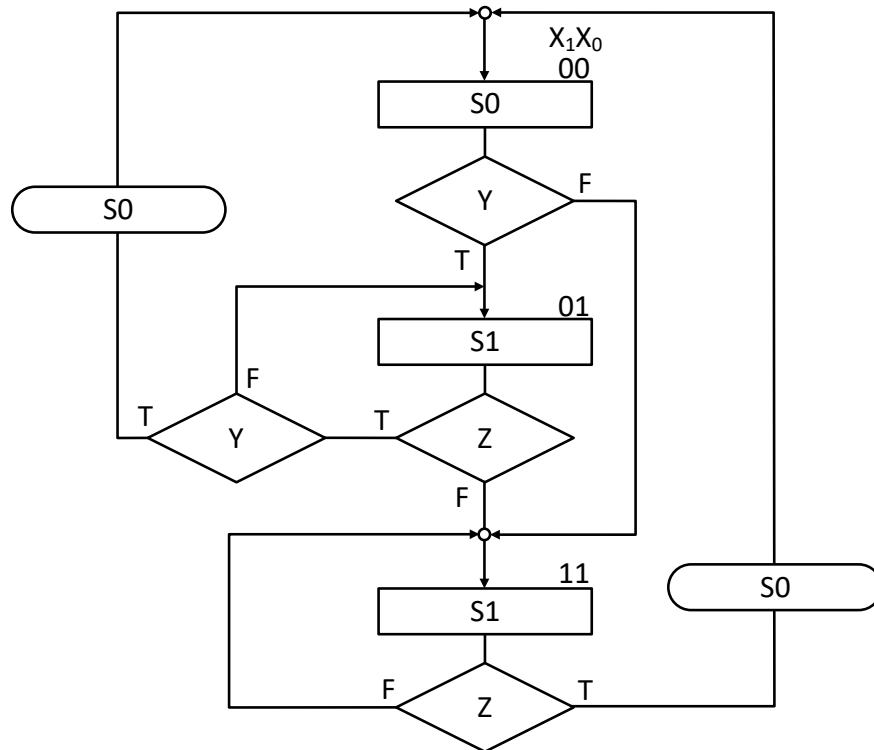


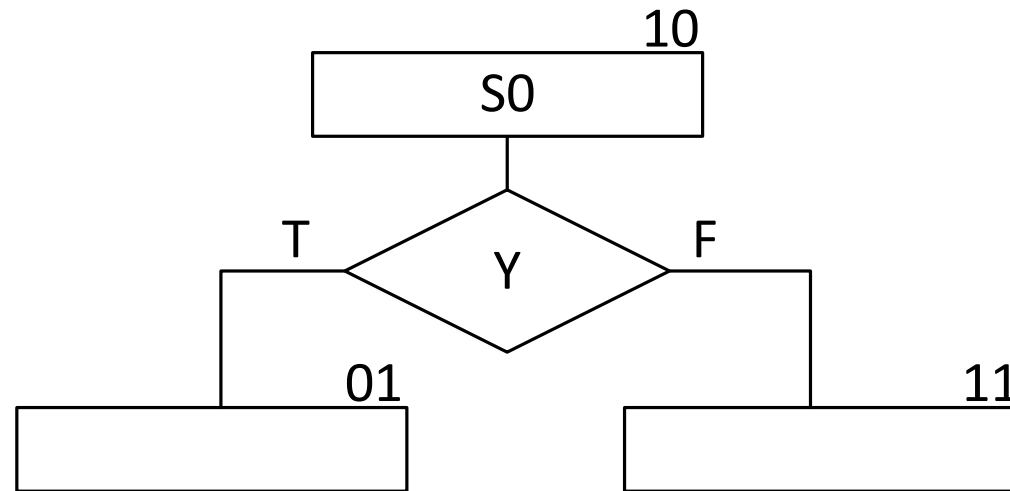
Diagrama temporal (#1)

- Complete o diagrama temporal, descrevendo o comportamento da saída S0 e S1 durante o intervalo indicado. Assuma que no instante T0 a máquina se encontra no estado “01” e indique o estado que a máquina atinge após a primeira transição ascendente de MCLK



Comportamento no estado $X1=1$ e $X0=0$ (#1)

- Descreva o comportamento do sistema relativamente à transição de estado e à ativação das saídas $X0$ e $X1$ caso o mesmo arranque no estado $X1=1$ e $X0=0$



Implemente a máquina de estados com flip-flops tipo D (#2)

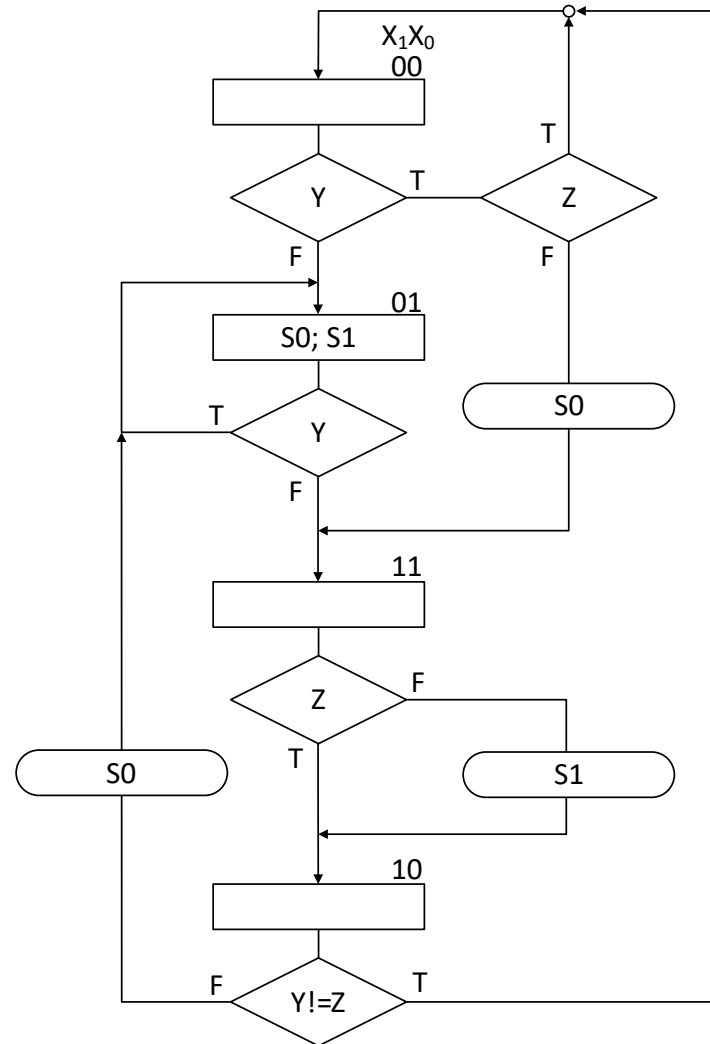
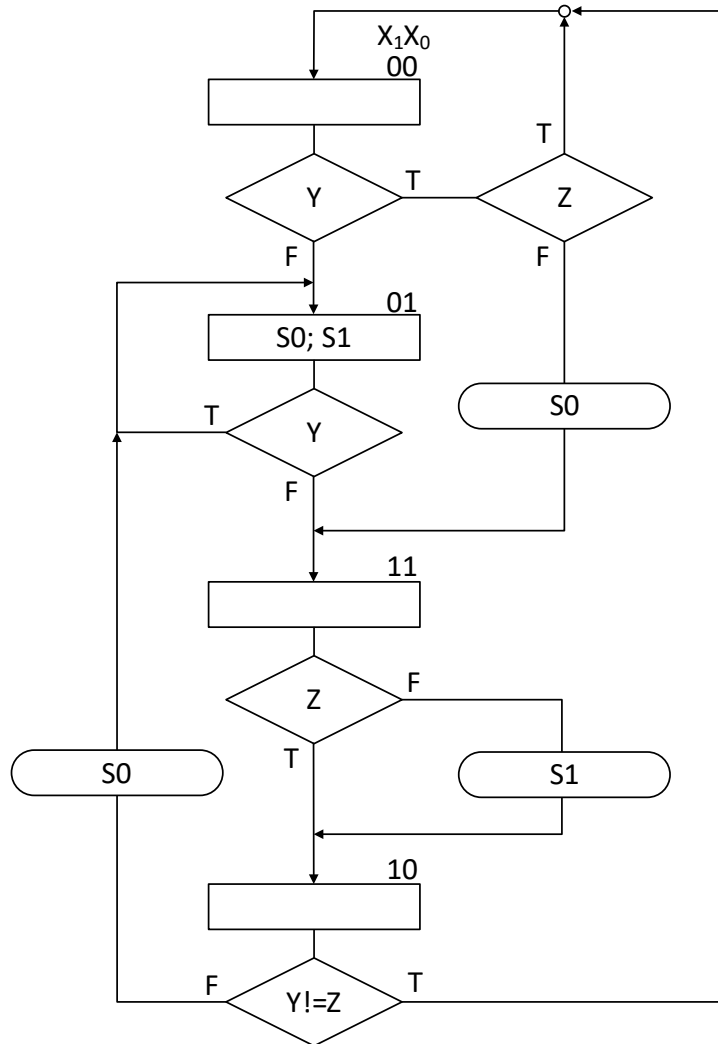


Tabela de transição de estados e de saídas (#2)



EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	$X_1 + 1$	$X_0 + 1$	S_0	S_1
0	0	0	-	0	1	0	0
0	0	1	0	1	1	1	0
0	0	1	1	0	0	0	0
0	1	0	-	1	1	1	1
0	1	1	-	0	1	1	1
1	0	0	0	0	1	1	0
1	0	0	1	0	0	0	0
1	0	1	0	0	0	0	0
1	0	1	1	0	1	1	0
1	1	-	0	1	0	0	1
1	1	-	1	1	0	0	0

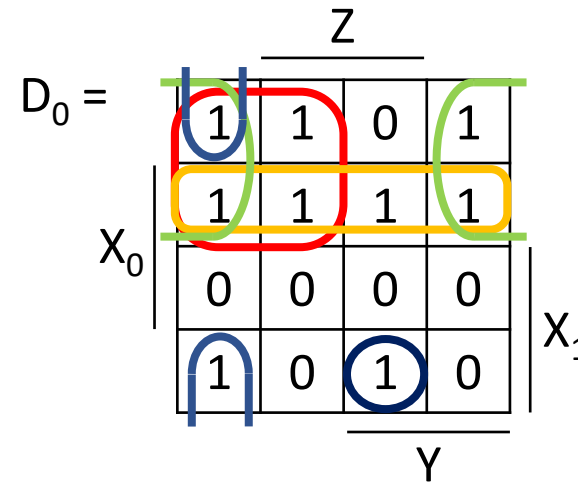
Tabela de excitações (#2)

EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	$X_1 + 1$	$X_0 + 1$	S_0	S_1
0	0	0	-	0	1	0	0
0	0	1	0	1	1	1	0
0	0	1	1	0	0	0	0
0	1	0	-	1	1	1	1
0	1	1	-	0	1	1	1
1	0	0	0	0	1	1	0
1	0	0	1	0	0	0	0
1	0	1	0	0	0	0	0
1	0	1	1	0	1	1	0
1	1	-	0	1	0	0	1
1	1	-	1	1	0	0	0

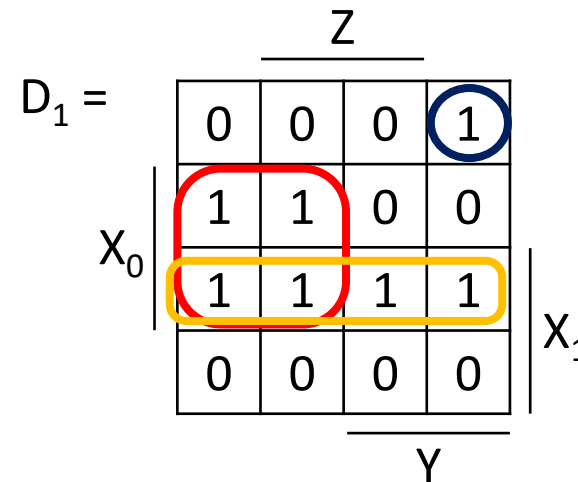
EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	D_1	D_0	S_0	S_1
0	0	0	-	0	1	0	0
0	0	1	0	1	1	1	0
0	0	1	1	0	0	0	0
0	1	0	-	1	1	1	1
0	1	1	-	0	1	1	1
1	0	0	0	0	1	1	0
1	0	0	1	0	0	0	0
1	0	1	0	0	0	0	0
1	0	1	1	0	1	1	0
1	1	-	0	1	0	0	1
1	1	-	1	1	0	0	0

Mapas de Karnaugh (#2)

EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	D_1	D_0	S_0	S_1
0	0	0	-	0	1	0	0
0	0	1	0	1	1	1	0
0	0	1	1	0	0	0	0
0	1	0	-	1	1	1	1
0	1	1	-	0	1	1	1
1	0	0	0	0	1	1	0
1	0	0	1	0	0	0	0
1	0	1	0	0	0	0	0
1	0	1	1	0	1	1	0
1	1	-	0	1	0	0	1
1	1	-	1	1	0	0	0



$$D_0 = \overline{X_1} \cdot \overline{Y} + X_0 \cdot \overline{X_1} + \overline{X_1} \cdot \overline{Z} + \overline{X_0} \cdot \overline{Y} \cdot \overline{Z} + \overline{X_0} \cdot X_1 \cdot Y \cdot Z$$



$$D_1 = X_0 \cdot \overline{Y} + X_0 \cdot X_1 + \overline{X_0} \cdot \overline{X_1} \cdot Y \cdot \overline{Z}$$

Mapas de Karnaugh (#2)

EP		Entradas		ES		Saídas	
X_1	X_0	Y	Z	D_1	D_0	S_0	S_1
0	0	0	-	0	1	0	0
0	0	1	0	1	1	1	0
0	0	1	1	0	0	0	0
0	1	0	-	1	1	1	1
0	1	1	-	0	1	1	1
1	0	0	0	0	1	1	0
1	0	0	1	0	0	0	0
1	0	1	0	0	0	0	0
1	0	1	1	0	1	1	0
1	1	-	0	1	0	0	1
1	1	-	1	1	0	0	0

$S_0 =$

	Z			
	0	0	0	1
X_0	1	1	1	1
	0	0	0	0
	1	0	1	0
	Y			
	X_1			

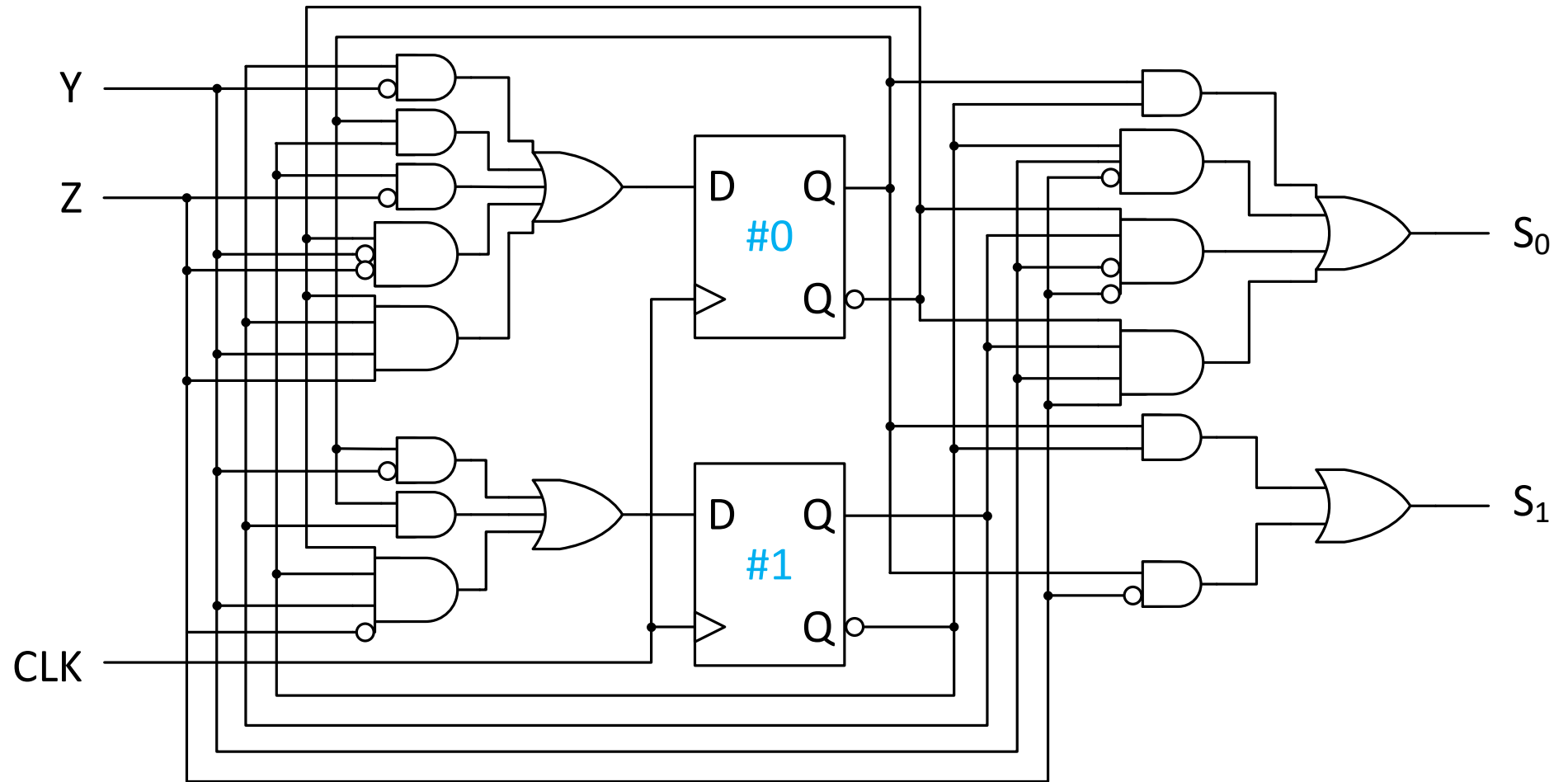
$$S_0 = X_0 \cdot \overline{X_1} + \overline{X_1} \cdot Y \cdot \overline{Z} + \overline{X_0} \cdot X_1 \cdot \overline{Y} \cdot \overline{Z} + \overline{X_0} \cdot X_1 \cdot Y \cdot Z$$

$S_1 =$

	Z			
	0	0	0	0
X_0	1	1	1	1
	1	0	0	1
	0	0	0	0
	Y			
	X_1			

$$S_1 = X_0 \cdot \overline{X_1} + X_0 \cdot \overline{Z}$$

Circuito lógico (#2)



Exercício

Considere a máquina de estados com flip-flops tipo D

- Determine as expressões de D0 e D1
- Determine as expressões de S0 e S1
 - Soluções:

$$D_0 = \bar{Y} \cdot Z \cdot X_0 + Y \cdot \bar{X}_0 \cdot \bar{X}_1$$

$$D_1 = \bar{Z} \cdot X_0$$

$$S_0 = \bar{X}_0 \cdot \bar{X}_1 + Y \cdot Z \cdot \bar{X}_1 + \bar{Z} \cdot \bar{X}_0$$

$$S_1 = X_0 + Z \cdot X_1 + \bar{Y} \cdot Z$$

- De acordo com a solução proposta, indique o estado de ativação de S0 e S1 e o[s] estado[s] seguinte[s] se o sistema arrancar no estado X1=1 e X0=1
- Complete o diagrama temporal, descrevendo o comportamento da saída S0 e S1 durante o intervalo indicado. Assuma que no instante T0 a máquina se encontra no estado "01" e indique o estado que a máquina atinge após a primeira transição ascendente de MCLK

