## Lógica e Sistemas Digitais

Análise de circuitos sequenciais ASM-Chart

João Pedro Patriarca (<u>jpatri@cc.isel.ipl.pt</u>)

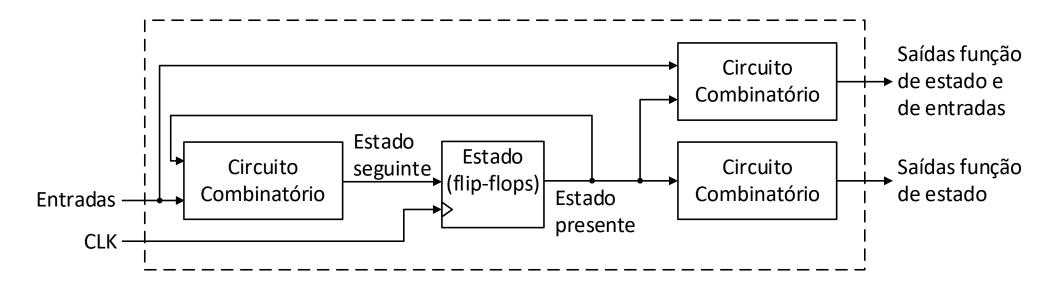
Slides inspirados nos slides do prof. Mário Véstias



## Modelo geral de um circuito sequencial

### Objetivo:

- Descrever o comportamento de um circuito sequencial
- Determinar as expressões booleanas que geram o estado seguinte
- Determinar as expressões booleanas que geram os valores lógicos das saídas função do estado atual e função dos valores lógicos das entradas



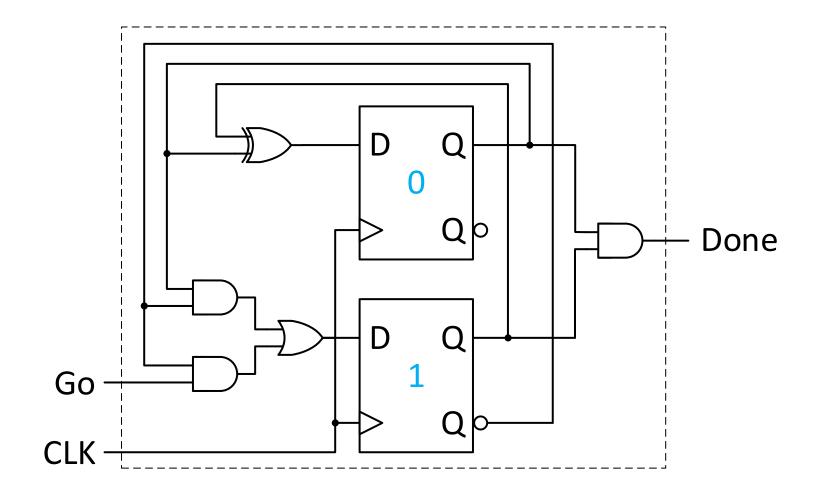


## Análise de circuitos sequenciais síncronos

- Determinar a operação do circuito a partir do seu diagrama lógico:
  - Determinar as equações da lógica de estado seguinte e da lógica de saída
  - Determinar a tabela de transição de estados e de saídas em função do estado atual e das entradas externas
  - Obter tabela de estados codificados ou, em alternativa,
  - Obter o diagrama de estados (ASM Chart)



## Exemplo de análise



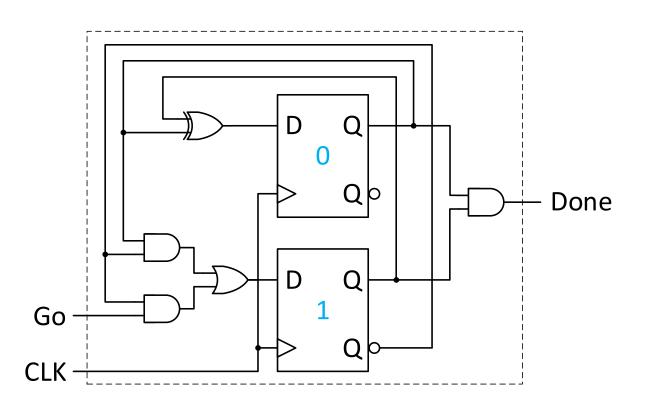


## Expressões de estado seguinte e de saída

$$D0 = Q_0 \oplus Q_1$$

$$D1 = Q_0.\overline{Q_1} + Go.\overline{Q_1}$$

$$Done = Q_0 Q_1$$



## Tabela de transição de estados e de saídas

$$D0 = Q_0 \oplus Q_1$$

$$D1 = Q_0.\overline{Q_1} + Go.\overline{Q_1}$$

$$Done = Q_0.Q_1$$

EP Go		Go			ES		Done
$Q_1$	$Q_0$	_	$D_1$	$D_0$	$Q_1$	$Q_0$	_
0	0	0	0	0	0	0	0
0	0	1	1	0	1	0	0
0	1	-	1	1	1	1	0
1	0	-	0	1	0	1	0
1	1	-	0	0	0	0	1

### Tabela de estados codificados

Esta	Nome	
0	0	А
0	1	В
1	0	С
1	1	D

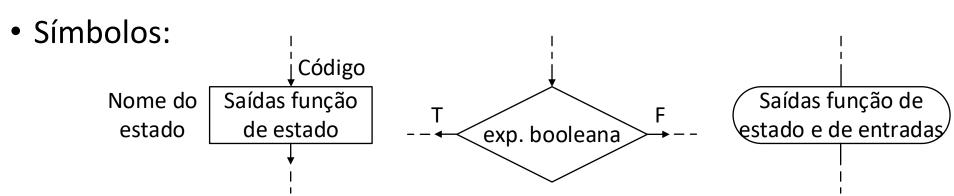
EP		Go	ES		Done
$Q_1$	$Q_0$	_	$Q_1$	$Q_0$	_
0	0	0	0	0	0
0	0	1	1	0	0
0	1	-	1	1	0
1	0	-	0	1	0
1	1	-	0	0	1

EP	Go	ES	Done
Α	0	Α	0
Α	1	С	0
В	-	D	0
С	-	В	0
D	-	Α	1



## ASM (Algorithmic State Machine) Chart

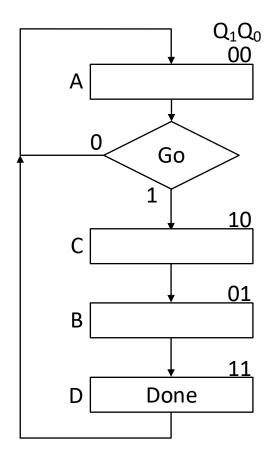
- Método sugerido por Thomas Osborne e Christopher Clare
- Espécie de fluxograma
- Em cada estado observa-se as saídas que são ativas (apenas função de estado ou função de estado e de entradas)
- Em cada estado observa-se as dependências para atingir o estado seguinte
- Em cada estado aparecem apenas as entradas relevantes para determinar o estado seguinte e/ou a geração de saídas





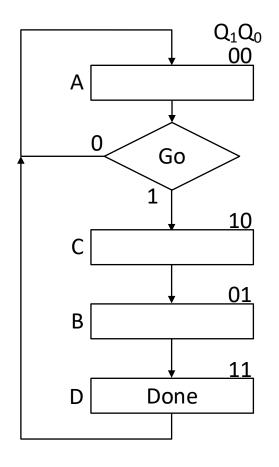
## ASM Chart – Diagrama de estados

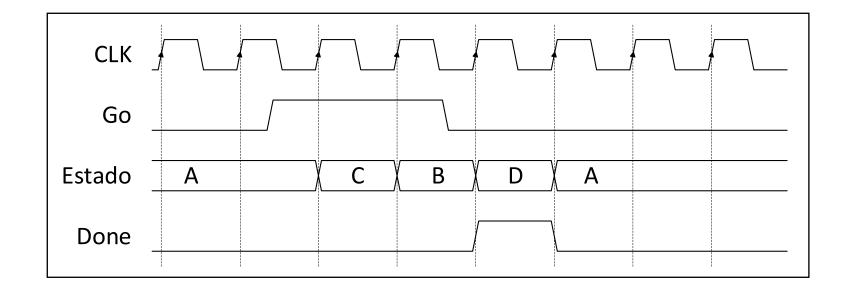
Nome	EP		Go	ES		Done
	$Q_1$	$Q_0$	_	$Q_1$	$Q_0$	_
Α	0	0	0	0	0	0
Α	0	0	1	1	0	0
В	0	1	-	1	1	0
С	1	0	-	0	1	0
D	1	1	-	0	0	1





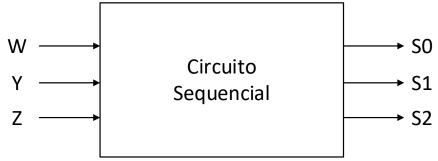
## Diagrama temporal exemplo







### Exemplo de ASM com saídas função de estado e de entrada



#### • Estado 00:

- transita sempre para o estado 01
- ativa S1 e ativa S0, se Y=1

#### • Estado 01:

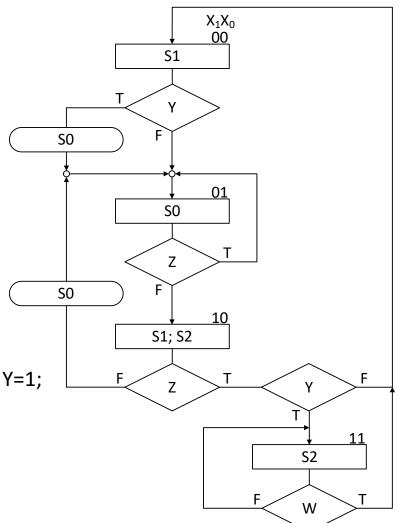
- mantém o estado, se Z=1; transita para o estado 10, se Z=0
- ativa SO

#### • Estado 10:

- transita para o estado 01, se Z=0; transita para o estado 11, se Z=1 e Y=1; transita para o estado 00, se Z=1 e Y=0
- ativa S1 e S2 e ativa S0, se Z=0

#### • Estado 11:

- mantém o estado, se W=0; transita para o estado 00, se W=1
- ativa S2





# Exercício



## Análise de circuito sequencial

- Considere o circuito ao lado
  - Escreva as expressões de transição de estados e de saídas
  - Escreva a tabela de transição de estados e de saídas
  - Desenhe o ASM chart
  - Complete o diagrama temporal

