IT Eszközök Technológiája 2. házi feladat/ Megoldásvázlat

Kiadva: 2017-09-18 Beadási határidő: 2017-09-25 12h Beadható: 2017-09-29 12h

A házi feladatot a tantárgyi portálon kell beadni, a beadási határidőig. A beadási határidő után még néhány napig a házi feladat beadható, ennek lejárta után viszont semmilyen indokkal nem fogadható el. Csak az eredményt és a nevet kell felírni (lehetőség szerint elektronikusan, mivel a feltöltés maximális mérete 2MB), a levezetések nem szükségesek.

1. Statikus CMOS logikában nincs egyszerű AND vagy OR kapu, csak NAND és NOR. Okoz-e ez gondot pl. egy kétszintű logika megvalósításakor? Hogyan lehet megvalósítani az AB+CD függvényt?

Nem gond, ld. DeMorgan azonosságok. Pl. $\overline{AB} + \overline{CD} = AB + CD$

2. Készítse el az $Y = \overline{AB + CD}$ CMOS komplex kapu kapcsolási rajzát!

Nem sokban tér el ez előadáson látottaktól. A PDN-ben A,B sorban vele párhuzamosan C,D sorban. A PUN-ban A,B párhuzamosan, vele sorbankötve C,D párhuzamosan.

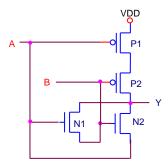
3. Egy kétbemenetű NAND kapu mindkét bemenete p% valószínűséggel változik meg. Mekkora a valószínűsége, hogy a kimenet megváltozik?

p- 0,5p²

4. Hogyan lehet XOR vagy nXOR kaput készíteni az előadás 13. diáján található multiplexer és inverterek segítségével?

Pl. a Select helyére a B-t, a bemenetekre A-t ill. \bar{A} -t kötve, attól függően, hogy hova kötjük a ponált és negált A-t mindkét függvény előállítható.

5. Milyen logikai függvényt valósít meg a következő kapcsolás. (a kapcsolási rajz nem hibás, viszont trükkös!)



Ekvivalencia / NXOR

6. Az előadás 17. diáján szereplő *két teljesen egyforma* gyűrűbe kapcsolt invertert *szimulálva*, mi lesz a kimenet feszültsége?

A három egyensúlyi állapotból bármi... akár a komparálási feszültség is

7. Milyen logikai függvényt valósítanak meg az előadás 27. diáján található dominó CMOS kapuk? A felső késleltet, valójában nincs logikai funkciója Az alsó egy három bemenetű és kapu