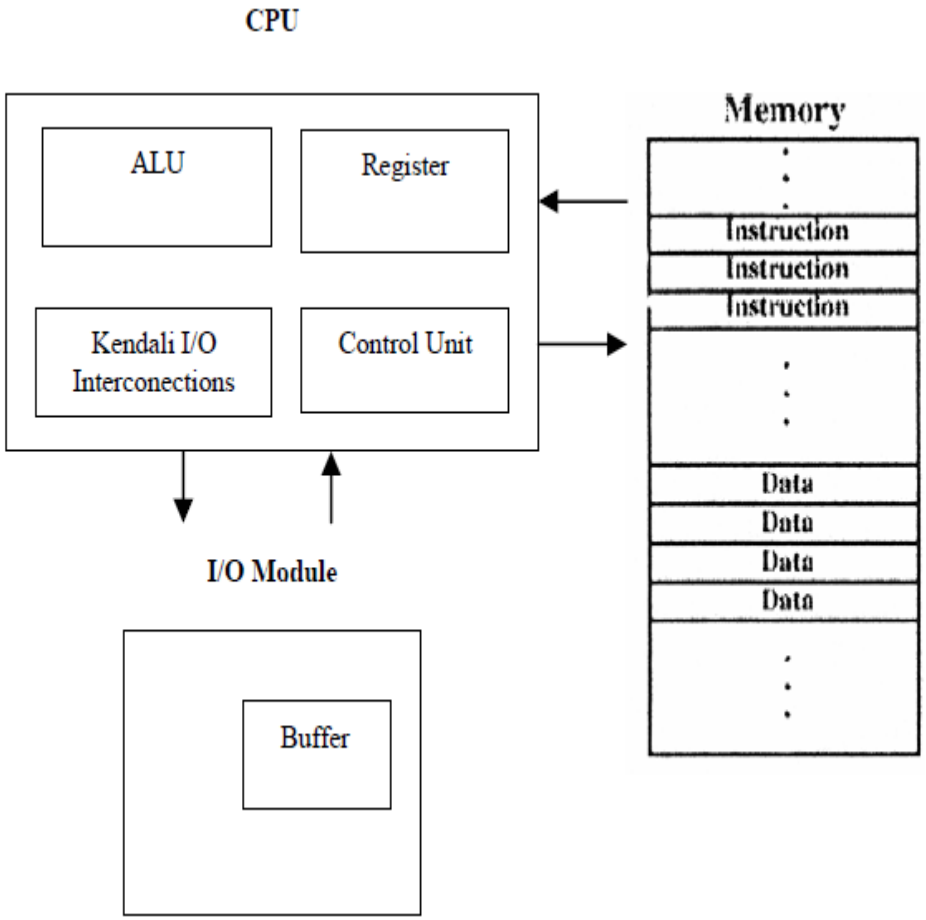
PERTEMUAN 13

REDUCED INSTRUCTIONS SET ARSITECTURE

ARSITEKTUR KOMPUTER



ALU

Tugas utama adalah melakukan semua perhitungan aritmatika dan melakukan keputusan dari suatu operasi logika.

Register

Alat penyimpanan kecil yang mempunyai kecepatan akses cukup tinggi yang digunakan untuk menyimpan data dan instruksi yang sedang diproses sementara data dan instruksi lainnya menunggu giliran untuk diproses masih disimpan di dalam memori utama.

Register dalam CPU diantaranya :

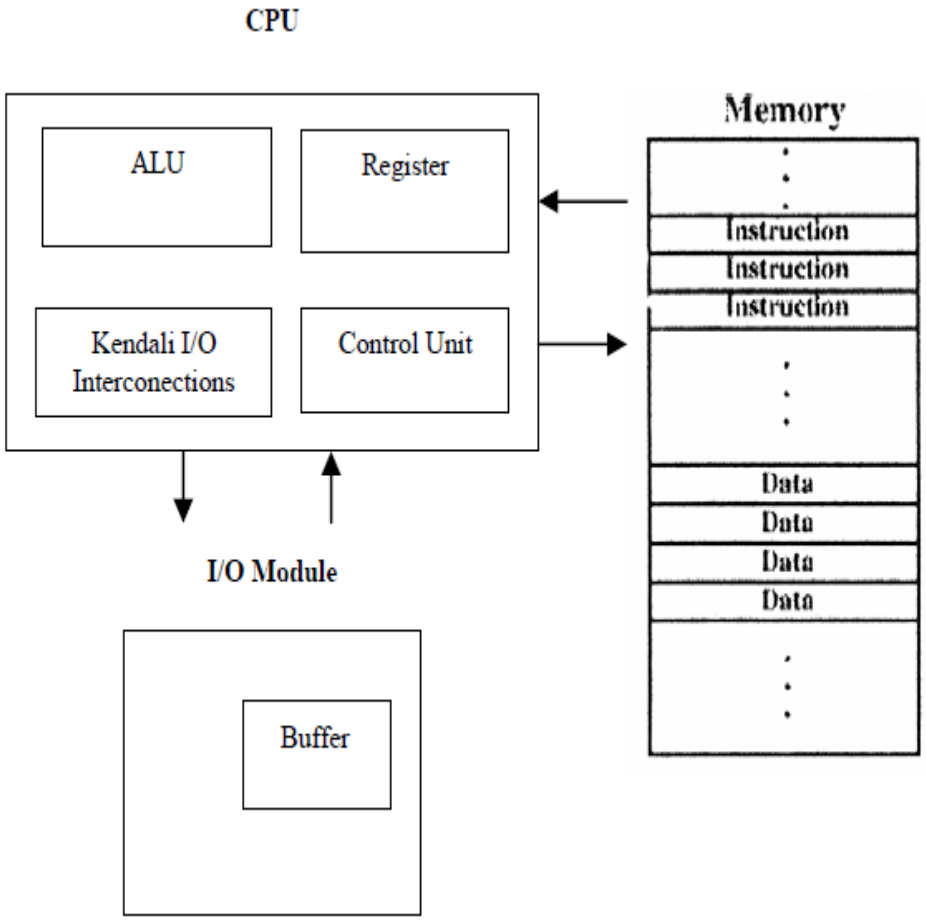
Register untuk alamat dan buffer :

- MAR (Memory Address Register)
- Untuk mencatat alamat memori yang akan diakses (baik yang akan ditulisi maupun dibaca)
- MBR (Memory Buffer Register)
- Untuk menampung data yang akan ditulis ke memori yang alamatnya ditunjuk MAR atau untuk menampung data dari memori (yang alamatnya ditunjuk oleh MAR) yang akan dibaca.
- I/O AR (I/O Address Register)
- Untuk mencatat alamat port I/O yang akan diakses(baik akan ditulisi / dibaca).
- I/O BR (I/O Buffer Register)
- Untuk menampung data yang akan dituliskan ke port yang alamatnya ditunjuk I/O AR atau untuk menampung data dari port (yang alamatnya ditunjuk oleh I/O AR) yang akan dibaca.

Register untuk eksekusi instruksi

- - PC (Program Counter)
- Mencatat alamat memori dimana instruksi di dalamnya akan dieksekusi
- - IR (Instruction Register)
- Menampung instruksi yang akan dilaksanakan
- - AC (Accumulator)
- Menyimpan data sementara baik data yang sedang diproses atau hasil proses.

ARSITEKTUR KOMPUTER



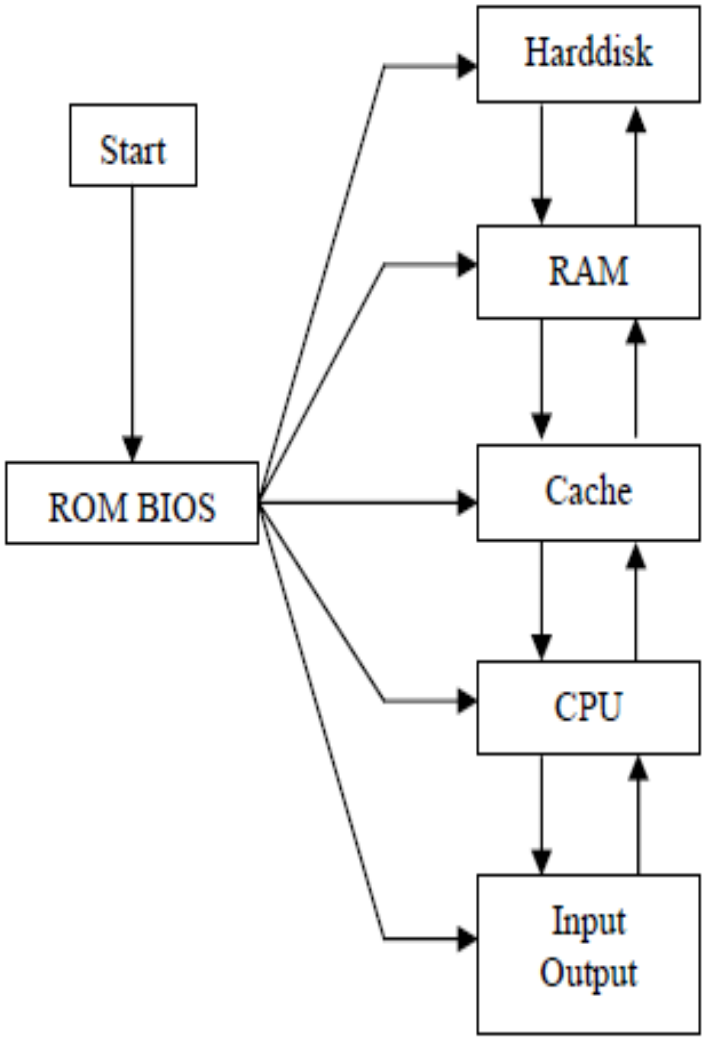
Control Unit

Bertugas mengatur dan mengendalikan semua peralatan yang ada di sistem komputer.

I/O Interconection

Input-Output (/O) Interconection merupakan sistem koneksi yang menghubungkan antar komponen internel dalam sebuah CPU, yaitu ALU, unit kontrol, dan register serta menghubugkan CPU dengan bus-bus eksternal diluar CPU.

Cara Kerja Komputer



Harddisk menyimpan data dan program yang bersifat permanen. RAM mengcopy data/program dari harddisk untuk diproses oleh CPU

Dari RAM, data atau program yang akan diolah oleh CPU tidak semua langsung diproses CPU tetapi dicopy ke cache memori untuk mengatasi kesenjangan kecepatan CPU-memori

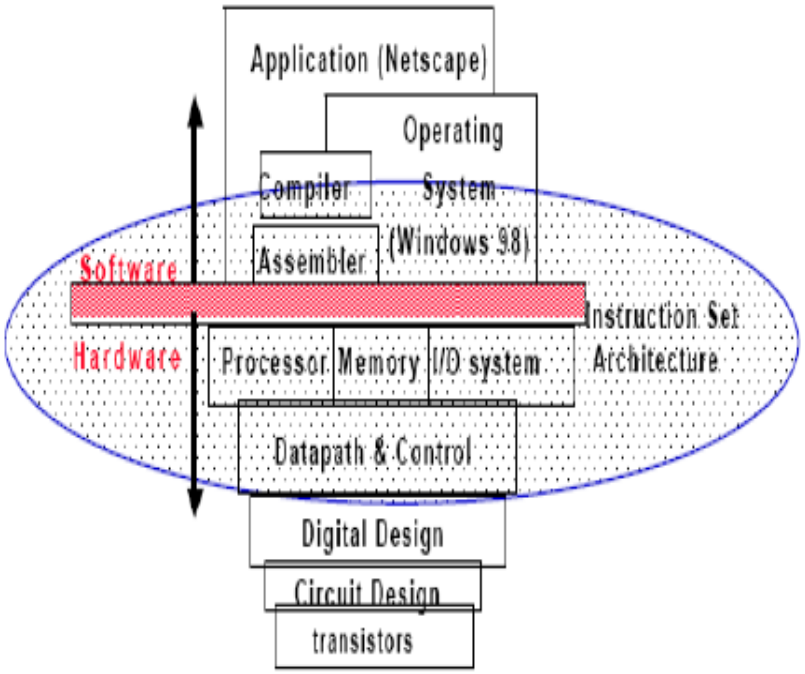
CPU melakukan komunikasi dengan modul I/O untuk menerima input atau menampilkan output dari proses yang dihasilkan. Output akan ditampilkan di komponen-komponen output

Tingkatan Mesin Komputer

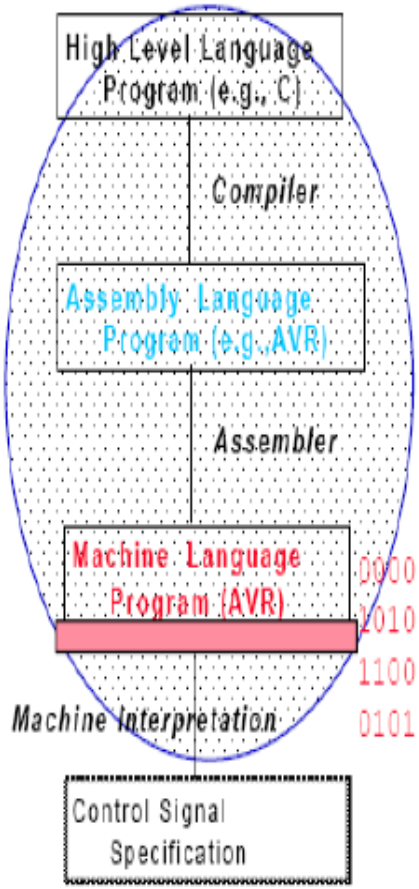
KOMPUTER SEBAGAI MESIN 6 LEVEL

Bahasa Tingkat Tinggi	Level 5 ini programmer yang memberikan instruksi pada komputer tidak perlu susah-susah belajar mesin karena bahasa yang dipakai adalah bahasa tingkat tinggi yang lebih mudah dipahami manusia.
Bahasa Rakitan	Pada level 0 sampai 3 implementasinya dikerjakan oleh programmer sistem, mulai level 4 dilakukan oleh programmer aplikasi.
Mesin Sistem Operasi	Level 3 merupakan level pengaturan mesin yang dilakukan oleh sebuah software sistem operasi. Dalam level ini pekerjaan-pekerjaan yang dilakukan oleh mesin diinterpretasikan secara parsial oleh sistem operasi.
Arsitektur Perangkat Instruksi	Level 2 = level ISA (Instruction Set Architecture) yang berisi instruksi-instruksi dasar sebuah mesin. Biasanya terdapat pada manual book dari produk komputer suatu pabrik
Arsitektur Mikro	Level 1 terdapat rangkaian dasar sebuah prosesor yang disebut ALU (Arithmetic Logic Unit) dan sekumpulan register yang mampu melakukan operasi-operasi logika aritmatika. Terdapat juga program mikro sebagai pengendali dan berfungsi sebagai interpreter/penerjemah untuk instruksi-instruksi dari level di atasnya.
Logika Digital	Level 0 berisi logika-logika yang diwujudkan dalam bentuk logika gerbang, merupakan hardware sesungguhnya dari sebuah mesin. Logika digital dibentuk dalam suatu komponen analog seperti misalnya transistor ,dsb

Abstraksi



° Koordinasi dari berbagai tingkat abstraksi




```
temp = v[k];

v[k] = v[k+1];

v[k+1] = temp;
```

```
ldi   r1, 0x12
ldi   r2, 0x34
add   r1, r2
st    Y+,r1
```

```
0000 1001 1100 0110 1010 1111 0101 1000
1010 1111 0101 1000 0000 1001 1100 0110
1100 0110 1010 1111 0101 1000 0000 1001
0101 1000 0000 1001 1100 0110 1010 1111
```

SIKLUS INSTRUKSI

Program yang ada di memori komputer terdiri dari sederetan instruksi. Setiap instruksi dieksekusi melalui suatu siklus. Setiap siklus instruksi terdiri dari tahap-tahap :

1. Instruction fetch, yaitu mengambil instruksi dari memori dan mentransfernya ke unit kontrol.
2. Mengartikan (decode) instruksi dan menentukan apa yang harus dikerjakan serta data apa yang digunakan.
3. Baca alamat efektif, jika instruksi beralamat indirect.
4. Proses eksekusi instruksi dengan memilih operasi yang diperlukan dan mengendalikan perpindahan data yang terjadi.
5. Terdapat register dalam CPU yang berfungsi mengawasi dan menghitung instruksi selanjutnya yaitu Program Counter
6. PC akan menambah satu hitungan setiap kali CPU membaca instruksi
7. Instruksi-instruksi yang dibaca akan dibuat dalam register instruksi (IR)

Sejarah #1

- **Reduced Instruction Set Computing** (RISC) atau "Komputasi set instruksi yang disederhanakan" pertama kali digagas oleh John Cocke, peneliti dari IBM di Yorktown, New York pada tahun 1974 saat ia membuktikan bahwa sekitar 20% instruksi pada sebuah prosesor ternyata menangani sekitar 80% dari keseluruhan kerjanya.

- Komputer pertama yang menggunakan konsep RISC ini adalah IBM PC/XT pada era 1980-an. Istilah RISC sendiri pertama kali dipopulerkan oleh David Patterson, pengajar pada University of California di Berkely.

Sejarah #2

- RISC, yang jika diterjemahkan berarti "Komputasi Kumpulan Instruksi yang Disederhanakan", merupakan sebuah arsitektur komputer atau arsitektur komputasi modern dengan instruksi-instruksi dan jenis eksekusi yang paling sederhana. Arsitektur ini digunakan pada komputer dengan kinerja tinggi, seperti komputer vektor.
- Selain digunakan dalam komputer vektor, desain ini juga diimplementasikan pada prosesor komputer lain, seperti pada beberapa mikroprosesor Intel 960, Itanium (IA64) dari Intel Corporation, Alpha AXP dari DEC, R4x00 dari MIPS Corporation, PowerPC dan Arsitektur POWER dari International Business Machine. Selain itu, RISC juga umum dipakai pada Advanced RISC Machine (ARM) dan StrongARM (termasuk di antaranya adalah Intel XScale), SPARC dan UltraSPARC dari Sun Microsystems, serta PA-RISC dari Hewlett-Packard.
- Selain RISC, desain *Central Processing Unit* yang lain adalah CISC (*Complex Instruction Set Computing*), yang jika diterjemahkan ke dalam Bahasa Indonesia berarti Komputasi Kumpulan Instruksi yang kompleks atau rumit.

8. REDUCE INSTRUCTION SET ARCHITECTURE #1

- Teknologi RISC relatif sangat baru, karena itu saat ini tidak terjadi perdebatan dalam menggunakan CISC atau RISC.
- Pendapat-pendapat yang ada hanya membahas kekurangan kekurangan pendekatan RISC serta memberikan pemahaman motivasi pendukung RISC
- Alasan pertama yaitu, penyederhanaan kompiler

REDUCE INSTRUCTION SET ARCHITECTURE #2

- Tugas pembuat kompiler adalah menghasilkan rangkaian instruksi mesin bagi semua pernyataan HLL (high level language).

- Apabila ada instruksi mesin yang menyerupai HLL, maka tugas ini akan disederhanakan.

- Pekerjaan mengoptimalkan kode yang di hasilkan utk meminimalkan ukuran kode, mengurangi hitungan eksekusi instruksi, dan meningkatkan pipeline jauh lebih sulit apabila menggunakan CISC

Pipelining

- Merupakan suatu konsep pelaksanaan instruksi yang dibagi dalam banyak bagian, dimana masing-masing bagian ditangani oleh hardware khusus dan keseluruhan bagian dapat beroperasi secara paralel.

On board cache #1

- Cache adalah memori kecil berkapasitas kecil tetapi berkecepatan tinggi yang dipasang antara prosesor dan memori utama.
- Cache dibuat karena adanya kesenjangan perbedaan kecepatan yang sangat besar antara prosesor dan memori utama.
- Perkembangan kecepatan prosesor tidak diimbangi peningkatan kecepatan memori sehingga proses pembacaan data dari memori relatif lebih lambat bila dibandingkan dengan kecepatan prosesor, sehingga prosesor harus menunggu data dari memori dan menjadi inefisiensi kinerja prosesor.

Contoh :

- RAM : 128 MB DDR 333 □ clock speed 333 MHz
- Processor : Athlon 1800 MHz □ clock speed 1800 MHz ≈ 1,8 GHz

On board cache #2

On board L1 dan L2 cache

- L1 cache = level 1 cache = CPU internal cache = cache yang terletak di inti processor
- L2 cache = level 2 cache = CPU external cache = cache yang terletak di motherboard.
- Pada prosesor generasi baru seperti Pentium II – IV, Duron, Thunderbird L2 cache diletakkan di dalam prosesor (= tidak diletakkan di inti prosesor tapi dimasukkan dalam kemasan prosesor sehingga lebih dekat dengan inti prosesor).

On board cache #3

- Namun CISC akan menghasilkan program yang lebih kecil dan lebih cepat dari RISC
- CISC cenderung menggunakan instruksi-instruksi yang sederhana.
- CISC cenderung menekankan pada referensi register dibandingkan pada referensi memori, dan referensi register memerlukan bit yang jumlahnya lebih sedikit

Karakteristik Arsitektur RISC #1

- RISC harus tidak boleh lebih kompleks dan harus dapat mengeksekusi secepat mikro instruksi pada mesin-mesin CISC
- Dengan menggunakan instruksi sederhana atau instruksi satu siklus, hanya di butuhkan sedikit mikro kode

Karakteristik Arsitektur RISC #2

- Instruksi mesin dapat di hardware, instruksi ini akan lebih cepat di bandingkan instruksi-instruksi lainnya yang sejenis pada mesin lainnya, karena instruksi tersebut tidak perlu mengakses penyimpanan kontrol mikroprogram pada saat eksekusi instruksi berlangsung.

Karakteristik RISC

- Satu instruksi per siklus
- Operasi register ke register
- Address mode sederhana
- Format Instruksi sederhana

Pipelining RISC

- Sebagian besar instruksi merupakan operasi register ke register, dan sebuah siklus instruksi memiliki dua buah fase :

1. **I** : **Instruction Set** pengambilan instruksi
2. **E** : **Execute Set** melakukan operasi ALU dengan input Register dan output register

Bagi operasi Load dan store diperlukan 3 buah fase

1. I = Instruction Set

2. E = Execute = menghitung alamat memori

3. D = Memori = operasi register ke memori atau memori ke register

PERKEMBANGAN DESAIN PROSESOR

Tanenbaum mengemukakan adanya prinsip-prinsip penting dalam melakukan desain prosesor komputer modern yaitu prinsip RISC (Reduced Instruction Set Computer), yaitu :

1. Memaksimalkan kecepatan dimana instruksi-instruksi dikeluarkan

   Prinsip ini menekankan pengembangan jumlah instruksi yang dapat diproses per detik pada sebuah prosesor, yaitu MIPS (Million of Instruction per Second), mengakibatkan muncul teknologi paralelisme prosesor yang akan dapat meningkatkan kinerja komputer
2. Memperbanyak instruksi yang secara langsung dapat dijalankan hardware untuk mempercepat kinerja
3. Instruksi-instruksi harus mudah untuk di-dekode-kan

   Batas kritis pada tingkat kecepatan adalah dekode dari setiap instruksi. Semakin sedikit format instruksi maka akan semakin baik kinerja dan kecepatan sebuah eksekusi instruksi.
4. Hanya instruksi LOAD dan STORE yang diakses ke memori dan berusaha memperkecil instruksi yang langsung diakses dari memori utama.
5. Menyiapkan banyak register, sekarang rata-rata CPU memiliki 32 register.

Pendekatan CISC

- Tujuan utama dari arsitektur CISC adalah melaksanakan suatu perintah cukup dengan beberapa baris bahasa mesin sedikit mungkin. Hal ini bisa tercapai dengan cara membuat perangkat keras prosesor mampu memahami dan menjalankan beberapa rangkaian operasi.
- Untuk tujuan contoh kita kali ini, sebuah prosesor CISC sudah dilengkapi dengan sebuah instruksi khusus, yang kita beri nama MULT. Saat dijalankan, instruksi akan membaca dua nilai dan menyimpannya ke 2 register yag berbeda, melakukan perkalian operan di unit eksekusi dan kemudian mengambalikan lagi hasilnya ke register yang benar. Jadi instruksi-nya cukup satu saja…
- **MULT 2:3, 5:2**
- MULT dalam hal ini lebih dikenal sebagai “complex instruction”, atau instruksi yang kompleks. Bekerja secara langsung melalui memori komputer dan tidak memerlukan instruksi lain seperti fungsi baca maupun menyimpan.

Pendekatan RISC

- Prosesor RISC hanya menggunakan instruksi-instruksi sederhana yang bisa dieksekusi dalam satu siklus.
- Dengan demikian, instruksi ‘MULT’ sebagaimana dijelaskan sebelumnya dibagi menjadi tiga instruksi yang berbeda, yaitu “LOAD”, yang digunakan untuk memindahkan data dari memori ke dalam register, “PROD”, yang digunakan untuk melakukan operasi produk (perkalian) dua operan yang berada di dalam register (bukan yang ada di memori) dan “STORE”, yang digunakan untuk memindahkan data dari register kembali ke memori.
- Berikut ini adalah urutan instruksi yang harus dieksekusi agar yang terjadi sama dengan instruksi “MULT” pada prosesor RISC (dalam 4 baris bahasa mesin):
- **LOAD A, 2:3**
  LOAD B, 5:2
  PROD A, B
  STORE 2:3, A

Perbandingan

CISC	RISC
Penekanan pada perangkat keras	Penekanan pada perangkat lunak
Termasuk instruksi kompleks multi-clock	Single-clock, hanya sejumlah kecil instruksi
Memori-ke-memori: "LOAD" dan "STORE" saling bekerjasama	Register ke register: "LOAD" dan "STORE" adalah instruksi2 terpisah
Ukuran kode kecil, kecepatan rendah	Ukuran kode besar, kecepatan (relatif) tinggi
Transistor digunakan untuk menyimpan instruksi2 kompleks	Transistor banyak dipakai untuk register memori

Persamaan Unjuk-kerja (*Performance*)

- Persamaan berikut biasa digunakan sebagai ukuran unjuk-kerja suatu komputer:

$$\frac{\text{time}}{\text{program}} = \frac{\text{time}}{\text{cycle}} \times \frac{\text{cycles}}{\text{instruction}} \times \frac{\text{instructions}}{\text{program}}$$

- Pendekatan CISC bertujuan untuk meminimalkan jumlah instruksi per program, dengan cara mengorbankan kecepatan eksekusi sekian siklus/detik.
- Sedangkan RISC bertolak belakang, tujuannya mengurangi jumlah siklus/detik setiap instruksi dibayar dengan bertambahnya jumlah instruksi per program.

Soal-Soal Tugas
Soal 1 & 2

1. Dua fase pada Pipelining RISC
    a. Read dan write
    b. Load dan execute
    c. Interrupt dan Instruction
    d. Read dan execute
    e. Instruction dan Execute
2. Yang termasuk dalam siklus didalam CPU adalah
    a. Instruction
    b. Read
    c. Load
    d. Write
    e. Pipeline

Soal 3 & 4

3. Pertanyaan yang salah pada Karakteristik Arsitektur RISC adalah …
   a. Dengan menggunakan instruksi sederhana atau instruksi satu siklus
   b. RISC harus tidak boleh lebih kompleks dari CISC
   c. Instruksi mesin dapat di hardware
   d. RISC lebih kompleks dari CISC
   e. Instruksi mesin tidak perlu mengakses penyimpanan kontrol

4. Karakteristik dari RISA yaitu ….
   a. Banyak instruksi per siklus
   b. Address mode kompleks
   c. Format Instruksi kompleks
   d. Execute instruksi lebih cepat
   e. Format instruksi sederhana

Soal 4 & 5

4. Karakteristik dari RISA yaitu ….
   a. Banyak instruksi per siklus
   b. Address mode kompleks
   c. Format Instruksi kompleks
   d. Execute instruksi lebih cepat
   e. Format instruksi sederhana

5. Instruction Set adalah proses ….
   a. Pengambilan instruksi
   b. Melakukan operasi ALU dengan input Register dan output register
   c. Operasi register ke memori atau memori ke register
   d. Pengaturan bus I/O
   e. Operasi antara ALU dan I/O

selesai