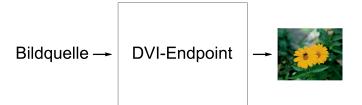
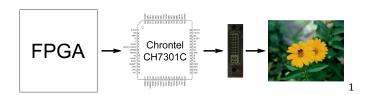
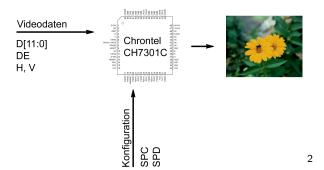
DVI Endpoint



DVI Endpoint



Chrontel CH7301



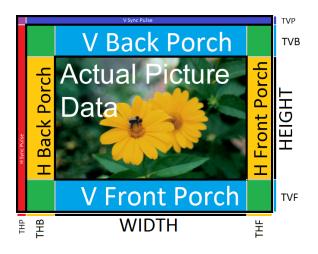
- Ausgabe über VGA oder DVI
- ▶ 165Mpixel/sec

- ► Auflösung bis 1600×1200
- ► Konfiguration über I²C

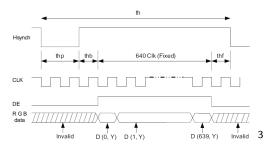


²http://www.chrontel.com/pdf/7301ds.pdf

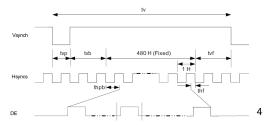
Zeitverhalten



H-Sync

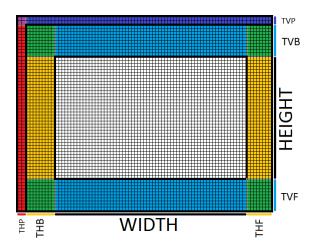


V-Sync

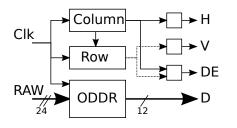


⁴http://www.xilinx.com/support/documentation/ip_documentation/xps_tft.pdf a @

Zeitverhalten

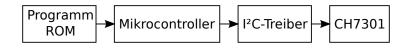


DVI-Controller



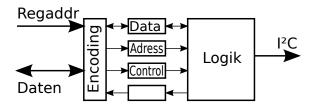
- Schnittstelle zwischen
 CH7301 und Framebuffer
- ► Erhalt eines Pixels durch Auslesen einer FIFO
- ► ODDR multiplext 24 Bit zu 12 Bit

Konfiguration des CH7301



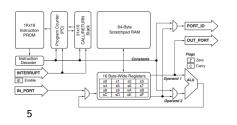
- Mindestkonfiguration wird benötigt
- Register des CH7301 beschreiben
- ▶ I²C-Treiber
- Picoblaze

I²C-Treiber



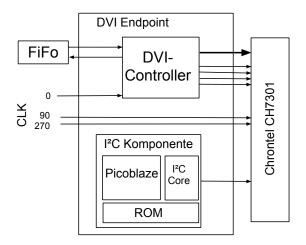
- Standardisiertes Protokoll f
 ür die Kommunikation zwischen IC
- Xilinx Core
- Zugriff über 4 Register

Picoblaze



- 8-Bit-Mikrocontroller
- Ressourcenschonend
- einfachesAssembler-Programm

DVI-Hauptmodul



Fazit

- Probleme
 - PowerOn
- Ergebnis
 - ▶ 1024×768@60Hz

Ausblick

- Konfiguration des CH7301 über Software
- Unterstützung mehrerer Auflösungen und Bildraten
- Dynamische Änderung dieser