大阪大学大学院情報科学研究科

平成24年度 博士前期課程入学試験
(A) 情報工学 解答例

文責　：　大道 修 (平成23年度 B4)

作成日　：　平成23年8月16日 (火)

本稿では，問題 $\boxed{1}$ $\boxed{2}$ $\boxed{3}$ $\boxed{4}$ $\boxed{5}$ $\boxed{6}$ について記述しています.

なお本稿は，赤井君・安達君・上嶋君作成の解答例に加筆・修正したものです.

$\boxed{1}$ 【必須問題】アルゴリズムとプログラミング

(1)

(1-1) 昇順

(1-2) バブルソート

(1-3) $(n-1)+(n-2)+\cdots+1=\displaystyle\sum_{i=1}^{n-1}(n-i)=\frac{n(n-1)}{2}$

(1-4) key の要素の値が同じ場合，19 行目の比較判定の結果は偽となり，20 行目のデータ対の交換が行われないので，この整列アルゴリズムは安定である．

(1-5)

key[ ] = { 1, 1, 2, 2, 3, 3, 4, 4, 5, 5, 6, 6 }

label[ ] = { 1, 2, 2, 1, 2, 2, 1, 2, 2, 1, 2, 2 }

(2) 昇順

(3)

(3-1) 4

(3-2) 3 回

(3-3) 昇順: $n-1$ 回

降順: $\dfrac{n(n-1)}{2}$ 回

補足

(3-2) プログラム 1 の 2 順目では $i=1$ だが，プログラム 3 の 2 順目では $i=4$ であるため，19 行目の比較判定の回数は $4-1=3$ 回削減される．

(3-3) データが昇順に整列済みの場合，17 行目で skip $=n-1$ となって，21 行目は 1 度も実行されないため，16 行目の for ループは 1 回しか実行されない．一方，データが降順に整列済みの場合，21 行目は毎回実行されて，結局 skip $=1$ となるため，19 行目の比較判定の回数は全く削減されない．

$\boxed{2}$ 【必須問題】計算機システムとシステムプログラム

(1)

(1-1)

(1-1-1) 243

(1-1-2) 154

(1-1-3) F09A

(1-1-4) 1 1000

(1-1-5) 1110 1000

(1-2) $(91)_{10}$ の 8 ビット 2 の補数表現は 0101 1011，$(-85)_{10}$ の 8 ビット 2 の補数表現は 1010 1011 であり，これらを符号無し 8 ビット加算器で計算すると，0000 0110 と，最上位からの桁上げビットである 1 を得る．この桁上げビットを無視すると，$(0000\,0110)_2 = (6)_{10}$ なので，$(91)_{10} - (85)_{10} = (6)_{10}$ の減算が行える．

(1-3)

(a) オ	(b) エ	(c) ア
(d) オ	(e) ウ	(f) ア
(g) カ	(h) イ	(i) イ
(j) カ	(k) ア	(l) イ

(2)

(2-1)

(a) ク	(b) コ	(c) カ	(d) サ
① 256	② 65536	③ 4	④ 2

(2-2)

(2-2-1)

FIFO	⓪	①	②	③	④	⑤	⓪	4	②	③	5	①	0
LRU	⓪	①	②	③	④	⑤	⓪	4	②	③	⑤	①	⓪

(2-2-2)

(2-2-1) の場合に比べて，同じページを参照する時間的間隔が小さいから．

補足

(1-3) 割り算の筆算をイメージするとよい．

$\boxed{3}$ 【選択問題】離散構造

(1)

(a) f t t
(b) f t f
(c) t t t
(d) t f f

(2)

(2-1)

$$
\begin{aligned}
F' = \quad & p(g(f(a))) && \cdots ① \\
& \wedge \; p(f(g(b))) && \cdots ② \\
& \wedge \; (\neg\, p(g(x)) \vee p(x)) && \cdots ③ \\
& \wedge \; (\neg\, p(x) \vee p(f(x))) && \cdots ④ \\
& \wedge \; \neg\, p(f(f(x))) && \cdots ⑤
\end{aligned}
$$

(2-2)

④ で x に $f(x)$ を代入し，$\neg\, p(f(x)) \vee p(f(f(x)))$ $\cdots$ ⑥ を得る．
⑤ と ⑥ により，$\neg\, p(f(x))$ $\cdots$ ⑦ を得る．
⑦ で x に $g(b)$ を代入し，$\neg\, p(f(g(b)))$ $\cdots$ ⑧ を得る．
② と ⑧ により，空節を得る．よって F' は充足不能である．

(3)

(3-1)

- 反射性
  R_1 の定義より，$v \in V_1$ について $(v, v) \in R_1$ である．
- 反対称性
  $(u, v) \in R_1$かつ $(v, u) \in R_1$ なる任意の $u, v \in V_1$ を考える．このとき，$u \neq v$ なら u から v への経路と v から u への経路がともに存在するため，G_1 には閉路が存在するはずであるが，実際には存在しない．よって $u = v$ の状況しか存在し得ない．ゆえに反対称性を有する．

(3-2) $[v_1]_{R_2} = v_1, v_2, v_3, \quad [v_4]_{R_2} = v_4, v_5, v_6$

(4)

(4-1) $C(f \wedge g) = \{x \mid x \in B^n, f(x) \wedge g(x) = true\}$ $((f \wedge g)(x) = f(x) \wedge g(x))$ なので，$C(f \wedge g) \subseteq C(f)$．よって $f \wedge g \geq f$．

(4-2) $f = \displaystyle\bigvee_{i=1}^{k} f_i$

補足

(4-2) (4-1) と同様にして，任意の f, g に対して $f \geq f \vee g$ が示せる．

$\boxed{4}$ 【選択問題】計算理論

(1)

(1-1) 以下の 2 条件を満たす文脈自由文法.

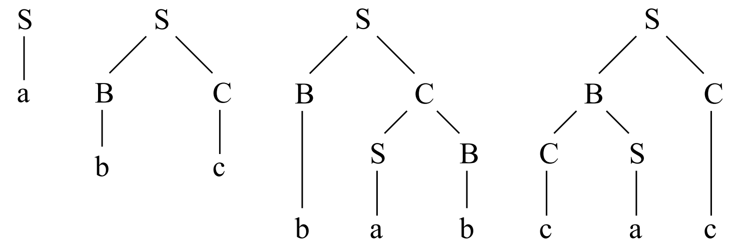
- ε 規則無し (ε を生成し得るのは始記号のみ).
- 生成規則は $A \to BC$ または $A \to x$ の形のみ.
  ただし，A, B, C は非終端記号，x は終端記号.

(1-2) (ア) a　(イ) e　(ウ) g　(エ) h　(オ) c

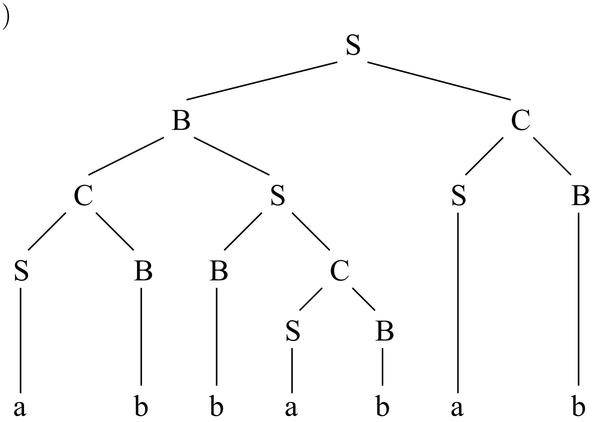
(2)

(2-1)

a　　bc　　bab　　cac



(2-2)



(3)

(3-1) (ア) a　(イ) c　(ウ) b

(3-2) (エ) e　(オ) e　(カ) f　(キ) e　(ク) f

(3-3) 11000, 1111000000

補足

(3-3) $L(M_4) = \{\ (11)^i(000)^i \mid i \geq 1\ \}$

$\boxed{5}$ 【選択問題】ネットワーク

(1)

(1-1) $H(X) - H(X|Y)$

(1-2) $F(r)$

(1-3) $F(r + \varepsilon - 2r\varepsilon)$

(1-4) $\dfrac{1}{2}$

(2)

(2-1) (a) 5 (b) 11 (c) 9 (d) 3 (e) 12

(2-2)

(2-2-1)

20 バイトは，$20 \times 8 = 160$ [ビット].
ヘッダ長フィールドは 32 ビット単位なので，$160 \div 32 = 5$.
よってヘッダ長フィールドに入るビット列は 0101.

(2-2-2)

トータル長フィールドには 16 ビットが割り当てられているので，
最大トータル長は，$2^{16} - 1 = 65535$ [バイト].
ヘッダ部の長さを除くと，$65535 - 20 = 65515$ [バイト].

(2-3)

ネットワーク層の下位層は，1500 バイトのデータグラムを $\dfrac{1500}{10}$ [μs] で転送できる.
この時，ネットワーク層はトランスポート層に対して，ヘッダ部 20 バイトを除いた 1480 バイトのセグメントを転送できる事になるので，その通信速度は

$$1480 \div \frac{1500}{10} = 10 \times \frac{1480}{1500} \text{ [Mbps]}$$

となる．同様の計算をトランスポート層に対しても適用すると，トランスポート層が上位層に提供できる通信速度の最大値は,

$$10 \times \frac{1480}{1500} \times \frac{1460}{1480} = 10 \times \frac{1460}{1500} = 9.7333\cdots \simeq 9.7 \text{ [Mbps]}$$

補足

(1-3) $H(Y) = -(P(Y=a)\log_2 P(Y=a)) - (P(Y=b)\log_2 P(Y=b))$

ここで，
$$\begin{aligned} P(Y=a) &= P(Y=a|X=a) \times P(X=a) + P(Y=a|X=b) \times P(X=b) \\ &= (1-\varepsilon)r + \varepsilon(1-r) \\ &= r + \varepsilon - 2r\varepsilon \end{aligned}$$

同様に，
$$\begin{aligned} P(Y=b) &= (1-\varepsilon)(1-r) + \varepsilon r \\ &= 1 - (r + \varepsilon - 2r\varepsilon) \end{aligned}$$

(1-4) 通信路容量は，各送信記号が等確率で送信される時に実現される.

6 【選択問題】電子回路と論理設計

(1)

(1-1)

$O_2O_1O_0$	D_2	D_1	D_0
000	0	0	1
001	0	1	0
010	0	1	1
011	1	0	0
100	1	0	1
101	0	0	0

(1-2)

D_2	O_2	
O_1O_0	0	1
00	0	1
01	0	0
11	1	d
10	0	d

D_1	O_2	
O_1O_0	0	1
00	0	0
01	1	0
11	0	d
10	1	d

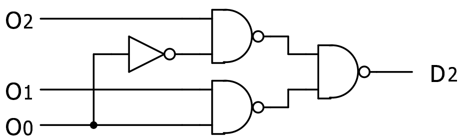
D_0	O_2	
O_1O_0	0	1
00	1	1
01	0	0
11	0	d
10	1	d

(1-3)

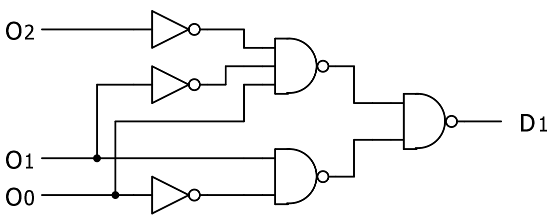
$$D_2 = O_2\overline{O_0} \ + \ O_1O_0$$
$$D_1 = \overline{O_2}\ \overline{O_1}O_0 \ + \ O_1\overline{O_0}$$
$$D_0 = \overline{O_0}$$

(2)

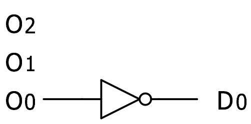
CL2: $D_2 = \overline{(\overline{O_2\overline{O_0}}) \ \cdot \ (\overline{O_1O_0})}$



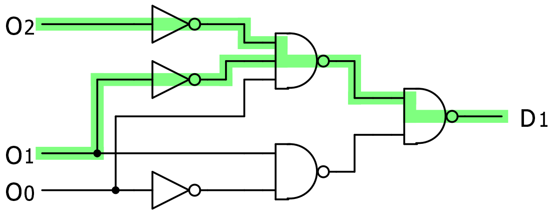
CL1: $D_1 = \overline{(\overline{\overline{O_2}\ \overline{O_1}O_0}) \ \cdot \ (\overline{O_1\overline{O_0}})}$



CL0: $D_0 = \overline{O_0}$



(3) 図のような，O_2 および O_1 から，3 入力 NAND を通って D_1 に至る経路．遅延時間は 6.



(4)

コンデンサに流れる電流を $I(t)$ とすると，$I(t) = C_L \dfrac{dV_O(t)}{dt}$.
キルヒホッフの法則より，

$$\begin{aligned} V_O(t) + 2R_{TR}I(t) &= 0 \\ V_O(t) + 2R_{TR}C_L\frac{dV_O(t)}{dt} &= 0 \end{aligned}$$

この微分方程式の定常解は 0，過渡解は $A\exp\left(-\dfrac{1}{2R_{TR}C_L}t\right)$ (A は任意定数).

初期値 $V_O(0) = V_{DD}$ より $A = V_{DD}$ なので，$V_O(t) = V_{DD}\exp\left(-\dfrac{1}{2R_{TR}C_L}t\right)$.

また，$V_O(t) = 0.5V_{DD}$ となるまでの時間は，$t = 2R_{TR}C_L \ln 2$.

補足

(2) 積和形の論理式は，機械的に全部 NAND ゲートにすれば実現できる．ただし，単一リテラルからなる積項がある場合は，その部分を否定に変更する必要がある．例えば，$XY+Z = \overline{\overline{XY}\cdot\overline{\overline{Z}}}$.