2.2

デッドロック 2 つ以上のプロセスが互いの処理の終了を待つことで待機状態に陥った状態 **飢餓状態** プロセスが必要なリソースに半永久的にアクセスできない状態

2.2.1

$$(7) \rightarrow (0) \rightarrow (1) \rightarrow (1)$$

2.2.2

a=1

$$P(a) \to (\mathcal{T}) \to (\mathcal{T}) \to V(a)$$

$$P(a) \rightarrow (\dot{\mathcal{D}}) \rightarrow (\mathcal{I}) \rightarrow V(a)$$

2.2.3

b=0, c=1

$$P(b) \rightarrow m=m+1; \rightarrow V(c)$$

$$P(c) \rightarrow print(m); \rightarrow V(b)$$

6 電子回路と論理設計

6.1

6.1.1

4 (AND 回路)

x	y	z
0	0	0
0	V_{DD}	0
V_{DD}	0	0
V_{DD}	V_{DD}	V_{DD}

6.1.2

初期状態 x=0 かつ $y=V_{DD}$ においては, z=0 であり, z につながるトランジスタのゲート電圧 w は V_{DD} である.

ここで $x=V_{DD}$ とすると、時間の経過とともに w は 0 へと減少し、z は V_{DD} へと増加する。ゆえに、w が V_{DD} から $\frac{1}{2}V_{DD}$ へ減少するまでの時間を $t_1,\,w=\frac{1}{2}V_{DD}$ となってから z が 0 から $\frac{1}{2}V_{DD}$ へ増加するまでの時間を t_2 とすると、 $T=t_1+t_2$ が成り立つ。

まず t_1 を求める.

x が V_{DD} に変化した瞬間を t=0 とすると, 時刻 t における C_1 の電荷量を $Q_1(t)$ として

$$\frac{Q_1(t)}{C_1} = -2R_{MOS}\frac{dQ_1(t)}{dt} \tag{1}$$

が成り立つ. これを両辺積分すると, 積分定数を C として

$$\log Q_1(t) = -\frac{t}{2C_1 R_{MOS}} + C \tag{2}$$

$$Q_1(t) = C' \exp(-\frac{t}{2C_1 R_{MOS}})$$
(3)

ここで $Q_1(0) = C_1 V_{DD}$ より $C' = C_1 V_{DD}$ なので.

$$Q_1(t) = C_1 V_{DD} \exp(-\frac{t}{2C_1 R_{MOS}})$$
(4)

$$t_1 = 2C_1 R_{MOS} \log 2 \tag{5}$$

次に t_2 を求める.

w が $\frac{1}{2}V_{DD}$ に達した瞬間を t=0 とすると, 時刻 t における C_2 の電荷量を $Q_2(t)$ として

$$V_{DD} - R_{MOS} \frac{dQ_2(t)}{dt} = C_2 R_{MOS} \frac{C_2 V_{DD} - Q_2(t)}{C_2 R_{MOS}} = \frac{dQ(t)}{dt}$$
 (6)

これを両辺積分すると、積分定数を C として

$$\log(C_2 V_{DD} - Q_2(t)) = C - \frac{t}{C_2 R_{MOS}}$$
(7)

$$Q_2(t) = C_2 V_{DD} - C' \exp(-\frac{t}{C_2 R_{MOS}})$$
(8)

$$Q_2(t) = C_2 V_{DD} - C_2 V_{DD} \exp(-\frac{t}{C_2 R_{MOS}})$$
(9)

 $Q(t_2) = \frac{1}{2}C_2V_{DD} \ \sharp \ \mathcal{V}$

$$t_2 = C_2 R_{MOS} \log 2 \tag{10}$$

よって $T = t_1 + t_2$ より

$$T = (2C_1 + C_2)R_{MOS}\log 2 \tag{11}$$

6.2

6.2.1

$$Y = (0, 1, 0, 0)$$

6.2.2

$$s_0 = p_3 + \overline{p_2}p_1$$
$$s_1 = p_2 + p_3$$

6.3

6.3.1

次の問題の解答参照

6.3.2

	$(x_1, x_0) = (0, 0)$	$(x_1, x_0) = (0, 1)$	$(x_1, x_0) = (1, 0)$
S_0	S_0	S_1	S_3
S_1	S_1	S_2	S_0
S_2	S_2	S_3	S_1
S_3	S_3	S_0	S_2

6.3.3

$$D_0 = Q_0 \overline{x_1} + \overline{Q_0} x_1$$

$$D_1 = \overline{Q_1 Q_0} x_1 + Q_1 \overline{Q_0} x_1 + \overline{Q_1} Q_0 x_0 + Q_1 Q_0 \overline{x_0}$$