

**EIE**Escuela de
Ingeniería EléctricaUniversidad de Costa Rica
Facultad de Ingeniería
Escuela de Ingeniería EléctricaEstructuras de Computadores Digitales I (IE0321)
Prof: Roberto Rodríguez Rodríguez
Proyecto Programado

ESTE PROYECTO ESTA PLANTEADO EVALUAR TEMA 5.

Jerarquía de memoria

1. Explique que es la jerarquía de memorias y la razón por la que se utiliza. 10 %.
2. Investigue que es la memoria cache, explique los conceptos de bloque o línea de cache, etiqueta, offset, mapeo directo, mapeo asociativo, mapeo asociativo en n sentidos, index, concepto de vía, política de reemplazo (políticas LRU, LIFO, FIFO), cache de datos e instrucciones, niveles de cache (cache L1, L2, L3), miss, hit y tasa de fallos. 20 %.
3. Explique el funcionamiento de la política SRRIP del artículo "High Performance Cache Replacement Using Re-Reference Interval Prediction (RRIP)". 10 %
4. Utilizando el lenguaje de programación C/C++ implemente una memoria cache que reciba el tamaño de la cache en bytes, tamaño del bloque en bytes, asociatividad y un archivo de direcciones (la última dirección es 0) como el que se adjunta, el programa debe devolver la tasa de fallos según las direcciones dadas para una política de reemplazo SRRIP. Para ello utilice el código provisto en cachePlantillav2.cc 40 %.

Por ejemplo el programa se llama de la forma: `./cache 4096 64 2 swim.acc` esto llama al programa cache para una memoria de 4096 bytes, con un tamaño de bloque igual a 64 bytes, asociatividad 2 y para el archivo swim.acc

Puntos extra 15 %

Se calificará todo o nada.

1. Implemente la política DRRIP, para ello debe implementar la política BRRIP y el "set-dueling".