

# Quiz 1

Gabriel Gutiérrez Arguedas. B63215

## 1. DDR

DDR es el acrónimo en inglés para Double Date Rate. Este estándar utiliza el flanco creciente y decreciente de la señal de reloj para cargar señales de datos. En este estándar, el cable del canal de datos carga dos bits cada ciclo.

También, dentro de este estándar, se le permite a ciertos módulos de memoria RAM la capacidad de transmitir por dos canales diferentes en el mismo ciclo de reloj. Dichos módulos están compuestos por memorias síncronas (SDRAM).

## 2. DMA

DMA corresponde al acrónimo en inglés para Direct memory access. Este estándar es para utilizar un canal para transferir datos desde la memoria a un dispositivo periférico tales como controladores de discos duros o adaptadores de redes.

La solicitudes de datos son manejadas por el controlador DMA, que opera a la mitad de la velocidad a la que funciona el microprocesador.

## 3. UART

UART es el acrónimo en inglés para Universal Asynchronous Receiver Transmitter. Este estándar es una forma popular de comunicación serial, ya que puede ser utilizado para convertir buses de bytes de datos de un bus paralelo a un stream de bits serial que puede ser enviado en una línea de comunicación.

También, si ese stream de bits seriales se le es dado a otro UART, se puede obtener de nuevo el bus datos de bytes original.

## 4. I2C

El estándar I2C es un protocolo de transferencia de datos desarrollado por Philips Semiconductors. Es un bus que se compone de dos líneas, una para transferencia de datos bidireccional y otra para una señal de reloj.

También, múltiples dispositivos se pueden conectar al bus y el master del dispositivo genera las señales de reloj para controlar la transferencia de datos. El protocolo de I2C es un bus serial de baja velocidad para comunicación eficiente entre dispositivos.