

Schéma général

Le schéma d'émission est le suivant :

$$\begin{array}{llllll} \text{tourelle 1 :} & x & & x & & x & x & & x \\ \text{tourelle 2 :} & x & & x & x & & & & x \\ \text{tourelle 3 :} & x & x & & & x & & & x \end{array} \quad (1)$$

Ce motif est répété 2 fois par secondes, ce qui fait qu'une tourelle sera la seule à emmettre 2 fois par secondes, et que chaque tourelle émettent 8 bits par secondes. Ainsi un bit durera environ 3,4 ms.

Réception

Un bit dure 3,4ms. De manière à ce que ce bit soit correctement détecté, il faudrait faire un test tout les 500µs, soit à une fréquence de 2kHz. Il sera donc analysé 7 fois par période. Avec une horloge à 32kHz, cela nécessite d'utiliser un préscalaire à 16 (soit 2^4). En utilisant l'horloge du PIC, cadencé à 1Mhz, il faut un préscalaire de 500, qui peut être arrondi à un préscalaire de 512 (soit 2^9).

En ayant un TIC tout les 500µs, le timer débordera au bout de $65535 \times 0,0005 = 32$ secondes ce qui est insuffisant.

timer

Le timer 1 semble pouvoir être utilisé avec un oscilateur à 32kHz. Dans le cas ou l'on doit utiliser l'oscilateur interne, le prédiviseur ne peut pas aller au delà de 256.