



STM32G491xC

STM32G491xE

Arm® Cortex®-M4 32-битный микроконтроллер+FPU, 170 МГц / 213 DMIPS,

до 512 КБ Flash, 112 КБ SRAM, богатая аналоговая память, математический ускоритель

Технический паспорт - производственные данные

ФУНКЦИИ

- Включает в себя современную запатентованную технологию ST
- Ядро: 32-битный процессор Arm® Cortex®-M4 с FPU, Адаптивный ускоритель реального времени (ART) Ускоритель), позволяющий выполнять команды с нулевым состоянием ожидания из флэш-памяти, частота до 170 МГц с производительностью 213 DMIPS, MPU, DSP-инструкций

- Условия эксплуатации:

- Диапазон напряжения VDD, VDDA : от 1,71 В до 3,6 В

- Математические аппаратные ускорители

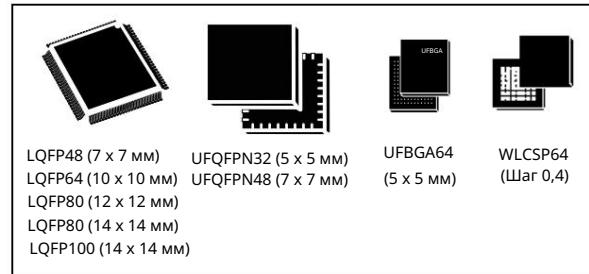
- CORDIC для ускорения тригонометрических функций
- FMAC: фильтр математического ускорителя

- Воспоминания

- 512 Кбайт флэш-памяти с поддержкой ECC, фирменная защита от считывания кода (PCROP), защищаемая область памяти, 1 Кбайт OTP
- 96 Кбайт SRAM с аппаратной проверкой четности, реализованной на первых 32 Кбайтах
- Усилитель последовательности действий: 16 Кбайт SRAM на шине команд и данных с аппаратной проверкой четности (CCM SRAM)
- Интерфейс памяти Quad-SPI

- Сброс и управление поставками

- Сброс при включении/выключении питания (POR/PDR/BOR)
- Программируемый детектор напряжения (PVD)
- Режимы энергосбережения: сон, остановка, режим ожидания и выключение
- Питание VBAT для RTC и резервных регистров



- Управление часами

- кварцевый генератор 4–48 МГц
- Генератор 32 кГц с калибровкой
- Внутренний RC 16 МГц с опцией ФАПЧ ($\pm 1\%$)
- Внутренний RC-генератор 32 кГц ($\pm 5\%$)

- До 86 быстрых операций ввода-вывода

- Все сопоставляются с внешними векторами прерываний
- Несколько входов/выходов с возможностью работы под напряжением 5 В

- Матрица межсоединений

- 16-канальный контроллер DMA

- 3 x АЦП 0,25 мкс (до 36 каналов).
 - Разрешение до 16 бит с аппаратной передискретизацией, диапазон преобразования от 0 до 3,6 В

- 4 канала ЦАП по 12 бит – 2

- буферизованных внешних канала, 1 MSPS
- 2 x небуферизованных внутренних канала 15 MSPS

- 4 сверхбыстрых аналоговых компаратора с диапазоном напряжений от питания до питания

- 4 операционных усилителя, которые можно использовать в Режим PGA, все терминалы доступны

- Внутренний буфер опорного напряжения (VREFBUF), поддерживающий три выходных напряжения (2,048 В, 2,5 В, 2,9 В)

- 15 таймеров:

- 1 32-битный таймер и 2 16-битных таймера с входом до четырех микросхем/ОС/PWM или счетчика импульсов и квадратурного (инкрементного) энкодера
- 3 x 16-битных 8-канальных усовершенствованных таймера управления двигателем с 8 каналами ШИМ, генерацией мертвого времени и аварийной остановкой

- 1 x 16-битный таймер с 2 x IC/OC, один OCN/PWM, генерация мертвого времени и аварийная остановка
- 2 x 16-битных таймера с IC/OC/OCN/PWM, генерация мертвого времени и аварийная остановка
- 2 сторожевых таймера (независимые, оконные)
- 1 x таймер SysTick: 24-битный обратный счетчик
- 2 x 16-битных базовых таймера
- 1 x маломощный таймер
- Календарь RTC с будильником, периодическим выходом из режима ожидания/остановки
- Интерфейсы связи
 - 2 контроллера FDCAN с поддержкой гибкой скорости передачи данных
 - 3 порта I2C Fast Mode Plus (1 Мбит/с) с током потребления 20 mA, SMBus/PMBus, пробуждение из режима останова
 - 5 x USART/UART (интерфейс ISO 7816, LIN, IrDA, управление модемом)
- 1 x LPUART
- 3 x SPI, от 4 до 16 программируемых битовых кадров, 2 x с мультиплексным полудуплексным интерфейсом I²S
- 1 x SAI (последовательный аудиоинтерфейс)
- Полноскоростной интерфейс USB 2.0 с поддержкой LPM и BCD
- IRTIM (инфракрасный интерфейс)
- Контроллер подачи питания USB Type-C™ /USB (UCPD)
- Генератор случайных чисел (ГСЧ)
- Блок вычисления CRC, 96-битный уникальный идентификатор
- Поддержка разработки: отладка последовательного интерфейса (SWD), JTAG, встроенная трассировка Macrocell™
- Все упаковки соответствуют стандарту ECOPACK2

Таблица 1. Сводка по устройству

Ссылка	Номер детали
STM32G491xC	STM32G491CC, STM32G491KC, STM32G491RC, STM32G491VC, STM32G491MC
STM32G491xE	STM32G491CE, STM32G491KE, STM32G491RE, STM32G491VE, STM32G491ME

Содержание

1	Введение	12
2	Описание	13
3	Функциональный обзор	17
3.1	Ядро Arm® Cortex®-M4 с FPU.	17
3.2	Адаптивный ускоритель памяти реального времени (ART Accelerator).	17
3.3	Блок защиты памяти	17
3.4	Встроенная флэш-память	18
3.5	Встроенная статическая оперативная память (SRAM).	18
3.6	Матрица шин Multi-AHB	19
3.7	Режимы загрузки.	20
3.8	КОРДИК	20
3.9	Фильтр математического ускорителя (FMAC).	20
3.10	Блок вычисления циклического избыточного кода (CRC)	21
3.11	Управление электропитанием	21
3.11.1	Схемы электроснабжения.	21
3.11.2	Контроллер электроснабжения	23
3.11.3	Регулятор напряжения	23
3.11.4	Режимы пониженного энергопотребления	23
3.11.5	Режим сброса	24
3.11.6	Эксплуатация VBAT.	24
3.12	Матрица межсоединений	25
3.13	Часы и запуск	26
3.14	Входы/выходы общего назначения (GPIO).	27
3.15	Контроллер прямого доступа к памяти (DMA).	27
3.16	Маршрутизатор запросов DMA (DMAMUX).	28
3.17	Прерывания и события	28
3.17.1	Вложенный векторный контроллер прерываний (NVIC)	28
3.17.2	Расширенный контроллер прерываний/событий (EXTI)	28
3.18	Аналогово-цифровой преобразователь (АЦП).	29
3.18.1	Датчик температуры	29

3.18.2 Внутренний источник опорного напряжения (VREFINT)	30
3.18.3 Контроль напряжения батареи VBAT.	30
3.18.4 Внутренний выход операционного усилителя (OPAMPxINT):	30
3.19 Цифро-аналоговый преобразователь (ЦАП).	30
3.20 Буфер опорного напряжения (VREFBUF)	31
3.21 Компараторы (COMP)	32
3.22 Операционный усилитель (ОУ).	32
3.23 Генератор случайных чисел (ГСЧ)	32
3.24 Таймеры и сторожевые таймеры	32
3.24.1 Расширенный таймер управления двигателем (TIM1, TIM8, TIM20).	33
3.24.2 Таймеры общего назначения (TIM2, TIM3, TIM4, TIM15, TIM16, TIM17).	34
3.24.3 Базовые таймеры (TIM6 и TIM7).	34
3.24.4 Таймер низкого энергопотребления (LPTIM1)	35
3.24.5 Независимый наблюдательный орган (IWDG)	35
3.24.6 Сторожевой таймер системного окна (WWDG)	35
3.24.7 Таймер SysTick	35
3.25 Часы реального времени (RTC) и резервные регистры.	36
3.26 Регистры вмешательства и резервного копирования (TAMP)	36
3.27 Инфракрасный передатчик	37
3.28 Интерфейс межинтегральных схем (I2C)	38
3.29 Универсальный синхронный/асинхронный приёмопередатчик (USART)	39
3.30 Маломощный универсальный асинхронный приёмопередатчик (LPUART)	40
3.31 Последовательный периферийный интерфейс (SPI)	40
3.32 Последовательные аудиоинтерфейсы (SAI)	41
3.32.1 Поддержка периферийных устройств SAI.	41
3.33 Контроллерная сеть (FDCAN1, FDCAN2)	42
3.34 Универсальная последовательная шина (USB)	42
3.35 USB Type-C™ / Контроллер подачи питания USB (UCPD)	42
3.36 Система восстановления часов (CRS)	43
3.37 Интерфейс памяти Quad-SPI (QUADSPI)	43
3.38 Поддержка разработки	44
3.38.1 Последовательный порт отладки JTAG (SWJ-DP)	44
3.38.2 Встроенная трассировка макроячейки™.	44

4	Распиновка и описание выводов	45
	4.1 Описание распиновки UFQFPN32.	45
	4.2 Описание распиновки UFQFPN48.	46
	4.3 Описание распиновки LQFP48.	46
	4.4 Описание баллаута WLCSP64.	47
	4.5 Описание распиновки LQFP64.	47
	4.6 Описание балласта UFBGA64.	48
	4.7 Описание распиновки LQFP80.	49
	4.8 Описание распиновки LQFP100.	50
	4.9 Определение штифта	51
	4.10 Альтернативные функции	63
5	Электрические характеристики	69
	5.1 Параметрические условия.	69
	5.1.1 Минимальные и максимальные значения	69
	5.1.2 Типичные значения	69
	5.1.3 Типичные кривые	69
	5.1.4 Нагрузочный конденсатор	69
	5.1.5 Входное напряжение на выводе	69
	5.1.6 Схема электроснабжения	70
	5.1.7 Измерение потребления тока	71
	5.2 Абсолютные максимальные оценки	71
	5.3 Условия эксплуатации.	73
	5.3.1 Общие условия эксплуатации	73
	5.3.2 Условия эксплуатации при включении/выключении питания	74
	5.3.3 Характеристики встроенного блока сброса и управления питанием	74
	5.3.4 Встроенный источник опорного напряжения	76
	5.3.5 Характеристики тока питания	77
	5.3.6 Время выхода из режимов пониженного энергопотребления и масштабирование напряжения переходные времена	99
	5.3.7 Характеристики внешнего источника синхронизации	100
	5.3.8 Характеристики внутреннего источника синхронизации	105
	5.3.9 Характеристики ФАПЧ	108
	5.3.10 Характеристики флэш-памяти	109
	5.3.11 Характеристики ЭМС	110
	5.3.12 Характеристики электрической чувствительности	111

5.3.13 Характеристики ввода/вывода тока.	112
5.3.14 Характеристики порта ввода-вывода .	113
5.3.15 Характеристики выводов NRST .	118
5.3.16 Характеристики входов расширенных прерываний и событий контроллера (EXTI) ..	119
5.3.17 Усилитель аналоговых коммутаторов .	119
5.3.18 Характеристики аналого-цифрового преобразователя .	120
5.3.19 Характеристики цифро-аналогового преобразователя .	135
5.3.20 Характеристики буфера опорного напряжения .	142
5.3.21 Характеристики компаратора .	145
5.3.22 Характеристики операционных усилителей.	146
5.3.23 Характеристики датчика температуры .	150
5.3.24 Характеристики мониторинга VBAT .	150
5.3.25 Характеристики таймера .	151
5.3.26 Характеристики интерфейсов связи .	152
5.3.27 Характеристики QUADSPI .	162
5.3.28 Характеристики UCPD .	164
6 Информация о пакете .	165
6.1 Маркировка устройства.	165
6.2 Информация о пакете UFQFPN32 (A09E) .	166
6.3 Информация о пакете UFQFPN48 (A0B9) .	169
6.4 Информация о пакете LQFP48 (5B) .	171
6.5 Информация о пакете WLCSP64 (B0D3) .	174
6.6 Информация о пакете LQFP64 (5W) ..	177
6.7 Информация о пакете LQFP80 (9X) .	180
6.8 Информация о пакете LQFP80 (1S) .	183
6.9 Информация о пакете LQFP100 (1L)...	186
6.10 Тепловые характеристики .	189
6.10.1 Справочный документ .	190
6.10.2 Выбор диапазона температур продукта.	191
7 Информация о заказе .	193
8 Важное уведомление о безопасности .	194
9 История изменений .	195

Список таблиц

Таблица 1. Краткое описание устройства.	2
Таблица 2. Характеристики STM32G491xC/xE и количество периферийных устройств.	14
Таблица 3. Матрица межсоединений периферийных устройств STM32G491xC/xE.	25
Таблица 4. Реализация DMA.	27
Таблица 5. Значения калибровки датчика температуры.	30
Таблица 6. Значения калибровки внутреннего опорного напряжения.	30
Таблица 7. Сравнение функций таймера.	32
Таблица 8. Реализация I2C.	38
Таблица 9. Характеристики USART/UART/LPUART.	39
Таблица 10. Реализация функций SAI.	41
Таблица 11. Условные обозначения/сокращения, используемые в таблице распиновки.	51
Таблица 12. Определение выводов STM32G491xC/xE.	52
Таблица 13. Альтернативная функция.	63
Таблица 14. Характеристики напряжения.	71
Таблица 15. Текущие характеристики.	72
Таблица 16. Тепловые характеристики.	72
Таблица 17. Общие условия эксплуатации.	73
Таблица 18. Условия работы при включении/выключении питания.	74
Таблица 19. Характеристики встроенного блока сброса и управления питанием.	74
Таблица 20. Встроенный внутренний источник опорного напряжения.	76
Таблица 21. Потребление тока в режимах работы и энергосбережения, код с данными обработки выполняется из Flash в одном банке, ART включен (кэш включен, предварительная выборка выключена).	78
Таблица 22. Потребляемый ток в режимах работы и энергосберегающего режима, код с обработкой данных, работающий из SRAM1.	80
Таблица 23. Типичное потребление тока в режимах работы и энергосберегающего режима с различными кодами, работающими из флэш-памяти, ART включен (кэш ВКЛ., предварительная выборка ВЫКЛ.).	82
Таблица 24. Типичное потребление тока в режимах работы и работы с низким энергопотреблением при работе различных кодов из SRAM1.	83
Таблица 25. Типичное потребление тока в режимах работы и работы с низким энергопотреблением при работе различных кодов из SRAM2.	84
Таблица 26. Типичное потребление тока в режимах работы и работы с низким энергопотреблением с различными кодами, работающими от ЕСМ.	85
Таблица 27. Потребление тока в спящем режиме и режиме энергосбережения Мигает ВКЛ.	86
Таблица 28. Потребление тока в энергосберегающих спящих режимах, Flash в выключенном состоянии.	87
Таблица 29. Потребление тока в режиме Стоп 1.	88
Таблица 30. Потребление тока в режиме Stop 0.	89
Таблица 31. Потребляемый ток в режиме ожидания.	89
Таблица 32. Потребляемый ток в режиме «Выключение».	91
Таблица 33. Потребление тока в режиме VBAT.	93
Таблица 34. Потребление тока периферийными устройствами.	95
Таблица 35. Время пробуждения в режиме пониженного энергопотребления.	99
Таблица 36. Времена перехода режимов регулятора.	100
Таблица 37. Время пробуждения при использовании USART/LPUART.	100
Таблица 38. Характеристики высокоскоростного внешнего пользовательского тактового сигнала.	100
Таблица 39. Характеристики низкоскоростного внешнего пользовательского тактового сигнала.	101
Таблица 40. Характеристики генератора HSE.	102
Таблица 41. Характеристики генератора LSE ($f_{LSE} = 32,768$ кГц).	104
Таблица 42. Характеристики генератора HSI16.	105

Таблица 43. Характеристики генератора HSI48.	106
Таблица 44. Характеристики БИС-генератора.	107
Таблица 45. Характеристики ФАПЧ.	108
Таблица 46. Характеристики флэш-памяти .	109
Таблица 47. Долговечность флэш-памяти и сохранение данных.	109
Таблица 48. Характеристики ЭМС .	110
Таблица 49. Характеристики ЭМИ.	111
Таблица 50. Абсолютные максимальные значения ESD.	111
Таблица 51. Электрическая чувствительность.	112
Таблица 52. Восприимчивость к току ввода-вывода.	112
Таблица 53. Статические характеристики ввода-вывода .	113
Таблица 54. Характеристики выходного напряжения.	115
Таблица 55. Характеристики переменного тока ввода-вывода (кроме FT_c).	116
Таблица 56. Характеристики переменного тока ввода-вывода FT_c.	117
Таблица 57. Характеристики выводов NRST.	118
Таблица 58. Характеристики входа EXTI.	119
Таблица 59. Характеристики усилителей аналоговых ключей.	119
Таблица 60. Характеристики АЦП .	120
Таблица 61. Максимальный АЦП RAIN .	123
Таблица 62. Точность АЦП — ограниченные условия испытаний 1 .	125
Таблица 63. Точность АЦП — ограниченные условия испытаний 2 .	127
Таблица 64. Точность АЦП — ограниченные условия испытаний 3 .	129
Таблица 65. Точность АЦП (работа нескольких АЦП) — ограниченные условия тестирования 1 .	131
Таблица 66. Точность АЦП (работа нескольких АЦП) — ограниченные условия тестирования 2 .	132
Таблица 67. Точность АЦП (работа нескольких АЦП) — ограниченные условия тестирования 3 .	133
Таблица 68. Характеристики ЦАП 1MSPS.	135
Таблица 69. Точность ЦАП 1MSPS.	138
Таблица 70. Характеристики ЦАП 15MSPS .	139
Таблица 71. Точность ЦАП 15MSPS.	141
Таблица 72. Характеристики VREFBUF.	142
Таблица 73. Характеристики КОМП.	145
Таблица 74. Характеристики операционных усилителей .	146
Таблица 75. Характеристики ТС ..	150
Таблица 76. Характеристики мониторинга VBAT .	150
Таблица 77. Зарядные характеристики VBAT .	150
Таблица 78. Характеристики TIMx .	151
Таблица 79. Мин./макс. период тайм-аута IWDG на частоте 32 кГц (LSI) .	152
Таблица 80. Минимальное/максимальное значение тайм-аута WWDG на частоте 170 МГц (PCLK) .	152
Таблица 81. Минимальная частота I2CCLK во всех режимах I2C.	153
Таблица 82. Характеристики аналогового фильтра I2C.	153
Таблица 83. Характеристики SPI.	154
Таблица 84. Характеристики I2S.	157
Таблица 85. Характеристики САИ.	159
Таблица 86. Электрические характеристики USB.	161
Таблица 87. Электрические характеристики USART.	161
Таблица 88. Характеристики Quad SPI в режиме SDR.	162
Таблица 89. Характеристики QUADSPI в режиме DDR.	163
Таблица 90. Характеристики UCPD.	164
Таблица 91. UFQFPN32 - Механические данные.	167
Таблица 92. UFQFPN48 - Механические данные...	170
Таблица 93. LQFP48 - Механические данные.	172
Таблица 94. WLCSP64 — Механические данные .	175

Таблица 95. WL CSP64 — Пример правил проектирования печатной платы.	176
Таблица 96. LQFP64 — Механические данные.	178
Таблица 97. LQFP80 — Механические данные.	181
Таблица 98. LQFP80 — Механические данные.	184
Таблица 99. LQFP100 — Механические данные.	187
Таблица 100. Термические характеристики упаковки.	189
Таблица 101. Схема информации о заказе.	193
Таблица 102. История изменений документа.	195

Список рисунков

Рисунок 1. Блок-схема STM32G491xC/xE.	16
Рисунок 2. Матрица шин Multi-AHB.	19
Рисунок 3. Последовательность включения/выключения.	22
Рисунок 4. Буфер опорного напряжения.	31
Рисунок 5. Инфракрасный передатчик.	37
Рисунок 6. Распиновка микросхемы STM32G491xC/xE UFQFPN32.	45
Рисунок 7. Распиновка микросхемы STM32G491xC/xE UFQFPN48.	46
Рисунок 8. Распиновка микросхемы STM32G491xC/xE LQFP48.	46
Рисунок 9. Баллаут STM32G491xC/xE WLCSP64.	47
Рисунок 10. Распиновка микросхемы STM32G491xC/xE LQFP64.	47
Рисунок 11. Балласт STM32G491xC/xE UFBGA64.	48
Рисунок 12. Распиновка микросхемы STM32G491xC/xE LQFP80.	49
Рисунок 13. Распиновка микросхемы STM32G491xC/xE LQFP100.	50
Рисунок 14. Условия нагружения штифта.	69
Рисунок 15. Входное напряжение на штыре.	69
Рисунок 16. Схема электроснабжения.	70
Рисунок 17. Измерение потребления тока.	71
Рисунок 18. VREFINT в зависимости от температуры.	77
Рисунок 19. Временная диаграмма переменного тока высокоскоростного внешнего источника тактовой частоты.	101
Рисунок 20. Временная диаграмма переменного тока низкоскоростного внешнего источника тактовой частоты.	101
Рисунок 21. Типичное применение с кварцевым резонатором 8 МГц.	103
Рисунок 22. Типичное применение с кварцевым резонатором 32,768 кГц.	104
Рисунок 23. Частота HSI16 в зависимости от температуры.	106
Рисунок 24. Частота HSI48 в зависимости от температуры.	107
Рисунок 25. Характеристики входного сигнала ввода-вывода.	114
Рисунок 26. Определение характеристик переменного тока ввода-вывода(1).	118
Рисунок 27. Рекомендуемая защита штифтов NRST.	119
Рисунок 28. Характеристики точности АЦП.	134
Рисунок 29. Типичная схема подключения при использовании АЦП с выводами FT/TT с функцией аналогового переключения.	134
Рисунок 30. 12-битный буферизованный/небуферизованный ЦАП.	137
Рисунок 31. VREFOUT_TEMP в случае, если VRS = 00.	143
Рисунок 32. VREFOUT_TEMP в случае VRS = 01.	144
Рисунок 33. VREFOUT_TEMP в случае, если VRS = 10.	144
Рисунок 34. Плотность шума операционного усилителя при 25°C.	149
Рисунок 35. Временная диаграмма SPI — подчиненный режим и CPHA = 0.	155
Рисунок 36. Временная диаграмма SPI — подчиненный режим и CPHA = 1.	156
Рисунок 37. Временная диаграмма SPI — ведущий режим.	156
Рисунок 38. Сигналы основной синхронизации SAI.	160
Рисунок 39. Временные диаграммы ведомого устройства SAI.	160
Рисунок 40. Временная диаграмма Quad SPI — режим SDR.	164
Рисунок 41. Временная диаграмма Quad SPI — режим DDR.	164
Рисунок 42. UFQFPN32 — Контур.	166
Рисунок 43. UFQFPN32 — пример футпринта.	168
Рисунок 44. UFQFPN48 — Контур.	169
Рисунок 45. UFQFPN48 — Пример отпечатка.	170
Рисунок 46. LQFP48 — Контур(15) .	171
Рисунок 47. LQFP48 — Пример отпечатка.	173

Рисунок 48. WLCSP64 — Схема .	174
Рисунок 49. WLCSP64 — пример футпринта.	175
Рисунок 50. Пример вида сверху WLCSP64.	176
Рисунок 51. LQFP64 - Контур(15)...	177
Рисунок 52. LQFP64 — пример футпринта.	179
Рисунок 53. LQFP80 - Контур(15)...	180
Рисунок 54. LQFP80 — пример футпринта.	182
Рисунок 55. LQFP80 - Контур(15)...	183
Рисунок 56. LQFP80 — пример футпринта.	185
Рисунок 57. LQFP100 - Контур(15). .	186
Рисунок 58. LQFP100 — пример футпринта.	188

1 Введение

В данном техническом описании приведены информация для заказа и механические характеристики микроконтроллеров STM32G491xC/xE.

Данный документ следует читать совместно со справочным руководством RM0440 «Продвинутые 32-разрядные микроконтроллеры серии STM32G4 на базе архитектуры Arm®». Справочное руководство доступно на сайте STMicroelectronics www.st.com.

Информацию о ядре Arm®(a) Cortex®-M4 см . в техническом справочном руководстве Cortex®-M4 , доступном на веб-сайте www.arm.com.

arm

a. Arm является зарегистрированной торговой маркой Arm Limited (или ее дочерних компаний) в США и/или других странах.

2 Описание

Устройства STM32G491xC/xE построены на базе высокопроизводительного 32-битного RISC-ядра Arm® Cortex®-M4 и работают на частоте до 170 МГц.

Ядро Cortex®-M4 оснащено блоком операций с плавающей запятой одинарной точности (FPU), который поддерживает все инструкции Arm для обработки данных одинарной точности и все типы данных. Оно также реализует полный набор инструкций цифровой обработки сигналов (DSP) и блок защиты памяти (MPU), повышающий безопасность приложения.

Эти устройства оснащены высокоскоростной памятью (до 512 Кбайт флэш-памяти и 112 Кбайт SRAM), интерфейсом флэш-памяти Quad-SPI, широким набором усовершенствованных устройств ввода-вывода и периферийных устройств, подключенных к двум шинам APB, двум шинам AHB и 32-разрядной матрице шин multi-AHB.

Устройства также имеют несколько механизмов защиты для встроенной флэш-памяти и SRAM: защиту от считывания, защиту от записи, защищаемую область памяти и защиту от считывания фирменного кода.

В устройства встроены периферийные устройства, позволяющие ускорить математические/арифметические функции (CORDIC для тригонометрических функций и блок FMAC для функций фильтрации).

Они оснащены тремя быстрыми 12-разрядными АЦП (4 Мвыв/с), четырьмя компараторами, четырьмя каналами ЦАП (два внешних и два внутренних), внутренним буфером опорного напряжения, маломощными часами реального времени, одним универсальным 32-разрядным таймером, тремя 16-разрядными ШИМ-таймерами, предназначенными для управления двигателями, семью 16-разрядными таймерами общего назначения и одним 16-разрядным маломощным таймером.

Они также оснащены стандартными и расширенными интерфейсами связи, такими как:

- Три I2C
- Три SPI, мультиплексированные с двумя полуудуплексными I2S
- Три USART, два UART и один маломощный USART.

Два FDCAN

- Один CAN
- USB-устройство
- UCPD

Устройства работают в диапазонах температур от -40 до +85 °C (переход +105 °C) и от -40 до +125 °C (переход +130 °C) при напряжении питания от 1,71 до 3,6 В. Расширенный набор режимов энергосбережения позволяет разрабатывать маломощные приложения.

Поддерживаются некоторые независимые источники питания, включая аналоговый независимый вход питания для АЦП, ЦАП, операционных усилителей и компараторов. Вход VBAT позволяет резервировать часы реального времени и регистры.

Семейство STM32G491xC/xE предлагает 9 корпусов с числом выводов от 32 до 100.

Описание

STM32G491xC STM32G491xE

Таблица 2. Характеристики STM32G491xC/xE и количество периферийных устройств

Периферийное устройство	STM32G491Kx	STM32G491Cx	STM32G491Rx	STM32G491Mx	STM32G491Vx				
Флэш-память	256 Кбайт	512 Кбайт	256 Кбайт	512 Кбайт	256 Кбайт				
SRAM1	80 Кбайт								
SRAM2	16 Кбайт								
CCM SRAM	16 Кбайт								
QUADSPI	1								
Таймеры	Расширенное управление двигателем	3 (16-бит)							
	Общий цель	5 (16-бит) 1 (32-бит)							
	Базовый	2 (16-бит)							
	Низкая мощность	1 (16-бит)							
	Таймер SysTick	1							
	Сторожевые таймеры (независимые, оконные)	2							
	Каналы ШИМ (все)	23	32	38	38	44			
	Каналы ШИМ (кроме дополнительных)	23	26	28	28	29			
Комм. интерфейс эс	СPI(I2S)(1)	3 (2)							
	Я 2С	3							
	USART	2	3						
	УАПП	0	0 в LQFP48 1 в UFQFPN48	2					
	ЛПУАРТ	1							
	FDCAN-ы	2							
	USB-устройство	Да							
	UCPD	Да							
	САИ	Да							
PTK		Да							
Тамперные штифты		1	2	2	3				
Генератор случайных чисел		Да							
AEC		Нет							
КОРДИК		Да							

STM32G491xC STM32G491xE

Описание

Таблица 2. Характеристики и количество периферийных устройств STM32G491xC/xE (продолжение)

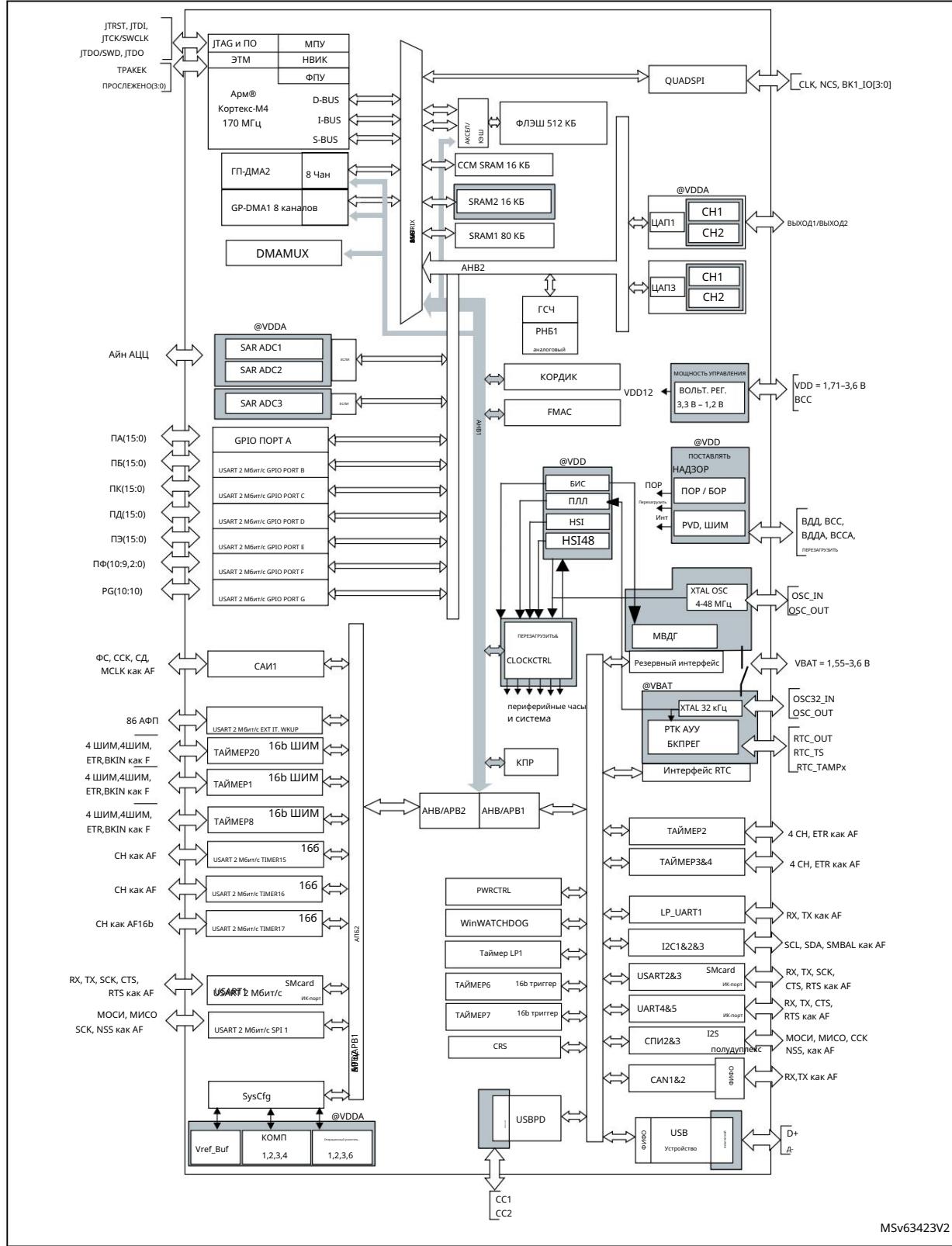
Периферийное устройство	STM32G491Kx	STM32G491Cx	STM32G491Rx	STM32G491Mx	STM32G491Vx
FMAC	Да				
GPIO	26 2	38 в LQFP48 42 в UFQFPN48 3	52 4	66 4	86 5
Булавки для пробуждения	3				
12-битные АЦП	3				
Количество каналов	11	18 в LQFP48 19 в UFQFPN48	24	32	36
12-битный ЦАП	2				
Количество каналов	4 (2 внешних + 2 внутренних)				
Внутренний буфер опорного напряжения	Да				
Аналоговый компаратор	4				
Операционные усилители	4				
Макс. частота процессора	170 МГц				
Рабочее напряжение	1,71 В – 3,6 В				
Рабочая температура	Рабочая температура окружающей среды: от -40 до 85 °C / от -40 до 125 °C				
Пакеты	UFQFPN32	LQFP48/ UFQFPN48	LQFP64/ UFBGA4 WLCSP64	LQFP80	LQFP100

1. Интерфейсы SPI2/3 могут работать по отдельности либо в режиме SPI, либо в аудиорежиме I2S.

Описание

STM32G491xC STM32G491xE

Рисунок 1. Блок-схема STM32G491xC/xE



1. AF: альтернативная функция на контактах ввода/вывода.

3 Функциональный обзор

3.1 Ядро Arm® Cortex®-M4 с FPU

Процессор Arm® Cortex®-M4 с блоком операций с плавающей запятой (FPU) — это новейшее поколение процессоров Arm® для встраиваемых систем. Он был разработан для создания недорогой платформы, отвечающей требованиям микроконтроллеров, с уменьшенным количеством выводов и низким энергопотреблением, обеспечивая при этом выдающуюся вычислительную производительность и улучшенную реакцию на прерывания.

Процессор Arm® Cortex®-M4 с 32-битным RISC-процессором FPU отличается исключительной эффективностью кода, обеспечивая ожидаемую высокую производительность от ядра Arm при объеме памяти, обычно связанном с 8-битными и 16-битными устройствами.

Процессор поддерживает набор инструкций цифровой обработки сигналов (DSP), что обеспечивает эффективную обработку сигналов и выполнение сложных алгоритмов. Его FPU с одинарной точностью ускоряет разработку программного обеспечения благодаря использованию инструментов разработки на метаязыке для предотвращения насыщения.

Благодаря встроенному ядру Arm семейство STM32G491xC/xE совместимо со всеми инструментами и программным обеспечением Arm.

[На рисунке 1](#) представлена общая структурная схема устройств STM32G491xC/xE.

3.2 Адаптивный ускоритель памяти реального времени (ART Accelerator)

ART Accelerator — это ускоритель памяти, оптимизированный для процессоров Arm® Cortex®-M4, являющихся отраслевым стандартом STM32 . Он обеспечивает баланс между изначально присущим Arm® Cortex®-M4 преимуществом в производительности по сравнению с технологиями флэш-памяти, которые обычно требуют от процессора ожидания флэш-памяти на более высоких частотах.

3.3 Блок защиты памяти

Модуль защиты памяти (MPU) используется для управления доступом процессора к памяти и предотвращения случайного повреждения памяти или ресурсов, используемых другой активной задачей, одной задачей. Эта область памяти организована в восемь защищенных областей, каждая из которых может быть разделена на восемь подобластей. Размеры защищенных областей варьируются от 32 байт до всех 4 гигабайт адресуемой памяти.

MPU особенно полезен для приложений, где критически важный или сертифицированный код должен быть защищен от некорректного поведения других задач. Обычно им управляет RTOS (операционная система реального времени). Если программа обращается к области памяти, запрещенной MPU, RTOS может обнаружить это и принять меры. В среде RTOS ядро может динамически обновлять настройки области MPU в зависимости от выполняемого процесса.

MPU является опциональным и может быть обойден для приложений, которым он не нужен.

3.4 Встроенная флэш-память

Устройства STM32G491xC/xE имеют до 512 Кбайт встроенной флэш-памяти, доступной для хранения программ и данных.

Гибкую защиту можно настроить благодаря байтам опций:

- Защита от считывания (RDP) для защиты всей памяти. Предусмотрены три уровня защиты, доступный:
 - Уровень 0: без защиты от считывания
 - Уровень 1: защита от чтения памяти; чтение или запись во флэш-память невозможны, если подключены функции отладки или выбрана загрузка в ОЗУ или загрузчик
 - Уровень 2: защита от считывания данных с микросхемы; функции отладки (Cortex®-M4 JTAG и последовательный порт), загрузка в ОЗУ и выбор загрузчика отключены (JTAG-предохранитель). Этот выбор необратим.
- Защита от записи (WRP): защищенная область защищена от стирания и программирования.
- Защита чтения проприетарного кода (PCROP): часть флэш-памяти может быть защищена от чтения и записи третьими лицами. Защищённая область доступна только для выполнения и доступна процессору STM32 только в виде кода инструкции, в то время как все остальные виды доступа (DMA, отладка, чтение, запись и стирание данных процессора) строго запрещены. Дополнительный бит опции (PCROP_RDP) позволяет выбрать, будет ли область PCROP стираться при изменении уровня защиты RDP с 1 на 0.
- Защищаемая область памяти: часть флэш-памяти может быть настроена как защищаемая с помощью байтов опций. После сброса эта защищаемая область памяти не защищена и ведет себя как остальная часть основной флэш-памяти (выполнение, чтение, запись). После сброса любой доступ к этой защищаемой области памяти приводит к соответствующей ошибке чтения/записи. Цель защищаемой области памяти — защита конфиденциального кода и данных (хранение ключей безопасности), которые могут быть выполнены только один раз при загрузке и никогда больше, если только не произойдет новый сброс.

Флэш-память имеет встроенную функцию кода исправления ошибок (ECC), поддерживающую:

- Обнаружение и исправление одиночных ошибок
- Обнаружение двойных ошибок
- Адрес сбоя ECC можно прочитать в регистре ECC.
- 1 Кбайт (128 двойных слов) одноразовых паролей (однократно программируемых) для пользовательских данных. Область одноразовых паролей доступна только в Банке 1. Данные одноразовых паролей не могут быть стерты и могут быть только записаны один раз.

3.5 Встроенная SRAM-память

Устройства STM32G491xC/xE оснащены 112 Кбайт встроенной статической памяти (SRAM). Эта память разделена на три блока:

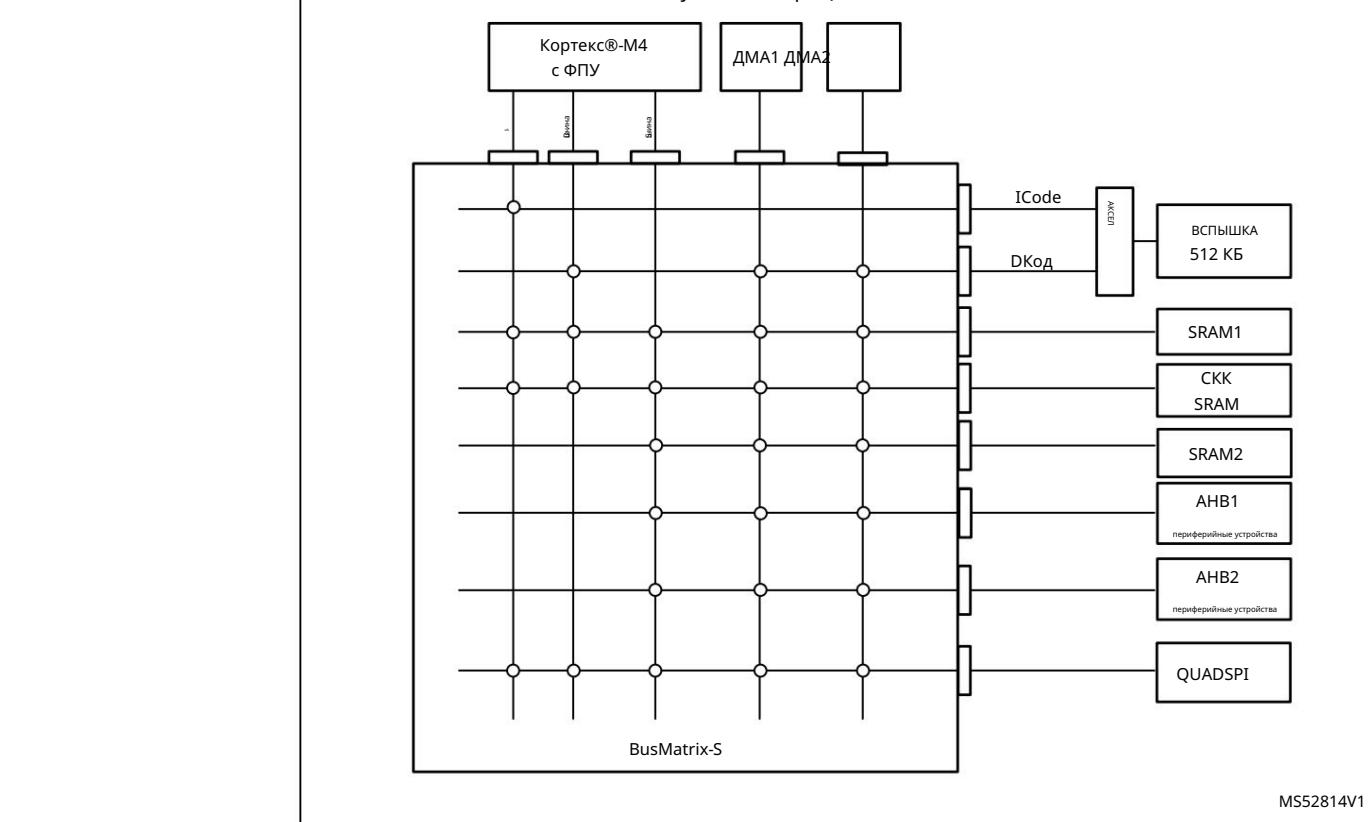
- 80 Кбайт, отображенных по адресу 0x2000 0000 (SRAM1). CM4 может получить доступ к SRAM1 через системную шину (или через шины I-Code/D-Code при загрузке с

- Если выбран SRAM1 или выбрано физическое переназначение с помощью регистра SYSCFG_MEMRMP, первые 32 Кбайт SRAM1 поддерживают аппаратную проверку четности.
- 16 Кбайт, отображенных по адресу 0x20001 4000 (SRAM2). CM4 может обращаться к SRAM2 через системную шину. SRAM2 может оставаться в режиме останова и в режиме ожидания.
 - 16 Кбайт, отображаемые по адресу 0x1000 0000 (CCM SRAM). Доступ к ним осуществляется процессором через шину I-Code/D-Code для максимальной производительности. Он также имеет псевдоним 0x2001 8000, к которому могут обращаться все ведущие устройства (ЦП, DMA1, DMA2) через SBUS, смежно с SRAM1 и SRAM2. CCM SRAM поддерживает аппаратную проверку четности и может быть защищен от записи с гранулярностью 1 Кбайт.
 - Доступ к памяти возможен в режиме чтения/записи на максимальной тактовой частоте процессора с 0 состояниями ожидания.

3.6 Матрица шин Multi-AHB

32-битная матрица шины multi-AHB соединяет все ведущие (ЦП, DMA) и ведомые (флэш-память, ОЗУ, АНВ и периферийные устройства APB) устройства. Она также обеспечивает бесперебойную и эффективную работу даже при одновременной работе нескольких высокоскоростных периферийных устройств.

Рисунок 2. Матрица шин Multi-AHB



3.7 Режимы загрузки

При запуске вывод BOOT0 (или бит опции nBOOT0) и бит опции nBOOT1 используются для выбора одного из трех вариантов загрузки:

- Загрузка из пользовательской флэш-памяти
- Загрузка из системной памяти
- Загрузка со встроенной SRAM

Значение BOOT0 может поступать с контакта PB8-BOOT0 или с бита опции nBOOT0 в зависимости от значения бита опции пользователя nBOOT_SEL для освобождения площадки GPIO при необходимости.

Загрузчик находится в системной памяти и используется для перепrogramмирования флэш-памяти через USART, I2C, SPI и USB через DFU (обновление прошивки устройства).

3.8 КОРДИК

CORDIC обеспечивает аппаратное ускорение некоторых математических функций, в частности тригонометрических, которые обычно используются в управлении двигателями, измерениях, обработке сигналов и многих других приложениях.

Это ускоряет расчет этих функций по сравнению с программной реализацией, позволяя снизить рабочую частоту или освободить циклы процессора для выполнения других задач.

Кордикические особенности

- 24-битный врачающийся движок CORDIC
- Круговые и гиперболические моды
- Режимы вращения и векторизации
- Функции: синус, косинус, sinh, cosh, atan, atan2, atanh, модуль, квадратный корень, натуральный логарифм
- Программируемая точность до 20 бит
- Быстрая сходимость: 4 бита за такт
- Поддерживает 16-битные и 32-битные форматы ввода и вывода с фиксированной точкой
- Интерфейс АHB-ведомого устройства с низкой задержкой
- Результаты можно прочитать сразу после их получения, без опроса или прерывания.
- Каналы чтения и записи DMA

3.9 Фильтр математического ускорителя (FMAC)

Фильтрующий математический ускоритель выполняет арифметические операции над векторами. Он включает в себя блок умножения/аккумулятора (MAC) и логику генерации адресов, что позволяет индексировать элементы векторов, хранящиеся в локальной памяти.

Устройство поддерживает кольцевые буферы на входе и выходе, что позволяет реализовывать цифровые фильтры. Возможна реализация фильтров как с конечной, так и с бесконечной импульсной характеристикой.

Модуль позволяет разгрузить центральный процессор от частых или длительных операций фильтрации, освобождая его для других задач. Во многих случаях он может ускорить такие вычисления по сравнению с программной реализацией, что приводит к ускорению выполнения критически важных задач.

Особенности FMAC

- Умножитель 16 x 16 бит
- 24+2-битный аккумулятор со сложением и вычитанием
- 16-битные входные и выходные данные
- 256 x 16-битная локальная память
- В памяти можно определить до трех областей для буферов данных (два входных, один выходной), определяемых программируемыми указателями базового адреса и соответствующими регистрами размера.
- Входные и выходные буферы выборок могут быть циклическими
- Функция «водяного знака» буфера снижает накладные расходы в режиме прерывания
- Функции фильтра: КИХ, БИХ (прямая форма 1)
- Интерфейс АНВ-ведомого
- Каналы данных чтения и записи DMA

3.10 Блок расчета циклического избыточного кода (CRC)

Блок вычисления CRC (циклического избыточного кода) используется для получения CRC-кода с использованием настраиваемого генератора с полиномиальным значением и размером.

Помимо прочего, методы на основе CRC используются для проверки целостности передаваемых или хранимых данных. В рамках стандарта EN/IEC 60335-1 они позволяют проверить целостность флэш-памяти.

Блок вычисления CRC помогает вычислить сигнатуру программного обеспечения во время выполнения, которую затем можно сравнить с эталонной сигнатурой, созданной во время компоновки, и которую можно сохранить в заданной ячейке памяти.

3.11 Управление электропитанием

3.11.1 Схемы электроснабжения

Для устройств STM32G491xC/xE требуется рабочее напряжение VDD от 1,71 В до 3,6 В.

Для определенных периферийных устройств могут быть предусмотрены несколько независимых источников питания:

- VDD = 1,71 В – 3,6 В

VDD — это внешний источник питания для устройств ввода-вывода, внутреннего регулятора и аналоговых цепей системы, таких как сброс, управление питанием и внутренние часы. Питание осуществляется через контакты VDD.

- VDDA = 1,62 В – 3,6 В (минимальное значение VDDA см. в [разделе 5 «Электрические характеристики»](#)). напряжение, необходимое для работы АЦП, ЦАП, COMP, OPAMP, VREFBUF).

VDDA — внешний источник аналогового питания для АЦП, ЦАП, буферов опорного напряжения, операционных усилителей и компараторов. Уровень напряжения VDDA не зависит от напряжения VDD и предпочтительно должен быть подключен к VDD, когда эти периферийные устройства не используются.

- VBAT = 1,55 В – 3,6 В

VBAT — это источник питания для RTC, внешнего тактового генератора 32 кГц и резервных регистров (через выключатель питания) при отсутствии VDD .

- VREF-, VREF+

VREF+ — это входное опорное напряжение для АЦП и ЦАП. Кроме того, оно является выходом внутреннего буфера опорного напряжения (если он включён).

Если $VDDA < 2$ В, VREF+ должно быть равно $VDDA$.

Если $VDDA = 2$ В, VREF+ должен находиться между 2 В и $VDDA$.

Внутренний буфер опорного напряжения поддерживает три выходных напряжения, которые настраиваются битами VRS в регистре VREFBUF_CSR:

– VREF+ = 2,048 В

– VREF+ = 2,5 В – VREF+

= 2,9 В

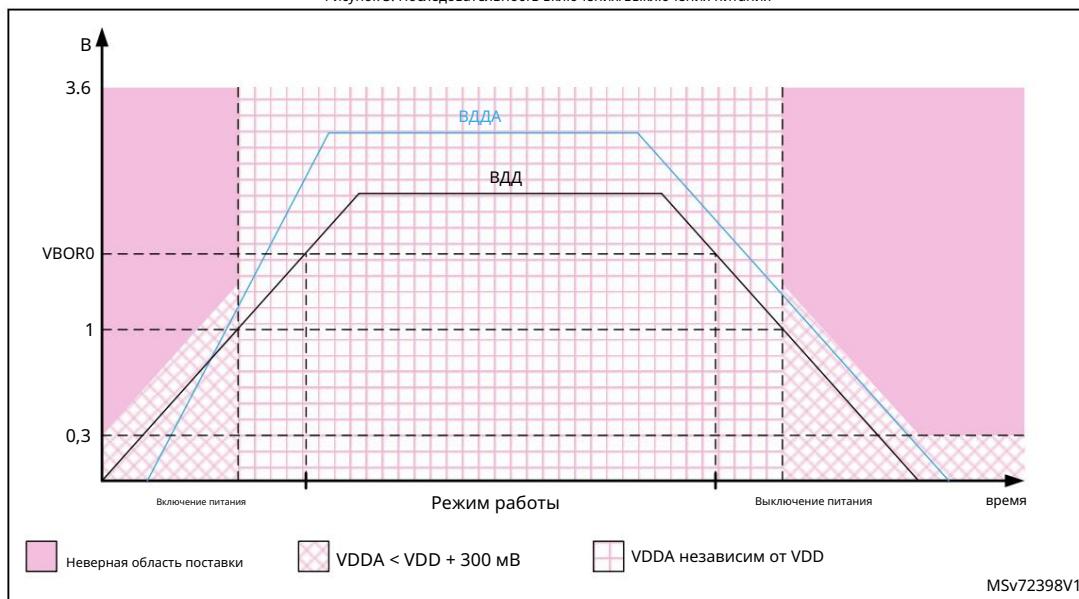
VREF- имеет двойную связь с VSSA.

При включении и выключении питания требуется следующая последовательность питания:

- Если VDD ниже 1 В, то напряжение питания $VDDA$ должно оставаться ниже $VDD + 300$ мВ.
- Когда VDD превышает 1 В, все источники питания становятся независимыми.

Во время фазы отключения питания напряжение VDD может временно опускаться ниже других источников питания только в том случае, если энергия, подаваемая на микроконтроллер, остаётся ниже 1 мДж. Это позволяет разряжать внешние развязывающие конденсаторы с различными постоянными времени во время переходной фазы отключения питания.

Рисунок 3. Последовательность включения/выключения питания



3.11.2 Контролер электроснабжения

Устройство оснащено встроенной системой сброса при пониженном напряжении питания (BOR) с ультранизким энергопотреблением, работающей во всех режимах (кроме режима выключения). BOR обеспечивает корректную работу устройства после включения и выключения питания. Устройство остается в режиме сброса, когда контролируемое напряжение питания VDD опускается ниже заданного порогового значения, без необходимости использования внешней схемы сброса.

Минимальный уровень BOR при включении питания составляет 1,71 В, а более высокие пороги можно выбрать с помощью байтов опций. Устройство оснащено встроенным программируемым детектором напряжения (PVD), который контролирует напряжение питания VDD и сравнивает его с порогом VPVD. Прерывание может быть сгенерировано, когда VDD падает ниже порога VPVD и/или когда VDD превышает порог VPVD. Процедура обработки прерываний может затем сгенерировать предупреждающее сообщение и/или перевести микроконтроллер в безопасное состояние. PVD включается программно.

Кроме того, в устройство встроен монитор напряжения периферийного устройства, который сравнивает независимые напряжения питания VDDA с фиксированным порогом, чтобы гарантировать, что периферийное устройство находится в рабочем диапазоне питания.

3.11.3 Регулятор напряжения

Два встроенных линейных регулятора напряжения, основной (MR) и маломощный (LPR), обеспечивают питание большей части цифровых схем устройства. MR используется в режимах работы и сна. LPR используется в режимах работы с низким энергопотреблением, сна с низким энергопотреблением и остановки. В режимах ожидания и выключения оба регулятора отключены, а их выходы переведены в состояние высокого импеданса, что позволяет снизить потребление тока практически до нуля.

Устройство поддерживает динамическое масштабирование напряжения для оптимизации энергопотребления в режиме работы. Напряжение от основного стабилизатора напряжения (VCORE), питающего логику, может регулироваться в соответствии с максимальной рабочей частотой системы.

Главный регулятор (ГР) работает в следующих диапазонах:

- Диапазон 1: режим повышения частоты с процессором, работающим на частоте до 170 МГц.
- Диапазон 1 — нормальный режим с процессором, работающим на частоте до 150 МГц.
- Диапазон 2 с максимальной частотой процессора 26 МГц.

3.11.4 Режимы пониженного энергопотребления

По умолчанию микроконтроллер находится в режиме «Run» после сброса системы или питания. Пользователь может выбрать один из режимов пониженного энергопотребления, описанных ниже:

- Режим сна:

в режиме сна останавливается только центральный процессор. Все периферийные устройства продолжают работать и могут вывести процессор из спящего режима при возникновении прерывания/события.

Режим работы с пониженным энергопотреблением: этот режим достигается за счёт питания VCORE от маломощного стабилизатора напряжения для минимизации рабочего тока стабилизатора. Код может выполняться из статического ОЗУ (SRAM) или флэш-памяти, а частота процессора ограничена 2 МГц. Периферийные устройства с независимым тактовым генератором могут тактироваться с помощью HSI16.

- Режим сна с низким энергопотреблением: этот режим активируется из режима работы с низким энергопотреблением. Останавливается только тактовая частота процессора. При пробуждении по событию или прерыванию система возвращается в режим работы с низким энергопотреблением.
- Режим остановки: в режиме остановки устройство достигает минимального энергопотребления, сохраняя при этом содержимое статического ОЗУ и регистров. Все тактовые импульсы в домене VCORE останавливаются. ФАПЧ, а также RC-генератор HSI16 и кристаллический генератор HSE отключаются. LSE или LSI продолжают работать. Часы реального времени могут оставаться активными (режим остановки с

RTC (режим остановки без RTC). Некоторые периферийные устройства с функцией пробуждения могут включать RC-генератор HSI16 в режиме остановки, чтобы получить тактовый сигнал для обработки события пробуждения.

- Режим ожидания: режим ожидания используется для достижения минимального энергопотребления при сбросе по пониженному напряжению (BOR). Внутренний регулятор отключается для отключения домена VCORE. ФАПЧ, а также RC-генератор HSI16 и кварцевый генератор HSE также отключаются. RTC может оставаться активным (режим ожидания с RTC, режим ожидания без RTC). BOR всегда остается активным в режиме ожидания.

Для каждого ввода-вывода программное обеспечение может определить, будет ли к нему применен подтягивающий резистор (pull-up), подтягивающий резистор (pull-down) или его отсутствие в режиме ожидания. При переходе в режим ожидания содержимое SRAM и регистров теряется, за исключением регистров в домене RTC и схемы ожидания. Устройство выходит из режима ожидания по внешнему сбросу (вывод NRST), сбросу IWDG, пробуждению (вывод WKUP, настраиваемый передний или задний фронт) или событию RTC (тревога, периодическое пробуждение, временная метка, несанкционированный доступ), а также при обнаружении сбоя на LSE (CSS на LSE).

- Режим выключения: режим выключения позволяет достичь минимальной мощности потребления. Внутренний регулятор отключается для отключения питания домена VCORE. Система ФАПЧ, а также RC-генераторы HSI16 и LSI и кварцевый генератор HSE также отключаются. Часы реального времени могут оставаться активными (режим выключения с часами реального времени, режим выключения без часов реального времени). BOR в режиме выключения недоступен. В этом режиме мониторинг напряжения питания невозможен. Поэтому переключение в домен RTC не поддерживается. Содержимое SRAM и регистров теряется, за исключением регистров в домене RTC. Устройство выходит из режима выключения по внешнему событию сброса (вывод NRST), событию сброса IWDG, событию пробуждения (вывод WKUP, настраиваемый передний или задний фронт) или событию RTC (тревога, периодическое пробуждение, временная метка, несанкционированный доступ).

3.11.5 Режим сброса

Для снижения энергопотребления при сбросе состояние входов/выходов при сбросе и после него остаётся «каналовым» (триггер Шмитта на входах/выходах отключён). Кроме того, внутренний подтягивающий резистор сброса отключается, когда источник сброса внутренний.

3.11.6 Работа VBAT

Вывод VBAT позволяет питать домен VBAT устройства от внешнего аккумулятора, внешнего суперконденсатора или от VDD при отсутствии внешнего аккумулятора и наличии внешнего суперконденсатора. Выход VBAT обеспечивает питание RTC с помощью LSE и резервных регистров. В режиме VBAT доступны три вывода защиты от несанкционированного доступа.

Режим VBAT автоматически активируется при отсутствии напряжения VDD. Внутренний VBAT Схема зарядки аккумулятора встроена и может быть активирована при наличии VDD.

Примечание:
Когда микроконтроллер питается от VBAT, ни внешние прерывания, ни сигналы тревоги/события RTC не выводят микроконтроллер из режима работы VBAT.

3.12 Матрица межсоединений

Несколько периферийных устройств соединены напрямую между собой. Это обеспечивает автономную связь между ними, экономя ресурсы процессора и, следовательно, энергопотребление. Кроме того, такие аппаратные соединения обеспечивают быструю и предсказуемую задержку.

В зависимости от периферийных устройств эти соединения могут работать в режимах «Работа», «Спящий режим» и «Остановка».

Таблица 3. Матрица межсоединений периферийных устройств STM32G491xC/xE

Источник межсоединения	Назначение межсоединения	Действие межсоединения	Бегать	Спать	Остановка
TIMx	TIMx	Синхронизация или цепочка таймеров	YY -		
	AЦПx DACx	Триггеры конверсии	ГГГ -		
	DMA	Триггер передачи данных из памяти в память	YY -		
	COMPx	Гашение выхода компаратора	ГГГ -		
TIM16/TIM17	IRTIM	Генерация выходного сигнала инфракрасного интерфейса	YY -		
COMPx	TIM1, 8, 20 TIM2, 3, 4	Входной канал таймера, триггер, разрыв аналоговых сигналов сравнения	ГГГ -		
	LPTIMER1	Маломощный таймер, запускаемый сравнением аналоговых сигналов	ГГГГ		
AЦПx	TIM1, 8, 20	Таймер, запускаемый аналоговым сторожевым таймером	YY -		
RTC	TIM16	Канал ввода таймера от событий RTC	ГГГ -		
	LPTIMER1	Таймер с низким энергопотреблением, срабатывающий при срабатывании сигнализации RTC или несанкционированном вмешательстве	ГГГГ		
Все источники тактовой частоты (внутренние и внешние)	TIM15, 16, 17	Источник тактовой частоты, используемый в качестве входного канала для измерения и подстройки	ГГГ - RC		
USB	TIM2	Таймер, запускаемый USB SOF	ГГ -		-
CSS CPU (жесткая ошибка) OЗУ (ошибка четности) Флэш-память (ошибка ECC) COMPx ПВД	TIM1, 8, 20 TIM15, 16, 17	Перерыв по таймеру	ГГГ -		
GPIO	TIMx	Внешний триггер	ГГГ -		
	LPTIMER1	Внешний триггер	ГГГ -		
	AЦПx DACx	Внешний триггер преобразования	ГГГ -		

3.13 Часы и запуск

Контроллер тактовой частоты распределяет тактовые сигналы от различных генераторов между ядром и периферийными устройствами. Он также управляет стробированием тактовой частоты для режимов пониженного энергопотребления и обеспечивает её устойчивость. Он обладает следующими характеристиками:

- Предделитель тактовой частоты: для достижения наилучшего компромисса между скоростью и потреблением тока тактовую частоту ЦП и периферийных устройств можно регулировать с помощью программируемого предделителя.
- Безопасное переключение тактовой частоты: источники тактовой частоты можно безопасно менять «на лету» в режиме работы с помощью регистра конфигурации.
- Управление тактовой частотой: для снижения энергопотребления контроллер тактовой частоты может остановить тактовую частоту ядра, отдельных периферийных устройств или памяти. • Источник системной тактовой частоты: системную тактовую частоту SYSCLK могут обеспечивать три различных источника:
 - Высокочастотный генератор 4–48 МГц с внешним кварцевым или керамическим резонатором (HSE). Он может обеспечивать тактовую частоту системы ФАПЧ. HSE также может быть настроен на работу в режиме обхода внешнего тактового сигнала.
 - Высокоскоростной внутренний RC-генератор 16 МГц (HSI16), настраиваемый программно. Он может обеспечивать тактовую частоту системы ФАПЧ.
 - Системная схема ФАПЧ с максимальной выходной частотой 170 МГц. Может работать от тактовых сигналов HSE или HSI16.
- RC48 с системой восстановления тактовой частоты (HSI48): внутренний источник тактовой частоты HSIRC48 МГц может использоваться для управления периферийными устройствами USB или ГСЧ.
- Вспомогательный источник тактовой частоты: два сверхмаломощных источника тактовой частоты для часов реального времени (RTC):
 - Низкочастотный генератор 32,768 кГц с внешним кварцевым резонатором (LSE), поддерживающий четыре режима работы. LSE также может быть настроен в режим обхода для использования внешнего тактового сигнала.
 - Низкоскоростной внутренний RC-генератор (БИС) 32 кГц с точностью $\pm 5\%$, также используемый для тактирования независимого стояржевого таймера.
- Периферийные источники тактовой частоты: несколько периферийных устройств (I2S, USART, I2C, LPTimer, ADC, SAI, ГСЧ) имеют собственные часы, независимые от системных часов.
- Система защиты тактового сигнала (CSS): в случае сбоя тактового сигнала HSE системный тактовый сигнал автоматически переключается на HSI16 и, если он включен, генерируется программное прерывание. Сбой тактового сигнала LSE также может быть обнаружен и сгенерирован. • Возможность тактирования: – MCO: выход тактового сигнала микроконтроллера: выводит один из внутренних тактовых сигналов для внешнего использования приложением. – LSCO: выход тактового сигнала с низкой скоростью: выводит сигнал LSI или LSE во всех режимах энергосбережения.

Несколько предделителей позволяют настраивать частоту доменов АHB, высокоскоростного APB (APB2) и низкоскоростного APB (APB1). Максимальная частота доменов АHB и APB составляет 170 МГц.

3.14 Универсальные входы/выходы (GPIO)

Каждый из выводов GPIO может быть сконфигурирован программно как выход (двухтактный или с открытым стоком), как вход (с подтяжкой вверх или вниз или без неё) или как периферийный альтернативный источник питания. Большинство выводов GPIO используются совместно с цифровыми или аналоговыми альтернативными источниками питания. Быстрое переключение ввода-вывода достигается благодаря их отображению на шине АНВ2.

При необходимости можно заблокировать альтернативную конфигурацию функций ввода-вывода, выполнив определенную последовательность, чтобы избежать ложной записи в регистры ввода-вывода.

3.15 Контроллер прямого доступа к памяти (DMA)

Устройство оснащено двумя модулями прямого доступа к памяти (DMA). Описание функций см. в [таблице 4 «Реализация DMA»](#).

Прямой доступ к памяти (DMA) используется для высокоскоростной передачи данных между периферийными устройствами и памятью, а также из памяти в память. Данные могут быть быстро перемещены с помощью DMA без каких-либо действий со стороны процессора. Это освобождает ресурсы процессора для других операций.

Два контроллера DMA имеют в общей сложности 16 каналов, каждый из которых предназначен для управления запросами на доступ к памяти от одного или нескольких периферийных устройств. Каждый контроллер имеет арбитр, определяющий приоритет между запросами DMA.

DMA поддерживает:

- 16 независимо настраиваемых каналов (запросов)
 - Каждый канал подключен к выделенному аппаратному запросу DMA. Программное обеспечение Триггер также поддерживается на каждом канале. Эта настройка выполняется программно.
- Приоритеты между запросами из каналов одного DMA могут программироваться как программно (четыре уровня: очень высокий, высокий, средний, низкий), так и аппаратно в случае равенства (запрос 1 имеет приоритет над запросом 2 и т. д.).
- Независимый размер исходного и конечного передаваемых данных (байт, полуслово, слово), эмулирующий упаковку и распаковку. Адреса источника и назначения должны быть выровнены по размеру данных.
- Поддержка управления циклическим буфером
- 3 флага событий (передача DMA наполовину, передача DMA завершена и ошибка передачи DMA), объединенные логическим ИЛИ в одном запросе прерывания для каждого канала
- Передача из памяти в память
- Передача данных с периферийных устройств в память, из памяти в периферийные устройства и с периферийных устройств в периферийные устройства. • Доступ к флэш-памяти, SRAM, APB и периферийным устройствам АНВ в качестве источника и назначения.
- Программируемое количество передаваемых данных: до 65536.

Таблица 4. Реализация DMA

Возможности DMA	DMA1	DMA2
Количество обычных каналов	8	8

3.16 Маршрутизатор запросов DMA (DMAMUX)

Когда периферийное устройство указывает запрос на передачу DMA путем установки своей линии запроса DMA, запрос DMA находится в состоянии ожидания до тех пор, пока он не будет обработан и соответствующая линия запроса DMA не будет сброшена. Маршрутизатор запросов DMA позволяет маршрутизировать линии управления DMA между периферийными устройствами и контроллерами DMA продукта.

Одним из таких периферийных устройств может быть встроенный многоканальный генератор запросов DMA. Функцию маршрутизации обеспечивает многоканальный мультиплексор линии запросов DMA. Каждый канал выбирает уникальный набор линий управления DMA, безусловно или синхронно с событиями на входах синхронизации.

Для простоты описание функций ограничено линиями запроса DMA. Остальные линии управления DMA не показаны на рисунках и не описаны в тексте. Генератор запросов DMA формирует запросы DMA в соответствии с событиями на входах триггера запроса DMA.

3.17 Прерывания и события

3.17.1 Вложенный векторный контроллер прерываний (NVIC)

Устройства STM32G491xC/E содержат встроенный векторный контроллер прерываний, который способен управлять 16 уровнями приоритета и обрабатывать до 71 маскируемых каналов прерываний плюс 16 линий прерываний Cortex®-M4.

Преимущества NVIC следующие:

- Тесно связанный NVIC обеспечивает обработку прерываний с малой задержкой
- Адрес таблицы векторов записи прерывания передается непосредственно в ядро
- Позволяет раннюю обработку прерываний
- Обработка поздних поступивших прерываний с более высоким приоритетом
- Поддержка цепочки хвостов
- Состояние процессора автоматически сохраняется
- Вход в прерывание восстанавливается при выходе из прерывания без дополнительных инструкций

Аппаратный блок NVIC обеспечивает гибкие функции управления прерываниями с минимальной задержкой прерывания.

3.17.2 Расширенный контроллер прерываний/событий (EXTI)

Расширенный контроллер прерываний/событий состоит из 40 линий детекторов фронтов, используемых для генерации запросов прерываний/событий и вывода системы из режима «Стоп». Каждая внешняя линия может быть независимо настроена на выбор события-триггера (передний фронт, задний фронт, оба) и может быть независимо маскирована.

Регистр ожидания сохраняет состояние запросов на прерывание. Внутренние линии подключены к периферийным устройствам с возможностью выхода из режима «Стоп». EXTI может обнаружить внешнюю линию с длительностью импульса короче периода внутреннего тактового сигнала. К 16 внешним линиям прерывания можно подключить до 86 линий ввода-вывода общего назначения (GPIO).

3.18 Аналогово-цифровой преобразователь (АЦП)

Устройство содержит три аналогово-цифровых преобразователя последовательного приближения со следующими характеристиками:

- 12-битное собственное разрешение со встроенной калибровкой
- Максимальная скорость преобразования 4 Мбит/с при полном разрешении
 - Время выборки уменьшено до 41,67 нс
 - Увеличена скорость преобразования для более низкого разрешения (до 6,66 Мбит/с для 6-битного разрешение)
- На всех корпусах имеется один внешний опорный вывод, позволяющий контролировать входное напряжение диапазон должен быть независимым от источника питания
- Несимметричные и дифференциальные входы
- Конструкция с низким энергопотреблением
 - Возможность работы с малым током при низкой скорости преобразования (потребление уменьшается линейно со скоростью)
 - Архитектура с двумя тактовыми доменами: скорость АЦП не зависит от частоты ЦП
- Универсальный цифровой интерфейс
 - Режим сканирования на основе секвенсора: однократный или непрерывный/прерывистый: можно запрограммировать 2 группы преобразований аналоговых сигналов для различия фоновых и высокоприоритетных преобразований в реальном времени
 - Каждый АЦП поддерживает несколько триггерных входов для синхронизации сстроенными таймерами и внешними сигналами.
 - Результаты сохраняются в регистре данных или в ОЗУ с поддержкой контроллера DMA
 - Предварительная обработка данных: выравнивание по левому/правому краю и компенсация смещения по каналам
 - Встроенный блок передискретизации для улучшения SNR
 - Программируемое время выборки по каналам
 - Аналоговый сторожевой таймер для автоматического контроля напряжения, генерации прерываний и триггер для выбранных таймеров
 - Аппаратный помощник для подготовки контекста инжектируемых каналов, позволяющий быстро переключать контекст
 - Гибкое управление временем выборки
 - Аппаратная компенсация усиления и смещения

3.18.1 Датчик температуры

Датчик температуры (TS) генерирует напряжение VTS, которое линейно зависит от температуры.

Датчик температуры внутренне подключен к входному каналу ADC1_IN16, который используется для преобразования выходного напряжения датчика в цифровое значение.

Датчик обеспечивает хорошую линейность, но для достижения высокой общей точности измерения температуры его необходимо калибровать. Поскольку смещение датчика температуры варьируется от чипа к чипу из-за различий в процессе, некалибранный внутренний датчик температуры подходит только для приложений, определяющих изменения температуры.

Для повышения точности измерения датчиков температуры каждое устройство проходит индивидуальную заводскую калибровку в компании ST. Данные заводской калибровки датчиков температуры сохраняются компанией ST в области системной памяти, доступной только для чтения.

Таблица 5. Значения калибровки датчика температуры

Название калибровочного значения	Описание	Адрес памяти
TS_CAL1	Необработанные данные АЦП TS, полученные при температуре 30 °C (± 5 °C), VDDA = VREF+ = 3,0 В (± 10 мВ)	0x1FF 75A8 - 0x1FF 75A9
TS_CAL2	Необработанные данные АЦП TS, полученные при температуре 130 °C (± 5 °C), VDDA = VREF+ = 3,0 В (± 10 мВ)	0x1FF 75CA - 0x1FF 75CB

3.18.2 Внутренний источник опорного напряжения (VREFINT)

Внутренний источник опорного напряжения (VREFINT) обеспечивает стабильное выходное напряжение (в пределах запрещенной зоны) для АЦП и компараторов. VREFINT подключен к входным каналам ADC1_IN18 и ADC3_IN18. Точное значение напряжения VREFINT измеряется компанией ST индивидуально для каждого компонента во время производственных испытаний и сохраняется в области системной памяти. Доступ к нему возможен только для чтения.

Таблица 6. Значения калибровки внутреннего опорного напряжения

Название калибровочного значения	Описание	Адрес памяти
ВРЕФИНТ	Необработанные данные, полученные при температуре 30 °C (± 5 °C), VDDA = VREF+ = 3,0 В (± 10 мВ)	0x1FF 75AA - 0x1FF 75AB

3.18.3 Контроль напряжения батареи VBAT

Это встроенное аппаратное обеспечение позволяет приложению измерять напряжение батареи VBAT, используя внутренний канал ADC1_IN17. Поскольку напряжение VBAT может быть выше напряжения VDDA и, следовательно, выходить за пределы входного диапазона АЦП, вывод VBAT подключен к мостовому делителю на 3. В результате преобразованное цифровое значение составляет одну треть напряжения VBAT.

3.18.4 Внутренний выход операционного усилителя (OPAMPxINT):

Выход OPAMPx (x = 1, 2, 3, 6) OPAMPxINT может быть оцифрован с помощью внутреннего входного канала АЦПx (x = 1, 2, 3). В этом случае порт ввода-вывода, на который назначен выход OPAMPx, может использоваться как порт GPIO.

3.19 Цифро-аналоговый преобразователь (ЦАП)

Четыре 12-битных канала ЦАП (два внешних буферизированных и два внутренних небуферизированных) могут использоваться для преобразования цифровых сигналов в аналоговые выходные сигналы напряжения. Выбранная структура состоит из интегрированных цепочек резисторов и усилителя в инвертирующей конфигурации.

Этот цифровой интерфейс поддерживает следующие функции:

- До двух выходных каналов ЦАП
- 8-битный или 12-битный режим вывода
- Калибровка смещения буфера (заводская и пользовательская настройка)
- Выравнивание данных по левому или правому краю в 12-битном режиме
- Возможность синхронизированного обновления
- Генерация шумовых волн
- Генерация треугольных волн
- Генерация пилообразной волны
- Два канала ЦАП, независимые или одновременные преобразования
- Возможность DMA для каждого канала
- Внешние триггеры конверсии
- Режим выборки и хранения с низким энергопотреблением, с внутренним или внешним конденсатором
- До 1 Мвыб/с для внешнего вывода и 15 Мвыб/с для внутреннего вывода

Каналы ЦАП запускаются через выходы обновления таймера, которые также подключены к различным каналам DMA.

3.20

Буфер опорного напряжения (VREFBUF)

Устройства STM32G491xC/xE имеют встроенный буфер опорного напряжения, который может использоваться в качестве опорного напряжения для АЦП, ЦАП, а также в качестве опорного напряжения для внешних компонентов через вывод VREF+.

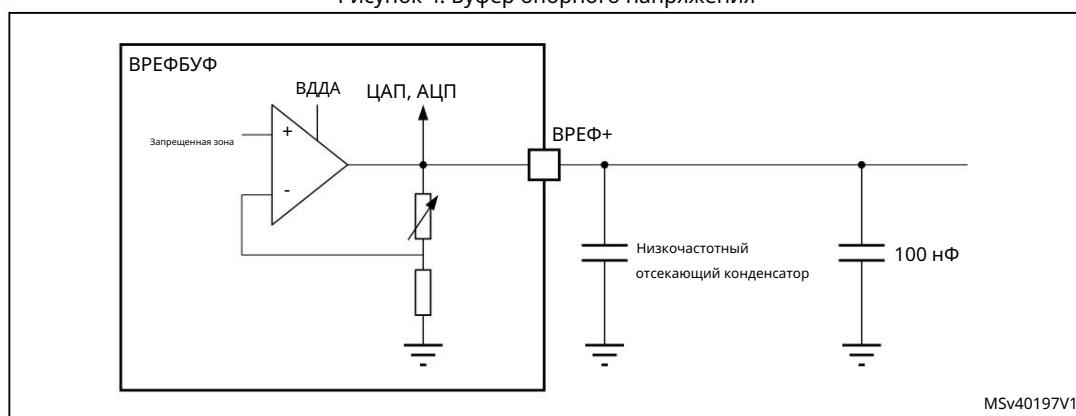
Внутренний буфер опорного напряжения поддерживает три напряжения:

- 2,048 В
- 2,5 В
- 2,9 В

Внешний источник опорного напряжения может быть подключен через вывод VREF+, когда внутренний буфер опорного напряжения отключен.

В некоторых корпусах вывод VREF+ имеет двойное соединение с выводом VDDA . В этих корпусах внутренний буфер опорного напряжения отсутствует.

Рисунок 4. Буфер опорного напряжения



MSv40197V1

3.21 Компараторы (COMP)

Устройства STM32G491xC/xE оснащены четырьмя компараторами с диапазоном напряжений от питания до питания с программируемым опорным напряжением (внутренним или внешним) и гистерезисом.

Опорное напряжение может быть одним из следующих:

- Внешний ввод/вывод
- Выходные каналы ЦАП
- Внутреннее опорное напряжение или дольное (1/4, 1/2, 3/4).

Все компараторы могут выходить из режима останова, генерировать прерывания и остановы для таймеров.

3.22 Операционный усилитель (ОУ)

Устройства STM32G491xC/xE содержат четыре операционных усилителя (OPAMP1, OPAMP2, OPAMP3, OPAMP6) с внешней или внутренней маршрутизацией повторителей и возможностью программируемого усилителя мощности.

Особенности операционного усилителя:

- Полоса пропускания 13 МГц
- Вход/выход Rail-to-rail • PGA

с неинвертирующим диапазоном усиления 2, 4, 8, 16, 32 или 64 или инвертирующим диапазоном усиления из -1, -3, -7, -15, -31 или -63

3.23 Генератор случайных чисел (ГСЧ)

Во всех устройствах встроен ГСЧ, который выдает 32-битные случайные числа, генерируемые интегральной аналоговой схемой.

3.24 Таймеры и сторожевые таймеры

Устройства STM32G491xC/xE включают в себя три усовершенствованных таймера управления двигателями, до шести универсальных таймеров, два базовых таймера, один маломощный таймер, два сторожевых таймера и таймер SysTick. В таблице ниже сравниваются характеристики усовершенствованных таймеров управления двигателями, универсальных и базовых таймеров.

Таблица 7. Сравнение функций таймера

Тип таймера	Таймер	Встречное разрешение	Тип счетчика	Коэффициент предварительного деления	Генерация запроса DMA	Захватывать/сравнить каналы	Дополнительные результаты
Передовой управление двигателем	ТИМ1, ТИМ8, ТИМ20	16-битный	Вверх, вниз, Вверх/вниз	Любое целое число от 1 до 65536	Да	4	4

Таблица 7. Сравнение функций таймера (продолжение)

Тип таймера	Таймер	Встречное разрешение	Тип счетчика	Коэффициент предварительного деления	DMA генерация запроса	Захватывать/сравнить каналы	Дополнительные результаты
Общий-цель	ТИМ2	32-битный	Вверх, вниз, Вверх/вниз	Любое целое число от 1 до 65536	Да	4	Нет
	ТИМ3, ТИМ4	16-битный	Вверх, вниз, Вверх/вниз	Любое целое число от 1 до 65536	Да	4	Нет
	ТИМ15	16-битный	Вверх	Любое целое число от 1 до 65536	Да	2	1
	ТИМ16, ТИМ17	16-битный	Вверх	Любое целое число от 1 до 65536	Да	1	1
Базовый	ТИМ6, ТИМ7	16-битный	Вверх	Любое целое число от 1 до 65536	Да	0	Нет

3.24.1 Расширенный таймер управления двигателем (TIM1, TIM8, TIM20)

Каждый из усовершенствованных таймеров управления двигателем можно рассматривать как четырёхфазный ШИМ, мультиплексированный на восемь каналов. Они имеют комплементарные выходы ШИМ с программируемыми вставленными паузами. Их также можно рассматривать как полноценные таймеры общего назначения.

Четыре независимых канала могут использоваться для:

- Захват ввода
- Сравнение выходных данных
- Генерация ШИМ (режимы, выровненные по фронту или центру) с возможностью полной модуляции (0-100%)
- Выход в одноимпульсном режиме

В режиме отладки можно заморозить счетчик таймера расширенного управления двигателем и отключить выходы ШИМ, чтобы отключить любые силовые ключи, управляемые этими выходами.

Многие функции аналогичны функциям универсальных таймеров TIMx (описанных в [разделе 3.24.2](#)), использующих ту же архитектуру, поэтому усовершенствованные таймеры управления двигателями могут работать вместе с таймерами TIMx через функцию Timer Link для синхронизации или объединения событий в цепочку.

3.24.2 Таймеры общего назначения (TIM2, TIM3, TIM4, TIM15, TIM16, TIM17)

В устройствах STM32G491xC/xE имеется до шести синхронизируемых таймеров общего назначения (см. [таблицу 7](#) для получения информации о различиях). Каждый таймер общего назначения может использоваться для формирования выходных сигналов ШИМ или служить просто генератором времени.

- TIM2, TIM3 и TIM4

Это полнофункциональные таймеры общего назначения:

- TIM2 имеет 32-битный автоперезагрузочный счетчик с повышением/понижением частоты и 32-битный предделитель
- TIM3 и TIM4 имеют 16-битный автоперезагрузочный счетчик с повышением/понижением частоты и 16-битный предделитель.

Эти таймеры оснащены четырьмя независимыми каналами для захвата входного сигнала и сравнения выходного сигнала, ШИМ или одноимпульсного режима. Они могут работать вместе или с другими таймерами общего назначения через функцию Timer Link для синхронизации или объединения событий в цепочку.

Счетчики могут быть заморожены в режиме отладки.

Все они имеют независимую генерацию запросов DMA и поддерживают квадратурные энкодеры.

- TIM15, 16 и 17

Это универсальные таймеры со средними характеристиками:

Они оснащены 16-битными счетчиками с автоперезагрузкой и 16-битными предварительными делителями частоты.

- TIM15 имеет два канала и один дополнительный канал
- TIM16 и TIM17 имеют один канал и один дополнительный канал

Все каналы могут использоваться для захвата входного сигнала и сравнения выходного сигнала, ШИМ или одноимпульсного режима вывода.

Таймеры могут работать вместе благодаря функции Timer Link для синхронизации или объединения событий в цепочку. Таймеры поддерживают независимую генерацию запросов DMA.

Счетчики могут быть заморожены в режиме отладки.

3.24.3 Базовые таймеры (TIM6 и TIM7)

Базовые таймеры используются в основном для генерации сигналов запуска ЦАП. Их также можно использовать в качестве универсальных 16-битных генераторов времени.

3.24.4 Таймер низкого энергопотребления (LPTIM1)

Устройства оснащены встроенным маломощным таймером. Этот таймер имеет независимый тактовый генератор и работает в режиме «Стоп», если тактируется от LSE, LSI или внешнего тактового генератора. Он способен выводить систему из режима «Стоп».

LPTIM1 активен в режиме остановки.

Этот маломощный таймер поддерживает следующие функции:

- 16-битный суммирующий счетчик с 16-битным регистром автоперезагрузки
- 16-битный регистр сравнения
- Настраиваемый выход: импульсный, ШИМ
- Непрерывный/однократный режим
- Возможность выбора программного/аппаратного триггера входа
- Выбираемый источник тактовой частоты
 - Внутренние источники синхронизации: LSE, LSI, HSI16 или APB
 - Внешний источник тактовой частоты через вход LPTIM (работает даже без внутреннего тактового сигнала) источник работает, используется приложением счетчика импульсов.
- Программируемый цифровой фильтр помех
- Режим кодировщика

3.24.5 Независимый наблюдательный орган (IWDG)

Независимый сторожевой таймер основан на 12-битном вычитающем счётчике и 8-битном предделителе. Он тактируется от независимой внутренней RC-схемы (БИС) с частотой 32 кГц и, поскольку работает независимо от основного тактового сигнала, может работать в режимах Stop и Standby. Он может использоваться как сторожевой таймер для сброса устройства при возникновении проблемы, так и как автономный таймер для управления тайм-аутом приложения. Он настраивается аппаратно или программно с помощью байтов опций. Счётчик можно заморозить в режиме отладки.

3.24.6 Системный оконный сторожевой таймер (WWDG)

Оконный сторожевой таймер основан на 7-битном вычитающем счётчике, который можно настроить на автономный режим работы. Он может использоваться как сторожевой таймер для сброса устройства при возникновении проблемы. Он тактируется от основного тактового сигнала. Он имеет функцию раннего предупреждения о прерывании, а счётчик может быть остановлен в режиме отладки.

3.24.7 Таймер SysTick

Этот таймер предназначен для операционных систем реального времени, но может также использоваться как стандартный вычитающий счётчик. Его особенности:

- 24-битный обратный счетчик
- Возможность автоматической перезагрузки
- Генерация маскируемого системного прерывания, когда счетчик достигает 0.
- Программируемый источник тактовой частоты

3.25 Часы реального времени (RTC) и резервные регистры

RTC поддерживает следующие функции:

Календарь с точностью до долей секунды, секунд, минут, часов (в 12- или 24-часовом формате), дня недели, даты, месяц, год в формате BCD (двоично-десятичном).

- Автоматическая коррекция для 28, 29 (високосный год), 30 и 31 дней месяца. • Два программируемых будильника.

Коррекция «на лету» от 1 до 32767 импульсов часов RTC. Это можно использовать для синхронизации с ведущими часами. • Определение

опорного сигнала: для повышения точности календаря можно использовать более точный второй источник (50 или 60 Гц).

- Цифровая калибровочная схема с разрешением 0,95 ppm для компенсации неточности кварцевого кристалла.
- Функция временной метки, которую можно использовать для сохранения содержимого календаря. Эта функция может быть активирована событием на контакте временной метки, событием несанкционированного доступа или переключением в режим VBAT .
- 17-битный таймер пробуждения с автоперезагрузкой (WUT) для периодических событий с программируемым разрешением и периодом.

Питание RTC осуществляется через переключатель, который получает питание либо от источника VDD (при его наличии), либо от контакта VBAT.

Источниками часов RTC могут быть:

- Внешний кристалл 32,768 кГц (LSE)
- Внешний резонатор или генератор (BPG)
- Внутренний маломощный RC-генератор (LSI, с типичной частотой 32 кГц) • Высокоскоростной внешний тактовый сигнал (HSE), деленный на 32.

Часы реального времени (RTC) работают в режиме VBAT и во всех режимах с низким энергопотреблением при тактировании от LSE. При тактировании от LSI часы реального времени (RTC) не работают в режиме VBAT , но работают во всех режимах с низким энергопотреблением, за исключением режима выключения.

Все события RTC (будильник, таймер пробуждения, временная метка) могут генерировать прерывание и выводить устройство из режимов пониженного энергопотребления.

3.26 Регистры вмешательства и резервного копирования (TAMP)

- 32 32-битных резервных регистра, сохраняющихся во всех режимах пониженного энергопотребления, а также в режиме VBAT . Их можно использовать для хранения конфиденциальных данных, поскольку их содержимое защищено схемой обнаружения несанкционированного доступа. Они не сбрасываются при перезагрузке системы, отключении питания, а также при выходе устройства из режима ожидания или выключения.
- До трёх контактов тампера для обнаружения внешнего несанкционированного доступа. Внешние контакты тампера можно настроить на обнаружение края, края и уровня с фильтрацией.
- Пять внутренних событий

несанкционированного доступа. • Любое обнаружение несанкционированного доступа может сгенерировать

событие временной метки RTC. • Любое обнаружение несанкционированного доступа

стирает резервные регистры. • Любое обнаружение несанкционированного доступа может сгенерировать прерывание и вывести устройство из состояния низкого уровня. режимы мощности.

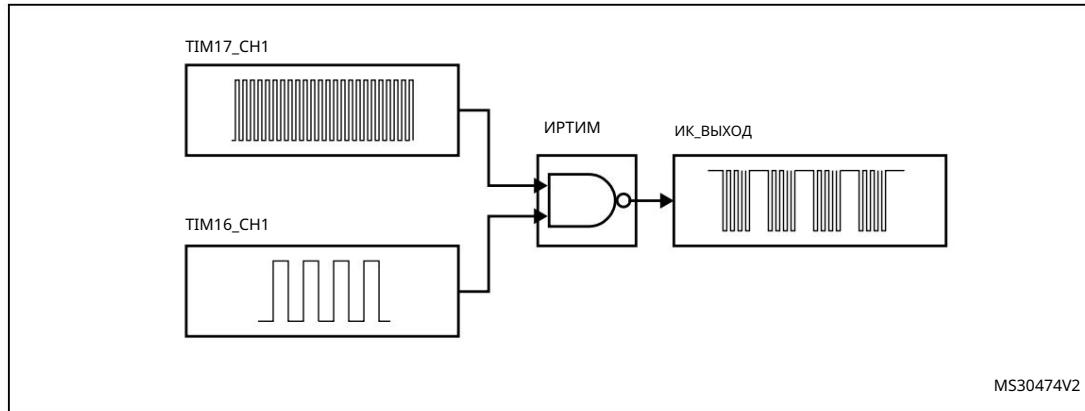
3.27 Инфракрасный передатчик

Устройства STM32G491xC/xE представляют собой решение для инфракрасного передатчика. Решение основано на внутренних соединениях между TIM16 и TIM17, как показано на рисунке ниже.

TIM17 используется для формирования несущей частоты, а TIM16 — для формирования основного передаваемого сигнала. Инфракрасный выходной сигнал доступен на PB9 или PA13.

Для генерации сигналов инфракрасного пульта дистанционного управления необходимо правильно настроить каналы TIM16_1 и TIM17_1 для формирования правильных сигналов. Все стандартные режимы модуляции ИК-импульсов можно реализовать, запрограммировав два канала сравнения выходов таймеров.

Рисунок 5. Инфракрасный передатчик



3.28 Интерфейс межинтегральных схем (I2C)

Устройство оснащено тремя встроенными интерфейсами I2C. Описание функций см. в таблице 8 «Реализация интерфейса I2C».

Интерфейс шины I2C обеспечивает связь между микроконтроллером и последовательной шиной I2C. Он управляет всеми функциями шины I2C: последовательностью, протоколом, арбитражем и синхронизацией.

Периферийное устройство I2C поддерживает:

- Совместимость со спецификацией шины I2C и руководством пользователя версии 5: –
 - Режимы ведомого и ведущего устройства, возможность работы в режиме нескольких ведущих устройств – Стандартный режим (Sm) со скоростью передачи данных до 100 кбит/с
 - Fast-mode (Fm) с битрейтом до 400 кбит/с – Fast-mode Plus (Fm+)
 - с битрейтом до 1 Мбит/с и выходным током 20 мА для управления вводом/выводом
 - 7-битный и 10-битный режим адресации, несколько 7-битных адресов подчиненных устройств
 - Программируемое время установки и удержания –
 - Дополнительное расширение тактовой частоты
 - Совместимость со спецификацией шины системного управления (SMBus) версии 2.0:
 - Аппаратная генерация и проверка PEC (проверка ошибок пакетов) с помощью ACK контроль
 - Поддержка протокола разрешения адресов (ARP)
 - Оповещение SMBus
 - Совместимость со спецификацией протокола управления системой электропитания (PMBusTM) версии 1.1. • Независимая синхронизация: выбор независимых источников синхронизации позволяет не зависеть от скорости связи I2C при перепрограммировании PCLK. • Пробуждение из режима останова при совпадении адреса. • Программируемые аналоговые и цифровые фильтры помех.
 - 1-байтовый буфер с возможностью DMA

Таблица 8. Реализация I2C Возможности

I2C(1)	I2C1	I2C2	I2C3
Стандартный режим (до 100 кбит/с)	X	X	X
Быстрый режим (до 400 кбит/с)	X	X	X
Fast-mode Plus с выходным током 20 мА для управления вводом-выводом (до 1 Мбит/с)	X	X	X
Программируемые аналоговые и цифровые фильтры шума	X	X	X
Поддержка оборудования SMBus/PMBus	X	X	X
Независимые часы	X	X	X
Выход из режима остановки при совпадении адреса	X	X	X

1. X: поддерживается

3.29 Универсальный синхронный/асинхронный приёмопередатчик (USART)

Устройства STM32G491xC/xE имеют три встроенных универсальных синхронных приемника-передатчика (USART1, USART2 и USART3) и два универсальных асинхронных приемника-передатчика (UART4, UART5).

Эти интерфейсы обеспечивают асинхронную связь, поддержку IrDA SIR ENDEC, многопроцессорный режим связи, однопроводной полудуплексный режим связи и функцию ведущего/ведомого устройства LIN. Они обеспечивают аппаратное управление сигналами CTS и RTS, а также поддержку драйвера RS485.

USART1, USART2 и USART3 также обеспечивают режим смарт-карты (совместимый с ISO 7816) и возможность связи по протоколу SPI.

USART оснащен буфером FIFO передачи (TXFIFO) и буфером приёма (RXFIFO). Режим FIFO включается программно и отключён по умолчанию.

Все USART имеют тактовый домен, независимый от тактовой частоты процессора, что позволяет USARTx ($x = 1, 2, 3, 4, 5$) выводить микроконтроллер из режима Stop. Пробуждение из режима Stop может быть выполнено:

- Обнаружение начального бита
- Любой полученный кадр данных
- Определенный запрограммированный фрейм данных
- Некоторые специфические прерывания статуса TXFIFO/RXFIFO при включении режима FIFO

Все интерфейсы USART могут обслуживаться контроллером DMA.

Таблица 9. Характеристики USART/UART/LPUART

Режимы/функции USART(1)	USART1	USART2	USART3	UART4	UART5	LPUART1	
Аппаратное управление потоком данных для модема	X	X	X	X	X	X	
Непрерывная связь с использованием DMA	X	X	X	X	X	X	
Многопроцессорная связь	X	X	X	X	X	X	
Синхронный режим	X	X	X	-	-	-	
Режим смарт-карты	X	X	X	-	-	-	
Однопроводная полудуплексная связь XXXXX X							
Блок ИК-порта SIR ENDEC	X	X	X	X	X	-	
Режим LIN	X	X	X	X	X	-	
Двойной тактовый домен	X	X	X	X	X	X	
Пробуждение из режима остановки	X	X	X	X	X	X	
Прерывание по тайм-ауту приемника	X	X	X	X	X	-	
Связь Modbus XXXXX -							
Автоматическое определение скорости передачи данных	X (4 режима)					-	
Включить драйвер	X	X	X	X	X	X	
Длина данных LPUART/USART	7, 8 и 9 бит						

Таблица 9. Характеристики USART/UART/LPUART (продолжение)

Режимы/функции USART(1)	USART1	USART2	USART3	JART4	USART5	LPUART1		
Tx/Rx FIFO						X		
Размер FIFO Tx/Rx						8		

1. X = поддерживается.

3.30 Маломощный универсальный асинхронный приёмопередатчик (LPUART)

Устройства STM32G491xC/xE оснащены одним маломощным UART. LPUART поддерживает асинхронную последовательную связь с минимальным энергопотреблением. Он поддерживает полуудуплексную однопроводную связь и работу модема (CTS/RTS). Он обеспечивает многопроцессорную связь.

LPUART оснащен буфером FIFO передачи (TXFIFO) и буфером приёма (RXFIFO). Режим FIFO включается программно и отключён по умолчанию. Он имеет домен тактовой частоты, независимый от тактовой частоты процессора, и может выводить систему из режима «стоп». Пробуждение из режима «стоп» может быть выполнено:

- Обнаружение начального бита
- Любой полученный кадр данных
- Определенный запрограммированный фрейм данных
- Некоторые специфические прерывания статуса TXFIFO/RXFIFO при включении режима FIFO

Для обеспечения скорости передачи данных LPUART до 9600 бод требуется всего лишь тактовая частота 32,768 кГц (LSE). Таким образом, даже в режиме остановки LPUART может ожидать входящий кадр, потребляя при этом крайне мало энергии. Более высокая частота тактовой частоты позволяет достичь более высоких скоростей передачи данных.

Интерфейс LPUART может обслуживаться контроллером DMA.

3.31

Последовательный периферийный интерфейс (SPI)

Три интерфейса SPI обеспечивают скорость передачи данных до 75 Мбит/с в ведущем режиме и до 41 Мбит/с в ведомом, полуудуплексном, полнодуплексном и симплексном режимах. 3-битный предделитель частоты обеспечивает восемь частот ведущего режима, а размер кадра настраивается от 4 до 16 бит. Интерфейсы SPI поддерживают импульсный режим NSS, режим TI и аппаратный расчёт CRC.

Два стандартных интерфейса I2S (мультиплексированных с SPI2 и SPI3), поддерживающих четыре различных аудиостандарта, могут работать как ведущий или ведомый в полуудуплексном режиме связи. Они могут быть настроены на передачу 16, 24 или 32 бит с разрешением данных 16 или 32 бит и синхронизированы по заданному сигналу. Частота дискретизации звука от 8 до 192 кГц устанавливается с помощью 8-битного программируемого линейного предделителя. В ведущем режиме он может выдавать тактовый сигнал для внешнего аудиокомпонента с частотой, в 256 раз превышающей частоту дискретизации.

Все интерфейсы SPI могут обслуживаться контроллером DMA.

3.32 Последовательные аудиоинтерфейсы (SAI)

Устройство оснащено одним встроенным интерфейсом SAI. Интерфейс шины SAI обеспечивает связь между микроконтроллером и последовательным аудиопротоколом.

3.32.1 Периферийные устройства SAI поддерживают

- Два независимых аудиоподблока, которые могут быть передатчиками или приемниками с соответствующими FIFO. • Интегрированные FIFO на 8 слов для каждого аудиоподблока. • Синхронный или асинхронный режим между аудиоподблоками. • Независимая конфигурация ведущего или ведомого для обоих аудиоподблоков. • Генератор тактовой частоты для каждого аудиоблока для независимой выборки аудиочастот. когда оба аудиоподблока настроены в главном режиме.
- Настраиваемый размер данных: 8, 10, 16, 20, 24, 32 бита.
- Периферийное устройство с большой настраиваемостью и гибкостью, позволяющее использовать, например, следующие аудиопротоколы: I2S, LSB или MSB-justified, PCM/DSP, TDM, AC'97 и выход SPDIF.
- Доступно до 16 слотов с настраиваемым размером и с возможностью выбора, какие из них активны в аудиокадре.
- Количество бит на кадр можно настраивать. • Активный уровень синхронизации кадров можно настраивать (смещение, длина в битах, уровень).
 - Положение первого активного бита в слоте можно настраивать.
 - Для передачи данных сначала младший или старший значащий бит.
 - Режим отключения звука.
 - Возможность стерео/моно аудиокадра. •
- Возможность настройки фронта стробирования тактового сигнала связи (SCK).
 - Флаги ошибок с соответствующими прерываниями, если они включены.
 - Обнаружение переполнения и недогрузки.
 - Ожидаемое обнаружение сигнала кадровой синхронизации в ведомом режиме.
 - Обнаружение сигнала поздней кадровой синхронизации в ведомом режиме.
 - Кодек не готов к режиму AC'97 на приеме.
 - Источники прерывания при включении:
 - Ошибки.
 - Запросы FIFO.
- Интерфейс DMA с 2 выделенными каналами для управления доступом к выделенному интегрированному FIFO каждого аудиоподблока SAI.

Таблица 10. Реализация функций SAI

Возможности SAI	Поддержка(1)
I2S, выравнивание по LSB или MSB, PCM/DSP, TDM, AC'97	X
Режим без звука	X
Возможность стерео/моно аудиофрейма	X
16 слотов	X

Таблица 10. Реализация функций SAI (продолжение)

Возможности SAI	Поддержка(1)
Настраиваемый размер данных: 8, 10, 16, 20, 24, 32 бита	X
Размер FIFO	X (8 слов)
SPDIF	X

1. X: поддерживается.

3.33 Контроллерная сеть (FDCAN1, FDCAN2)

Подсистема сети контроллеров (CAN) состоит из двух модулей CAN и оперативной памяти сообщений.

Два модуля CAN (FDCAN1 и FDCAN2) соответствуют стандарту ISO 11898-1 (спецификация протокола CAN версии 2.0, части А, В) и спецификации протокола CAN FD версии 1.0.

Память ОЗУ сообщений объемом 2 Кбайт реализует фильтры, приемные FIFO, приемные буферы, передачу событий FIFO, передающие буферы.

3.34 Универсальная последовательная шина (USB)

Устройства STM32G491xC/xE содержат встроенное периферийное устройство USB с полной скоростью, совместимое со спецификацией USB версии 2.0. Внутренний физический уровень USB поддерживает сигнализацию USB FS,строенную подтяжку DP и обнаружение заряда аккумулятора в соответствии со спецификацией зарядки аккумуляторов версии 1.2. Интерфейс USB реализует функциональный интерфейс полной скорости (12 Мбит/с) с дополнительной поддержкой управления питанием канала USB 2.0. Он имеет программно настраиваемую настройку конечной точки с пакетной памятью до 1 Кбайт и поддержкой приостановки/возобновления. Для него требуется точный тактовый сигнал 48 МГц, который может быть сгенерирован внутренней основной ФАПЧ (источник тактового сигнала должен использовать кварцевый генератор HSE) или внутренним генератором 48 МГц в режиме автоматической подстройки. Синхронизация для этого генератора может быть взята из самого потока данных USB (сигнализация SOF), что позволяет работать без кварцевого резонатора.

3.35 USB Type-C™ / USB-контроллер подачи питания (UCPD)

Устройство оснащено одним контроллером (UCPD), совместимым со спецификациями USB Type-C Rev. 1.2 и USB Power Delivery Rev. 3.0.

Контроллер использует специальные входы/выходы, поддерживающие требования USB Type-C и USB Power Delivery, включая:

- Подтягивающие (Rp, все значения) и подтягивающие (Rd) резисторы USB Type-C •

Поддержка «разряженной батареи»

- Передача и прием сообщений USB Power Delivery • Поддержка FRS (быстрая смена ролей)

Цифровой контроллер обрабатывает, в частности:

- Определение уровня USB Type-C с устранением дребезга, генерация прерываний
- Обнаружение FRS, генерация прерывания
- Интерфейс на уровне байтов для полезной нагрузки USB Power Delivery, генерация прерываний (совместим с DMA)
- Делители синхронизации USB Power Delivery (включая предварительный делитель тактовой частоты)
- Генерация/проверка CRC
- Кодирование/декодирование 4b5b
- Упорядоченные наборы (с программируемой маской упорядоченного набора при приеме)
- Восстановление частоты в приемнике во время преамбулы

Интерфейс обеспечивает работу с низким энергопотреблением, совместимую с режимом остановки, сохраняя способность обнаруживать входящие сообщения USB Power Delivery и сигналы FRS.

3.36 Система восстановления часов (CRS)

Устройства оснащены специальным блоком, обеспечивающим автоматическую подстройку внутреннего генератора 48 МГц для обеспечения его оптимальной точности во всем рабочем диапазоне. Эта автоматическая подстройка основана на внешнем сигнале синхронизации, который может быть получен от сигнала USB SOF, от генератора LSE, от внешнего сигнала на выводе CRS_SYNC или сгенерирован пользовательским программным обеспечением. Для более быстрого захвата при запуске также возможно сочетание автоматической и ручной подстройки.

3.37 Интерфейс памяти Quad-SPI (QUADSPI)

Quad-SPI — это специализированный коммуникационный интерфейс, предназначенный для флэш-памяти с одним, двумя или четырьмя портами SPI. Он может работать в любом из трёх следующих режимов:

- Косвенный режим: все операции выполняются с использованием регистров QUADSPI.
- Режим опроса состояния: регистр состояния внешней флэш-памяти периодически считывается и прерывание может быть сгенерировано в случае установки флага.
- Режим отображения памяти: внешняя флэш-память отображается в памяти и рассматривается системой так, как если бы это была внутренняя память.

Пропускную способность и емкость можно увеличить вдвое, используя режим двойной флэш-памяти, в котором доступ к двум счетверенным модулям флэш-памяти SPI осуществляется одновременно.

Интерфейс Quad-SPI поддерживает:

- Косвенный режим: все операции выполняются с использованием регистров QUADSPI. • Режим опроса состояния: регистр состояния внешней флэш-памяти периодически считывается, и в случае установки флага может быть сгенерировано прерывание.
- Режим отображения памяти: внешняя флэш-память отображается в памяти и воспринимается системой как внутренняя память.
- Три функциональных режима: косвенный, опрос состояния и отображение памяти • Поддержка SDR и DDR
 - Полностью программируемый код операции как для косвенного, так и для отображеного в памяти режима
 - Полностью программируемый формат кадра как для косвенного режима, так и для режима отображения памяти
 - Каждую из 5 следующих фаз можно настроить независимо (включение, длина, одинарная/двойная/четверенная связь)
 - Фаза обучения
 - Фаза адреса
 - Фаза альтернативных байтов
 - Фаза фиктивных циклов
 - Фаза данных
 - Интегрированный FIFO для приема и передачи.
 - Допускается 8-, 16- и 32-битный доступ к данным.
- Канал DMA для операций в косвенном режиме • Программируемое маскирование для управления внешним флагом флэш-памяти • Управление тайм-аутом
 - Генерация прерывания по порогу FIFO, тайм-ауту, совпадению статуса, завершению операции и ошибке доступа

3.38 Поддержка разработки

3.38.1 Последовательный отладочный порт JTAG (SWJ-DP)

Интерфейс Arm SWJ-DP встроен и представляет собой комбинированный порт отладки JTAG и последовательного провода, позволяющий подключать к целевому устройству либо последовательный провод отладки, либо JTAG-зонд.

Отладка выполняется с использованием всего двух контактов вместо пяти, требуемых JTAG (контакты JTAG могут быть повторно использованы как GPIO с альтернативной функцией): контакты JTAG TMS и TCK используются совместно с SWDIO и SWCLK соответственно, а определенная последовательность на контакте TMS используется для переключения между JTAG-DP и SW-DP.

3.38.2 Встроенная трассировка макроячейки™

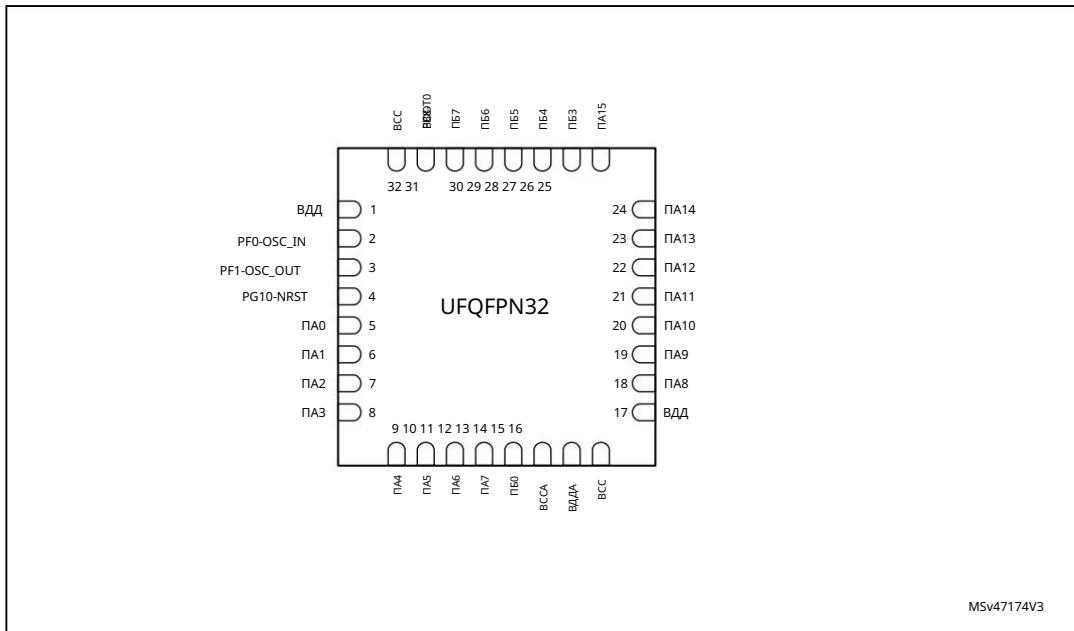
Встроенная в Arm макроячейка трассировки обеспечивает более чёткую визуализацию потока инструкций и данных внутри ядра процессора, передавая сжатые данные с очень высокой скоростью с устройств STM32G491xC/xE через небольшое количество контактов ETM на внешний аппаратный анализатор портов трассировки (TPA). Информация о потоке инструкций и данных в реальном времени может быть записана и затем отформатирована для отображения на хост-компьютере, на котором запущено программное обеспечение отладчика. Аппаратное обеспечение TPA доступно для приобретения у распространённых поставщиков средств разработки.

Встроенная трассировочная макроячейка работает со сторонними программными инструментами отладки.

4 Распиновка и описание выводов

4.1 Описание распиновки UFQFPN32

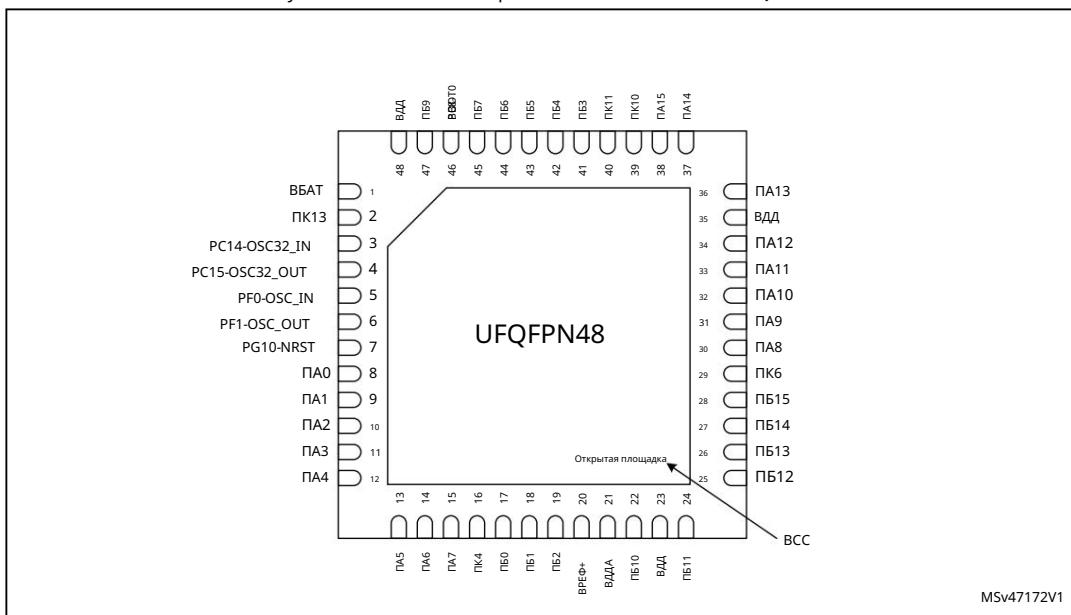
Рисунок 6. Распиновка микросхемы STM32G491xC/xE UFQFPN32



1. На рисунке выше показан вид упаковки сверху.

4.2 Описание распиновки UFQFPN48

Рисунок 7. Распиновка микросхемы STM32G491xC/xE UFQFPN48

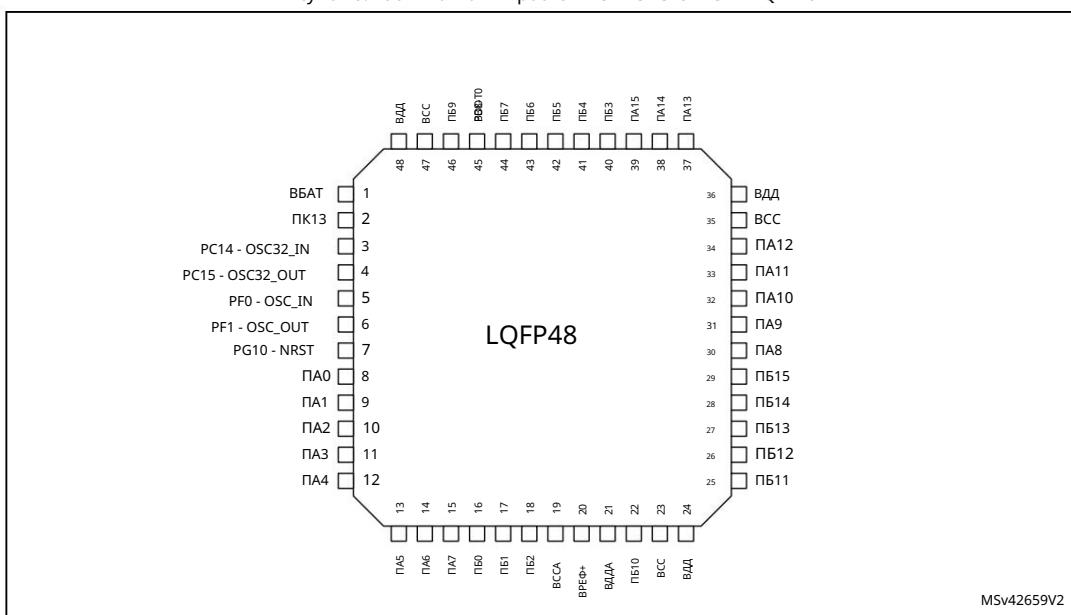


1. На рисунке выше показан вид упаковки сверху.

2. Контактные площадки VSS подключаются к открытой контактной площадке.

4.3 Описание распиновки LQFP48

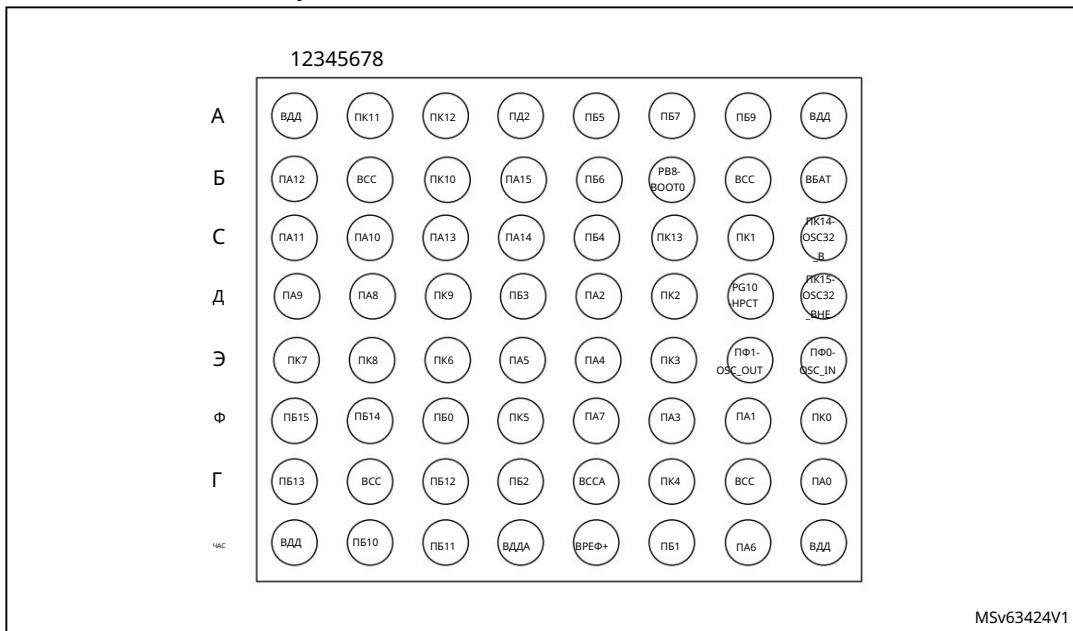
Рисунок 8. Распиновка микросхемы STM32G491xC/xE LQFP48



1. На рисунке выше показан вид упаковки сверху.

4.4 Описание балласта WLCSP64

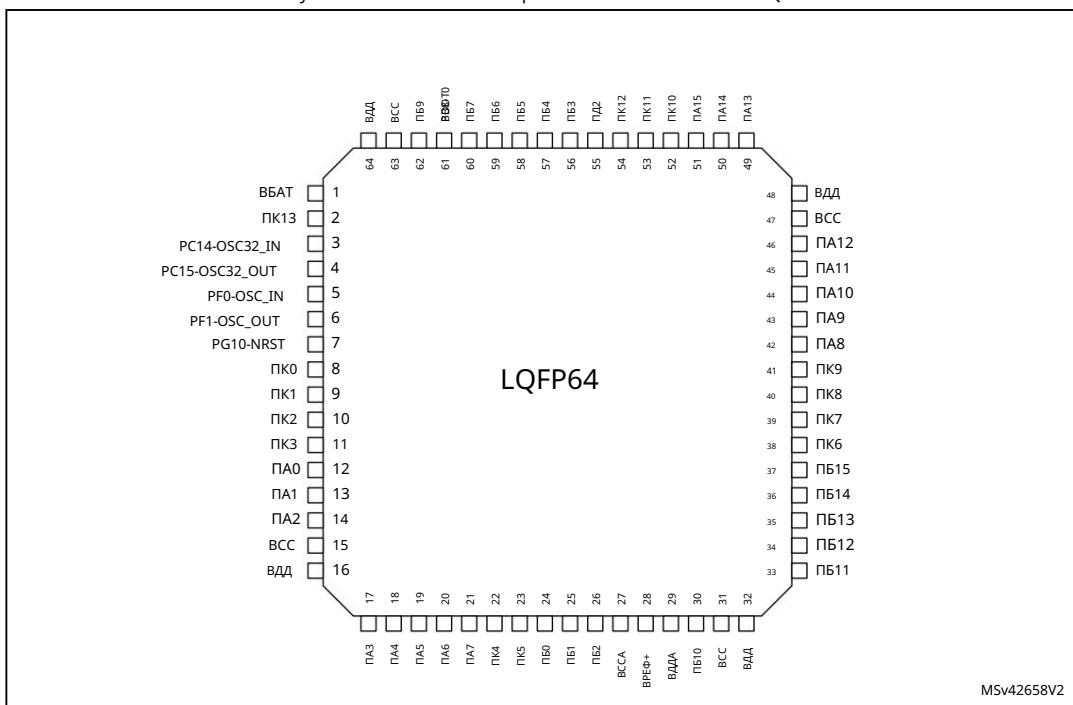
Рисунок 9. Балласт STM32G491xC/xE WLCSP64



1. На рисунке выше показан вид упаковки сверху.

4.5 Описание распиновки LQFP64

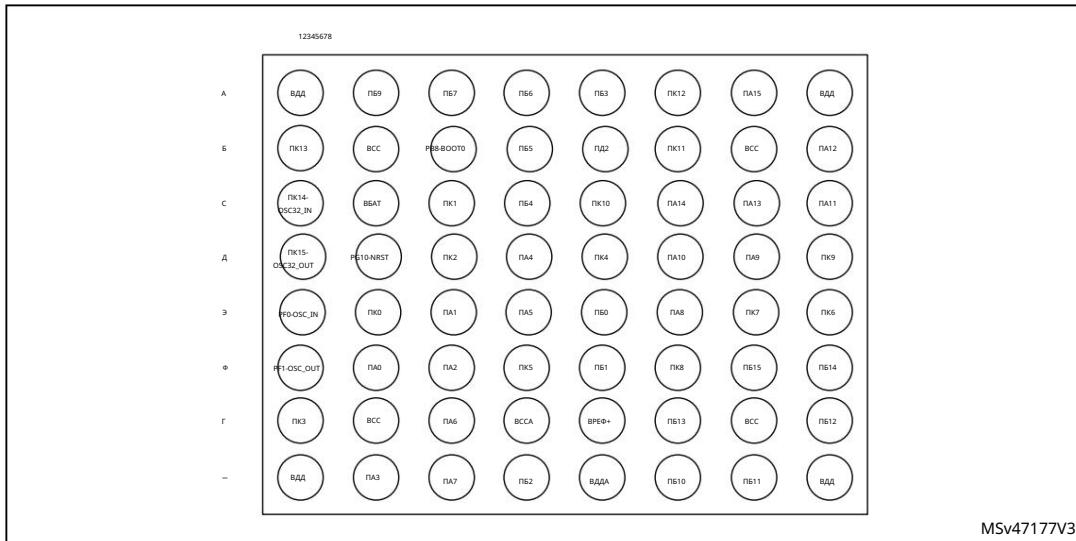
Рисунок 10. Распиновка микросхемы STM32G491xC/xE LQFP64



1. На рисунке выше показан вид упаковки сверху.

4.6 Описание баллов UFBGA64

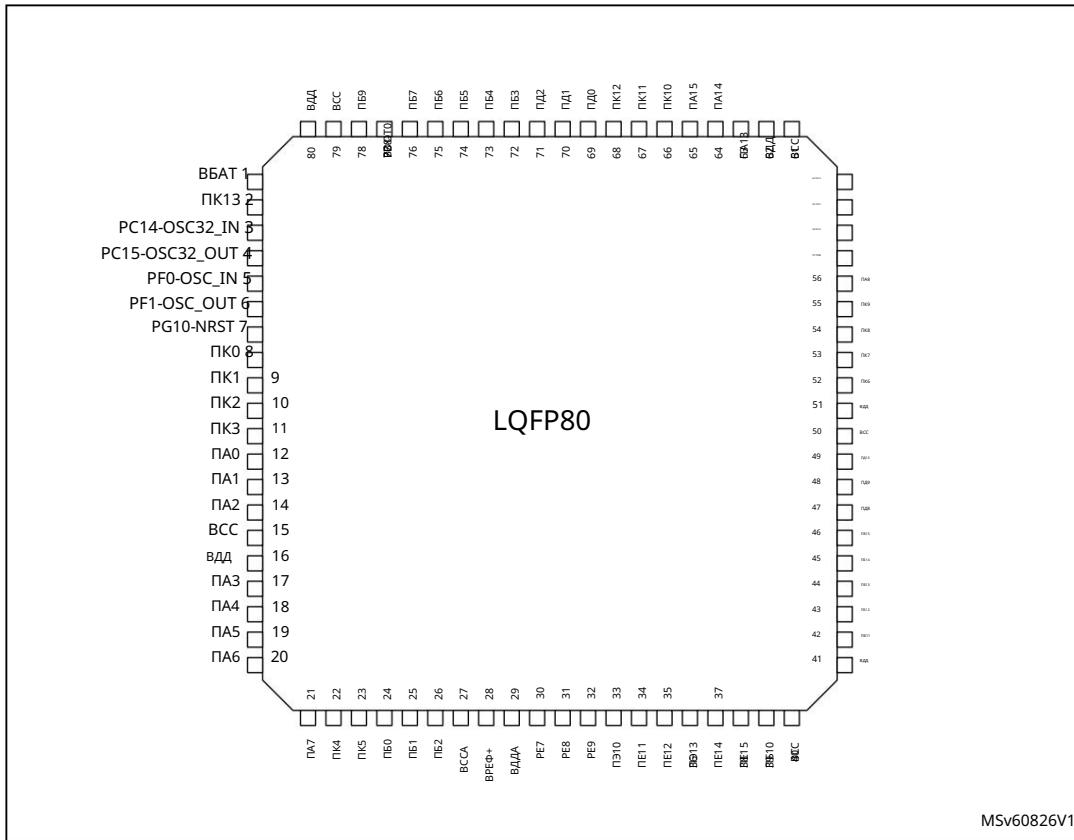
Рисунок 11. Балласт STM32G491xC/xE UFBGA64



1. На рисунке выше показан вид упаковки сверху.

4.7 Описание распиновки LQFP80

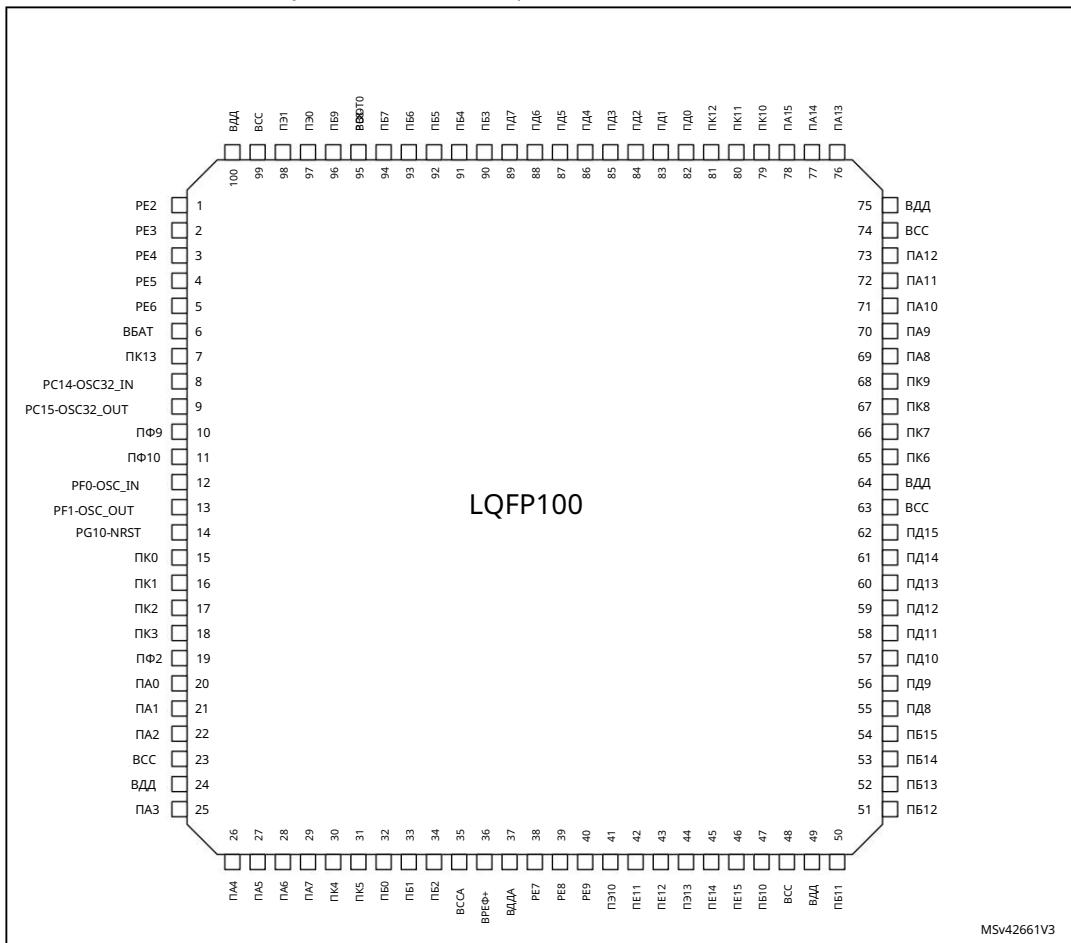
Рисунок 12. Распиновка микросхемы STM32G491xC/xE LQFP80



1. На рисунке выше показан вид упаковки сверху.

4.8 Описание распиновки LQFP100

Рисунок 13. Распиновка микросхемы STM32G491xC/xE LQFP100



1. На рисунке выше показан вид упаковки сверху.

4.9 Определение пин-кода

Таблица 11. Условные обозначения/сокращения, используемые в таблице распиновки

Имя	Аббревиатура	Определение
Имя пин-кода	Если в скобках под названием контакта не указано иное, функция контакта во время и после сброса совпадает с фактическим названием контакта.	
Тип штифта	С	Штифт питания
	*	Только входной контакт
	Без(имена)	Входной/выходной контакт
Структура ввода-вывода	ФТ	5 В толерантный ввод-вывод
	ТТ	3,6 В толерантный ввод-вывод
	Б	Выделенный контакт BOOT0
	HPCT	Двунаправленный вывод сброса со встроенным слабым подтягивающим резистором
	Вариант для ТТ или ФТ I/O	
	_a	Ввод/вывод с функцией аналогового переключения, поставляемой VDDA
	_c	Ввод-вывод, поддержка USB Type-C PD
	_d	Функция ввода-вывода, USB Type-C PD при разряде батареи
	_f	I/O, поддержка Fm+
	_y(1)	Ввод/вывод с функцией USB
Примечания	Если в примечании не указано иное, все входы/выходы устанавливаются как плавающие входы во время и после сброса.	
Функции вывода	Альтернативный функции	Функции, выбранные через регистры GPIOx_AFR
	Дополнительные функции	Функции, напрямую выбираемые/включаемые через периферийные регистры

1. Соответствующие структуры ввода-вывода — FT_u.

Таблица 12. Определение контактов STM32G491xC/xE(1)

Номер контакта							Имя пин-кода (функция после сброса)	Быт/ФГ	Быт/ФГ	Причина	Альтернативные функции	Дополнительные функции	
UQFPN32	UQFPN48	LQFP48	WLCP64	LQFP64	UFBGA64	LQFP80	LQFP100						
-	-	-	-	-	-	-	-	1	РЕ2	Ввод/вывод ФТ -	TRACECK, TIM3_CH1, SAI1_CK1, TIM20_CH1, SAI1_MCLK_A, СОБЫТИЕ	-	
-	-	-	-	-	-	-	-	2	РЕ3	Ввод/вывод ФТ -	TRACED0, TIM3_CH2, TIM20_CH2, САИ1_SD_B, СОБЫТИЕ	-	
-	-	-	-	-	-	-	-	3	РЕ4	Ввод/вывод ФТ -	TRACED1, TIM3_CH3, САИ1_Д2, ТИМ20_Ч1Н, SAI1_FS_A, EVENTOUT	-	
-	-	-	-	-	-	-	-	4	РЕ5	Ввод/вывод ФТ -	TRACED2, TIM3_CH4, САИ1_CK2, ТИМ20_Ч2Н, САИ1_CCK_A, СОБЫТИЕ	-	
-	-	-	-	-	-	-	-	5	РЕ6	Ввод/вывод ФТ -	TRACED3, SAI1_D1, ТИМ20_Ч3Н, САИ1_СД_A, СОБЫТИЕ	WKUP3, RTC_TAMP3	
-	1	1	В8 1	С2 1				6	VBAT S--			-	-
-	2 2	C6 2	В1 2					7	ПК13	Ввод/вывод FT	(2) (3)	TIM1_BKIN, ТИМ1_Ч1Н, ТИМ8_Ч4Н, СОБЫТИЕ	WKUP2, RTC_TAMP1, RTC_TS, RTC_OUT1
-	3	3	С8 3	С1 3				8	ПК14- OSC32_IN	Ввод/вывод FT	(2) (3)	СОБЫТИЕ	OSC32_IN
-	4 4	Д8 4	Д1 4					9	ПК15- OSC32_OUT	Ввод/вывод FT	(2) (3)	СОБЫТИЕ	OSC32_OUT
-	-	-	-	-	-	-	-	10	ПФ9	Ввод/вывод ФТ -		TIM20_BKIN, TIM15_CH1, SPI2_SCK, QUADSPI1_BK1_IO1, SAI1_FS_B, EVENTOUT	-
-	-	-	-	-	-	-	-	11	ПФ10	Ввод/вывод ФТ -		TIM20_BKIN2, TIM15_CH2, SPI2_SCK, QUADSPI1_CLK, SAI1_D3, СОБЫТИЕ ВЫХОД	-

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт/3 Борту/3	Приемник Приемника	Альтернативные функции	Дополнительные функции	
UFQFN32	UFQFPN48	LQFP48	WL CSP64	LQFP64	UFBGA64	LQFP80	LQFP100					
2	5	5 E8 5 E	5 12	PF0-OSC_IN	I/O	FT_fa -				I2C2_SDA, SPI2 NSS/I2S2_WS, TIM1_43H, СОБЫТИЕ	ADC1_IN10, OSC_IN	
3	6	6 E7 6 Ф1 6 13						ПФ1- OSC_OUT	Ввод/вывод FT_a -	SPI2_SCK/I2S2_CK, СОБЫТИЕ	ADC2_IN10, COMP3_INM, OSC_OUT	
4	7	7 D7 7 D2 7 14	PG10-NRST	I/O					HPCT (4)	-	MCO, EVENTOUT	HPCT
-	-	- Ф8 8 E2 8 15						ПК0	Ввод/вывод FT_a -	LPTIM1_IN1, TIM1_CH1, LPUART1_RX, СОБЫТИЕ	ADC12_IN6, COMP3_INM	
-	-	- C7 9 C3 9 16						ПК1	Ввод/вывод TT_a -	LPTIM1_OUT, TIM1_42, LPUART1_TX, QUADSPI1_BK2_IO0, САИ1_СД_A, СОБЫТИЕ	ADC12_IN7, COMP3_INP	
-	-	- Д6 10 Д3 10 17						ПК2	Ввод/вывод FT_a -	LPTIM1_IN2, TIM1_CH3, COMP3_OUT, TIM20_CH2, QUADSPI1_BK2_IO1, СОБЫТИЕ	ADC12_IN8	
-	-	- Е6 11 Г1 11 18						ПК3	Ввод/вывод FT_a -	LPTIM1_ETR, TIM1_CH4, SAI1_D1, TIM1_BKIN2, QUADSPI1_BK2_IO2, САИ1_СД_A, СОБЫТИЕ	ADC12_IN9	
-	-	-	-	-	-	-	19	ПФ2	Ввод/вывод FT -	TIM20_CH3, I2C2_SMBA, СОБЫТИЕ	-	
5	8	8 G8 12 F2 12 20						ПА0	Ввод/вывод TT_a -	TIM2_CH1, USART2_CTS, COMP1_OUT, TIM8_BKIN, TIM8_ETR, TIM2_ETR, EVENTOUT	ADC12_IN1, COMP1_INM, COMP3_INP, RTC_TAMP2, WKUP1	
6	9	9 Ф7 13 Е3 13 21						ПА1	Ввод/вывод TT_a -	RTC_REFIN, TIM2_CH2, USART2_RTS_DE, TIM15_41H, СОБЫТИЕ	ADC12_IN2, COMP1_INP, OPAMP1_VINP, OPAMP3_VINP, OPAMP6_VINM	

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт/3 ширина	Приложение	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFPN48	LQFP48	WL CSP64	LQFP64	UFBGA64	LQFP80	LQFP100				
7 10 10 Д5 14 Ф5 14 22	-	- Г7 15 Г2 15 23	-	-	-	-	-	ПА2	Ввод/вывод ТТ_а -	TIM2_Ч3, USART2_TX, COMP2_OUT, TIM15_CH1, QUADSPI1_BK1_NCS, LPUART1_RX, UCPD1_FRSTX,	ADC1_IN3, COMP2_INM, OPAMP1_VOUT, WKUP4/LSCO
-	-	- Н8 16 Н1 16 24	-	-	-	-	-	VSS S--	-	-	-
8 11 11 F6 17 H2 17 25	-	-	-	-	-	-	-	ПА3	Ввод/вывод ТТ_а -	TIM2_CH4, SAI1_CK1, USART2_RX, TIM15_CH2, QUADSPI1_CLK, LPUART1_RX, SAI1_MCLK_A, СОБЫТИЕ	ADC1_IN4, COMP2_INP, OPAMP1_VINM/ OPAMP1_VINP
9 12 12 E5 18 Д4 18 26	-	-	-	-	-	-	-	ПА4	Ввод/вывод ТТ_а -	TIM3_CH2, SPI1 NSS, SPI3 NSS/I2S3_WS, USART2_CK, SAI1_FS_B, EVENTOUT	ADC2_IN17, DAC1_OUT1, COMP1_INM
10 13 13 E4 19 Е4 19 27	-	-	-	-	-	-	-	ПА5	Ввод/вывод ТТ_а -	TIM2_CH1, TIM2_ETR, SPI1_SCK, UCPD1_FRSTX, СОБЫТИЕ	ADC2_IN13, DAC1_OUT2, COMP2_INM, OPAMP2_VINM
11 14 14 Н7 20 Г3 20 28	-	-	-	-	-	-	-	ПА6	Ввод/вывод ТТ_а -	TIM16_CH1, TIM3_CH1, TIM8_BKIN, SPI1_MISO, TIM1_BKIN, COMP1_OUT, QUADSPI1_BK1_IO3, LPUART1_CTS, СОБЫТИЕ	ADC2_IN3, OPAMP2_VOUT
12 15 15 Ф5 21 Н3 21 29	-	-	-	-	-	-	-	ПА7	Ввод/вывод ТТ_а -	TIM17_CH1, TIM3_CH2, TIM8_CH1N, SPI1_MOSI, TIM1_Ч1Н, COMP2_OUT, QUADSPI1_BK1_IO2, UCPD1_FRSTX,	ADC2_IN4, COMP2_INP, OPAMP1_VINP, OPAMP2_VINP
-	16 - Г6 22 Д5 22 30	-	-	-	-	-	-	ПК4	Ввод/вывод FT_f а -	TIM1_ETR, I2C2_SCL, USART1_TX, QUADSPI1_BK2_IO3, СОБЫТИЕ	ADC2_IN5

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт/3 ширина	Приложение	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFN48	LQFP48	WLCP64	LQFP64	UFBGA64	LQFP80	LQFP100				
-	-	-	Φ4 23	Φ4 23	31			ПК5	Ввод/вывод ТТ_а -	TIM15_BKIN, SAI1_D3, ТИМ1_Ч4Н, USART1_RX, СОБЫТИЕ	ADC2_IN11, OPAMP1_VINM, OPAMP2_VINM, WKUP5
13	17	16	Φ3 24	E5 24	32			ПБ0	Ввод/вывод ТТ_а -	ТИМ3_Ч3, ТИМ8_Ч2Н, ТИМ1_Ч2Н, QUADSPI1_BK1_IO1, UCPD1_FRSTX, СОБЫТИЕ	ADC1_IN15/AD C3_IN12, COMP4_INP, OPAMP2_VINP, OPAMP3_VINP
-	18	17	H6 25	Φ5 25	33			ПБ1	Ввод/вывод ТТ_а -	ТИМ3_Ч4, ТИМ8_Ч3Н, ТИМ1_Ч3Н, COMP4_OUT, QUADSPI1_BK1_IO0, LPUART1_RTS_DE, СОБЫТИЕ	ADC1_IN12/AD C3_IN1, COMP1_INP, OPAMP3_VOUT, OPAMP6_VINM
-	19	18	Γ4 26	H4 26	34			ПБ2	Ввод/вывод ТТ_а -	RTC_OUT2, LPTIM1_OUT, TIM20_CH1, I2C3_SMBA, QUADSPI1_BK2_IO1, СОБЫТИЕ	ADC2_IN12, COMP4_INM, OPAMP3_VINM
14	-	19	Γ5 27	Γ4 27	35			VSSA S- -			-
-	20	20	H5 28	Γ5 28	36			ВРЕФ+	C	-	-
-	21	21	H4 29	H5 29	37	VDDA	S- -				-
15	-	-	-	-	-	-	-	VDDA/VREF+ S- -			-
-	-	-	-	-	-	-	30	PE7	Ввод/вывод ТТ_а -	TIM1_ETR, SAI1_SD_B, СОБЫТИЕ	ADC3_IN4, COMP4_INP
-	-	-	-	-	-	-	31	PE8	Ввод/вывод ТТ_а -	ТИМ1_Ч1Н, SAI1_SCK_B, СОБЫТИЕ	ADC3_IN6, COMP4_INM
-	-	-	-	-	-	-	32	PE9	Ввод/вывод ТТ_а -	ТИМ1_CH1, SAI1_FS_B, СОБЫТИЕ	ADC3_IN2
-	-	-	-	-	-	-	33	ПЭ10	Ввод/вывод ТТ_а -	ТИМ1_Ч2Н, QUADSPI1_CLK, SAI1_MCLK_B, СОБЫТИЕ	ADC3_IN14
-	-	-	-	-	-	-	34	ПЕ11	Ввод/вывод ТТ_а -	ТИМ1_Ч2, QUADSPI1_BK1_NCS, СОБЫТИЕ	ADC3_IN15

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Быть/гл диагностич	Примечание	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFN48	LQFP48	WL CSP64	LQFP64	UFQGA64	LQFP80	LQFP100				
-	-	-	-	-	-	-	35 43	ПЕ12	Ввод/вывод FT_a -	ТИМ1_ЧЗН, QUADSPI1_BK1_IO0, СОБЫТИЕ	ADC3_IN16
-	-	-	-	-	-	-	36 44	ПЭ13	Ввод/вывод FT_a -	ТИМ1_ЧЗ, QUADSPI1_BK1_IO1, СОБЫТИЕ	ADC3_IN3
-	-	-	-	-	-	-	37 45	ПЕ14	Ввод/вывод FT -	ТИМ1_Ч4, TIM1_BKIN2, QUADSPI1_BK1_IO2, СОБЫТИЕ	-
-	-	-	-	-	-	-	38 46	ПЕ15	Ввод/вывод FT -	ТИМ1_BKIN, ТИМ1_Ч4Н, USART3_RX, QUADSPI1_BK1_IO3, СОБЫТИЕ	-
- 22 22 H2 30 H6 39 47								ПБ10	Ввод/вывод TT_a -	ТИМ2_ЧЗ, USART3_TX, LPUART1_RX, QUADSPI1_CLK, TIM1_BKIN, САИ1_CCK_A, СОБЫТИЕ	OPAMP3_VINM
16 23 Г2 31 Г7 40 48								VSS S -			-
17 23 24 H1 32 H8 41 49								VDD S -			-
- 24 25 Г3 33 H7 42 50								ПБ11	Ввод/вывод TT_a -	ТИМ2_Ч4, USART3_RX, LPUART1_TX, QUADSPI1_BK1_NCS, СОБЫТИЕ	ADC12_IN14, OPAMP6_VOUT
- 25 26 Г3 34 Г8 43 51								ПБ12	Ввод/вывод TT_a -	I2C2_SMBA, SPI2 NSS/I2S2_WS, TIM1_BKIN, USART3_CK, LPUART1_RTS_DE, FDCAN2_RX, СОБЫТИЕ	ADC1_IN11, OPAMP6_VINP
- 26 27 Г1 35 Г6 44 52								ПБ13	Ввод/вывод TT_a -	SPI2_SCK/I2S2_CK, ТИМ1_Ч1Н, USART3_CTS, LPUART1_CTS, FDCAN2_TX, СОБЫТИЕ	ADC3_IN5, OPAMP3_VINP, OPAMP6_VINP

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Быть/гз диагност.	Примечания	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFN48	LQFP48	WL CSP64	LQFP64	UFGA64	LQFP80	LQFP100				
- 27	28	Φ2 36	Φ8 45	53				ПБ14	Ввод/вывод FT_a -	TIM15_CH1, SPI2_MISO, ТИМ1_Ч2Н, USART3_RTS_DE, COMP4_OUT, СОБЫТИЕ	ADC1_IN5, OPAMP2_VINP
- 28	29	Φ1 37	Φ7 46	54				ПБ15	Ввод/вывод FT_a -	RTC_REFIN, TIM15_CH2, ТИМ15_Ч1Н, COMP3_OUT, ТИМ1_Ч3Н, SPI2_MOSI/I2S2_SD, СОБЫТИЕ	ADC2_IN15
-	-	-	-	-	-	- 47	55	ПД8	Ввод/вывод FT_a -	USART3_TX, СОБЫТИЕ	-
-	-	-	-	-	-	- 48	56	ПД9	Ввод/вывод FT_a -	USART3_RX, СОБЫТИЕ	OPAMP6_VINP
-	-	-	-	-	-	- 49	57	ПД10	Ввод/вывод FT_a -	USART3_CK, СОБЫТИЕ	ADC3_IN7
-	-	-	-	-	-	-	- 58	ПД11	Ввод/вывод FT_a -	USART3_CTS, СОБЫТИЕ	ADC3_IN8
-	-	-	-	-	-	-	- 59	ПД12	Ввод/вывод FT_a -	TIM4_CH1, USART3_RTS_DE, СОБЫТИЕ	ADC3_IN9
-	-	-	-	-	-	-	- 60	ПД13	Ввод/вывод FT_a -	TIM4_CH2, EVENTOUT ADC3_IN10	
-	-	-	-	-	-	-	- 61	ПД14	Ввод/вывод FT_a -	TIM4_CH3, EVENTOUT	ADC3_IN11, OPAMP2_VINP
-	-	-	-	-	-	-	- 62	ПД15	Ввод/вывод FT_a -	TIM4_CH4, SPI2_NSS, СОБЫТИЕ	-
-	-	-	-	-	-	-	- 50	VSS S-		-	-
-	-	-	-	-	-	-	64	VDD S -		-	-
- 29	- E3	38	E8	52	65			ПК6	Ввод/вывод FT -	ТИМ3_Ч1, ТИМ8_Ч1, I2S2_MCK, EVENTOUT	-
-	-	- E1	39	E7	53	66		ПК7	Ввод/вывод FT -	ТИМ3_Ч2, ТИМ8_Ч2, I2S3_MCK, EVENTOUT	-
-	-	- E2	40	Φ6	54	67		ПК8	Ввод/вывод FT_f -	ТИМ3_Ч3, ТИМ8_Ч3, TIM20_CH3, I2C3_SCL, СОБЫТИЕ	-

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт/3 Борту/4	Приемник	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFPN48	LQFP48	WLCP64	LQFP64	UFBGA64	LQFP80	LQFP100				
-	-	-	Д3 41	Д8 55	68			ПК9	Ввод/вывод FT_f -	ТИМ3_Ч4, ТИМ8_Ч4, I2SCKIN, TIM8_BKIN2, I2C3_SDA, EVENTOUT	-
18 30 30	Д2 42	E5 56	69					ПА8	Ввод/вывод FT_f -	MKO, I2C3_SCL, I2C2_SDA, I2S2_MCK, ТИМ1_Ч1, USART1_CK, TIM4_ETR, SAI1_CK2, САИ1_CCK_A, СОБЫТИЕ	-
19 31 31	Д1 43	Д7 57	70					ПА9	Ввод/вывод FT_fd (5)	I2C3_SMBA, I2C2_SCL, I2S3_MCK, TIM1_CH2, USART1_TX, ТИМ15_BKIN, TIM2_CH3, SAI1_FS_A, СОБЫТИЕ	UCPD1_DBCC1
20 32 32	C2 44	Д6 58	71					ПА10	Ввод/вывод FT_da (5)	TIM17_BKIN, USB_CRS_SYNC, I2C2_SMBA, SPI2_MISO, TIM1_CH3, USART1_RX, TIM2_CH4, TIM8_BKIN, САИ1_Д1, САИ1_СД_А,	UCPD1_DBCC2, PVD_IN
21 33 33	C1 45	C8 59	72					ПА11	Ввод/вывод FT_u -	SPI2_MOSI/I2S2_SD, ТИМ1_Ч1Н, USART1_CTS, COMP1_OUT, FDCAN1_RX, ТИМ4_Ч1, ТИМ1_Ч4, TIM1_BKIN2, СОБЫТИЕ	USB_DM
22 34 34	Б1 46	Б8 60	73					ПА12	Ввод/вывод FT_u -	TIM16_CH1, I2SCKIN, ТИМ1_Ч2Н, USART1_RTS_DE, COMP2_OUT, FDCAN1_TX, TIM4_CH2, TIM1_ETR, СОБЫТИЕ	USB_DP
-	- 35	Б2 47	Б7 61	74				VSS S- -		-	-
- 35	36 A1	48 A8	62 75					VDD S- -		-	-

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт/3 ширина	Приемник	Альтернативные функции	Дополнительные функции		
UFQFN32	UFQFPN48	LQFP48	WL CSP64	LQFP64	UFBGA64	LQFP80	LQFP100						
23	36	37	C3	49	C7	63	76			ПА13	Ввод/вывод FT_f (6)	SWDIO-jTMS, TIM16_41H, I2C1_SCL, IR_OUT, USART3_CTS, TIM4_CH3, SAI1_SD_B, СОБЫТИЕ	-
24	37	38	C4	50	C6	64	77			ПА14	Ввод/вывод FT_f (6)	SWCLK-jTCK, LPTIM1_OUT, I2C1_SDA, TIM8_CH2, TIM1_BKIN, USART2_TX, SAI1_FS_B, EVENTOUT	-
25	38	39	54	51	A7	65	78			ПА15	Ввод/вывод FT_f (6)	JTDI, TIM2_CH1, TIM8_CH1, TIM20_ETR, I2C1_SCL, SPI1_NSS, SPI3_NSS/I2S3_WS, USART2_RX, UART4_RTS_DE, TIM1_BKIN, TIM2_ETR,	-
- 39	- B3	52	C5	66	79					ПК10	Ввод/вывод FT -	TIM8_CH1N, UART4_TX, SPI3_SCK/I2S3_CK, USART3_TX, СОБЫТИЕ	-
- 40	- A2	53	B6	67	80					ПК11	Ввод/вывод FT_f -	TIM8_42H, UART4_RX, SPI3_MISO, USART3_RX, I2C3_SDA, EVENTOUT	-
-	-	- A3	54	A6	68	81				ПК12	Ввод/вывод FT -	TIM8_43H, UART5_TX, SPI3_MOSI/I2S3_SD, USART3_CK, UCPD1_FRSTX, СОБЫТИЕ	-
-	-	-	-	-	-	- 69	82			ПД0	Ввод/вывод FT -	TIM8_44H, FDCAN1_RX, СОБЫТИЕ	-
-	-	-	-	-	-	- 70	83			ПД1	Ввод/вывод FT -	TIM8_CH4, TIM8_BKIN2, FDCAN1_TX, СОБЫТИЕ	-

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт шарнир	Приемник	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFPN48	LQFP48	WLCP64	LQFP64	UFBGA64	LQFP80	LQFP100				
-	-	-	A4 55	B5 71	84			ПД2	Ввод/вывод FT -	TIM3_ETR, TIM8_BKIN, UART5_RX, EVENTOUT	-
-	-	-	-	-	-	-	-85	ПД3	Ввод/вывод FT -	TIM2_CH1/TIM2_ETR, USART2_CTS, QUADSPI1_BK2_NCS, СОБЫТИЕ	-
-	-	-	-	-	-	-	-86	ПД4	Ввод/вывод FT -	ТИМ2_Ч2, USART2_RTS_DE, QUADSPI1_BK2_IO0, СОБЫТИЕ	-
-	-	-	-	-	-	-	-87	ПД5	Ввод/вывод FT -	USART2_TX, QUADSPI1_BK2_IO1, СОБЫТИЕ	-
-	-	-	-	-	-	-	-88	ПД6	Ввод/вывод FT -	TIM2_CH4, SAI1_D1, USART2_RX, QUADSPI1_BK2_IO2, САИ1_СД_A, СОБЫТИЕ	-
-	-	-	-	-	-	-	-89	ПД7	Ввод/вывод FT -	ТИМ2_Ч3, USART2_CK, QUADSPI1_BK2_IO3, СОБЫТИЕ	-
26 41	40	Д4	56	А5	72	90		ПБ3	Ввод/вывод FT (6)	JTDO/TRACESWO, TIM2_CH2, TIM4_ETR, USB_CRS_SYNC, TIM8_CH1N, SPI1_SCK, SPI3_SCK/I2S3_CK, USART2_RX, TIM3_ETR, SAI1_SCK_B, СОБЫТИЕ	-
27 42	41	C5 57	C4	73	91			ПБ4	Ввод/вывод FT_c (5) (6)	JTRST, TIM16_CH1, ТИМ3_Ч1, ТИМ8_Ч2H, SPI1_MISO, SPI3_MISO, USART2_RX, UART5_RTS_DE, TIM17_BKIN, SAI1_MCLK_B, СОБЫТИЕ	UCPD1_CC2

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Борт шага	Приемник	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFN48	LQFP48	WL CSP64	LQFP64	UFBGA64	LQFP80	LQFP100				
28	43	42	A5	58	B4	74	92	ПБ5	Ввод/вывод FT_f -	TIM16_BKIN, ТИМ3_42, ТИМ8_43Н, I2C1_SMBAS, SPI1_MOSI, SPI3_MOSI/I2S3_SD, USART2_CK, I2C3_SDA, FDCAN2_RX, TIM17_CH1, LPTIM1_IN1, SAI1_SD_B, UART5_CTS, СОБЫТИЕ	-
29	44	43	B5	59	A4	75	93	ПБ6	Ввод/вывод FT_c (5)	TIM16_41Н, ТИМ4_41, ТИМ8_41, TIM8_ETR, USART1_TX, COMP4_OUT, FDCAN2_TX, TIM8_BKIN2, LPTIM1_ETR, SAI1_FS_B, EVENTOUT	UCPD1_CC1
30	45	44	A6	60	A3	76	94	ПБ7	Ввод/вывод FT_f -	TIM17_41Н, TIM4_CH2, I2C1_SDA, TIM8_BKIN, USART1_RX, COMP3_OUT, TIM3_CH4, LPTIM1_IN2, UART4_CTS, СОБЫТИЕ	-
31	46	45	B6	61	B3	77	95	PB8-BOOT0	I/O FT_f (7)	TIM16_CH1, TIM4_CH3, SAI1_CK1, I2C1_SCL, USART3_RX, COMP1_OUT, FDCAN1_RX, TIM8_CH2, TIM1_BKIN, SAI1_MCLK_A, СОБЫТИЕ	-
-	47	46	A7	62	A2	78	96	ПБ9	Ввод/вывод FT_f -	TIM17_CH1, TIM4_CH4, SAI1_D2, I2C1_SDA, IR_OUT, USART3_TX, COMP2_OUT, FDCAN1_TX, ТИМ8_43, ТИМ1_43Н, SAI1_FS_A, EVENTOUT	-

Таблица 12. Определение контактов STM32G491xC/xE(1) (продолжение)

Номер контакта							Имя пин-кода (функция после сброса)	Биты FT	Примечание	Альтернативные функции	Дополнительные функции
UFQFN32	UFQFN48	LQFP48	WLCP64	LQFP64	UFBGA64	LQFP80	LQFP100				
-	-	-	-	-	-	-	- 97	ПЭ0	Ввод/вывод FT -	TIM4_ETR, TIM20_CH4H, TIM16_CH1, TIM20_ETR, USART1_TX, СОБЫТИЕ	-
-	-	-	-	-	-	-	- 98	ПЭ1	Ввод/вывод FT -	TIM17_CH1, TIM20_CH4, USART1_RX, СОБЫТИЕ	-
32	-47	57	63	E2	79	99		VSS S--		-	-
1	48	48	A8	64	A1	80	100	VDD S--		-	-

1. Доступность функции зависит от выбранного устройства.

2. PC13, PC14 и PC15 питаются через силовой ключ. Поскольку ключ потребляет лишь ограниченный ток (3 mA), использование GPIO PC13 - PC15 в режиме выхода ограничено:

Скорость не должна превышать 2 МГц при максимальной нагрузке 30 пФ. Эти GPIO нельзя использовать в качестве источников тока (например, для управления светодиодом).

3. После включения резервного домена PC13, PC14 и PC15 работают как GPIO. Их функция зависит от содержимого регистров RTC, которые не сбрасываются при сбросе системы. Подробную информацию об управлении этими GPIO см. в описании резервного домена и регистров RTC в справочном руководстве RM0440 «STM32G4 Series advanced Arm® 32-разрядный процессор. MCU».

4. Вывод PG10-NRST является толерантным к FT, если он сконфигурирован как PG10 GPIO с помощью байтов опций, за исключением времени запуска до тех пор, пока байты опций не будут активированы. загружены.

5. После сброса можно активировать подтягивающий резистор ($R_d = 5,1 \text{ к}\Omega$ от периферийного устройства UCPD) на PB6, PB4 (UCPD1_CC1, Подтягивание к земле на PB6 (UCPD1_CC1) активируется высоким уровнем на PA9 (UCPD1_DBCC1). Подтягивание к земле на PB4 (UCPD1_CC2) активируется высоким уровнем на PA10 (UCPD1_DBCC2). Управление подтягиванием к земле (поддержка питания периферийного устройства UCPD при разряженной батарее) можно отключить, установив бит UCPD1_DBDIS=1 в регистре PWR_CR3. PB4, PB6 имеют функцию UCPD_CC, которая реализует внутренний подтягивающий резистор (5,1 кОм), управляемый напряжением на выводе UCPD_DBCC (PA10, PA9). Высокий уровень на выводе UCPD_DBCC активирует подтягивание к земле на выводе UCPD_CC. Эффект подтягивания вниз на линиях CC можно устранить, используя бит UCPD1_DBDIS = 1 (отключение USB Type-C и подачи питания при разряженной батарее) в регистре PWR_CR3.

6. После сброса эти выводы настраиваются как альтернативные функции отладки JTAG/SW, а также активируются внутренние подтягивающие резисторы на выводах PA15, PA13, PB4 и внутренние подтягивающие резисторы на выводе PA14.

7. Рекомендуется после запуска перевести PB8 в режим, отличный от аналогового, чтобы ограничить потребление, если штифт неисправен. Не подключен.



4.10

Альтернативные функции

DS13122 Версия 4

63/197

Таблица 13. Альтернативная функция

Порт	АФ0	АФ1	АФ2	АФ3	АФ4	АФ5	АФ6	АФ7	АФ8	АФ9	АФ10	АФ11	АФ12	АФ13	АФ14	АФ15
SYS_AF	ЛПТИМ1/ ТИМ2 /15/16/17	COMP1/I2C3 /ТИМ1/2/3/4/8/ 15/20	COMP3/САИ1/ ТИМВ/15/20/У СБ	I2C1/2/3/TIM 1/8/16/17	I2S2/3/ Инфракрасный/5 M8/УАПП4/5	I2S2/3/ Инфракрасный/5 d/SPI2/3/TIM 18/20	USART1/2/3	KOMP1/2/3/4/1 2C3/LPUART1/ UART4/5	FDCAN1/2/T IM1/8/15	QUADSPI1/ ТИМ2/3/4/8/1 7	ЛПТИМ/ ТИМ1/8	LPUART1/S АИ1/ТИМ1	САИ1	САИ1/ТИМ 15 февраля 2013 года T4/5/UCP Д1	событие	
ПА0	-	ТИМ2_Ч1	-	---				USART2_CTS COMP1_OUT TIM8_BKIN TIM8_ETR	-- TIM2_ET				P	событие ВНЕ		
	PA1_R	TC_REFIN TIM2_CH2	-	---				USART2 RTS DE	-	TIM15_CH1_H	-	-	--		событие ВНЕ	
	ПА2	-	ТИМ2_Ч3	-	---			USART2_TX COMP2_OUT TIM15_CH1 QUADSP11_BK1_NCS	-	-	LPUART1_T_X	-	UCPD1_F RSTX	событие ВНЕ		
	ПА3	-	ТИМ2_Ч4	-	САИ1_СК1	-		USART2_RX	-	TIM15_CH2 QUADSP11_KLK	-	LPUART1_R_X	САИ1_M CLK_A	-	событие ВНЕ	
	ПА4	-	-	ТИМ3_Ч2	-	-	SPI1 NSS	SPI3_NSS/I2 S3_WS	USART2 CK	-	-		САИ1_ФС _Б	-	событие ВНЕ	
	ПА5	-	ТИМ2_Ч1	TIM2_ETR	-	-	SPI1_SCK	-	-	-	UCPD1_F			RSTX	событие ВНЕ	
	ПА6	-	TIM16_CH1	TIM3_CH1	-	TIM8_BKIN SPI1_MISO TIM1_BKIN	-	COMP1_OUT	-	QUADSP11_BK1_IO3	-	LPUART1_C_TC	-	-	событие ВНЕ	
	ПА7	-	TIM17_CH1	ТИМ3_Ч2	-	TIM8_CH1N SPI1_MOSI TIM1_CH1N	-	COMP2_OUT	-	QUADSP11_BK1_IO2	-	UCPD1_F		RSTX	событие ВНЕ	
	ПА8	MKO	-	I2C3_SCL	-	I2C2_SDA I2S2_MCK TIM1_CH1 USART1_CK		-	-	TIM4_ETR	-	САИ1_CK _A	-	САИ1_CK _A	событие ВНЕ	
	ПА9	-	-	I2C3_SMBA	-	I2C2_SCL I2S3_MCK TIM1_CH2		USART1_TX	-	TIM15_BKIN TIM2_CH3 --- SA1_FS_				A	событие ВНЕ	
	ПА10	-	TIM17_BKIN	-	USB_CRS_S YNC	I2C2_SMBA SPI2_MISO TIM1_CH3 USART1_RX		-	-	ТИМ2_Ч4 ТИМ8_БК	САИ1_D1	-	САИ1_CD _A	событие ВНЕ		
	ПА11	---				SPI2_MOSI/I 2C2_CD	TIM1_CH1N USART1_CTS COMP1_OUT FDCAN1_RX TIM4_CH1			ТИМ1_Ч4	TIM1_BKIN2	-	-		событие ВНЕ	
	ПА12	-	TIM16_CH1 --	I2SCKIN			TIM1_CH2N USART1 RTS DE	COMP2_OUT FD CAN1_TX TIM4_CH2 TIM1 ET	P	--					событие ВНЕ	
	ПА13	SWDIO- JTM5	TIM16_CH1N	-	-	I2C1_SCL	ик_выход	-	USART3_CTS	-	ТИМ4_Ч3	-	-	САИ1_CD _Б	событие ВНЕ	
	ПА14	SWCLK- JTCX	LPTIM1_OUT	-	-	I2C1_SDA TIM8_CH2 TIM1_BKIN USART2_TX		-	-	- --- SA1_FS		-	_Б	-	событие ВНЕ	
	ПА15	JTDI	ТИМ2_Ч1	TIM8_CH1	TIM20_ETR	I2C1_SCL SPI1_NSS	SPI3_NSS/I2 S3_WS	USART2_RX	UART4 RTS DE	TIM1_BKIN --				TIM2 ET P	событие ВНЕ	

STM32G491xC STM32G491xE

Распиновка и описание выводов

Таблица 13. Альтернативная функция (продолжение)

Порт	AФ0	AФ1	AФ2	AФ3	AФ4	AФ5	AФ6	AФ7	AФ8	AФ9	AФ10	AФ11	AФ12	AФ13	AФ14	AФ15
	SYS_AF	ЛПТИМ1/ ТИМ2/15/16/17	COMP1/I2C3/ ТИМ1/2/3/4/8/ 15/20	COMP3/SAI1/ ТИМ8/15/20/У С5	I2C1/2/3/TIM 1/8/16/17	I2S2/3/ Инфракрасный/SPI M8/УАПП4/5	I2S2/3/ Инфракрасный/SPI d/SPI2/3/TIM 1/ 8/20	USART1/2/3	KOMP1/2/3/4/I 2C3/LPUART1/ UART4/5	FDCAN1/2/T IM1/8/15	QUADSPI1/ ТИМ2/3/4/8/1 7	ЛПТИМ1/ ТИМ1/8	LPUART1/S АИ1/TIM1	САИ1	САИ1/TIM 15 февраля 2015 года T4/5/USCP д1	событие
ПБ0	-	-	ТИМ3_Ч3	-	TIM8_CH2N	-	ТИМ1_Ч2H	-- QUADSPI1_			БК1_И01	-- UCPD1_F			RSTX	событие ВНЕ
ПБ1	-	-	ТИМ3_Ч4	-	TIM8_CH3N	-	ТИМ1_Ч3H	-	COMP4_OUT	-	QUADSPI1_ БК1_И00	-	LPUART1_R TS_DE	-	-	событие ВНЕ
PB2	RTC_OUT2	LPT1	M1_OUT	-	TIM20_CH1_I2	C3_SMBA	--				QUADSPI1_ БК2_И01	-	--			событие ВНЕ
ПБ3	JTDO/TRAC ESWO	ТИМ2_Ч2	TIM4_ETR	USB_CRS_S YNC	TIM8_CH1N	SPI1_SCK	SPI3_SCK/I2 S3_CK	USART2_TX	-	-	TIM3_ETR	--		САИ1_СК К_Б		событие ВНЕ
ПБ4	JTRST	TIM16_CH1	TIM3_CH1	-	TIM8_CH2N	SPI1_MISO SPI3	MISO USART2_RX	UART5_RTS_	ДЕ	-	TIM17_BKIN	-- SAI1_MC			ЛК_Б	событие ВНЕ
ПБ5	-	TIM16_BKIN	TIM3_CH2	ТИМ8_CH3N	I2C1_SMBA	SPI1_MOSI	SPI3_MOSI/I 2C3_СД	USART2_SCK	I2C3_SDA	FDCAN2_RX	TIM17_CH1	LPTIM1_ ИН1	САИ1_SD_B	-	UART5_C TC	событие ВНЕ
ПБ6	-	ТИМ16_Ч1H	ТИМ4_Ч1	-	-	TIIM8_CH1	TIM8_ETR	USART1_TX	COMP4_OUT	FDCAN2_TX	ТИМ8_BKIN2	LPTIM1_ ИН1	-	-	САИ1_ФС_ Б	событие ВНЕ
ПБ7	-	ТИМ17_Ч1H	ТИМ4_Ч2	-	I2C1_SDA	TIIM8_BKIN	-	USART1_RX	COMP3_OUT	-	ТИМ3_CH4	LPTIM1_ ИН2	-	-	UART4_C TC	событие ВНЕ
ПБ8	-	TIM16_CH1	ТИМ4_Ч3	САИ1_СК1	I2C1_SCL	-	-	USART3_RX	COMP1_OUT	FDCAN1_RX	TIM8_CH2	-	ТИМ1_BKIN	-	САИ1_MC ЛК_A	событие ВНЕ
ПБ9	-	TIM17_CH1	ТИМ4_Ч4	САИ1_Д2	I2C1_SDA	-	ИК_выход	USART3_TX	COMP2_OUT	FDCAN1_TX	TIM8_CH3	-	ТИМ1_Ч3H	-	САИ1_ФС_ А	событие ВНЕ
ПБ10	-	ТИМ2_Ч3	-	---				USART3_TX	LPUART1_RX	-	QUADSPI1_ КЛК	-	ТИМ1_BKIN	-	САИ1_СК К_A	событие ВНЕ
ПБ11	-	ТИМ2_Ч4	-	---				USART3_RX	LPUART1_TX	-	QUADSPI1_ БК1_NCS	-	--			событие ВНЕ
ПБ12	--				-	I2C2_SMBA	SPI2 NSS/I2 S2_WS	TIM1_BKIN	USART3_SCK	LPUART1_RTS _DE	FDCAN2_RX	-	-	--		событие ВНЕ
PB13	-- SPI2_SCK/I2					S2_CK	TIM1_CH1N	USART3_CTS	LPUART1_CTS	FDCAN2_TX	-	-	--			событие ВНЕ
ПБ14	-	TIM15_CH1	-- SPI2_MISO	TIM1_CH2	USART3_RTS			DE	COMP4_OUT	-	-	-	--			событие ВНЕ
PB15	RTC_REFIN	TIM15_CH2	TIM15_CH1N	COMP3_OUT	TIM1_CH3N	SPI2_MOSI/I 2C2_СД				-	-	-	--			событие ВНЕ

Таблица 13. Альтернативная функция (продолжение)

Порт		AФ0	AФ1	AФ2	AФ3	AФ4	AФ5	AФ6	AФ7	AФ8	AФ9	AФ10	AФ11	AФ12	AФ13	AФ14	AФ15
SYS_AF	ЛПТИМ1/ ТИМ2/15/16/17	COMP1/I2C3/ ТИМ1/2/3/4/8/ 15/20	COMP3/SAI1/ ТИМ8/15/20/У СБ	I2C1/2/3/TIM 1/8/16/17	I2S2/3/ Инфракрасный/С M8/УАПП4/5	I2S2/3/ Инфракрасный/С d/SPI2/3/TIM 1 8/20	USART1/2/3	KOMП1/2/3/4/1/ 2C3/LPUART1/ UART4/5	FDCAN1/2/T IM1/8/15	QUADSPI1/ ТИМ2/3/4/8/1 7	ЛПТИМ1/ ТИМ1/8	LPUART1/S АИ1/ТИМ1	САИ1	САИ1/ТИМ 15 февраля 2015 года T4/5/UCP д1	СОБЫТИЕ		
AФ16	ПК0	-	LPTIM1_IN1	TIM1_Ч1	-	-	-	-	LPUART1_RX	-	-	-	-	-	-	СОБЫТИЕ ВНЕ	
	ПК1	-	LPTIM1_OUT	TIM1_CH2	-	-	-	-	LPUART1_TX	-	QUADSPI1- BK2_IO0	-	-	САИ1_СД _А	-	СОБЫТИЕ ВНЕ	
	ПК2	-	LPTIM1_IN2	TIM1_CH3 COMP3_OUT	-	-	TIM20_CH2	-- QUADSPI1- BK2_IO1	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК3	-	LPTIM1_ETR	TIM1_CH4	САИ1_Д1	-	-	TIM1_BKIN2	-- QUADSPI1- BK2_IO2	-	-	-	САИ1_СД _А	-	СОБЫТИЕ ВНЕ		
	ПК4	-	-	TIM1_ETR	-	I2C2_SCL	-	-	USART1_TX	-	-	QUADSPI1- BK2_IO3	-	-	СОБЫТИЕ ВНЕ		
	ПК5	-	-	TIM15_BKIN	САИ1_Д3	-	-	TIM1_CH4N USART1_RX	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК6	-	-	TIM3_CH1	-	TIM8_CH1	-	I2S2_MCK	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК7	-	-	TIM3_Ч2	-	TIM8_CH2	-	I2S3_MCK	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК8	-	-	TIM3_Ч3	-	TIM8_CH3	-	TIM20_CH3	-	I2C3_SCL	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК9	-	-	TIM3_Ч4	-	TIM8_CH4	I2SCKIN	TIM8_BKIN2	-	I2C3_SDA	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК10	-	-	-	-	TIM8_CH1N USART4_TX	SPI3_SCK/I2 S3_CK	USART3_TX	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК11	-	-	-	-	TIM8_CH2N USART4_RX SPI3_MISO USART3_RX	-	I2C3_SDA	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК12	-	-	-	-	TIM8_CH3N USART5_TX	SPI3_MOSI/I 2C3_СД	USART3_CK	-	-	-	-	-	UCPD1_F RSTX	СОБЫТИЕ ВНЕ		
	ПК13	-	-	TIM1_BKIN	-	TIM1_Ч1Н	-	TIM8_CH4N	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК14	-	-	-	-	-	-	-	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		
	ПК15	-	-	-	-	-	-	-	-	-	-	-	-	-	СОБЫТИЕ ВНЕ		



Таблица 13. Альтернативная функция (продолжение)

Порт	AФ0	AФ1	AФ2	AФ3	AФ4	AФ5	AФ6	AФ7	AФ8	AФ9	AФ10	AФ11	AФ12	AФ13	AФ14	AФ15
SYS_AF	ЛПТИМ1/ ТИМ2 /15/16/17	COMP1/I2C3 /ТИМ1/2/3/4/8/ 15/20	COMP3/SAI1/ ТИМ8/15/20/У Сб	I2C1/2/3/TIM 1/8/16/17	I2S2/3/ Инфракрасный/S M8/УАПП4/5	I2S2/3/ Инфракрасный/S P12/3/TIM 1/8/20	USART1/2/3	KOMП1/2/3/4/1 2C3/LPUART1/ UART4/5	FDCAN1/2/T IM1/8/15	QUADSPI1/ ТИМ2/3/4/8/1 7	ЛПТИМ1/ ТИМ1/8	LPUART1/S АИ1/ТИМ1	САИ1	САИ1/ТИМ 15 февраля 2015 года T4/5/UCP д1	СОБЫТИЕ	
PDO --				-- TIM8_CH4N				-	-	FDCAN1_RX	-	-	--			СОБЫТИЕ ВНЕ
ПД1 --				-	TIM8_CH4	-	TIM8_BKIN2	-	-	FDCAN1_TX	-	-	--			СОБЫТИЕ ВНЕ
ПД2	-	-	TIM3_ETR	-	TIM8_BKIN	UART5_RX	-	-	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД3	-	-	TIM2_CH1/TI M2_ETP	--				USART2_CTS	-	-	QUADSPI1/ BK2_IO0	-	--			СОБЫТИЕ ВНЕ
ПД4	-	-	ТИМ2_Ч2	--				USART2_RTS DE	-	-	QUADSPI1/ BK2_IO1	-	--			СОБЫТИЕ ВНЕ
ПД5 --				--				USART2_TX	-	-	QUADSPI1/ BK2_IO1	-	--			СОБЫТИЕ ВНЕ
ПД6	-	-	ТИМ2_Ч4	САИ1_Д1 --				USART2_RX	-	-	QUADSPI1/ BK2_IO2	-	-	САИ1_СД А	-	СОБЫТИЕ ВНЕ
ПД7	-	-	ТИМ2_Ч3	--				USART2_CK	-	-	QUADSPI1/ BK2_IO3	-	--			СОБЫТИЕ ВНЕ
ПД8 --				--				USART3_TX	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД9 --				--				USART3_RX	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД10 --				--				USART3_CK	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД11 --				--				USART3_CTS	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД12	-	-	ТИМ4_Ч1	--				USART3_RTS DE	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД13	-	-	ТИМ4_Ч2	-	-	-	-	-	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД14	-	-	ТИМ4_Ч3	-	-	-	-	-	-	-	-	-	--			СОБЫТИЕ ВНЕ
ПД15	-	-	ТИМ4_Ч4	-- SPI2_NSS				-	-	-	-	-	--			СОБЫТИЕ ВНЕ

Таблица 13. Альтернативная функция (продолжение)

Порт		AФ0	AФ1	AФ2	AФ3	AФ4	AФ5	AФ6	AФ7	AФ8	AФ9	AФ10	AФ11	AФ12	AФ13	AФ14	AФ15
SYS_AF	ЛПТИМ1/ ТИМ2 /15/16/17	COMP1/I2C3 /ТИМ1/2/3/4/8/ 15/20	COMP3/SAI1/ ТИМ8/15/20/У С6	I2C1/2/3/TIM 1/8/16/17	I2S2/3/ Инфракрасный/S M8/УАПП4/5	I2S2/3/ Инфракрасный/S P/I2C/3/TIM 1/8/20	USART1/2/3	KOMП1/2/3/4/1 2C3/LPUART1/ UART4/5	FDCAN1/2/T IM1/8/15	QUADSPI1/ ТИМ2/3/4/8/1 7	ЛПТИМ1/ ТИМ1/8	LPUART1/S АИ1/ТИМ1	САИ1	САИ1/ТИМ 15 февраля 2015 года T4/5/UCP д1	СОБЫТИЕ		
ПЭ0	-	-	TIM4_ETR TIM20_CH4N TIM16_CH1	-	-	TIM20_ETR USART1_TX	-	-	-	-	-	-	-	-	-	СОБЫТИЕ ВНЕ	
ПЭ1	-	-	-	-	TIM17_CH1	-	TIM20_CH4 USART1_RX	-	-	-	-	-	-	-	-	СОБЫТИЕ ВНЕ	
РЕ2	TRACECK	-	TIM3_CH1	САИ1_СК1	-	-	TIM20_CH1	-	-	-	-	-	-	-	CLK_A	-	СОБЫТИЕ ВНЕ
РЕ3	TRACED0	-	ТИМ3_Ч2	-	-- TIM20_CH2	-	-	-	-	-	-	-	-	-	Б	-	СОБЫТИЕ ВНЕ
РЕ4	TRACED1	-	ТИМ3_Ч3	САИ1_Д2	-	-	TIM20_CH1N	-	-	-	-	-	-	-	А	-	СОБЫТИЕ ВНЕ
РЕ5	TRACED2	-	ТИМ3_Ч4	САИ1_СК2	-	-	TIM20_CH2N	-	-	-	-	-	-	-	К_A	-	СОБЫТИЕ ВНЕ
РЕ6	TRACED3	-	-	САИ1_Д1	-	-	TIM20_CH3N	-	-	-	-	-	-	-	А	-	СОБЫТИЕ ВНЕ
РЕ7	-	-	TIM1_ETR	-	-	-	-	-	-	-	-	-	-	-	Б	-	СОБЫТИЕ ВНЕ
РЕ8	-	-	ТИМ1_Ч1Н	-	-	-	-	-	-	-	-	-	-	-	К_Б	-	СОБЫТИЕ ВНЕ
РЕ9	-	-	ТИМ1_Ч1	-	-	-	-	-	-	-	-	-	-	-	Б	-	СОБЫТИЕ ВНЕ
ПЭ10	-	-	ТИМ1_Ч2Н	-	-	-	-	-	-	-	-	QUADSPI1_ КЛК	-	-	САИ1_M CLK_B	-	СОБЫТИЕ ВНЕ
ПЭ11	-	-	ТИМ1_Ч2	-	-	-	-	-	-	-	-	QUADSPI1_ BK1_NCS	-	-	-	-	СОБЫТИЕ ВНЕ
ПЭ12	-	-	ТИМ1_Ч3Н	-	-	-	-	-	-	-	-	QUADSPI1_ BK1_IO0	-	-	-	-	СОБЫТИЕ ВНЕ
ПЭ13	-	-	ТИМ1_Ч3	-	-	-	-	-	-	-	-	QUADSPI1_ BK1_IO1	-	-	-	-	СОБЫТИЕ ВНЕ
ПЭ14	-	-	ТИМ1_Ч4	-	-- TIM1_BKIN2	-	-	-- QUADSPI1_	-	-	-	БК1_IO2	-	-	-	-	СОБЫТИЕ ВНЕ
ПЭ15	-	-	TIM1_BKIN	-	-- TIM1_CH4N USART3_RX	-	-	-	-	-	-	QUADSPI1_ БК1_IO3	-	-	-	-	СОБЫТИЕ ВНЕ



Таблица 13. Альтернативная функция (продолжение)

Порт		AФ0	AФ1	AФ2	AФ3	AФ4	AФ5	AФ6	AФ7	AФ8	AФ9	AФ10	AФ11	AФ12	AФ13	AФ14	AФ15
SYS_AF	ЛПТИМ1/ ТИМ2/15/16/17	COMP1/I2C3 /ТИМ1/2/3/4/8/ 15/20	COMP3/SAI1/ ТИМ8/15/20/У СБ	I2C1/2/3/TIM 1/8/16/17	I2S2/3/ Инфракрасный/С D/SPI2/3/TIM 1 8/20	I2S2/3/ Инфракрасный/С D/SPI2/3/TIM 1 8/20	USART1/2/3	KOMП1/2/3/4/1/ 2C3/LPUART1/ UART4/5	FDCAN1/2/П IM1/8/15	QUADSP11/ ТИМ2/3/4/8/1 7	ЛПТИМ1/ ТИМ1/8	LPUART1/S АИ1/ТИМ1	САИ1	САИ1/ТИМ 15 февраля 2015 года T4/5/UCP Д1	СОБЫТИЕ	СОБЫТИЕ	ВНЕ
ПФ0	--			-	I2C2_SDA	SPI2_NSS/I2 S2_WS	ТИМ1_Ч3Н	-	-	-	-	-	--			СОБЫТИЕ ВНЕ	
ПФ1	--	SPI2_SCK/I2				S2_CK	-	-	-	-	-	-	--			СОБЫТИЕ ВНЕ	
ПФ2	-	-	TIM20_CH3	-	I2C2_SMBA	-	-	-	-	-	-	-	--			СОБЫТИЕ ВНЕ	
ПФ9	-	-	TIM20_BKIN	TIM15_CH1	-	SPI2_SCK	-- QUADSP11_				БК1_И01	-	-	САИ1_ФС _Б	-	СОБЫТИЕ ВНЕ	
ПФ10	-	-	TIM20_BKIN 2	ТИМ15_Ч2	-	SPI2_SCK	-- QUADSP11_				КЛК	-	-	САИ1_ДЗ	-	СОБЫТИЕ ВНЕ	
PG10	МКО	-	-	-	-	-	-	-	-	-	-	-	--			СОБЫТИЕ ВНЕ	

5 Электрические характеристики

5.1 Параметрические условия

Если не указано иное, все напряжения указаны относительно VSS.

5.1.1 Минимальные и максимальные значения

Если не указано иное, минимальные и максимальные значения гарантируются в наихудших условиях температуры окружающей среды, напряжения питания и частоты путем испытаний на производстве на 100% устройств при температуре окружающей среды $TA = 25^{\circ}\text{C}$ и $TA = TA_{\text{max}}$ (задается выбранным диапазоном температур).

Данные, основанные на результатах характеризации, моделирования конструкции и/или технологических характеристиках, указаны в сносках к таблице и не проверялись в процессе производства.

Минимальные и максимальные значения, основанные на характеризации, относятся к выборочным испытаниям и представляют собой среднее значение плюс-минус уточненное стандартное отклонение (среднее $\pm 3\sigma$).

5.1.2 Типичные значения

Если не указано иное, типичные данные основаны на $TA = 25^{\circ}\text{C}$, $VDD = VDDA = 3$ В. Они приведены только в качестве рекомендаций по проектированию и не подвергались испытаниям.

Типичные значения точности АЦП определяются путем характеризации партии образцов из стандартной диффузионной партии во всем диапазоне температур, где 95% устройств имеют погрешность, меньшую или равную указанному значению (среднее значение $\pm 2\sigma$).

5.1.3 Типичные кривые

Если не указано иное, все типичные кривые приведены только в качестве рекомендаций по проектированию и не подвергались испытаниям.

5.1.4 Нагрузочный конденсатор

Условия нагрузки, используемые для измерения параметров штифта, показаны на [рисунке 14](#).

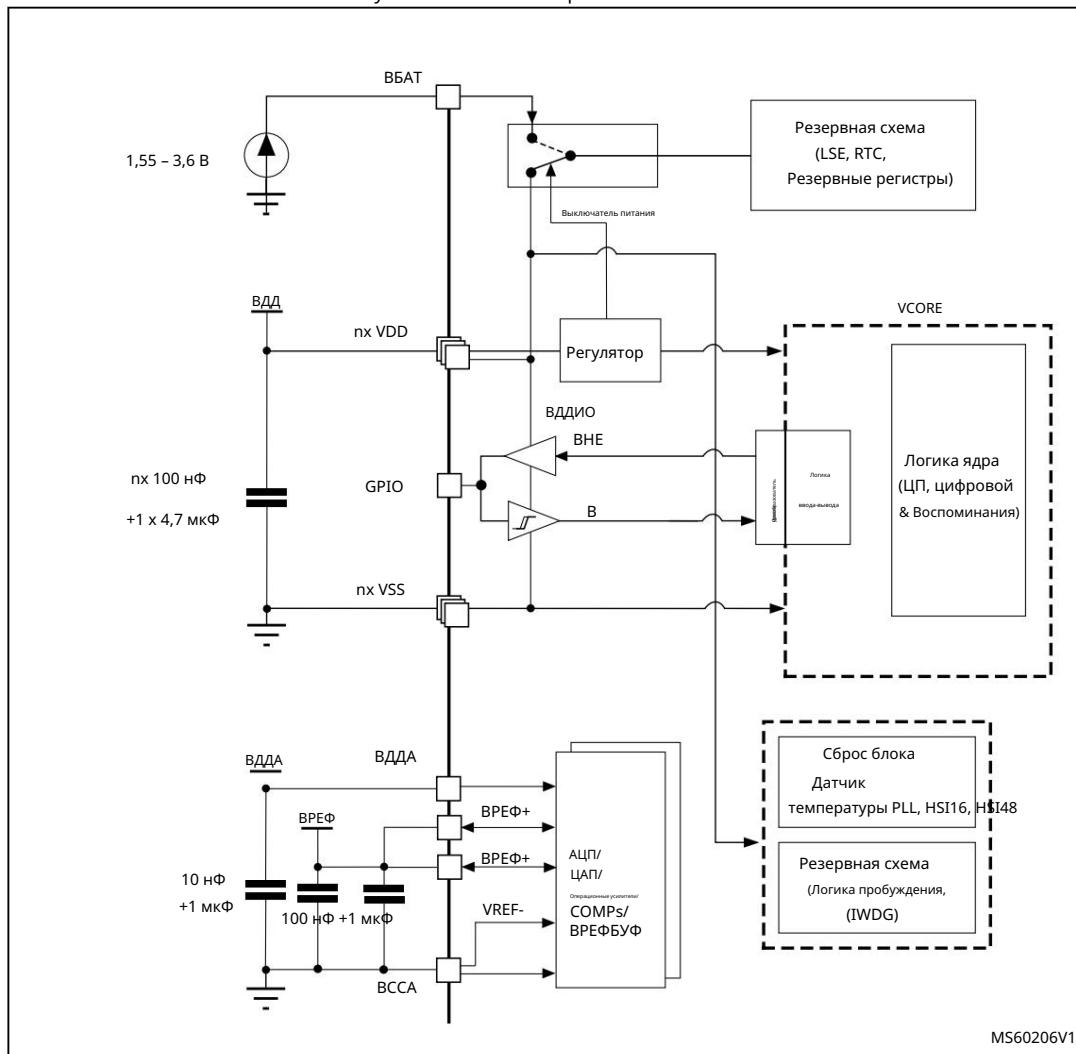
5.1.5 Входное напряжение на выводе

Измерение входного напряжения на выводе устройства описано на [рисунке 15](#).



5.1.6 Схема электроснабжения

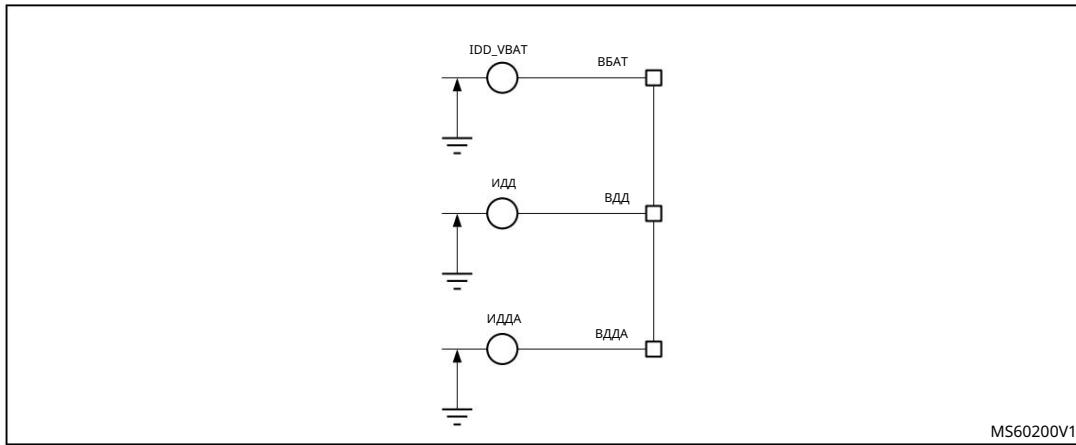
Рисунок 16. Схема электроснабжения



Внимание: Каждая пара выводов питания (V_{DD}/V_{SS}, V_{DIO}/V_{SSA} и т. д.) должна быть развязана фильтрующими керамическими конденсаторами, как показано выше. Эти конденсаторы должны располагаться как можно ближе к соответствующим контактам на нижней стороне печатной платы или ниже них для обеспечения корректной работы устройства.

5.1.7 Измерение потребления тока

Рисунок 17. Измерение потребления тока



Параметры IDD_ALL , приведенные в [таблицах 21–33](#) , представляют собой общее потребление микроконтроллера, включая ток питания VDD, VDDA и VBAT.

5.2 Абсолютные максимальные оценки

Нагрузки, превышающие абсолютные максимальные значения, указанные в [Таблице 14: Характеристики напряжения](#), [Таблице 15: Характеристики тока](#) и [Таблице 16: Тепловые характеристики](#), могут привести к необратимому повреждению устройства. Это лишь номинальные значения, и работоспособность устройства в этих условиях не гарантируется. Длительное воздействие максимальных номинальных значений может повлиять на надежность устройства. Длительное воздействие максимальных номинальных значений может повлиять на надежность устройства. Профиль назначения устройства (условия применения) соответствует квалификационному стандарту JEDEC JESD47; расширенные профили назначения предоставляются по запросу.

Таблица 14. Характеристики напряжения(1)

Символ	Рейтинги	Мин.	Макс	Единица
VDD - BCC	Внешнее основное напряжение питания (включая VDD, VDDA, VBAT и VREF+)	-0,3	4.0	
VIN(2)	Входное напряжение на контактах FT_xxx, за исключением контактов FT_c	BCC-0,3	мин (VDD, VDDA) + 4,0(3)(4)	В
	Входное напряжение на контактах FT_c	BCC-0,3	5.5	
	Входное напряжение на контактах TT_xx	BCC-0,3	4.0	
	Входное напряжение на любых других контактах	BCC-0,3	4.0	
VDDx	Различия между различными выводами питания VDDX одного и того же домена	-	50	мВ
VSSx-VSS	Различия между всеми различными заземляющими контактами(5)	-	50	
VREF+-VDDA	Допустимая разница напряжений для VREF+ > VDDA	-	0,4	В

1. Все основные контакты питания (VDD, VDDA, VBAT) и заземления (VSS, VSSA) всегда должны быть подключены к внешнему электропитанию в допустимом диапазоне.

2. Всегда необходимо соблюдать максимально допустимый ток VIN . Максимально допустимые значения тока впрыска см. в [таблице 15: Характеристики тока](#).
3. Этую формулу следует применять только к источникам питания, связанным со структурой ввода-вывода, описанной в выводе таблицы определений.
4. Для поддержания напряжения выше 4 В внутренние подтягивающие/стягивающие резисторы должны быть отключены.
5. Включите VREF-контакт.

Таблица 15. Текущие характеристики

Символ	Рейтинги	Макс. единица
IVDD Общий ток в сумме всех линий питания VDD (источник)(1)		150
IVSS Суммарный ток из суммы всех линий заземления VSS (сток)(1)		150
IVDD(PIN) Максимальный ток на каждом выводе питания VDD (источник)(1)		100
IVSS(PIN) Максимальный ток на каждом заземляющем контакте VSS (питание)(1)		100
IO(PIN-код)	Выходной ток, потребляемый любым входом/выходом и управляющим выводом, за исключением FT_f	20
	Выходной ток, потребляемый любым выводом FT_f	20
	Выходной ток, получаемый от любого входа/выхода и управляющего контакта	20
IO(PIN-код)	Общий выходной ток, потребляемый суммой всех входов/выходов и управляющих контактов (2)	100
	Общий выходной ток, получаемый путем суммирования всех входов/выходов и управляющих контактов (2)	100
IINJ(PIN)(3)	Инжектированный ток на выводы FT_xxx, TT_xx, NRST	-5/0(4)
IINJ(PIN) Общий инжектируемый ток (сумма всех входов/выходов и управляющих контактов)(5)		±25

1. Все основные контакты питания (VDD, VDDA, VBAT) и заземления (VSS, VSSA) всегда должны быть подключены к внешнему источнику питания в допустимом диапазоне.
2. Потребляемый ток должен быть правильно распределен по всем входам/выходам и управляющим контактам. Общий выходной ток ток не должен поступать/податься между двумя последовательными выводами источника питания, что касается корпусов LQFP с большим количеством выводов.
3. Положительная инъекция (когда VIN > VDD) невозможна на этих входах/выходах и не происходит для входных напряжений, ниже указанного максимального значения.
4. Отрицательный инжектор индуцируется при VIN < VSS. Превышение |IINJ(PIN)| ни в коем случае не допускается. См. также [таблицу 14: Характеристики напряжения](#) для получения информации о минимально допустимых значениях входного напряжения.
5. Когда несколько входов подаются на подачу тока, максимум |IINJ(PIN)| представляет собой абсолютную сумму отрицательные инжектированные токи (мгновенные значения).

Таблица 16. Тепловые характеристики

Символ	Рейтинги	Ценить	Единица
TSG	Диапазон температур хранения	от -65 до +150	°C
TJ _{Max}	Максимальная температура перехода	150	°C

5.3 Условия эксплуатации

5.3.1 Общие условия эксплуатации

Таблица 17. Общие условия эксплуатации

Символ	Параметр	Условия	Мин.	Макс	Единица	
fHCLK	Внутренняя тактовая частота АHB	-	0	170	МГц	
fPCLK1	Внутренняя тактовая частота APB1	-	0	170		
fPCLK2	Внутренняя тактовая частота APB2	-	0	170		
Стандартное рабочее напряжение VDD		-	1.71(1)	3.6	В	
VDDA	Аналоговое напряжение питания	Используется АЦП или КОМП	1.62	3.6	В	
		ЦАП 1 MSPS или ЦАП 15 MSPS 1,71				
		Операционный усилитель используется	2.0	3.6		
		VREFBUF используется	2.4	3.6		
		АЦП, ЦАП, операционный усилитель, комп., VREFBUF не используется	0			
VBAT	Резервное рабочее напряжение	-	1.55	3.6	В	
VIN	Входное напряжение ввода-вывода	TT_xx	-0,3	ВДД+0,3	В	
		FT_c ввод/вывод	-0,3	5		
		Все вводы/выводы, кроме TT_xx и FT_c	-0,3	МИН(МИН(VDD, VDDA)+3,6 В, 5,5 В)(2)(3)		
ПД	Рассеиваемая мощность	См. Раздел 6.10: Тепловые характеристики для соответствующего теплового сопротивления и упаковки. Затем рассчитывается рассеиваемая мощность в зависимости от температуры окружающей среды (TA), максимальной температуры перехода (Tj) и выбранного теплового сопротивления.			мВт	
TA	Температура окружающей среды для версии с суффиксом 6	Максимальная рассеиваемая мощность	-40	85	°C	
		Низкое рассеивание мощности(4)	-40	105		
	Температура окружающей среды для версии суффикса 3	Максимальная рассеиваемая мощность	-40	125		
		Низкое рассеивание мощности(4)	-40	130		
T _j	Диапазон температур перехода	Версия суффикса 6	-40	105	°C	
		Версия суффикса 3	-40	130		

1. После сброса RESET функциональность гарантируется до VBOR0 Min.

2. Эту формулу следует применять только к источникам питания, связанным со структурой ввода-вывода, описанной в таблице определения контактов.
Максимальное входное напряжение ввода/вывода — это наименьшее значение между MIN(VDD, VDDA)+3,6 В и 5,5 В.

3. Для работы с напряжением выше Min (VDD, VDDA) +0,3 В внутренние подтягивающие и стягивающие резисторы должны быть неполноценными.

4. В состоянии низкого рассеивания мощности TA может быть расширен до этого диапазона при условии, что Tj не превысит Tjmax (см. [раздел 6.10: Тепловые характеристики](#)).

5.3.2 Условия работы при включении/выключении

Параметры, приведенные в [Таблице 18](#), получены в результате испытаний, проведенных в условиях температуры окружающей среды, обобщенных в [Таблице 17](#).

Таблица 18. Условия работы при включении/выключении

Символ	Параметр	Условия	Мин.	Макс	Единица
t_{VDD}	Скорость нарастания VDD	-	0		мкс/В
	Скорость падения VDD		10		
t_{VDDA}	Скорость нарастания VDDA	-	0		мкс/В
	Скорость падения VDDA		10		

5.3.3 Характеристики встроенного блока сброса и управления питанием

Параметры, приведенные в [Таблице 19](#), получены в результате испытаний, проведенных в условиях температуры окружающей среды, обобщенных в [Таблице 17: Общие условия эксплуатации](#).

Таблица 19. Характеристики встроенного блока сброса и управления питанием

Символ	Параметр	Условия(1)	Мин.	Тип.	Макс.	Единица	измерения
$t_{RSTTEMPO}(2)$	Сбросить темп после BOR0 обнаружен	VDD растет	-	250	400		мкс
BBOR0(2)	Порог сброса отключения питания 0	Восходящий фронт	1.62	1.66	1.7		В
		Падающий фронт	1.6	1,64	1,69		
BBOR1	Порог сброса отключения питания 1	Восходящий фронт	2.06	2.1	2.14		В
		Падающий фронт	1.96	2	2.04		
BBOR2	Порог сброса отключения питания 2	Восходящий фронт	2.26	2.31	2.35		В
		Падающий фронт	2.16	2.20	2.24		
BBOR3	Порог сброса отключения питания 3	Восходящий фронт	2.56	2.61	2.66		В
		Падающий фронт	2.47	2.52	2.57		
BBOR4	Порог сброса отключения питания 4	Восходящий фронт	2,85	2,90	2,95		В
		Падающий фронт	2,76	2,81	2,86		
BPWD0	Программируемый порог детектора напряжения 0	Восходящий фронт	2.1	2.15	2.19		В
		Падающий фронт	2	2.05	2.1		
BPWD1	Порог PVD 1	Восходящий фронт	2.26	2.31	2.36		В
		Падающий фронт	2.15	2.20	2.25		
BPWD2	Порог PVD 2	Восходящий фронт	2.41	2.46	2.51		В
		Падающий фронт	2.31	2.36	2.41		
BPWD3	Порог PVD 3	Восходящий фронт	2.56	2.61	2.66		В
		Падающий фронт	2.47	2.52	2.57		

Таблица 19. Характеристики встроенного блока сброса и управления питанием (продолжение)

Символ	Параметр	Условия(1) Мин.	Тип.	Макс.	Единица измерения	
ВПВД4	Порог PVD 4	Восходящий фронт	2,69	2,74	2,79	В
		Падающий фронт	2,59	2,64	2,69	
ВПВД5	Порог PVD 5	Восходящий фронт	2,85	2,91	2,96	В
		Падающий фронт	2,75	2,81	2,86	
ВПВД6	Порог PVD 6	Восходящий фронт	2,92	2,98	3,04	В
		Падающий фронт	2,84	2,90	2,96	
tPVD_STUP	Время запуска PVD	-	-	-	8	мкс
Vhyst_BORH0	Напряжение гистерезиса BORH0	Гистерезис в непрерывном режиме	-	20	-	мВ
		Гистерезис в другом режиме	-	30	-	
Vhyst_BOR_PVD	Напряжение гистерезиса BORH (кроме BORH0) и PVD	-	-	100	-	мВ
ИДД (BOR_PVD)(2)	БОР(3) (кроме БОР0) и Потребление PVD от VDD	-	-	1.1	1.6	мкА
ВПВМ1	Мониторинг периферийного напряжения VDDA (COMP/ADC)	Восходящий фронт	1.61	1,65	1,69	В
		Падающий фронт	1.6	1,64	1,68	
ВПВМ2	Мониторинг периферийного напряжения VDDA (операционный усилитель/ЦАП)	Восходящий фронт	1.78	1,82	1,86	В
		Падающий фронт	1.77	1.81	1.85	
Vhyst_PVM1	PVM1 гистерезис	-	-	10	-	мВ
Vhyst_PVM2	PVM2 гистерезис	-	-	10	-	мВ
ИДД (PVM1/PVM2)(2)	Потребление PVM1 и PVM2 из VDD	-	-	2	-	мкА

1. Непрерывный режим означает режимы работы/спячки или включение датчика температуры в режиме энергосбережения/низкого энергопотребления. режимы сна.

2. Гарантия конструкции. Не тестировалось на производстве.

3. BOR0 включен во всех режимах (кроме выключения), и поэтому его потребление включено в поставку. таблицы текущих характеристик.

5.3.4 Встроенный источник опорного напряжения

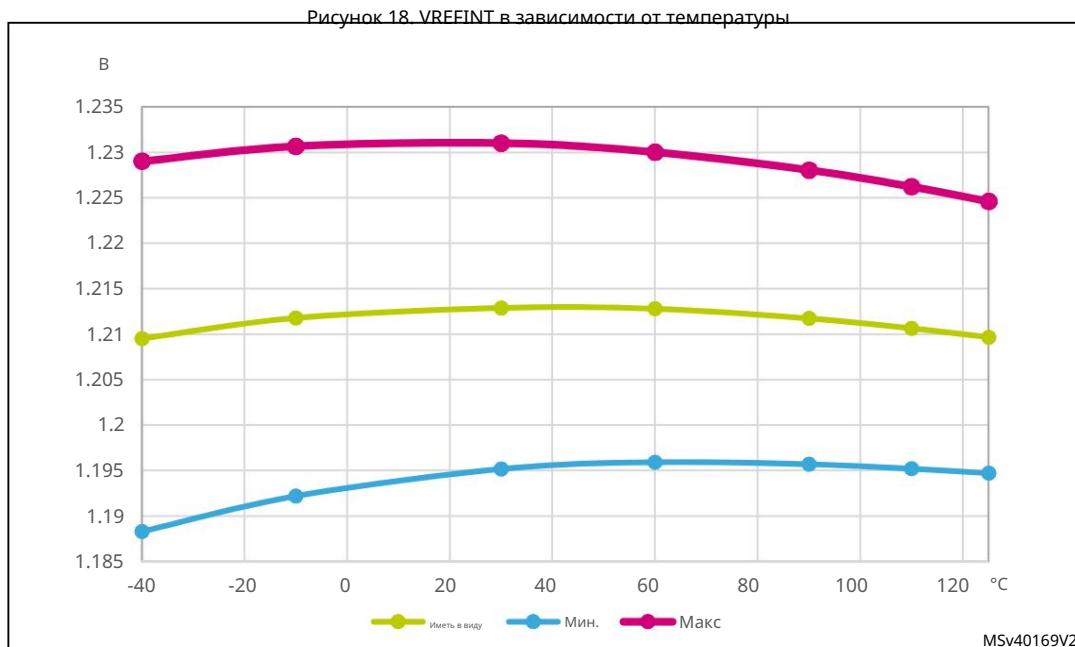
Параметры, приведенные в [Таблице 20](#), получены в результате испытаний, проведенных в условиях температуры окружающей среды и напряжения питания, обобщенных в [Таблице 17: Общие условия эксплуатации](#).

Таблица 20. Встроенный внутренний источник опорного напряжения

Символ	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
VREFINT	Внутреннее опорное напряжение	-40 °C < TA < +130 °C 1,182	1,212	1,232	В	
tS_vrefint ⁽¹⁾	Время выборки АЦП при считывании внутреннего опорного напряжения	-	4(2)	-	-	мкс
tstart_vrefint	Время начала работы буфера опорного напряжения, когда АЦП включен	-	-	8	12(2)	мкс
IDD(VREFINTBUF)	Потребление буфера VREFINT из VDD при конвертации АЦП	-	-	12.5	20(2)	мА
VREFINT	Внутреннее опорное напряжение распределено по диапазону температур	VDD = 3 В	-	5	7,5(2) мВ	
TCoeff	Средний температурный коэффициент	-40°C < TA < +130°C	-	30	50(2) ppm/°C	
ACoeff	Долгосрочная стабильность	1000 часов, T = 25°C	-	300 1000(2)	частей на миллион	
VDDCoeff	Средний коэффициент напряжения	3,0 В < VDD < 3,6 В	-	250 1200(2)	ppm/V	
VREFINT_DIV1 1/4 опорного напряжения	-		24	25	26	% ВРЕФИНТ
VREFINT_DIV2 1/2 опорного напряжения			49	50	51	
VREFINT_DIV3 3/4 опорного напряжения			74	75	76	

1. Наименьшее время выборки определяется в приложении путем многократных итераций.

2. Гарантия конструкции. Не тестировалось на производстве.



5.3.5 Характеристики тока питания

Потребление тока является функцией нескольких параметров и факторов, таких как рабочее напряжение, температура окружающей среды, загрузка контактов ввода-вывода, конфигурация программного обеспечения устройства, рабочие частоты, скорость переключения контактов ввода-вывода, расположение программы в памяти и выполняемый двоичный код.

Потребление тока измеряется, как описано на [рисунке 17: Измерение потребления тока](#).

Типичное и максимальное потребление тока

MCU находится в следующих условиях:

- Все контакты ввода/вывода находятся в режиме аналогового ввода.
- Все периферийные устройства отключены, если иное не указано явно.
- Время доступа к флэш-памяти регулируется минимальным количеством состояний ожидания, в зависимости от частоты fHCLK (см. таблицу «Количество состояний ожидания в зависимости от тактовой частоты ЦП (HCLK)», доступную в справочном руководстве RM0440 «Усовершенствованные 32-разрядные микроконтроллеры серии STM32G4 на базе архитектуры Arm®»).
- Когда периферийные устройства включены $f_{PCLK} = f_{HCLK}$
- Диапазон масштабирования напряжения 1 настраивается на частоту fHCLK следующим образом:
 - Диапазон напряжения 1, режим повышения для $150 \text{ МГц} < f_{HCLK} \leq 170 \text{ МГц}$
 - Диапазон напряжения 1 Нормальный режим для $26 \text{ МГц} < f_{HCLK} \leq 150 \text{ МГц}$

Параметры, приведенные в [таблицах 26–33](#), получены в результате испытаний, проведенных в условиях окружающей температуры и напряжения питания, обобщенных в [таблице 17: Общие условия эксплуатации](#).

Таблица 21. Потребление тока в режимах работы и энергосберегающего режима, код с обработкой данных выполняется из Flash-памяти в одном банке, ART включен (кэш включен, предварительная выборка выключена)

Символ	Параметр	Состояние		fHCLK	Тип						Макс				Единица	
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C		
IDD (без)	Ток питания в режиме работы	fHCLK = fHSE до 48 МГц включено, режим обхода ФАПЧ На частотах выше 48 МГц все периферийные устройства отключены	Диапазон 2	26 МГц	3,55	3,80	4,40	5,35	6,85	3,80	4,60	7,10	11,0		16.0	мА
				16 МГц	2,25	2,45	3,10	4,00	5,50	2,60	3,40	5,90	9,00		15.0	
				8 МГц	1,25	1,45	2,05	2,95	4,45	1,60	2,50	4,90	8,00		14.0	
				4 МГц	0,715	0,915	1,150	2,40	3,90	1,10	2,00	4,40	7,50		13.0	
				2 МГц	0,445	0,645	1,125	2,15	3,60	0,850	1,70	4,10	7,20		13.0	
				1 МГц	0,310	0,510	1,110	2,00	3,50	0,720	1,60	4,00	7,10		13.0	
				100 кГц	0,195	0,390	0,990	1,90	3,35	0,600	1,40	3,90	7,00		13.0	
			Диапазон 1 способность регулировать режим	170 МГц	26,5	27,0	28,0	29,5	31,5	28,0	29,0	33,0	38,0	45,0		
				150 МГц	22,0	22,0	23,0	24,5	26,5	23,0	24,0	28,0	32,0	38,0		
				120 МГц	17,5	18,0	19,0	20,0	22,0	19,0	20,0	23,0	27,0	34,0		
				80 МГц	12,0	12,0	13,0	14,5	16,0	13,0	14,0	18,0	22,0	28,0		
				72 МГц	10,5	11,0	12,0	13,0	15,0	12,0	13,0	16,0	20,0	27,0		
				64 МГц	9,55	9,90	11,0	12,0	14,0	11,0	12,0	15,0	19,0	26,0		
				48 МГц	7,65	8,05	8,95	10,0	12,0	7,80	9,20	13,0	17,0	24,0		
			Диапазон 1	32 МГц	5,25	5,55	6,40	7,60	9,40	5,60	6,80	11,0	15,0	21,0		
				24 МГц	3,90	4,20	5,00	6,15	7,95	4,40	5,70	8,90	13,0	20,0		
				16 МГц	2,70	3,00	3,75	4,90	6,70	3,30	4,50	7,70	12,0		19,0	



Таблица 21. Потребление тока в режимах работы и энергосберегающего режима, код с обработкой данных, работающий из флэш-памяти в одном банке, ART включен (кэш включен, предварительная выборка выключена) (продолжение)

Символ	Параметр	Состояние		fHCLK	Тип								Макс				Единица
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	105°C	125°C	
IDD (LPRun)	Ток потребления в режиме малой мощности	fHCLK = fHSE все периферийные устройства отключить		2 МГц	390	590	1200	2000	3500	990	2000	4900	8600	15000			мА
				1 МГц	240	440	1050	1850	3350	840	1800	4700	8400	15000			
				250 кГц	130	330	940	1700	3250	690	1700	4700	8400	15000			
				62,5 кГц	100	300	915	1700	3200	670	1700	4700	8400	15000			
		fHCLK = fHSI / HPRE все периферийные устройства отключить		2 МГц	815	1000	1600	2400	3950	1500	2600	5400	9300	15000			
				1 МГц	695	890	1500	2300	3800	1400	2400	5300	9100	15000			
				250 кГц	605	800	1400	2200	3750	1300	2200	5200	9000	15000			
				62,5 кГц	580	775	1400	2200	3700	1200	2300	5200	9000	15000			

Таблица 22. Потребление тока в режимах работы и энергосбережения, код с обработкой данных, работающий из SRAM1

Символ	Параметр	Состояние		fHCLK	Тип								Макс				Единица	
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	125°C	125°C		
IDD (без)	Ток питания в режиме работы fHCLK = fHSE до 48 МГц включительно, режим обхода ФАПЧ ВКЛ. выше 48 МГц все отключить периферийные устройства	Диапазон 2	26 МГц	3,15	3,40	4,05	4,95	6,50	3,40	4,30	6,70	9,80					15.0	мА
			16 МГц	2,00	2,25	2,85	3,75	5,30	2,40	3,20	5,60	8,80					14.0	
			8 МГц	1,10	1,30	1,95	2,85	4,35	1,50	2,30	4,70	7,90					13.0	
			4 МГц	0,650	0,855	1,145	2,35	3,90	0,970	1,90	4,30	7,40					13.0	
			2 МГц	0,415	0,615	1,120	2,10	3,65	0,750	1,70	4,10	7,20					13.0	
			1 МГц	0,295	0,495	1,110	2,00	3,50	0,640	1,50	3,90	7,10					13.0	
			100 кГц	0,190	0,385	0,985	1,90	3,40	0,530	1,40	3,80	7,00					12.0	
		Диапазон 1 Режим ускорения	170 МГц	23,5	24,0	25,0	26,5	28,5	25,0	26,0	30,0	35,0	42,0					
			150 МГц	19,5	19,5	20,5	22,0	24,0	20,0	22,0	25,0	29,0	36,0					
			120 МГц	15,5	16,0	17,0	18,0	20,0	17,0	18,0	21,0	25,0	32,0					
			80 МГц	10,5	11,0	11,5	13,0	15,0	12,0	13,0	16,0	20,0	27,0					
			72 МГц	9,50	9,85	10,5	12,0	14,0	11,0	12,0	15,0	19,0	26,0					
			64 МГц	8,50	8,85	9,65	11,0	12,5	9,00	11,0	14,0	18,0	25,0					
			48 МГц	6,85	7,25	8,10	9,30	11,0	7,00	8,40	12,0	16,0	23,0					
			32 МГц	4,70	5,05	5,85	7,00	8,90	5,10	6,30	9,50	14,0	21,0					
			24 МГц	3,50	3,80	4,60	5,75	7,60	4,00	5,30	8,50	13,0					19.0	
			16 МГц	2,45	2,70	3,50	4,60	6,45	3,00	4,20	7,40	12,0					18.0	

Таблица 22. Потребление тока в режимах работы и энергосбережения, код с обработкой данных, работающий из SRAM1 (продолжение)

Символ	Параметр	Состояние		fHCLK	Тип								Макс				Единица
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	105°C	125°C	
IDD (LPRun)	Ток потребления в режиме малой мощности	fHCLK = fHSE все периферийные устройства отключить		2 МГц	350	550	1150	1950	3450	840	1900	5000	8700	15000			мкА
				1 МГц	220	420	1050	1850	3450	710	1800	4800	8700	15000			
				250 кГц	120	320	930	1750	3350	610	1800	4500	8700	15000			
				62,5 кГц	93,0	290	905	1750	3300	580	1800	4600	8400	15000			
		fHCLK = fHSI / HPRE отключение всех периферийных устройств		2 МГц	775	970	1600	2450	4000	1500	2600	5400	9200	15000			
				1 МГц	670	865	1450	2350	3900	1400	2400	5300	9200	15000			
				250 кГц	595	790	1400	2250	3850	1300	2300	5200	8900	15000			
				62,5 кГц	575	770	1400	2250	3800	1300	2300	5200	8900	15000			

Таблица 23. Типичное потребление тока в режимах работы и энергосбережения с различными кодами, работающими из флэш-памяти, ART включен (кэш включен, предварительная выборка выключена)

Параметр символа		Условия		Код	Тип 25°C		Единица	Тип 25°C		Единица
			Масштабирование напряжения		Режим одного банка	Режим одного банка		Режим одного банка	Режим одного банка	
ИДД (Бегать)	Ток питания в режиме работы	fHCLK=fHSE до 48 МГц включительно, режим обхода PLL ВКЛ выше 48 МГц все отключить периферийные устройства	Диапазон 2 fHCLK=26 МГц	Псевдо-дристон(1)	3.55		мА	137		мкА/МГц
				Коремарк	3.60			138		
				Dhrystone2.1	3.55			137		
				Фибоначчи	3.75			144		
				Пока(1)	3.10			119		
			Диапазон 1 fHCLK= 150 МГц	Псевдо-дристон(1)	22.0		мА	147		мкА/МГц
				Коремарк	21.5			143		
				Dhrystone2.1	22.0			147		
				Фибоначчи	23.0			153		
				Пока(1)	19.0			127		
			Диапазон 1 Режим повышения частоты fHCLK= 170 МГц	Псевдо-дристон(1)	26.5		мА	156		мкА/МГц
				Коремарк	26.5			156		
				Dhrystone2.1	26.5			156		
				Фибоначчи	27.5			162		
				Пока(1)	23.0			135		
ИДД (LPRun)	Ток питания в режиме малой мощности	Источник SYSCLK — HSI fHCLK = 2 МГц все периферийные устройства отключены	Псевдо-дристон(1)	815			мкА	408		мкА/МГц
			Коремарк	840				420		
			Dhrystone2.1	835				418		
			Фибоначчи	850				425		
			Пока(1)	795				398		

1. Сокращенный код, используемый для результатов характеризации, представлен в [Таблице 21](#).



Таблица 24. Типичное потребление тока в режимах работы и энергосбережения при работе различных кодов из SRAM1

Параметр символа		Условия		Код	Тип 25°C	Единица	Тип 25°C	Единица
		-	Масштабирование напряжения		Режим одного банка		Режим одного банка	
ИДД (бегать)	Ток питания в режиме работы	fHCLK = fHSE до 48 МГц включительно, режим байпаса ФАПЧ включена выше 48 МГц Все периферийные устройства отключены	Диапазон 2 fHCLK=26 МГц	Псевдо-дристон	3.15	мА	121	мкА/МГц
				Коремарк	3.25	мА	125	
				Dhrystone2.1	3.15	мА	121	
				Фибоначчи	3.15	мА	121	
				Пока(1)	3.25	мА	125	
			Диапазон 1 fHCLK= 150 МГц	Псевдо-дристон	19.5	мА	130	мкА/МГц
				Коремарк	20.0	мА	133	
				Dhrystone2.1	19.5	мА	130	
				Фибоначчи	20.0	мА	133	
				Пока(1)	17.0	мА	113	
			Диапазон 1 Режим ускорения fHCLK= 170 МГц	Псевдо-дристон	23.5	мА	138	мкА/МГц
				Коремарк	24.5	мА	144	
				Dhrystone2.1	23.5	мА	138	
				Фибоначчи	24.0	мА	141	
				Пока(1))	21.0	мА	124	
ИДД (LPRun)	Ток питания в режиме малой мощности бегать	Источник SYSCLK — HSI SYSCLK = 2 МГц все периферийные устройства отключены	Псевдо-дристон	775	нА	388	мкА/МГц	
			Коремарк	815	нА	408		
			Dhrystone2.1	800	нА	400		
			Фибоначчи	805	нА	403		
			Пока(1)	770	нА	385		

1. Сокращенный код, используемый для результатов характеристизации, представлен в [Таблице 21](#).

Таблица 25. Типичное потребление тока в режимах работы и энергосбережения при работе различных кодов из SRAM2

Параметр символа		Условия		Код	Тип 25°C		Единица	Тип 25°C		Единица
		-	Масштабирование напряжения		Режим одного банка	Режим одного банка		Режим одного банка	Режим одного банка	
ИДД (Бегать)	Ток питания в режиме работы	fHCLK = fHSE до 48 МГц включительно, режим байпаса ФАПЧ ВКЛ выше 48 МГц все отключить периферийные устройства	Диапазон 2 fHCLK=26 МГц	Псевдо-дристон	2.55	мА	98	мкА/МГц	мкА/МГц	
				Коремарк	2.65	мА	102			
				Dhrystone2.1	2.55	мА	98			
				Фибоначчи	2.45	мА	94			
				Пока(1)	2.35	мА	90			
			Диапазон 1 fHCLK= 150 МГц	Псевдо-дристон	15.0	мА	100	мкА/МГц	мкА/МГц	
				Коремарк	15.5	мА	103			
				Dhrystone2.1	15.0	мА	100			
				Фибоначчи	14.5	мА	97			
				Пока(1)	13.5	мА	90			
			Диапазон 1 Режим ускорения fHCLK= 170 МГц	Псевдо-дристон	18.0	мА	106	мкА/МГц	мкА/МГц	
				Коремарк	19.0	мА	112			
				Dhrystone2.1	18.0	мА	106			
				Фибоначчи	17.5	мА	103			
				Пока(1)	16.5	мА	97			
ИДД (LPRun)	Ток питания в режиме малой мощности бегать	Источник SYSCLK — HSI fHCLK = 2 МГц все периферийные устройства отключены		Псевдо-дристон	720	uA	360	мкА/МГц	мкА/МГц	
				Коремарк	760	uA	380			
				Dhrystone2.1	745	uA	373			
				Фибоначчи	735	uA	368			
				Пока(1)	725	uA	363			

1. Сокращенный код, используемый для результатов характеризации, представлен в [Таблице 21](#).

Таблица 26. Типичное потребление тока в режимах работы и работы с низким энергопотреблением при работе с различными кодами от CCM

Символ	Параметр	Условия		Код	Тип 25°C		Единица	Тип 25°C		Единица
		-	Масштабирование напряжения		Режим одного банка	Режим одного банка		Режим одного банка	Режим одного банка	
ИДД (бегать)	Ток питания в Режим работы	fHCLK = fHSE до 48 МГц включительно, режим байпаса ФАПЧ ВКЛ выше 48 МГц все отключить периферийные устройства	Диапазон 2 fHCLK=26 МГц	Псевдо-дристон	3.10	мА	119			мкА/МГц
				Коремарк	3.35	мА	129			
				Dhrystone2.1	3.10	мА	119			
				Фибоначчи	3.55	мА	137			
				Пока(1)	3.40	мА	131			
			Диапазон 1 fHCLK= 150 МГц	Псевдо-дристон	18.5	мА	123			мкА/МГц
				Коремарк	20.5	мА	137			
				Dhrystone2.1	18.5	мА	123			
				Фибоначчи	22.0	мА	147			
				Пока(1)	21.0	мА	140			
			Диапазон 1 Режим ускорения fHCLK= 170 МГц	Псевдо-дристон	22.5	мА	132			мкА/МГц
				Коремарк	25.0	мА	147			
				Dhrystone2.1	22.5	мА	132			
				Фибоначчи	27.0	мА	159			
				Пока(1)	25.5	мА	150			
ИДД (LPRun)	Ток питания в Работа на малой мощности	Источник SYSCLK — HSI fHCLK = 2 МГц все периферийные устройства отключены		Псевдо-дристон	770	uA	385			мкА/МГц
				Коремарк	820	uA	410			
				Dhrystone2.1	790	uA	395			
				Фибоначчи	830	uA	415			
				Пока(1)	820	uA	410			

1. Сокращенный код, используемый для результатов характеризации, представлен в [Таблице 21](#).

Таблица 27. Потребление тока в режиме сна и энергосберегающем режиме Мигает ВКЛ.

Символ	Параметр	Состояние		fHCLK	Тип								Макс								Единица
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C		
ИДД (сон)	Ток потребления в спящем режиме fHCLK = fHSE до 48 МГц включительно, режим обхода ФАПЧ ВКЛ. выше 48 МГц все отключить периферийные устройства	Диапазон 2 fHCLK = fHSE до 48 МГц включительно, режим обхода ФАПЧ ВКЛ. выше 48 МГц все отключить периферийные устройства	Диапазон 2 fHCLK = fHSE до 48 МГц включительно, режим обхода ФАПЧ ВКЛ. выше 48 МГц все отключить периферийные устройства	26 МГц	1,20	1,40	2,05	2,95	4,45	1,50	2,30	4,70	7,80							13.0	мА
				16 МГц	0,790	1,00	1,50	2,50	4,00	1,20	2,00	4,40	7,50								
				8 МГц	0,500	0,705	1	1,30	2,20	3,70	0,800	1,70	4,10	7,20							
				4 МГц	0,345	0,545	1	1,15	2,05	3,50	0,670	1,60	4,00	7,10							
				2 МГц	0,265	0,460	1	1,05	1,95	3,45	0,600	1,50	3,90	7,00							
				1 МГц	0,220	0,420	1	1,00	1,90	3,40	0,560	1,50	3,90	7,00							
				100 кГц	0,185	0,380	0	0,980	1,85	3,35	0,530	1,40	3,80	6,90							
		Диапазон 1 Режим ускорения	Диапазон 1 Режим ускорения	170 МГц	6,45	6,80	7,70	8,95	11,0	7,30	8,70	13,0	17,0	24,0							
				150 МГц	5,35	5,65	6,50	7,65	9,45	6,10	7,30	11,0	15,0	22,0							
				120 МГц	4,40	4,70	5,50	6,60	8,45	5,10	6,30	9,50	14,0	20,0							
				80 МГц	3,10	3,35	4,15	5,25	7,10	3,70	4,90	8,20	13,0								19.0
				72 МГц	2,80	3,10	3,90	5,00	6,80	3,50	4,70	7,90	12,0								19.0
				64 МГц	2,55	2,85	3,60	4,75	6,55	3,20	4,40	7,60	12,0								19.0
				48 МГц	2,40	2,75	3,55	4,70	6,50	2,70	3,80	7,00	12,0								18.0
				32 МГц	1,70	2,05	2,85	3,95	5,75	2,10	3,30	6,50	11,0								17.0
				24 МГц	1,25	1,55	2,35	3,45	5,25	1,80	3,00	6,20	11,0								17.0
				16 МГц	0,930	1,20	2,00	3,10	4,85	1,50	2,70	5,90	9,90								17.0



Таблица 27. Потребление тока в спящем режиме и режиме энергосбережения Мигает (продолжение)

Символ	Параметр	Состояние		fHCLK	Тип							Макс			Единица
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	
ИДД (LPSleep)	Потребляемый ток в режиме энергосбережения	fHCLK = fHSE все периферийные устройства отключить	2 МГц	180	385	1000	1750	3300	1500	2500	5400	9000	15000		мкА
			1 МГц	135	335	950	1850	3450	1000	2100	5000	8700	15000		
			250 кГц	100	300	915	1800	3400	600	1700	4700	8200	15000		
			62,5 кГц	92,5	295	905	1800	3400	590	1600	4100	7400	13000		
		fHCLK = fHSI / HPRE все периферийные устройства отключить	2 МГц	600	795	1400	2300	3900	1300	2300	5300	8800	15000		
			1 МГц	585	785	1400	2300	3900	1300	2300	5300	8800	15000		
			250 кГц	575	775	1400	2250	3900	1300	2300	5300	8800	15000		
			62,5 кГц	575	770	1400	2250	3900	1300	2300	5300	8800	15000		

Таблица 28. Потребление тока в энергосберегающих спящих режимах, Flash в режиме пониженного энергопотребления

Символ	Параметр	Состояние		fHCLK	Тип							Макс			Единица
		-	Масштабирование напряжения		25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	
ИДД (LPSleep)	Потребляемый ток в режиме энергосбережения	fHCLK = fHSE все периферийные устройства отключить	2 МГц	175	380	990	1750	3300	670	1700	4800	8500	15000		мкА
			1 МГц	130	330	945	1850	3450	620	1700	4700	8300	15000		
			250 кГц	95,5	295	905	1800	3400	590	1700	4500	8300	15000		
			62,5 кГц	87,0	285	895	1800	3400	530	1400	3800	6900	12000		
		fHCLK = fHSI все периферийные устройства отключить	2 МГц	595	790	1400	2300	3900	1300	2300	5200	9000	15000		
			1 МГц	580	775	1400	2300	3900	1300	2300	5200	9000	15000		
			250 кГц	570	765	1350	2250	3850	1300	2200	5200	8800	15000		
			62,5 кГц	570	765	1350	2250	3850	1000	1900	4300	7400	13000		

Таблица 29. Потребление тока в режиме Стоп 1

Параметр	символы	Условия		Тип						Макс(1)						Единица	
		-		ВДД 25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C				
ИДД (Остановка 1)	Ток питания в режиме Стоп 1, RTC отключен	RTC отключен	1,8 В	64,5	250	800	1600	3000	440	1000	3400	6300	11000				мкА
			2,4 В	67,5	250	805	1600	3050	440	1000	3500	6400	11000				
			3,0 В	68,0	250	805	1650	3100	440	1000	3500	6400	12000				
			3,6 В	68,5	250	810	1650	3100	440	1200	3500	6400	12000				
ИДД (Остановка 1)	Ток питания в режиме Стоп 1, RTC включен	RTC с тактовой частотой LSI	1,8 В	65,5	250	800	1600	3000	440	1000	3400	6300	11000				мкА
			2,4 В	67,5	250	805	1600	3050	440	1000	3500	6400	11000				
			3,0 В	68,5	250	805	1650	3100	440	1200	3500	6400	12000				
			3,6 В	69,0	250	815	1650	3100	450	1200	3500	6400	12000				
		RTC, тактируемый LSE, обойден на частоте 32768 Гц	1,8 В	65,5	250	800	1600	3000	-	-	-	-	-				мА
			2,4 В	67,5	250	805	1600	3050	-	-	-	-	-				
			3,0 В	68,5	250	805	1650	3100	-	-	-	-	-				
			3,6 В	69,0	250	810	1650	3100	-	-	-	-	-				
ИДД (Остановка 1)	Ток питания во время пробуждения от RTC Режим остановки 1	Часы-будильник — HSI = 16 МГц,	1,8 В	56,5	215	700	1450	-	-	-	-	-	-				мА
			2,4 В	57,0	215	705	1450	-	-	-	-	-	-				
			3,0 В	57,0	215	710	1450	-	-	-	-	-	-				
			3,6 В	58,0	220	715	1450	-	-	-	-	-	-				
		Будильник — это HSI = 4 МГц, (делитель HPRE=4), диапазон напряжения 2	3,0 В	170	-	-	-	-	-	-	-	-	-				

1. Гарантировано результатами характеризации, если не указано иное.





Таблица 30. Потребление тока в режиме Stop 0

Символ	Параметр	Условия		Тип						Макс(1)						Единица
		-	ВДД 25°C 55°C 85°C 105°C 125°C 25°C 55°C 85°C 105°C 125°C													
IDD(Стоп 0)	Ток питания в режиме Stop 0, RTC отключен	-	1,8 В 170	365	955	1800	3350		570	1400	3800	6900	12000			мкА
			2,4 В 170	365	955	1800	3350		570	1400	3800	6900	12000			
			3 В 175	370	960	1850	3350		580	1400	3800	6900	12000			
			3,6 В 175	370	960	1850	3400		580	1400	3800	6900	12000			

1. Гарантировано результатами характеризации, если не указано иное.

Таблица 31. Потребление тока в режиме ожидания

Символ	Параметр	Условия		Тип						Макс(1)						Единица
		-	ВДД 25°C 55°C 85°C 105°C 125°C 25°C 55°C 85°C 105°C 125°C													
ИДД (Поддерживать)	Ток питания в режиме ожидания (резервные регистры сохранены), RTC отключен	Нет независимого наблюдателя	1,8 В 105 325 1650 4750	12500	190 500	2900	7800	21000								нА
			2,4 В 115 370 1900 5500	14500	210 570	3200	8800	23000								
			3 В 130 430 2250 6400	17000	230 670	3700	10000	26000								
			3,6 В 180 560 2700 7600	20000	330 890	4400	12000	30000								
		С независимым наблюдателем	1,8 В 285	-	-	-	-	-	-	-	-	-	-	-	-	
			2,4 В 335	-	-	-	-	-	-	-	-	-	-	-	-	
			3 В 395	-	-	-	-	-	-	-	-	-	-	-	-	
			3,6 В 495	-	-	-	-	-	-	-	-	-	-	-	-	

Таблица 31. Потребление тока в режиме ожидания (продолжение)

Символ	Параметр	Условия		Тип								Макс(1)		Единица	
		-		ВДД 25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C		
ИДД (Режим ожидания с РТК)	Ток питания в режиме ожидания (резервные регистры сохранены), RTC включен	RTC тактируется LSI, нет независимого наблюдателя	1,8 В	435	660	2000	5050	12500	530	850	3200	8100	21000	нА	
			2,4 В	545	810	2350	5900	15000	650	1200	3700	9200	24000		
			3 В	675	985	2750	6900	17500	800	1400	4200	11000	27000		
			3,6 В	855	1250	3350	8250	20500	1100	1700	5100	13000	31000		
		RTC тактируется LSI, с независимым сторожевым пском	1,8 В	470	-	-	-	-	-	-	-	-	-	нА	
			2,4 В	600	-	-	-	-	-	-	-	-	-		
			3 В	735	-	-	-	-	-	-	-	-	-		
			3,6 В	935	-	-	-	-	-	-	-	-	-		
		RTC тактируется LSE обошли в 32768 Гц	1,8 В	320	540	1900	4950	12500	-	-	-	-	-	-	нА
			2,4 В	410	670	2250	5850	15000	-	-	-	-	-	-	
			3 В	530	830	2650	6800	17500	-	-	-	-	-	-	
			3,6 В	695	1100	3200	8150	20500	-	-	-	-	-	-	
		RTC тактируется Кварц LSE(2) в низком режим привода	1,8 В	455	670	1950	4500	11500	-	-	-	-	-	-	нА
			2,4 В	565	810	2300	5250	13500	-	-	-	-	-	-	
			3 В	705	1000	2700	6100	15500	-	-	-	-	-	-	
			3,6 В	900	1250	3300	7250	18500	-	-	-	-	-	-	
ИДД (SRAM2)(3)	Ток питания, который будет добавлен в Режим ожидания, когда SRAM2 сохраняется	-	1,8 В	340	1125	4250	9750	20500	-	-	-	-	-	-	нА
			2,4 В	340	1130	4250	10000	21000	-	-	-	-	-	-	
			3 В	340	1120	4250	9600	21000	-	-	-	-	-	-	
			3,6 В	345	1140	4250	9900	21500	-	-	-	-	-	-	



Таблица 31. Потребление тока в режиме ожидания (продолжение)

Символ	Параметр	Условия		Тип						Макс(1)			Единица
		-	ВДД 25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	
ИДД (пробуждение из режима ожидания)	Ток питания при выходе из режима ожидания	Будильник — это HSI16 = 16 МГц(4)	3.0	2.3	-	-	-	-	-	-	-	-	- mA

- Гарантировано результатами характеризации, если не указано иное.
- На основе характеристик, полученных с помощью кварцевого резонатора 32,768 кГц (MC306-G-06Q-32.768, производитель JFVNY) с двумя нагрузочными конденсаторами емкостью 6,8 пФ.
- Потребляемый ток в режиме ожидания с SRAM2 составляет: IDD_ALL(Standby) + IDD_ALL(SRAM2). Потребляемый ток в режиме ожидания с RTC и SRAM2 составляет: IIDD_ALL(Standby) + RTC) + IDD_ALL(SRAM2).
- Пробуждение с выполнением кода из Flash-памяти. Среднее значение для типичного времени пробуждения указано в таблице 35: Время пробуждения в режиме пониженного энергопотребления.

Таблица 32. Потребление тока в режиме выключения

Символ	Параметр	Условия		Тип						Макс(1)			Единица
		-	ВДД 25°C	55°C	85°C	105°C	125°C	25°C	55°C	85°C	105°C	125°C	
ИДД (Неисправность)	Ток питания в режиме выключения (резервные регистры сохранены), RTC отключены	-	1,8 В 26,0	160	1050	3350	9800	51.0	320	2200	6300	18000	нA
			2,4 В 28,0	195	1200	3900	11500	66.0		370	2400	7000	20000
			3 В 42,0	230	1450	4550	13500	89,0		450	2800	8000	22000
			3,6 В 69,0	335	1850	5500	15500	170		630	3400	9500	26000

Таблица 32. Потребление тока в режиме выключения (продолжение)

Символ	Параметр	Условия		Тип						Макс(1)						Единица
		-	ВДД 25°C	55°C 85°C	105°C	125°C	25°C	55°C 85°C	105°C	125°C	-	-	-	-	-	
ИДД (выключение с помощью PTK)	Ток питания в режиме выключения (резервные регистры сохранены) Часы реального времени включены	RTC тактируется LSE обошла на 32768 Гц	1,8 В 280	370	1250	3550	10000			-	-	-	-	-	-	нА
			2,4 В 330	495	1550	4200	11500			-	-	-	-	-	-	
			3 В 440	640	1850	4950	13500			-	-	-	-	-	-	
			3,6 В 595	855	2350	6050	16500			-	-	-	-	-	-	
		RTC тактируется ЛФБ кварц(2) в режим низкого привода	1,8 В 370	510	1350	3550		-	-	-	-	-	-	-	-	
			2,4 В 470	640	1650	4200		-	-	-	-	-	-	-	-	
			3 В 615	810	2000	5000		-	-	-	-	-	-	-	-	
			3,6 В 805	1050	2500	6100		-	-	-	-	-	-	-	-	
IDD (пробуждение от Неисправность)	Ток питания при выходе из режима выключения	Будильник — это HSI16 = 16 МГц(3)	3 В 1,60	-	-	-	-	-	-	-	-	-	-	-	- мА	

1. Гарантировано результатами характеризации, если не указано иное.

2. На основе характеристик, полученных с помощью кварцевого резонатора 32,768 кГц (MC306-G-06Q-32.768, производитель JFVNY) с двумя нагрузочными конденсаторами емкостью 6,8 пФ.

3. Пробуждение с выполнением кода из Flash-памяти. Среднее значение для типичного времени пробуждения указано в таблице 35: Время пробуждения в режиме пониженного энергопотребления.





Таблица 33. Потребляемый ток в режиме VBAT

Символ	Параметр	Условия		Тип					Макс(1)					Единица
		-	VBAT 25°C 55°C 85°C 105°C 125°C 25°C 55°C 85°C 105°C 125°C											
IDD(VBAT)	Ток питания резервного домена	RTC отключен	1,8 В 4,00	31.0	220	680	1950	-	-	-	-	-	-	нА
			2,4 В 5,00	41.0	255	780	2250	-	-	-	-	-	-	
			3 В 7,00	45.0	300	910	2600	-	-	-	-	-	-	
			3,6 В 13,0	66.0	370	1100 3000		-	-	-	-	-	-	
		RTC включен и тактируется LSE обошли в 32768 Гц	1,8 В 215	245	435	895	-	-	-	-	-	-	-	
			2,4 В 300	340	555 1100		-	-	-	-	-	-	-	
			3 В 405	445	695 1300		-	-	-	-	-	-	-	
			3,6 В 530	575	865 1600		-	-	-	-	-	-	-	
		РТК включено и тактовая частота ЛФБ кварц(2)	1,8 В 355	395	580	785	2050	-	-	-	-	-	-	
			2,4 В 460	500	720	890	2350	-	-	-	-	-	-	
			3 В 585	635	890	1000 2650		-	-	-	-	-	-	
			3,6 В 735	800	1100 1200 3100		-	-	-	-	-	-	-	

1. Гарантировано результатами характеризации, если не указано иное.

2. На основе характеристик, полученных с помощью кварцевого резонатора 32,768 кГц (MC306-G-06Q-32.768, производитель JFVNY) с двумя нагрузочными конденсаторами емкостью 6,8 пФ.

Потребление тока системой ввода-вывода

Потребление тока системой ввода-вывода имеет две составляющие: статическую и динамическую.

Статическое потребление тока ввода-вывода

Все входы/выходы, используемые как входы с подтяжкой к потенциалу, генерируют ток, когда на выводе поддерживается низкий уровень внешнего сигнала. Значение этого тока можно легко рассчитать, используя значения подтягивающих резисторов, приведенные в [таблице 53: Статические характеристики входов/выходов](#).

Для оценки потребления тока на выходных контактах необходимо также учитывать любое внешнее подтягивание или внешнюю нагрузку.

Дополнительное потребление тока ввода/вывода возникает из-за того, что входы/выходы настроены как входы при подаче внешнего напряжения промежуточного уровня. Это потребление тока обусловлено входными схемами триггера Шмитта, используемыми для различия входного значения. Если приложение не требует такой конфигурации, этого потребления тока питания можно избежать, настроив эти входы/выходы в аналоговом режиме. Это особенно актуально для входов АЦП, операционных усилителей и компенсаторов, которые следует настроить как аналоговые входы.

Внимание: любой плавающий входной контакт может также установиться на промежуточном уровне напряжения или непреднамеренно переключаться под воздействием внешних электромагнитных помех. Чтобы избежать потребления тока, связанного с плавающими контактами, их необходимо либо настроить на аналоговый режим, либо принудительно установить на определенное цифровое значение. Это достигается либо использованием подтягивающих резисторов, либо настройкой контактов в режим выхода.

Динамическое потребление тока ввода-вывода

Помимо внутреннего периферийного потребления тока, измеренного ранее (см. [Таблицу 35: Время пробуждения в режиме пониженного энергопотребления](#)), ток, потребляемый приложением, также влияет на потребление тока. При переключении контакта ввода-вывода ток от напряжения питания используется для питания схемы контакта ввода-вывода и для зарядки/разрядки емкостной нагрузки (внутренней или внешней), подключенной к контакту:

$$ISW = VDD \cdot fSW \cdot \ln(2) \cdot C$$

где

ISW — это ток, потребляемый коммутируемым входом/выходом для зарядки/разрядки емкостной нагрузки.

VDD — напряжение питания ввода-вывода

fSW — частота переключения ввода-вывода

C — общая емкость, воспринимаемая выводом ввода/вывода: $C = CINT + CEXT + CS$,

где CS — емкость печатной платы, включая вывод контактной площадки.

Тестовый вывод настроен на двухтактный режим вывода и переключается программным обеспечением с фиксированной частотой.

Потребление тока периферийными устройствами на кристалле

Потребление тока встроенными периферийными устройствами приведено в [таблице 34](#). Микроконтроллер находится в следующих условиях:

- Все контакты ввода-вывода находятся в аналоговом режиме.
- Данная величина рассчитывается путем измерения разницы текущих потреблений:
 - когда периферийное устройство тактируется
 - когда периферийное устройство выключено
- Условия рабочей температуры окружающей среды и напряжения питания обобщены в [таблице 14: Характеристики напряжения](#)
- Потребляемая мощность цифровой части периферийных устройств на кристалле приведена в [таблице 34](#). Потребляемая мощность аналоговой части периферийных устройств (где применимо) указана в каждом соответствующем разделе технического описания.

Таблица 34. Потребление тока периферийными устройствами

АВТОБУС	Периферийное устройство	Диапазон 1 Режим ускорения	Диапазон 1	Диапазон 2	Энергосберегающий бег соп	Единица
AXB	Матрица шины	0,56	0,49	0,38	1.58	мКА/МГц
	Тактовый домен QUADSPI	3.94	3.67	3.03	3.44	
	Независимый домен синхронизации QUADSPI	0,38	0,37	0,25	0,46	
AHB1	DMA1	3.16	2.94	2.39	2.81	мКА/МГц
	DMA2	3.48	3.22	2.64	2.95	
	DMAMUX	6.73	6.26	5.17	5.96	
	KORDIK	1.17	1.10	0,89	1.10	
	FMAC	3.82	3.55	2.99	3.45	
	ВСПЫШКА	4.88	4.53	3.73	4.38	
	SRAM1	0,39	0,35	0,33	0,35	

Таблица 34. Потребление тока периферийными устройствами (продолжение)

АВТОБУС	Периферийное устройство	Диапазон 1 Режим ускорения	Диапазон 1 Диапазон 2	Энергосберегающий бег и сон	Единица
AHB2	КПР	0,90	0,84	0,68	1.02
	GPIOA	0,60	0,56	0,43	0,46
	ГПИОБ	0,59	0,55	0,44	0,58
	ГПИОК	0,65	0,61	0,52	0,52
	ГПИОД	0,52	0,48	0,41	0,62
	ГПИОЕ	0,59	0,55	0,44	0,71
	ГПИОФ	0,61	0,56	0,48	0,68
	ГПИОГ	0,68	0,63	0,51	0,66
	CCMSRAM	0,05	0,04	0,03	0,03
	SRAM2	0,12	0,11	0,12	0,28
	Тактовый домен ADC12	6.30	5.85	4.86	5.65
	Независимый домен синхронизации ADC12	0,61	0,55	0,42	0,54
	Тактовый домен ADC3	3.67	3.40	2.84	3.13
	Независимый домен синхронизации АЦП3	0,81	0,73	0,56	0,91
APB1	ЦАП1	5.24	4.86	4.05	4.70
	ЦАП3	5.17	4.80	4.01	4.67
	домен часов ГСЧ	2.93	2.72	NA	NA
	Независимый от ГСЧ домен часов	3.38	3.70	NA	NA
	ТИМ2	10.28	9.57	7.88	9.19
	ТИМ3	8.30	7.72	6.36	7.40
	ТИМ4	8.24	7.67	6.31	7.26
	ТИМ6	2.42	2.25	1.86	2.14
	ТИМ7	2.52	2.35	1.92	2.14
	CRS	0,91	0,84	0,70	0,82
	PTK	3.75	3.49	2.91	3.68
	WWDG	1.14	1.06	0,88	1.22
	СПИ2	5.19	4.83	3.99	4.60
	СПИ3	5.17	4.83	3.99	4.57
	Тактовый домен I2S2	3.55	3.30	2.75	3.12
	Независимый домен синхронизации I2S2	1.64	1.53	1.24	1.48
	Тактовый домен I2S3	3.55	3.31	2.75	3.29
	Независимый домен синхронизации I2S3	1.63	1.52	1.23	1.28

Таблица 34. Потребление тока периферийными устройствами (продолжение)

АВТОБУС	Периферийное устройство	Диапазон 1 Режим ускорения	Диапазон 1	Диапазон 2	Энергосберегающий бег и сон	Единица
АПБ1	Тактовый домен USART2	3.93	3.66	3.05	3.44	МКА/МГц
	Независимый домен синхронизации USART2	7.56	7.05	5.81	6.84	
	Тактовый домен USART3	3.55	3.30	2.77	3.07	
	Независимый домен синхронизации USART3	7.76	7.23	5.95	6.98	
	Тактовый домен UART4	3.23	3.01	2.52	2.93	
	Независимый домен синхронизации UART4	6.28	5.85	4.81	5.41	
	Тактовый домен UART5	3.92	3.65	3.06	3.41	
	Независимый домен синхронизации UART5	6.35	5.92	4.86	5.77	
	Тактовый домен I2C1	1.91	1.79	1.50	1.53	
	Независимый домен синхронизации I2C1	4.34	4.04	3.32	4.06	
	Тактовый домен I2C2	1.89	1.76	1.47	1.58	
	Независимый домен синхронизации I2C2	4.07	3.80	3.11	3.60	
	USB-домен синхронизации	0,34	0,31	NA	NA	
	Независимый от USB домен синхронизации	3.27	3.60	NA	NA	
	Часовой домен FDCAN1	21.82	20.36	16.90	18.16	
	Независимый домен часов FDCAN1	3.04	2.77	2.24	3.78	
	PWR	0,88	0,81	0,69	0,72	
	Тактовый домен I2C3	1.79	1.67	1.41	1.54	
	Независимый домен синхронизации I2C3	5.00	4.65	3.79	4.45	
	Тактовый домен LPTIM1	1.74	1.62	1.37	1.61	
	Независимый домен часов LPTIM1	4.90	4.56	3.72	4.22	
	Тактовый домен LPUART1	2.56	2.38	2.01	2.18	
	Независимый домен синхронизации LPUART1	5.07	4.71	3.86	4.62	
	Часовой домен UCPD1	3.26	3.04	2.51	2.92	
	Независимый домен часов UCPD1	2.36	2.57	NA	NA	

Таблица 34. Потребление тока периферийными устройствами (продолжение)

АВТОБУС	Периферийное устройство	Диапазон 1 Режим ускорения	Диапазон 1	Диапазон 2	Энергосберегающий бег и сон	Единица
АПБ2	SYSCFG/VREFBUF/COMPx/OPAMPx	1.64	1.54	1.31	1.51	мА/МГц
	TIM1	11.26	10.49	8.68	9.97	
	SPI1	2.92	2.73	2.23	2.61	
	TIM8	11.08	10.32	8.53	9.73	
	Тактовый домен USART1	2.94	2.74	2.30	2.34	
	Независимый домен синхронизации USART1	6.91	6.46	5.33	6.36	
	TIM15	5.82	5.44	4.49	5.18	
	TIM16	4.12	3.85	3.16	3.61	
	TIM17	3.99	3.73	3.08	3.62	
	TIM20	10.87	10.12	8.37	9.61	
	Часовой домен SAI1	2.55	2.39	1.99	2.37	
	Независимый домен часов SAI1	2.60	2.42	1.95	2.10	
Все периферийные устройства		278	260	215	248	

5.3.6

Время выхода из режимов пониженного энергопотребления и масштабирование напряжения
время перехода

Время пробуждения, указанное в [таблице 35](#), представляет собой задержку между событием и выполнением первой инструкции пользователя.

Устройство переходит в режим пониженного энергопотребления после инструкции WFE (Wait For Event).

Таблица 35. Время пробуждения в режиме пониженного энергопотребления(1)

Символ	Параметр	Условия	Тип	Макс.	Единица	Количество Процессор Циклы
tWUSLEEP	Время выхода из спящего режима в режим работы	-		11	12	
tWULPSLEEP	Время выхода из энергосберегающего спящего режима в энергосберегающий режим работы	-		10	11	
tWUSTOP0	Время пробуждения от остановки 0 режим в режим запуска во Flash	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 6,8			7	
		Диапазон 2 Частота пробуждения HSI16 = 16 МГц 18,1 18,4				
tWUSTOP1	Время пробуждения от остановки 0 режим в режим выполнения в SRAM1	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 2,9			3,1	
		Диапазон 2 Частота пробуждения HSI16 = 16 МГц 2,9			3,1	
tWUSTOP1	Время пробуждения с остановки 1 режим для запуска во Flash	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 10,4 10,8				
		Диапазон 2 Частота пробуждения HSI16 = 16 МГц 21,6 22				
	Время пробуждения с остановки 1 режим в режим выполнения в SRAM1	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 6,6			6,9	
		Диапазон 2 Частота пробуждения HSI16 = 16 МГц 6,4			6,7	
tWUSTBY	Время перехода из режима Stop 1 в режим энергосбережения режим во Flash	Регулятор малой мощности режим (LPR=1 в PWR_CR1)	Будильник HSI16 = 16 МГц, с HPRE = 8	31,4	37	мкс
	Время перехода из режима Stop 1 в режим энергосбережения режим в SRAM1			15,5	19,2	
tWUSTBY	Время выхода из режима ожидания в режим работы	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 24,4 29,6				
tWUSTBY SRAM2	Время выхода из режима ожидания с SRAM2 в режим работы	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 24,4 29,6				
tWUSHDN	Время пробуждения от Из режима выключения в режим работы	Диапазон 1 Частота пробуждения HSI16 = 16 МГц 261 305				
tWULPRUN	Время выхода из режима энергосбережения в режим работы (2)	Частота пробуждения HSI16 = 16 МГц ХПР2 = 8		5	7	

1. Гарантировано результатами характеристизации.

2. Время до сброса флага REGLPF в PWR_SR2.

Электрические характеристики

STM32G491xC STM32G491xE

Таблица 36. Времена перехода режимов регулятора(1)

Символ	Параметр	Условия	Тип	Макс.	Единица
tBOST	Время перехода регулятора из диапазона 2 в диапазон 1 или Диапазон 1 — Диапазон 2(2)	Частота пробуждения HSI16 = 16 МГц ХПРЭ = 8	20	40	мкс

1. Оценка по характеристике. Не тестировалось в процессе производства.

2. Время до сброса флага VOSF в PWR_SR2.

Таблица 37. Время пробуждения при использовании USART/LPUART(1)

Символ	Параметр	Условия	Тип	Макс.	Единица
tWUUSART tWULUART	Время пробуждения, необходимое для расчета максимальной скорости передачи данных USART/LPUART позволяет выйти из режима остановки, когда источник тактовой частоты USART/LPUART HSI16	Режим остановки 0	-	1.7	мкс
		Режим остановки 1	-	8.5	

1. Гарантия конструкции. Не тестировалось на производстве.

5.3.7 Характеристики внешнего источника синхронизации

Высокоскоростной внешний пользовательский тактовый сигнал, генерируемый от внешнего источника

В режиме байпаса генератор HSE отключается, а входной контакт представляет собой стандартный GPIO.

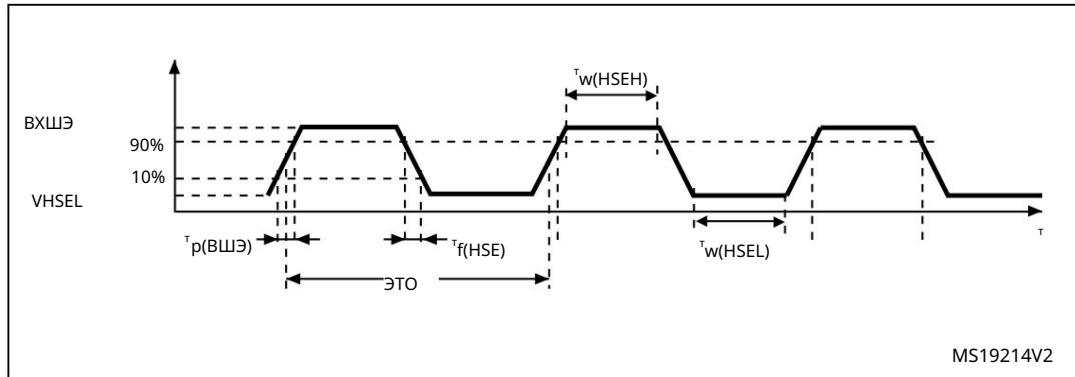
Внешний тактовый сигнал должен соответствовать характеристикам ввода-вывода, описанным в [разделе 5.3.14](#). Рекомендуемая форма входного тактового сигнала показана на [рисунке 19: Временная диаграмма переменного тока высокоскоростного внешнего источника тактовой частоты](#).

Таблица 38. Характеристики высокоскоростного внешнего пользовательского тактового сигнала(1)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
fHSE_ext	Частота внешнего источника тактовой частоты пользователя	Масштабирование напряжения Диапазон 1	-	8	48	МГц
		Масштабирование напряжения Диапазон 2	-	8	26	
BХШЭ	Высокий уровень напряжения на входном контакте OSC_IN	-	0,7 ВДД	-	ВДД	В
VHSEL	Низкий уровень напряжения входного контакта OSC_IN	-	BCC	-	0,3 ВДД	
tw(HSEH) tb(HSEL)	время высокого или низкого уровня OSC_IN	Масштабирование напряжения Диапазон 1	7--			НС
		Масштабирование напряжения Диапазон 2	18	-	-	

1. Гарантия конструкции. Не тестировалось на производстве.

Рисунок 19. Временная диаграмма переменного тока высокоскоростного внешнего источника тактовой частоты



Низкоскоростной внешний пользовательский тактовый сигнал, генерируемый от внешнего источника

В режиме обхода генератор LSE отключается, а входной контакт представляет собой стандартный GPIO.

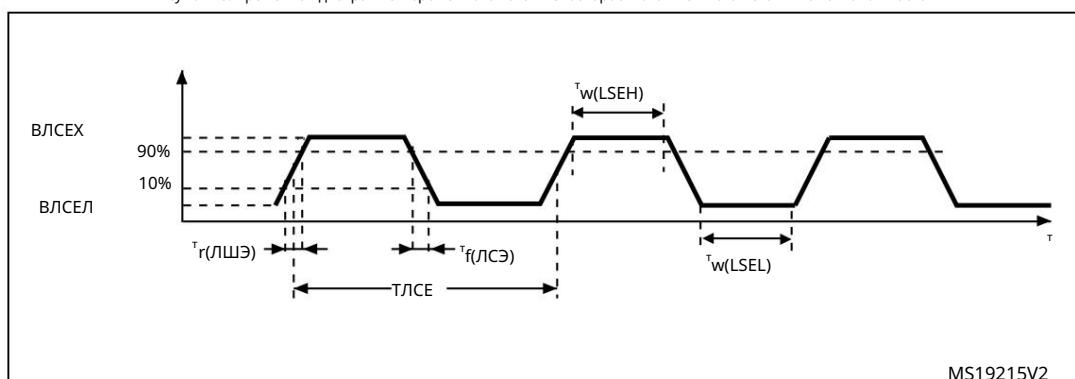
Внешний тактовый сигнал должен соответствовать характеристикам ввода-вывода, указанным в [разделе 5.3.14](#). Рекомендуемая форма входного тактового сигнала показана на [рисунке 20](#).

Таблица 39. Характеристики низкоскоростного внешнего пользовательского тактового сигнала(1)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица	
fLSE_ext	Частота внешнего источника тактовой частоты пользователя	-	-	32.768	1000 кГц	
VLSEH	Высокий уровень напряжения на входном контакте OSC32_IN	-	0,7 ВДД	-	ВДД	B
VSEL	Низкий уровень напряжения входного контакта OSC32_IN	-	BCC	-	0,3 ВДД	
$t_B(LSEH)$ $t_B(LSEL)$	OSC32_IN время высокого или низкого уровня	-	250	-	-	НС

1. Гарантия конструкции. Не тестировалось на производстве.

Рисунок 20. Временная диаграмма переменного тока низкоскоростного внешнего источника тактовой частоты



Высокоскоростной внешний тактовый сигнал, генерируемый с помощью кристаллического/керамического резонатора

Высокоскоростной внешний тактовый генератор (HSE) может быть оснащен кварцевым/керамическим резонатором с частотой 4–48 МГц. Вся информация, представленная в данном разделе, основана на результатах моделирования, полученных с использованием типовых внешних компонентов, указанных в [таблице 40](#). В данном случае резонатор и нагрузочные конденсаторы должны располагаться как можно ближе к выводам генератора для минимизации выходных искажений и времени стабилизации при запуске. За более подробной информацией о характеристиках резонатора (частоте, корпусе, точности) обратитесь к производителю кварцевого резонатора.

Таблица 40. Характеристики генератора HSE(1)

Символ	Параметр	Условия(2)	Мин.	Тип.	Макс.	Единица измерения
fOSC_IN	Частота генератора	-	4	8	48 МГц	
РФ	Резистор обратной связи	-	-	200	-	кОм
IDD(HSE)	Текущее потребление HSE	Во время запуска(3)	-	-	5.5	mA
		VDD = 3 В, Rm = 30 Ом, CL = 10 пФ при 8 МГц	-	0,44	-	
		VDD = 3 В, Rm = 45 Ом, CL = 10 пФ при 8 МГц	-	0,45	-	
		VDD = 3 В, Rm = 30 Ом, CL = 5 пФ при 48 МГц	-	0,68	-	
		VDD = 3 В, Rm = 30 Ом, CL = 10 пФ при 48 МГц	-	0,94	-	
		VDD = 3 В, Rm = 30 Ом, CL = 20 пФ при 48 МГц	-	1.77	-	
Гм	Максимальная критическая крутизна кристалла	Запускать	-	-	1,5 мА/В	
ТГУ(ВШЭ)(4)	Время запуска	VDD стабилизирован	-	2	-	пс

1. Гарантия конструкции. Не тестировалось на производстве.

2. Характеристики резонатора, указанные производителем кристаллического/керамического резонатора.

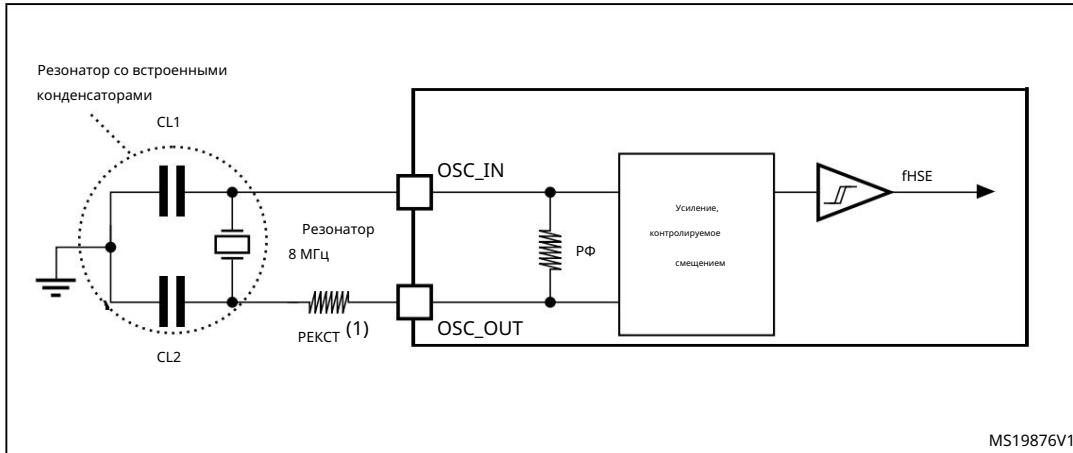
3. Этот уровень потребления происходит в течение первых 2/3 времени запуска tSU(HSE). 4. tSU(HSE) — это

время запуска, измеряемое с момента его включения (программным обеспечением) до стабилизированных 8 МГц.
Достигнута частота колебаний. Это значение измеряется для стандартного кварцевого резонатора и может значительно варьироваться в зависимости от производителя кристалла.

Для CL1 и CL2 рекомендуется использовать высококачественные внешние керамические конденсаторы ёмкостью от 5 до 20 пФ (типичное значение), предназначенные для высокочастотных применений и подобранные в соответствии с требованиями кварцевого резонатора (см. [рисунок 21](#)). CL1 и CL2 обычно имеют одинаковый размер. Производитель кварцевого резонатора обычно указывает нагрузочную ёмкость, которая представляет собой последовательное соединение конденсаторов CL1 и CL2. При выборе номинала CL1 и CL2 необходимо учитывать ёмкость выводов печатной платы и микроконтроллера (для приблизительной оценки общей ёмкости выводов и платы можно использовать 10 пФ).

Примечание: Информацию о выборе кварцевого резонатора см. в руководстве по применению AN2867 «Руководство по проектированию генераторов для микроконтроллеров ST», доступном на веб-сайте ST www.st.com.

Рисунок 21. Типичное применение кварцевого резонатора с частотой 8 МГц



1. Значение REXT зависит от характеристик кристалла.

Низкочастотный внешний тактовый сигнал, генерируемый с помощью кварцевого резонатора

Низкочастотный внешний тактовый сигнал (LSE) может подаватьсяся от кварцевого резонатора с частотой 32,768 кГц. Вся информация, представленная в данном разделе, основана на результатах моделирования, полученных с использованием типовых внешних компонентов, указанных в [таблице 41](#). В данном случае резонатор и нагрузочные конденсаторы должны располагаться как можно ближе к выводам генератора для минимизации выходных искажений и времени стабилизации при запуске. За более подробной информацией о характеристиках резонатора (частоте, корпусе, точности) обратитесь к производителю кварцевого резонатора.

Таблица 41. Характеристики генератора LSE ($f_{LSE} = 32,768 \text{ кГц}$)(1)

Символ	Параметр	Условия(2)	Мин.	Тип.	Макс.	Единица измерения
IDD(LSE) Потребление тока LSE		ЛСЕДРВ[1:0] = 00 Низкая пропускная способность привода	-	250	-	нА
		ЛСЕДРВ[1:0] = 01 Средне-низкая производительность привода	-	315	-	
		ЛСЕДРВ[1:0] = 10 Средне-высокая производительность привода	-	500	-	
		ЛСЕДРВ[1:0] = 11 Высокая производительность привода	-	630	-	
Gmcritmax	Максимальный критический кристалл gm	ЛСЕДРВ[1:0] = 00 Низкая пропускная способность привода	-	-	0,5	мкА/В
		ЛСЕДРВ[1:0] = 01 Средне-низкая производительность привода	-	-	0,75	
		ЛСЕДРВ[1:0] = 10 Средне-высокая производительность привода	-	-	1,7	
		ЛСЕДРВ[1:0] = 11 Высокая производительность привода	-	-	2,7	
тГУ(ЛСЭ)(3)	Время запуска	VDD стабилизирован	-	2	-	с

1. Гарантия конструкции. Не тестировалось на производстве.

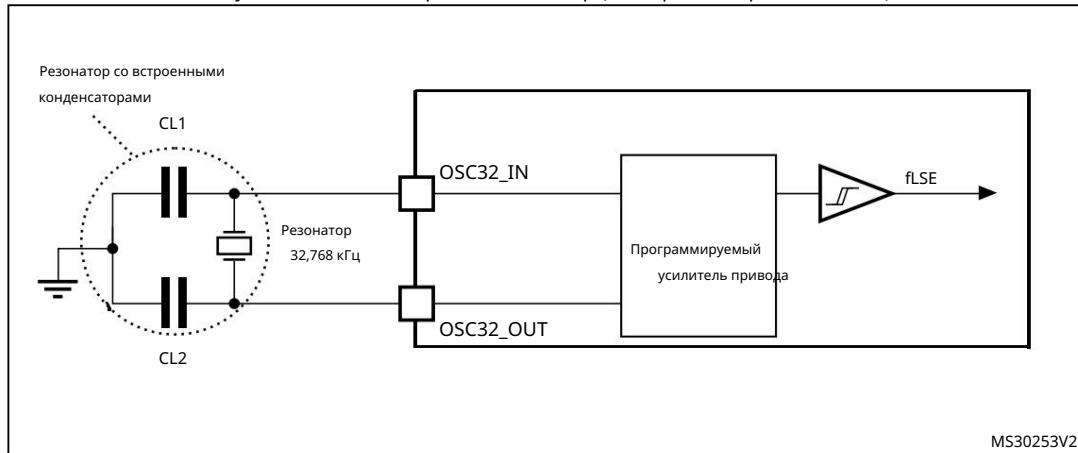
2. Ознакомьтесь с примечаниями и предостережениями под таблицей, а также с заметкой по применению AN2867 «Генератор руководство по проектированию микроконтроллеров ST».

3. t_{SU}(LSE) — время запуска, измеряемое с момента включения (программным способом) до достижения стабилизированной частоты 32,768 кГц. Это значение измеряется для стандартного кварцевого резонатора и может значительно варьироваться в зависимости от производителя резонатора.

Примечание:

Информацию о выборе кварцевого резонатора см. в руководстве по применению AN2867 «Руководство по проектированию генераторов для микроконтроллеров ST», доступном на веб-сайте ST www.st.com.

Рисунок 22. Типичное применение с кварцевым резонатором 32,768 кГц



Примечание:

Внешний резистор между OSC32_IN и OSC32_OUT не требуется и добавлять его запрещено.

5.3.8 Характеристики внутреннего источника синхронизации

Параметры, приведённые в [таблице 42](#), получены в результате испытаний, проведённых при температуре окружающей среды и напряжении питания, описанных в [таблице 17: «Общие условия эксплуатации»](#).

Приведённые кривые являются результатами характеристических испытаний, а не испытаний в процессе производства.

Высокоскоростной внутренний (HSI16) RC-генератор

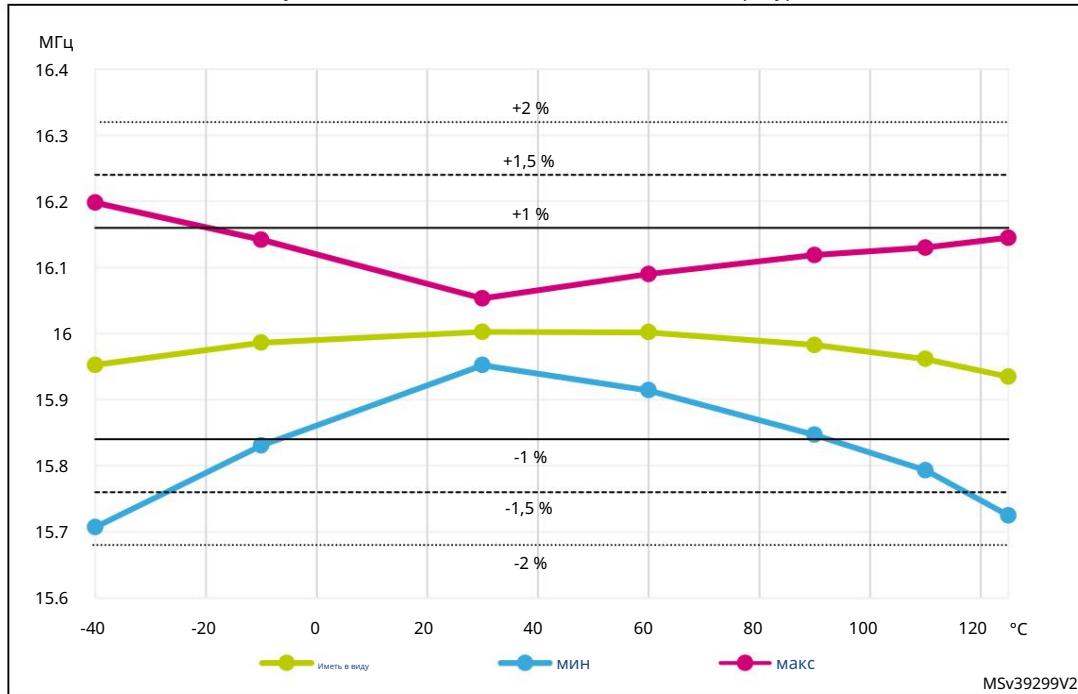
Таблица 42. Характеристики генератора HSI16(1)

Символ	Параметр	Условия	Мин. Тип.	Макс.	Единица измерения	
fHSI16	Частота HSI16	VDD=3,0 В, TA=30 °C 15,88	-	-	16,08 МГц	
ПОДРЕЗАТЬ	Шаг обрезки пользователя HSI16	Код обрезки не кратен 64	0,2	0,3	0,4	%
		Код обрезки кратен 64	-4	-6	-8	
ДюСи(HSI16)(2)	Рабочий цикл	-	45	-	55 %	
Темп(HSI16)	Дрейф частоты генератора HSI16 в зависимости от температуры	TA= от 0 до 85 °C	-1	-	1 %	
		TA= от -40 до 125 °C	-2	-	1,5 %	
VDD(HSI16)	Дрейф частоты генератора HSI16 относительно VDD	VDD=1,62 В – 3,6 В	-0,1	-	0,05 %	
цу(HSI16)(2)	Время запуска генератора HSI16	-	-	0,8	1.2	мкс
tstab(HSI16)(2)	Генератор HSI16 время стабилизации	-	-	- 35 мкс		
IDD(HSI16)(2)	Потребляемая мощность генератора HSI16	-	-	155 190 мкА		

1. Оценка по характеристике. Не тестировалось в процессе производства.

2. Гарантия конструкции. Не тестировалось на производстве.

Рисунок 23. Частота HSI16 в зависимости от температуры



Высокоскоростной внутренний RC-генератор 48 МГц (HSI48)

Таблица 43. Характеристики генератора HSI48(1)

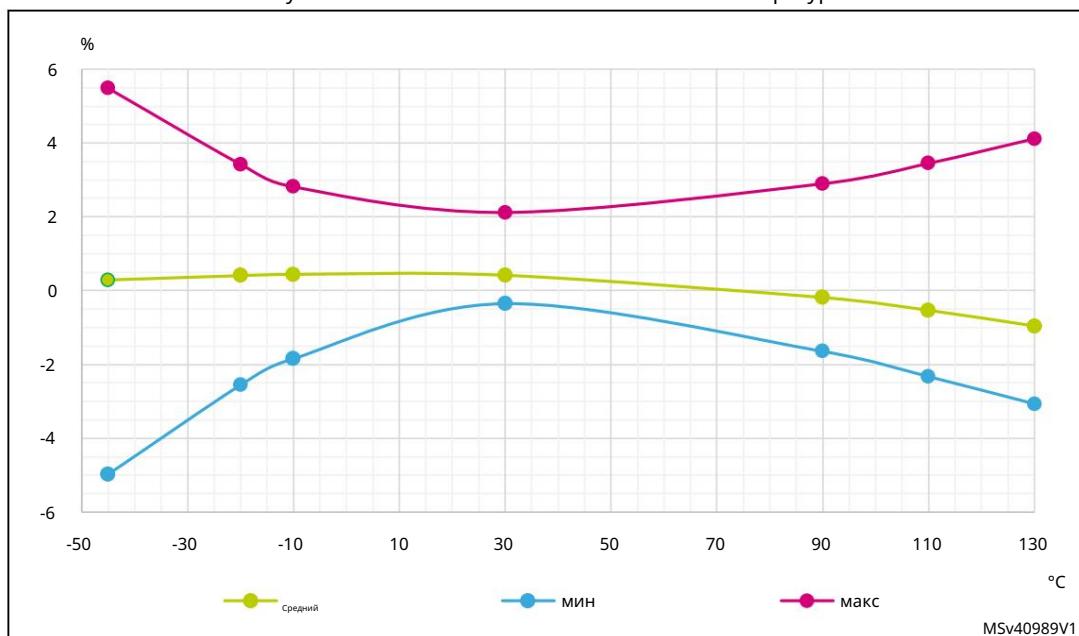
Символ	Параметр	Условия	Мин.	Тип	Макс. единица
fHSI48	Частота HSI48	VDD=3,0 В, TA=30°C	-	48	- МГц
ПОДРЕЗАТЬ	Шаг обрезки пользователя HSI48	-	-	0,11(2) 0,18(2)	%
Пользовательская обрезка ПОКРЫТИЕ	Охват пользовательской обрезки HSI48	±32 шага	±3(3)	±3,5(3)	- %
Рабочий цикл DuCy(HSI48)		-	45(2)	-	55(2) %
ACCHSI48_REL	Точность осциллятора HSI48 в зависимости от температуры (заводская калибровка)	VDD = 3,0 В – 3,6 В, TA = от -15 до 85 °C	-	-	±3(3) %
		VDD = 1,65 В – 3,6 В, TA = от -40 до 125 °C	-	-	±4,5(3)
DVDD(HSI48)	Дрейф частоты генератора HSI48 с VDD	VDD = от 3 В до 3,6 В	-	0,025(3) 0,05(3)	%
		VDD = 1,65 В - 3,6 В -	-	0,05(3) 0,1(3)	
цу(HSI48)	Время запуска генератора HSI48	-	-	2.5(2) 6(2)	мкс
IDD(HSI48)	Потребляемая мощность генератора HSI48	-	-	340(2) 380(2) мкА	

Таблица 43. Характеристики генератора HSI48(1) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица
джиттер NT	Следующий джиттер перехода Накопленный джиттер за 28 циклов (4)	-	-	+/-0,15(2)	-
джиттер PT	Парный переходный джиттер Накопленный джиттер за 56 циклов (4)	-	-	+/-0,25(2)	-

1. VDD = 3 В, TA = от -40 до 125 °C, если не указано иное.
2. Гарантия конструкции. Не тестировалось на производстве.
3. Оценка по характеристикам - Не тестировалось в процессе производства.
4. Измерения джиттера выполняются без параллельно активированного источника тактовой частоты.

Рисунок 24. Частота HSI48 в зависимости от температуры



Низкоскоростной внутренний (БИС) RC-генератор

Таблица 44. Характеристики генератора БИС(1)

Символ	Параметр	Условия	Мин.	Тип	Макс. Единица	
блси	Частота БИС	VDD = 3,0 В, TA = 30 °C	31.04	-	32.96	кГц
		VDD = от 1,62 до 3,6 В, TA = от -40 до 125 °C	29.5	-	34	
τСУ(ЛСИ)(2)	Время запуска генератора LSI	-	-	80	130	мкс

Таблица 44. Характеристики генератора БИС(1) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс.	Единица измерения
tSTAB(LSI)(2)	Стабилизация генератора LSI времени	5% от конечной частоты	-	125	180	мкс
IDD(LSI)(2)	Потребляемая мощность LSI-генератора	-	-	110	180	нА

1. Оценка по характеристике. Не тестировалось в процессе производства.

2. Гарантия конструкции. Не тестировалось на производстве.

5.3.9 Характеристики ФАПЧ

Параметры, приведенные в [Таблице 45](#), получены в результате испытаний, проведенных в условиях температуры и напряжения питания VDD, обобщенных в [Таблице 17: Общие условия эксплуатации](#).

Таблица 45. Характеристики ФАПЧ(1)

Символ	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
fPLL_IN	Входной тактовый сигнал ФАПЧ(2)	-	2.66	-	16 МГц	МГц
	Входной тактовый цикл ФАПЧ	-	45	-	55 %	
fPLL_P_OUT	Выходной тактовый сигнал умножителя PLL P	Диапазон масштабирования напряжения 1 Режим ускорения	2.0645	-	170	МГц
		Диапазон масштабирования напряжения 1 2,0645	-	-	150	
		Диапазон масштабирования напряжения 2 2,0645	-	-	26	
fPLL_Q_OUT	Выходной тактовый сигнал умножителя ФАПЧ Q	Диапазон масштабирования напряжения 1 Режим ускорения	8	-	170	МГц
		Диапазон масштабирования напряжения 1	8	-	150	
		Диапазон масштабирования напряжения 2	8	-	26	
fPLL_R_OUT	Выходной тактовый сигнал умножителя PLL R	Диапазон масштабирования напряжения 1 Режим ускорения	8	-	170	МГц
		Диапазон масштабирования напряжения 1	8	-	150	
		Диапазон масштабирования напряжения 2	8	-	26	
fVCO_OUT	Выход ФАПЧ VCO	Диапазон масштабирования напряжения 1	96	-	344	МГц
		Диапазон масштабирования напряжения 2	96	-	128	
время блокировки tLOCK PLL		-	-	15	40	мкс
Джиттер	Среднеквадратичное от периода к периоду дрожание		-	28.6	-	±пс
	Среднеквадратичное колебание периода		-	21.4	-	
IDD(PLL)	Потребляемая мощность PLL включена ВДД(1)	Частота VCO = 96 МГц	-	200 260		мкА
		Частота VCO = 192 МГц	-	300 380	мкА	
		Частота VCO = 344 МГц	-	520 650		

1. Гарантия конструкции. Не тестировалось на производстве.

2. Позаботьтесь об использовании соответствующего коэффициента деления M для получения заданного входного тактового сигнала ФАПЧ. ценности.

5.3.10 Характеристики флэш-памяти

Таблица 46. Характеристики флэш-памяти(1)

Символ	Параметр	Условия	Тип	Макс. единица	
tprog	64-битное время программирования	-	81.7	83,35 мкс	
tprog_row	Время программирования одной строки (32 двойных слова)	Нормальное программирование	2.61	2.7	PC
		Быстрое программирование	1.91	1.95	
tprog_page	Время программирования одной страницы (2 Кбайт)	Нормальное программирование	20.91	21.34	
		Быстрое программирование	15.29	15.6	
tERASE	Время стирания страницы (2 Кбайт)	-	22.02	24.47	
tprog_bank	Время программирования одного банка (512 Кбайт)	Нормальное программирование	5.36	5.46	C
		Быстрое программирование	3.92	4	
tMЭ	Время массового стирания	-	22.13	24,6 мс	
ИДД	Средний расход от VDD	Режим записи	3.5	-	mA
		Режим стирания	3.5	-	
	Максимальный ток (пик)	Режим записи	7 (за 6 мкс)	-	
		Режим стирания	7 (для 67 мкс)	-	

1. Гарантия конструкции. Не тестировалось на производстве.

Таблица 47. Длительность работы флэш-памяти и сохранение данных

Символ	Параметр	Условия	(мин.)	Единица
NEND Endurance		TA = от -40 до +105 °C 1	10	kcycles
tRET	Хранение данных	цикл(2) при TA = 85 °C	30	Годы
		1 кцикл(2) при TA = 105 °C 1	15	
		кцикл(2) при TA = 125 °C 10	7	
		кциклов(2) при TA = 55 °C 10	30	
		кциклов(2) при TA = 85 °C 10	15	
		кциклов(2) при TA = 105 °C	10	

1. Оценка по характеристике. Не тестировалось в процессе производства.

2. Циклирование проводилось во всем диапазоне температур.

5.3.11 Характеристики ЭМС

Тесты на восприимчивость проводятся выборочно в ходе характеризации устройства.

Функциональная ЭМС (электромагнитная восприимчивость)

При выполнении простого приложения на устройстве (переключение двух светодиодов через порты ввода/вывода) устройство подвергается воздействию двух электромагнитных событий, пока не произойдёт отказ. Отказ отображается светодиодами:

- Электростатический разряд (ЭСР) (положительный и отрицательный) воздействует на все контакты устройства до возникновения функционального сбоя. Этот тест соответствует стандарту IEC 61000-4-2.
- FTB: импульс быстрого переходного напряжения (положительного и отрицательного) подается на VDD и VSS через конденсатор ёмкостью 100 пФ до возникновения функционального сбоя. Этот тест соответствует стандарту IEC 61000-4-4.

Сброс настроек устройства позволяет возобновить нормальную работу.

Результаты испытаний приведены в [таблице 48](#). Они основаны на уровнях и классах ЭМС, определенных в примечании к применению AN1709.

Таблица 48. Характеристики ЭМС

Символ	Параметр	Условия	Уровень/ Сорт
ВФЭСД	Пределы напряжения, применяемые к любому выводу ввода/вывода, чтобы вызвать нарушение функционирования	VDD = 3,3 В, TA = +25 °C, fHCLK = 170 МГц, соответствующий МЭК 61000-4-2	3Б
ВЕФТБ	Пределы быстрых переходных напряжений должны применяться через 100 пФ на контактах VDD и VSS для создания функциональных нарушений.	VDD = 3,3 В, TA = +25 °C, fHCLK = 170 МГц, соответствующий МЭК 61000-4-4	5А

Разработка защищенного программного обеспечения для предотвращения проблем с шумом

Характеристика и оптимизация ЭМС выполняются на уровне компонентов с использованием типичной прикладной среды и упрощенного программного обеспечения микроконтроллера. Следует отметить, что хорошие показатели ЭМС во многом зависят от пользовательского приложения и, в частности, программного обеспечения.

Поэтому пользователю рекомендуется применять тесты по оптимизации и предварительной квалификации программного обеспечения ЭМС в соответствии с уровнем ЭМС, требуемым для его приложения.

Рекомендации по программному обеспечению

Блок-схема программного обеспечения должна включать управление неконтролируемыми ситуациями, такими как:

- Поврежден счетчик программ
- Неожиданный сброс
- Критическое повреждение данных (регистры управления...)

Предварительные квалификационные испытания

Большинство распространенных сбоев (неожиданный сброс и повреждение счетчика программ) можно воспроизвести, вручную принудительно установив низкое состояние на выводе NRST или выводах генератора на 1 секунду.

Для завершения этих испытаний можно непосредственно приложить к устройству электростатическое напряжение в диапазоне значений, указанных в спецификации. При обнаружении непредвиденного поведения можно повысить уровень безопасности программного обеспечения, чтобы предотвратить возникновение неисправимых ошибок (см. инструкцию по применению AN1015).

Электромагнитные помехи (ЭМП)

Излучаемое устройством электромагнитное поле контролируется во время выполнения простого приложения (переключение двух светодиодов через порты ввода/вывода). Этот тест на излучение соответствует стандарту IEC 61967-2, который определяет испытательную плату и нагрузку на выводы.

Таблица 49. Характеристики ЭМИ

Параметр символа	Условия	Контролируется полоса частот	Макс против [fHSE/fHCLK]	Единица
			8 МГц / 170 МГц	
ПОЛУ	Пиковый уровень VDD = 3,6 В, TA = 25 °C, Пакет LQFP100 соответствует IEC 61967-2	от 0,1 МГц до 30 МГц	5	дБмкВ
		30 МГц – 130 МГц	4	
		130 МГц – 1 ГГц	20	
		1 ГГц – 2 ГГц	13	
		Уровень электромагнитных помех	3.5	
			-	

5.3.12 Характеристики электрической чувствительности

На основе трех различных тестов (ESD, LU) с использованием определенных методов измерения устройство подвергается нагрузке с целью определения его характеристик с точки зрения электрической чувствительности.

Электростатический разряд (ЭСР)

Электростатические разряды (положительный и отрицательный импульсы с интервалом в 1 секунду) подаются на выводы каждого образца в соответствии с их комбинацией. Размер выборки зависит от количества выводов питания в устройстве (3 шт. × (n+1) выводов питания). Данное испытание соответствует стандарту ANSI/JEDEC.

Таблица 50. Абсолютные максимальные значения ESD

Символ	Рейтинги	Условия	Сорт	Максимальное значение(1)	Единица
VESD(HBM)	Напряжение электростатического разряда (модель человеческого тела)	TA = +25 °C, что соответствует ANSI/ESDA/JEDEC JS-001	2	2000 В	
VESD(CDM)	Напряжение электростатического разряда (модель зарядного устройства)	TA = +25 °C, что соответствует ANSI/ESDA/JEDEC JS-002	LQFP80 (14 x 14 мм), LQFP100	C1	250
			WLCSP64	C2a	500
			Другие пакеты	C2a	500

1. Оценка по характеристике. Не тестировалось в процессе производства.

Статическая защелка

Для оценки характеристик защелкивания необходимо провести два дополнительных статических теста на трех деталях:

- К каждому контакту источника питания подается повышенное напряжение питания.

- К каждому входу, выходу и настраиваемому выводу ввода/вывода применяется инъекция тока.

Эти испытания соответствуют стандарту EIA/JESD 78E IC latch-up.

Таблица 51. Электрическая чувствительность

Символ	Параметр	Условия	Сорт
ЛУ	Статический класс защелкивания	TA = +125 °C в соответствии с JESD78E	Класс II уровень А

5.3.13 Характеристики ввода/вывода тока

Как правило, при нормальной работе устройства следует избегать подачи тока на контакты ввода/вывода, вызванной внешним напряжением ниже VSS или выше VDD (для стандартных контактов ввода/вывода с напряжением 3,3 В). Однако, чтобы оценить надежность микроконтроллера в случае случайной нештатной подачи тока, в ходе характеристизации устройства проводятся выборочные испытания на восприимчивость.

Функциональная восприимчивость к току ввода-вывода

Во время выполнения простого приложения на устройстве оно подвергается нагрузке, подавая ток на контакты ввода/вывода, запрограммированные в режиме плавающего входа. При подаче тока на один контакт ввода/вывода устройство проверяется на наличие функциональных сбоев.

На сбой указывает выход параметра за пределы диапазона: ошибка АЦП выше определенного предела (выше 5 младших разрядов TUE), выход за общепринятые пределы индуцированного тока утечки на соседних контактах (вне диапазона -5 мкА/+0 мкА) или другой функциональный сбой (например, возникновение сброса или отклонение частоты генератора).

Результаты характеристики приведены в [таблице 52](#).

Отрицательный индуцированный ток утечки вызывается отрицательной инжекцией, а положительный индуцированный ток утечки — положительной инжекцией.

Таблица 52. Восприимчивость к току ввода-вывода

Символ	Описание	Функциональная восприимчивость		Единица
		Отрицательная инъекция	Положительный инъекция	
ИИНЖ(1)	Инжектированный ток на штырь	Все, кроме TT_a, PF2, PC9, PA9, PA10	-5	NA
		ПФ2, ПК9	-0	NA мА
		Контакты TT_a, PA9, PA10	-5	0

1. Оценка по характеристике. Не тестировалось в процессе производства.

5.3.14 Характеристики порта ввода/вывода

Общие характеристики входа/выхода

Если не указано иное, параметры, приведённые в [таблице 53](#), получены в результате испытаний, проведённых в условиях, описанных в [таблице 17: «Общие условия эксплуатации»](#). Все входы/выходы соответствуют стандартам КМОП и ТТЛ.

Таблица 53. Статические характеристики ввода-вывода

Параметр	символа	Условия		Мин.	Тип	Макс	Единица
ВИЛ (1)(2)	Входное напряжение низкого уровня ввода-вывода	Все, кроме ΦT_c	1,62 В < VDD < 3,6 В	-	-	0,3xVDD	В
		ΦT_c	1,62 В < VDD < 3,6 В	-	-	0,39xVDD-0,06(3)	
	Выходное напряжение высокого уровня ввода-вывода	Все, кроме ΦT_c	1,62 В < VDD < 3,6 В	-	-	0,3xVDD	
		ΦT_c	1,62 В < VDD < 3,6 В	-	-	0,25xVDD	
ВИХ(1)(2)	Входное напряжение	Все, кроме ΦT_c	1,62 В < VDD < 3,6 В	0,7xVDD	-	-	В
		ΦT_c	1,62 В < VDD < 3,6 В	(3) 0,49xVDD + 0,26	-	-	
	высокого уровня ввода-вывода	ΦT_c	1,62 В < VDD < 3,6 В	0,7xVDD	-	-	
ВХИС(3)	Входной гистерезис	TT_xx, FT_xxx, HPCT	1,62 В < VDD < 3,6 В	-	200	-	мВ
Утечка	Входной ток утечки(3)	ΦT_{xx} кроме ΦT_c	0 < VIN < VDD	-	-	± 100	на
			VDD < VIN < VDD+1 В	-	-	650(4)	
			VDD+1 В < VIN < 5,5 В	-	-	200(4)	
		ΦT_c	0 < VIN < VDDMAX	-	-	2000	
			VDD < VIN < 0,5 В	-	-	3000	
			0 < VIN < VDD	-	-	± 150	
		ΦT_y , ПКЗ	VDD < VIN < VDD+1 В	-	-	± 2500	
			VDD < VIN < 5,5 В	-	-	± 250	
			0 < VIN < VDD	-	-	± 4500	
		ΦT_d	VDD+1 В < VIN < 5,5 В	-	-	± 9000	
			0 < VIN < VDD	-	-	± 150	
		TT_xx	VDD < VIN < 3,6 В	-	-	2000	
РПУ	Слабый подтягивающий эквивалентный резистор(5)	VIN = VSS		25	40	55	кОм
РПД	Слабое натяжение эквивалентный резистор(5)	VIN = VDD		25	40	55	
и/директор	контакт ввода/вывода выводов ввода/вывода	Емкость	-	-	5	-	пФ

1. См. [рисунок 25: характеристики входов/выходов](#).



2. Данные основаны на результатах характеризации, не проверенных в процессе производства.

3. Гарантия конструкции. Не тестируется на производстве.

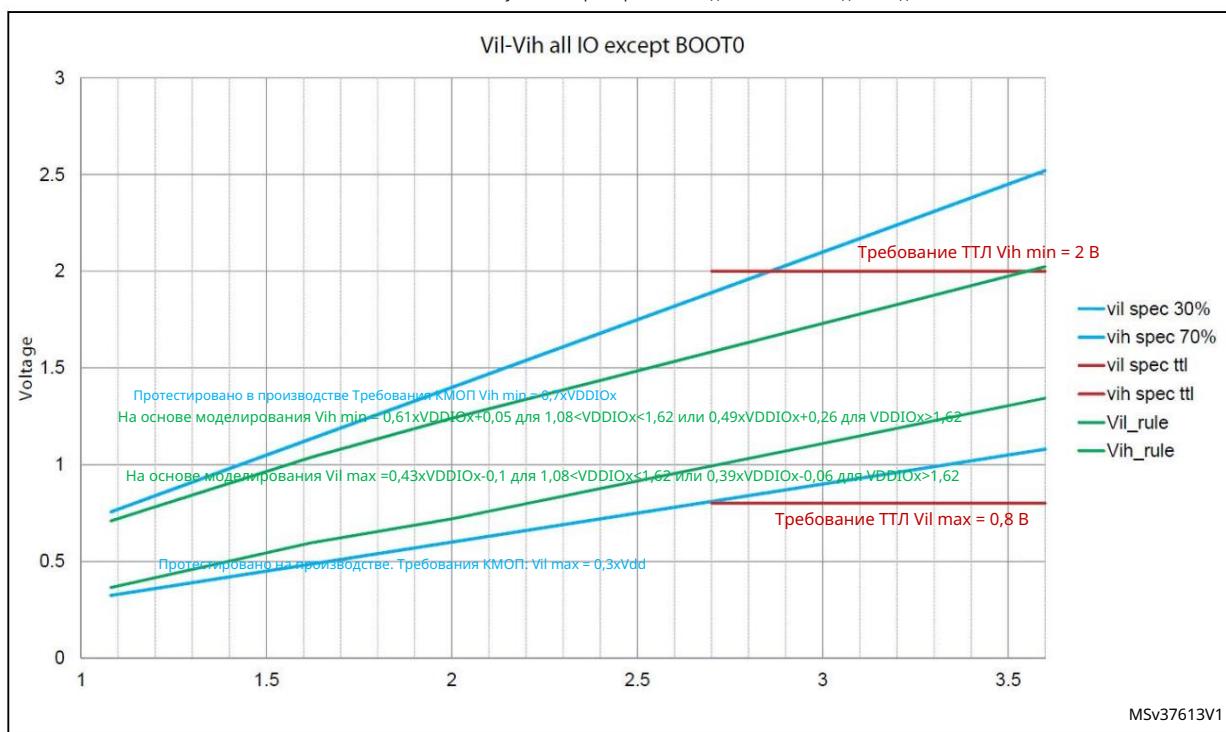
4. Это значение отражает утечку по контактной площадке самого ввода/вывода. Общая утечка по контактной площадке рассчитывается по следующей формуле:
 $I_{Total_Ileak_max} = 10 \text{ мкА} + [\text{количество входов/выходов}, \text{где VIN подается на площадку}] \times I_{lkg(\text{Max})}$.

5. Подтягивающие и стягивающие резисторы разработаны с активным сопротивлением, последовательно подключенным к переключаемому PMOS/NMOS транзистору.
 Вклад PMOS/NMOS в последовательное сопротивление минимален (порядка ~10%).

Примечание: Дополнительную информацию о свойствах GPIO см. в примечании к применению AN4899 «Конфигурация STM32 GPIO для аппаратных настроек и низкого энергопотребления», доступном на веб-сайте ST www.st.com.

Все порты ввода/вывода соответствуют стандартам КМОП и ТТЛ (программное конфигурирование не требуется). Их характеристики выходят за рамки строгих требований КМОП-технологии или ТТЛ. Соответствие этим требованиям показано на [рисунке 25](#) для стандартных портов ввода/вывода и портов ввода/вывода, устойчивых к напряжению 5 В (кроме FT_c).

Рисунок 25. Характеристики входного сигнала ввода-вывода



Выходной ток возбуждения

GPIO (входы/выходы общего назначения) могут принимать или выдавать ток до ± 8 мА, а также принимать или выдавать ток до ± 20 мА (при смягченном VOL/VOH).

В пользовательском приложении количество контактов ввода-вывода, которые могут управлять током, должно быть ограничено в соответствии с абсолютным максимальным значением, указанным в [разделе 5.2](#):

- Сумма токов, подаваемых всеми входами/выходами на VDD, плюс максимальный
Потребление микроконтроллера, питаемого от VDD, не может превышать абсолютного максимального значения ΣI_{VDD}
(см. [Таблицу 14: Характеристики напряжения](#)).
- Сумма токов, потребляемых всеми входами/выходами на VSS, плюс максимальное потребление микроконтроллера на VSS, не может превышать абсолютное максимальное значение ΣI_{VSS} (см. [Таблицу 14: Характеристики напряжения](#)).

Уровни выходного напряжения

Если не указано иное, параметры, приведённые в таблице ниже, получены в результате испытаний, проведённых при температуре окружающей среды и напряжении питания, указанных в [таблице 17: «Общие условия эксплуатации»](#). Все входы/выходы соответствуют стандартам КМОП и ТТЛ (FT или TT, если не указано иное).

Таблица 54. Характеристики выходного напряжения(1)(2)

Символ	Параметр	Условия	Мин.	Макс. единица
VOL(3)	Выходное напряжение низкого уровня для порта ввода-вывода CMOS	$ I_{IO} = 2 \text{ мА}$ для ввода-вывода	-	0,4
VOH(3)	Выходное напряжение высокого уровня для контакта ввода/вывода	$I_{T_c} = 8 \text{ мА}$ для других вводов-выводов VDD 2,7 В	ВДД-0,4	-
VOL(3)	Выходное напряжение низкого уровня для порта ввода-вывода TTL	$ I_{IO} = 2 \text{ мА}$ для I_{T_c} I/O $= 8 \text{ мА}$ для других I/O	-	0,4
VOH(3)	Выходное напряжение высокого уровня для контакта ввода/вывода	VDD 2,7 В	2.4	-
VOL(3)	Выходное напряжение низкого уровня для контакта ввода-вывода	Все входы-выходы, кроме I_{T_c}	-	1.3
VOH(3)	Выходное напряжение высокого уровня для контакта ввода/вывода	$ I_{IO} = 20 \text{ мА}$ VDD 2,7 В	ВДД-1.3	-
VOL(3)	Выходное напряжение низкого уровня для контакта ввода-вывода	$ I_{IO} = 1 \text{ мА}$ для I_{T_c} $I_{IO} = 4 \text{ мА}$ для других I/O	-	0,4
VOH(3)	Выходное напряжение высокого уровня для контакта ввода/вывода	VDD 1,62 В	ВДД-0,45	-
VOLFM+(3)	Выходное напряжение низкого уровня для контакта ввода-вывода FT в режиме FM+ (ввод-вывод FT с опцией «f»)	$ I_{IO} = 20 \text{ мА}$ VDD 2,7 В	-	0,4
		$ I_{IO} = 10 \text{ мА}$ VDD 1,62 В	-	0,4

1. Ток I_{IO} , подаваемый или потребляемый устройством, всегда должен соответствовать абсолютному максимальному значению, указанному в [таблице 14: Характеристики напряжения](#) и сумма токов, подаваемых или потребляемых всеми входами/выходами (портами ввода/вывода и управляющими контактами), всегда должны соответствовать абсолютным максимальным значениям ΣI_{IO} .

2. Выходы TTL и CMOS совместимы со стандартами JEDEC JESD36 и JESD52.

3. Гарантия конструкции. Не тестировалось на производстве.

Входные/выходные характеристики переменного тока

Определение и значения входных/выходных характеристик переменного тока приведены на [рисунке 26](#) и в [таблице 55](#) соответственно.

Если не указано иное, приведенные параметры получены в результате испытаний, проведённых в условиях окружающей температуры и напряжения питания, обобщенных в [Таблице 17: Общие условия эксплуатации](#).

Таблица 55. Характеристики переменного тока ввода-вывода (кроме FT_c) (1) (2)

Параметр	Примечание	Скорость	Условия	Мин.	Макс.	Единица
00	F _{макс}	Максимальная частота	C=50 пФ, 2,7 В VDD 3,6 В	-	5	МГц
			C=50 пФ, 1,62 В VDD 2,7 В	-	1	
			C=10 пФ, 2,7 В VDD 3,6 В	-	10	
			C=10 пФ, 1,62 В VDD 2,7 В	-	1.5	
	Tp/T _ф	Время нарастания и спада выходного сигнала	C=50 пФ, 2,7 В VDD 3,6 В	-	25	НС
			C=50 пФ, 1,62 В VDD 2,7 В	-	52	
			C=10 пФ, 2,7 В VDD 3,6 В	-	17	
			C=10 пФ, 1,62 В VDD 2,7 В	-	37	
01	F _{макс}	Максимальная частота	C=50 пФ, 2,7 В VDD 3,6 В	-	25	МГц
			C=50 пФ, 1,62 В VDD 2,7 В	-	10	
			C=10 пФ, 2,7 В VDD 3,6 В	-	50	
			C=10 пФ, 1,62 В VDD 2,7 В	-	15	
	Tp/T _ф	Время нарастания и спада выходного сигнала	C=50 пФ, 2,7 В VDD 3,6 В	-	9	НС
			C=50 пФ, 1,62 В VDD 2,7 В	-	16	
			C=10 пФ, 2,7 В VDD 3,6 В	-	4.5	
			C=10 пФ, 1,62 В VDD 2,7 В	-	9	
10	F _{макс}	Максимальная частота	C=50 пФ, 2,7 В VDD 3,6 В	-	50	МГц
			C=50 пФ, 1,62 В VDD 2,7 В	-	25	
			C=10 пФ, 2,7 В VDD 3,6 В	-	100(3)	
			C=10 пФ, 1,62 В VDD 2,7 В	-	37,5	
	Tp/T _ф	Время нарастания и спада выходного сигнала	C=50 пФ, 2,7 В VDD 3,6 В	-	5.8	НС
			C=50 пФ, 1,62 В VDD 2,7 В	-	11	
			C=10 пФ, 2,7 В VDD 3,6 В	-	2.5	
			C=10 пФ, 1,62 В VDD 2,7 В	-	5	
11	F _{макс}	Максимальная частота	C=30 пФ, 2,7 В VDD 3,6 В	-	120(3)	МГц
			C=30 пФ, 1,62 В VDD 2,7 В	-	50	
			C=10 пФ, 2,7 В VDD 3,6 В	-	180(3)	
			C=10 пФ, 1,62 В VDD 2,7 В	-	75	
	Tp/T _ф	Время нарастания и спада выходного сигнала(4)	C=30 пФ, 2,7 В VDD 3,6 В	-	3.3	НС
			C=30 пФ, 1,62 В VDD 2,7 В	-	6	
			C=10 пФ, 2,7 В VDD 3,6 В	-	1.7	
			C=10 пФ, 1,62 В VDD 2,7 В	-	3.3	

Таблица 55. Характеристики переменного тока ввода-вывода (кроме FT_c) (1) (2) (продолжение)

Параметр	символа скорости	Условия	Мин.	Макс.	единица
ФM+	Fмакс(5)	Максимальная частота	-	1	МГц
	T _p /T _f (4)	C=50 пФ, 1,6 В VDD 3,6 В Время спада выходного сигнала с высокого уровня на низкий	-	5	нс

- Скорость ввода-вывода настраивается битами OSPEEDR[1:0]. Режим Fm+ настраивается в Регистр SYSCFG_CFR1. Описание регистра конфигурации порта GPIO см. в справочном руководстве RM0440 «32-разрядные микроконтроллеры серии STM32G4 на базе ARM®».
- Гарантия конструкции. Не тестировалось на производстве.
- Это значение отражает возможности ввода-вывода, но максимальная частота системы составляет 170 МГц.
- Время спада определяется между 70% и 30% выходного сигнала в соответствии со спецификацией I2C.
- Максимальная частота определяется при следующих условиях:
 - (T_p+T_f) 2/3 T.
 - 45% < Рабочий цикл < 55%

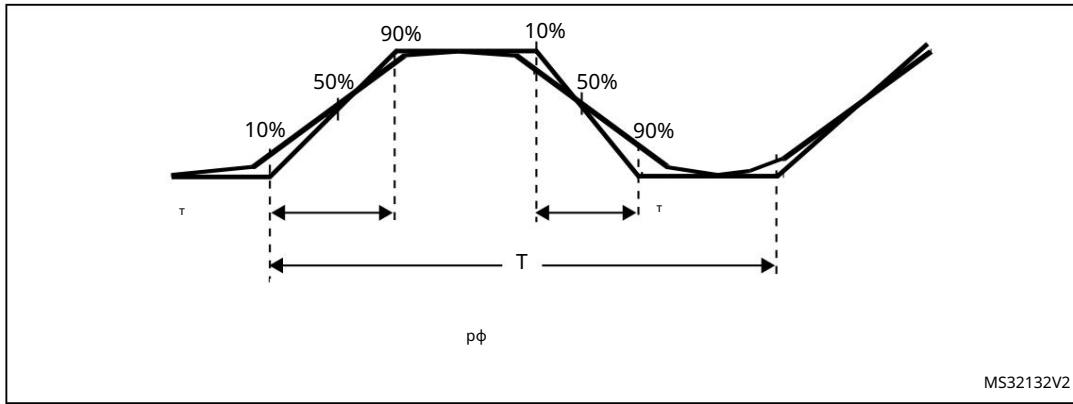
Таблица 56. Характеристики переменного тока ввода-вывода FT_c(1) (2)

Параметр	символа скорости	Условия	Мин.	Макс.	единица
0	Fмакс	C=50 пФ, 2,7 В VDD 3,6 В	-	2	МГц
		C=50 пФ, 1,6 В VDD 2,7 В	-	1	
	T _p /T _f	Выход H/L в Время падения уровня L/H	C=50 пФ, 2,7 В VDD 3,6 В	-	нс
			C=50 пФ, 1,6 В VDD 2,7 В	-	
1	Fмакс	C=50 пФ, 2,7 В VDD 3,6 В	-	10	МГц
		C=50 пФ, 1,6 В VDD 2,7 В	-	5	
	T _p /T _f	Выход H/L в Время падения уровня L/H	C=50 пФ, 2,7 В VDD 3,6 В	-	нс
			C=50 пФ, 1,6 В VDD 2,7 В	-	

- Скорость ввода-вывода настраивается битами OSPEEDR[1:0]. Режим Fm+ настраивается в Регистр SYSCFG_CFR1. См. справочное руководство RM0440 «STM32G4 Series advanced Arm®-Описание регистра конфигурации порта GPIO см. в разделе «32-битные микроконтроллеры».

- Гарантия конструкции. Не тестировалось на производстве.

Рисунок 26. Определение характеристик переменного тока ввода-вывода (1)



MS32132V2

1. См. Таблицу 55: Характеристики переменного тока ввода-вывода (кроме FT_c).

5.3.15 Характеристики выводов NRST

Входной драйвер вывода NRST использует КМОП-технологию и подключен к постоянному подтягивающему резистору RPU.

Если не указано иное, параметры, приведенные в таблице ниже, получены в результате испытаний, проведенных в условиях окружающей температуры и напряжения питания, обобщенных в [таблице 17: Общие условия эксплуатации](#).

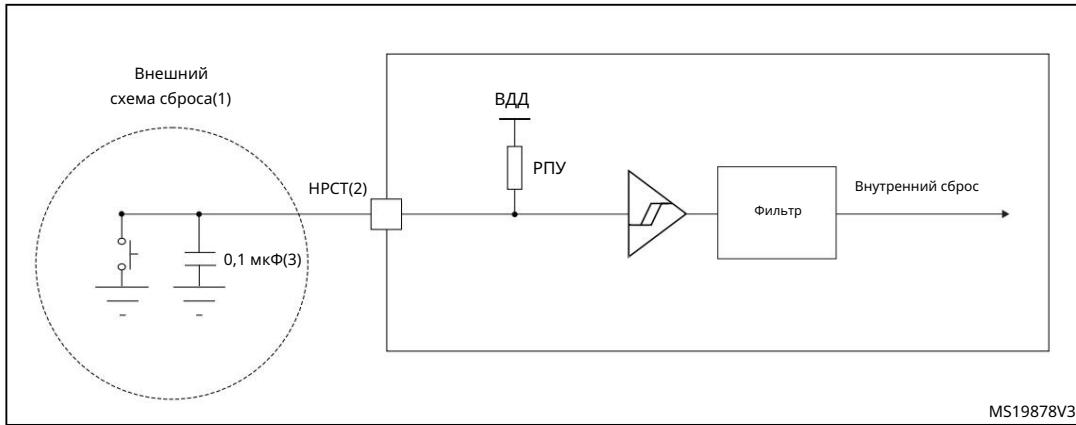
Таблица 57. Характеристики выводов NRST(1)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
ВИЛ(NRST)	Входное напряжение низкого уровня NRST	-	-	-	0,3 _x VDD	В
VIH(NRST)	Входное напряжение высокого уровня NRST	-	0,7 _x VDD	-	-	
V _{hys} (NRST)	Гистерезис напряжения триггера Шмитта NRST	-	-	200	-	мВ
R _{PU}	Слабый подтягивающий эквивалентный резистор (2)	V _{IN} = V _{SS}	25	40	55	кОм
BФ(HPCT)	Фильтрованный импульс на входе NRST	-	-	-	70	нс
BНФ(HPCT)	Вход NRST нефильтрованный импульс	1,71 В VDD 3,6 В	350	-	-	нс

1. Гарантия конструкции. Не тестировалось на производстве.

2. Подтягивающий резистор разработан с использованием активного сопротивления, последовательно включенного с переключаемым PMOS-транзистором. Вклад PMOS в последовательное сопротивление минимален (~10%).

Рисунок 27. Рекомендуемая защита контактов NRST



- Сеть сброса защищает устройство от паразитных сбросов.
- Пользователь должен убедиться, что уровень на выводе NRST может быть ниже максимального значения $VIL(NRST)$, указанного в [Таблице 57: Характеристики вывода NRST](#). В противном случае сброс не будет учитываться устройством.
- Внешний конденсатор на NRST должен располагаться как можно ближе к устройству.

5.3.16 Характеристики входов расширенных прерываний и событий контроллера (EXTI)

Импульс на входе прерывания должен иметь минимальную длину, чтобы гарантировать его обнаружение контроллером событий.

Таблица 58. Входные характеристики EXTI(1)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица
ПЛЕК	Длина импульса для контроллера событий	-	20	-	- нс

- Гарантия конструкции. Не тестировалось на производстве.

5.3.17 Усилитель аналоговых коммутаторов

Таблица 59. Характеристики усилителя аналоговых ключей(1)

Символ	Параметр	Мин.	Тип	Макс	Единица
ВДД	Напряжение питания	1.62	-	3.6	В
tSU(BOOST)	Время запуска усилителя	-	-	240	мкс
IDD(УСИЛИТЕЛЬ)	Расход усилителя для 1,62 В VDD 2,0 В	-	-	250	мкА
	Расход усилителя для 2,0 В VDD 2,7 В	-	-	500	
	Расход усилителя для 2,7 В VDD 3,6 В	-	-	900	

- Гарантия конструкции. Не тестировалось на производстве.

5.3.18 Характеристики аналого-цифрового преобразователя

Если не указано иное, параметры, приведенные в [Таблице 60](#), представляют собой предварительные значения, полученные в результате испытаний, проведенных при температуре окружающей среды, частоте fPCLK и напряжении питания VDDA, обобщенных в [Таблице 17: Общие условия эксплуатации](#).

Примечание: Рекомендуется выполнять калибровку после каждого включения питания.

Таблица 60. Характеристики АЦП(1) (2)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
VDDA	Аналоговое напряжение питания	-	1.62	-	3.6	В
BREF+	Положительное опорное напряжение	VDDA 2 В	2	-	VDDA	В
		VDDA < 2 В	VDDA			В
VREF-	Отрицательное опорное напряжение	-	BCCA			В
BKMIN	Входной синфазный сигнал	Дифференциал	(VREF++VREF-)/2 - 0,18	(BREF+ + BREF-)/2	(VREF+ + VREF-)/2 + 0,18	В
fADC	Тактовая частота АЦП	Диапазон 1, одинарный Операция АЦП	0,14	-	60	МГц
		Диапазон 2	-	-	26	
		Диапазон 1, работа всех АЦП, однотактный режим VDDA 2,7 В	0,14	-	52	
		Диапазон 1, работа всех АЦП, однотактный режим VDDA 1,62 В	0,14	-	42	
		Диапазон 1, работа всех АЦП, дифференциальный режим VDDA 1,62 В	0,14	-	56	
fс	Частота дискретизации, непрерывное разрешение	для заданного разрешения и времени выборки (ts)	0,001	fADC / (время выборки [циклы] + разрешение [биты] + 0,5)		МСП
TTRIG	Внешний период триггера	Учет времени задержки преобразования триггера (tLATR или tLATRINJ)	-	-	1 мс	-
		Разрешение = 12 бит, fАЦП = 60 МГц	tconv + [tLATR или tLATRINJ]	-		
Тщетно (3)	Диапазон напряжения преобразования	-	0	-VREF+V		

Таблица 60. Характеристики АЦП(1) (2) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
ДОЖДЬ(4)	Внешнее входное сопротивление	-	-	-	50	кОм
КАДК	Внутренний конденсатор выборки и хранения	-	-	5	-	пФ
тСТАБ	Время включения	-		1		ЦИКЛ конверсии
тКАЛ	Время калибровки	fАЦП = 60 МГц		1.93		мкс
		-		116		1/fADC
тЛАТР	Триггер конверсии Задержка Обычные и введенные каналы без прерывания преобразования	CKMODE = 00	1.5	2	2.5	1/fADC
		CKMODE = 01	-	-	2.0	
		CKMODE = 10	-	-	2.25	
		CKMODE = 11	-	-	2.125	
тЛАТРИНДЖ	Триггер конверсии Задержка Введенные каналы прерывание обычного преобразования	CKMODE = 00	2.5	3	3.5	1/fADC
		CKMODE = 01	-	-	3.0	
		CKMODE = 10	-	-	3.25	
		CKMODE = 11	-	-	3.125	
тС	Время выборки	fАЦП = 60 МГц	0,0416	-	10.675	мкс
		-	2.5	-	640,5	1/fADC
tADCVREG_STUP	Время запуска регулятора напряжения АЦП	-	-	-	20	мкс
tCONV	Общая конверсия времени (включая время выборки)	fАЦП = 60 МГц Разрешение = 12 бит	0,25	-	10.883	мкс
		-	ts[цикли] + разрешение [биты] +0,5 = от 15 до 653			1/fADC
IDDA(ADC)	Потребление АЦП от VDDA поставлять	fs = 4 Mcps	-	590	730	мкА
		fs = 1 Mcps	-	160	220	
		fs = 10 кпс	-	16	50	
IDDV_S(АЦП)	Потребление АЦП от VREF+ однотактный режим	fs = 4 Mcps	-	110	140	мкА
		fs = 1 Mcps	-	30	40	
		fs = 10 кпс	-	0,6	2	
IDDV_D(АЦП)	Потребление АЦП от VREF+ дифференциальный режим	fs = 4 Mcps	-	220	270	мкА
		fs = 1 Mcps	-	60	70	
		fs = 10 кпс	-	1.3	3	

1. Гарантия конструкции. Не тестировалось на производстве.

2. Усилитель напряжения аналогового переключателя ввода/вывода включается, когда $VDDA < 2,4$ В (BOOSTEN = 1 в SYSCFG_CFGR1, когда $(VDDA < 2,4$ В). Отключается при $VDDA = 2,4$ В.

3. VREF+ может быть подключен к $VDDA$ внутри, в зависимости от корпуса. См. раздел 4: Схема расположения выводов и описание выводов .
более подробная информация.

4. Максимальное значение RAIN можно найти в Таблице 61: Максимальное значение RAIN АЦП.

Максимальное значение RAIN можно найти в [Таблице 61: Максимальное значение RAIN АЦП](#).

Таблица 61. Максимальный АЦП RAIN(1)(2)

Разрешение	Цикл отбора проб @60 МГц	Время выборки [нс]	ДОЖДЬ макс (Ω)	
			Быстрые каналы(3)	Медленные каналы(4)
12 бит	2.5	41.67	100	Н/Д
	6.5	108.33	330	100
	12.5	208.33	680	470
	24.5	408.33	1500	1200
	47,5	791.67	2200	1800
	92,5	1541.67	4700	3900
	247,5	4125	12000	10000
	640,5	10675	39000	33000
10 бит	2.5	41.67	120	Н/Д
	6.5	108.33	390	180
	12.5	208.33	820	560
	24.5	408.33	1500	1200
	47,5	791.67	2200	1800
	92,5	1541.67	5600	4700
	247,5	4125	12000	10000
	640,5	10675	47000	39000
8 бит	2.5	41.67	180	Н/Д
	6.5	108.33	470	270
	12.5	208.33	1000	680
	24.5	408.33	1800	1500
	47,5	791.67	2700	2200
	92,5	1541.67	6800	5600
	247,5	4125	15000	12000
	640,5	10675	50000	50000
6 бит	2.5	41.67	220	Н/Д
	6.5	108.33	560	330
	12.5	208.33	1200	1000
	24.5	408.33	2700	2200
	47,5	791.67	3900	3300
	92,5	1541.67	8200	6800
	247,5	4125	18000	15000
	640,5	10675	50000	50000

1. Гарантия конструкции. Не тестировалось на производстве.
2. Усилитель напряжения аналогового переключателя ввода/вывода включается, когда $VDDA < 2,4$ В ($BOOSTEN = 1$ в `SYSCFG_CFGR1` (при $VDDA < 2,4$ В). Отключается при $VDDA = 2,4$ В.
3. Быстрые каналы: от $ADCx_IN1$ до $ADCx_IN5$.
4. Медленные каналы: все входы АЦП, за исключением быстрых каналов.

Таблица 62. Точность АЦП — ограниченные условия тестирования 1(1)(2)(3)

Параметр	Символ	Условия(4)				Мин.	Тип.	Макс.	Единица измерения	
ET	Общий нескорректированный ошибка		Однотактный	Быстрый канал (максимальная скорость) -	5.9	6.9				
				Медленный канал (максимальная скорость) -	5.5	6.9				
	Ошибка смещения ЭО		Дифференциал	Быстрый канал (максимальная скорость) -	4.6	5.6				
				Медленный канал (максимальная скорость) -	4	5.6				
	Ошибка усиления EG		Однотактный	Быстрый канал (максимальная скорость) -	2.5	4				
				Медленный канал (максимальная скорость) -	1.9	4				
			Дифференциал	Быстрый канал (максимальная скорость) -	1.8	2.8				
				Медленный канал (максимальная скорость) -	1.1	2.8				
ЭД	Дифференциал линейность ошибки	Одиночная операция АЦП Тaktовая частота АЦП 60 МГц, VDDA = VREF+ = 3 В, TA = 25 °C Непрерывный режим, частота дискретизации: Быстрые каналы @4Msps Медленные каналы @2Msps	Однотактный	Быстрый канал (максимальная скорость) -	4.6	6.6				
				Медленный канал (максимальная скорость) -	4.5	6.6				
	Интегральная линейность ошибки		Дифференциал	Быстрый канал (максимальная скорость) -	3.6	4.6				
				Медленный канал (максимальная скорость) -	3.3	4.6				
	ЭНОБ		Однотактный	Быстрый канал (максимальная скорость) -	1.1	1.9				
				Медленный канал (максимальная скорость) -	1.3	1.9				
	ЭЛ		Дифференциал	Быстрый канал (максимальная скорость) -	1.3	1.6				
				Медленный канал (максимальная скорость) -	1.4	1.6				
СИНАД	Сигнал-шум и искажения соотношение		Однотактный	Быстрый канал (максимальная скорость) -	2.3	3.4				
				Медленный канал (максимальная скорость) -	2.4	3.4				
	SNR		Дифференциал	Быстрый канал (максимальная скорость) -	2.1	3.2				
				Медленный канал (максимальная скорость) -	2.2	3.2				
	Отношение сигнал/шум		Однотактный	Быстрый канал (максимальная скорость) 64,4	65,6	-				
				Медленный канал (максимальная скорость) 64,4	65,6	-				
			Дифференциал	Быстрый канал (максимальная скорость) 66,8	67,5	-				
				Медленный канал (максимальная скорость) 66,8	67,5	-				
бты	SNR		Однотактный	Быстрый канал (максимальная скорость) 65	66,9	-				
				Медленный канал (максимальная скорость) 65	66,9	-				
	Дифференциал		Дифференциал	Быстрый канал (максимальная скорость) 67	69	-				
				Медленный канал (максимальная скорость) 67	69	-				
дБ			Дифференциал	Быстрый канал (максимальная скорость) 67	69	-				
				Медленный канал (максимальная скорость) 67	69	-				

Таблица 62. Точность АЦП — ограниченные условия тестирования 1(1)(2)(3) (продолжение)

Параметр	символы	Условия(4)			Мин.	Тип.	Макс.	Единица измерения
КНИ	Общий гармонические искажения	Одиночная операция АЦП Тактовая частота АЦП 60 МГц, VDDA = VREF+ = 3 В, TA = 25 °C	Однотактный	Быстрый канал (максимальная скорость) -	-73	-72		дБ
				Медленный канал (максимальная скорость) -	-73	-72		
		Непрерывный режим, частота дискретизации: Быстрые каналы @4Msps Медленные каналы @2Msps	Дифференциал	Быстрый канал (максимальная скорость) -	-73	-72		
				Медленный канал (максимальная скорость) -	-73	-72		

1. Оценка по характеристике – Не тестировалось в процессе производства.

2. Значения точности постоянного тока АЦП измеряются после внутренней калибровки.

3. Точность АЦП в зависимости от отрицательного тока инжекции: следует избегать инжекции отрицательного тока на любые аналоговые входные контакты, поскольку это значительно снижает точность преобразования, выполняемого на другом аналоговом входе. Рекомендуется добавить диод Шоттки (контакт на землю) к аналоговым контактам, которые потенциально могут инжектировать отрицательный ток.

4. Усилитель напряжения аналогового переключателя ввода/вывода включается, когда VDDA < 2,4 В (BOOSTEN = 1 в SYSCFG_CFGR1, когда VDDA < 2,4 В). Отключается при VDDA = 2,4 В. Передискретизация не производится.

Таблица 63. Точность АЦП — ограниченные условия тестирования 2(1)(2)(3)

Символ	Параметр	Условия(4)			Мин.	Тип.	Макс.	Единица измерения			
ET	Всего нескорректировано ошибка	Одиночная операция АЦП Тактовая частота АЦП 60 МГц, 2 В VDDA Непрерывный режим, частота дискретизации: Быстрые каналы @4Msps Медленные каналы @2Msps	Однотактный	Быстрый канал (максимальная скорость)	-	5.9	8.4	М3П			
				Медленный канал (максимальная скорость)	-	5.5	8				
			Дифференциал	Быстрый канал (максимальная скорость)	-	4.6	6.6				
				Медленный канал (максимальная скорость)	-	4	6				
	Ошибка смещения ЭО		Однотактный	Быстрый канал (максимальная скорость)	-	2.5	6				
				Медленный канал (максимальная скорость)	-	1.9	6.9				
			Дифференциал	Быстрый канал (максимальная скорость)	-	1.8	3.3				
				Медленный канал (максимальная скорость)	-	1.1	3.3				
	Ошибка усиления EG		Однотактный	Быстрый канал (максимальная скорость)	-	4.6	8.1				
				Медленный канал (максимальная скорость)	-	4.5	8.1				
			Дифференциал	Быстрый канал (максимальная скорость)	-	3.6	4.6				
				Медленный канал (максимальная скорость)	-	3.3	4.6				
			Однотактный	Быстрый канал (максимальная скорость)	-	1.1	1.8				
				Медленный канал (максимальная скорость)	-	1.3	1.8				
			Дифференциал	Быстрый канал (максимальная скорость)	-	1.3	1.6				
				Медленный канал (максимальная скорость)	-	1.4	1.6				
	ЭД		Однотактный	Быстрый канал (максимальная скорость)	-	2.3	4.4	биты			
				Медленный канал (максимальная скорость)	-	2.4	4.4				
			Дифференциал	Быстрый канал (максимальная скорость)	-	2.1	4.1				
				Медленный канал (максимальная скорость)	-	2.2	3.7				
			Однотактный	Быстрый канал (максимальная скорость)	10	10	6				
				Медленный канал (максимальная скорость)	10	10	6				
			Дифференциал	Быстрый канал (максимальная скорость)	10	7	10.9				
				Медленный канал (максимальная скорость)	10	7	10.9				
	ЭЛ		Однотактный	Быстрый канал (максимальная скорость)	62	65	6	дБ			
				Медленный канал (максимальная скорость)	62	65	6				
			Дифференциал	Быстрый канал (максимальная скорость)	65	67	5				
				Медленный канал (максимальная скорость)	65	67	5				
			Однотактный	Быстрый канал (максимальная скорость)	64	66	9				
				Медленный канал (максимальная скорость)	64	66	9				
			Дифференциал	Быстрый канал (максимальная скорость)	66,5	69	-				
				Медленный канал (максимальная скорость)	66,5	69	-				
	ЕНОБ										

Таблица 63. Точность АЦП — ограниченные условия тестирования 2(1)(2)(3) (продолжение)

Символ	Параметр	Условия(4)			Мин.	Тип.	Макс.	Единица измерения
КНИ	Полная гармоника искажение	Одиночная операция АЦП Тактовая частота АЦП 60 МГц, 2 В VDDA	Однотактный	Быстрый канал (максимальная скорость)	-	-73	-65	дБ
				Медленный канал (максимальная скорость)	-	-73	-67	
		Непрерывный режим, частота дискретизации: Быстрые каналы @4Msps Медленные каналы @2Msps	Дифференциал	Быстрый канал (максимальная скорость)	-	-73	-70	
				Медленный канал (максимальная скорость)	-	-73	-71	

1. Оценка по характеристике – Не тестировалось в процессе производства.

2. Значения точности постоянного тока АЦП измеряются после внутренней калибровки.

3. Точность АЦП в зависимости от отрицательного тока инъекции: следует избегать инъекции отрицательного тока на любые аналоговые входные контакты, поскольку это значительно снижает точность преобразования, выполняемого на другом аналоговом входе. Рекомендуется добавить диод Шоттки (контакт на землю) к аналоговым контактам, которые потенциально могут инъектировать отрицательный ток.

4. Усилитель напряжения аналогового переключателя ввода-вывода включается, когда $VDDA < 2,4$ В (BOOSTEN = 1 в SYSCFG_CFR1, когда $VDDA < 2,4$ В). Отключается при $VDDA = 2,4$ В. Передискретизация не производится.

Таблица 64. Точность АЦП — ограниченные условия тестирования З(1)(2)(3)

Символ	Параметр	Условия(4)			Мин.	Тип.	Макс.	Единица измерения	
ET	Всего нескорректировано ошибка		Однотактный	Быстрый канал (максимальная скорость)	-	5.9	7.9	М3П	
				Медленный канал (максимальная скорость)	-	5.5	7.5		
			Дифференциал	Быстрый канал (максимальная скорость)	-	4.6	7.6		
				Медленный канал (максимальная скорость)	-	4	5.5		
	Ошибка смещения ЭО		Однотактный	Быстрый канал (максимальная скорость)	-	2.5	5.5		
				Медленный канал (максимальная скорость)	-	1.9	5.5		
			Дифференциал	Быстрый канал (максимальная скорость)	-	1.8	3.5		
				Медленный канал (максимальная скорость)	-	1.1	3		
	Ошибка усиления EG		Однотактный	Быстрый канал (максимальная скорость)	-	4.6	7.1		
				Медленный канал (максимальная скорость)	-	4.5	7		
			Дифференциал	Быстрый канал (максимальная скорость)	-	3.6	4.1		
				Медленный канал (максимальная скорость)	-	3.3	4.8		
ЭД	Дифференциальная линейность ошибки		Однотактный	Быстрый канал (максимальная скорость)	-	1.1	1.9	биты	
				Медленный канал (максимальная скорость)	-	1.3	1.9		
			Дифференциал	Быстрый канал (максимальная скорость)	-	1.3	1.6		
				Медленный канал (максимальная скорость)	-	1.4	1.6		
	Интегральная линейность ошибки		Однотактный	Быстрый канал (максимальная скорость)	-	2.3	4.4		
				Медленный канал (максимальная скорость)	-	2.4	4.4		
			Дифференциал	Быстрый канал (максимальная скорость)	-	2.1	3.7		
				Медленный канал (максимальная скорость)	-	2.2	3.7		
	ЕНОБ		Однотактный	Быстрый канал (максимальная скорость)	10	10.6	-	дБ	
				Медленный канал (максимальная скорость)	10	10.6	-		
			Дифференциал	Быстрый канал (максимальная скорость)	10.6	10.9	-		
				Медленный канал (максимальная скорость)	10.6	10.9	-		
СИНАД	Сигнал-шум и коэффициент искажения		Однотактный	Быстрый канал (максимальная скорость)	62	65.6	-	дБ	
				Медленный канал (максимальная скорость)	62	65.6	-		
			Дифференциал	Быстрый канал (максимальная скорость)	65	67,5	-		
				Медленный канал (максимальная скорость)	65	67,5	-		
	SNR		Однотактный	Быстрый канал (максимальная скорость)	63	66.9	-		
				Медленный канал (максимальная скорость)	63	66.9	-		
			Дифференциал	Быстрый канал (максимальная скорость)	66	69	-		
				Медленный канал (максимальная скорость)	66	69	-		

Таблица 64. Точность АЦП — ограниченные условия тестирования 3(1)(2)(3) (продолжение)

Символ	Параметр	Условия(4)			Мин.	Тип.	Макс.	Единица измерения	
КНИ	Полная гармоника искажение	Одиночная операция АЦП Тактовая частота АЦП 60 МГц, 1,62 В VDDA = VREF+ 3,6 В,	Однотактный	Быстрый канал (максимальная скорость)	-	-73	-67		дБ
				Медленный канал (максимальная скорость)	-	-73	-67		
		Непрерывный режим, частота дискретизации: Быстрые каналы @4Msps Медленные каналы @2Msps	Дифференциал	Быстрый канал (максимальная скорость)	-	-73	-71		
				Медленный канал (максимальная скорость)	-	-73	-71		

1. Оценка по характеристике – Не тестировалось в процессе производства.

2. Значения точности постоянного тока АЦП измеряются после внутренней калибровки.

3. Точность АЦП в зависимости от отрицательного тока инжекции: следует избегать инжекции отрицательного тока на любые аналоговые входные контакты, поскольку это значительно снижает точность преобразования, выполняемого на другом аналоговом входе.
Рекомендуется добавить диод Шоттки (контакт на землю) к аналоговым контактам, которые потенциально могут инжектировать отрицательный ток.

4. Усилитель напряжения аналогового переключателя ввода-вывода включается, когда $VDDA < 2,4$ В (BOOSTEN = 1 в SYSCFG_CFGR1, когда $VDDA < 2,4$ В). Отключается при $VDDA = 2,4$ В. Передискретизация не производится.

Таблица 65. Точность АЦП (работа нескольких АЦП) — ограниченные условия тестирования 1(1)(2)(3)

Символ	Параметр	Условия(4)	Мин.	Тип	Макс.	Единица	
ET	Всего нескорректировано ошибка	Работа нескольких АЦП Тактовая частота АЦП: однотактный 52 МГц, дифференциальный 56 МГц, VDDA = VREF= 3,3 В, 25°C, Непрерывный режим, время выборки: быстрые каналы: 2,5 цикла Медленные каналы: 6,5 циклов Пакет LQFP100	Однотактный	-	4.5	-	МЗП
			Дифференциал	-	4.1	-	
			Однотактный	-	1.3	-	
			Дифференциал	-	0,4	-	
			Однотактный	-	3.9	-	
			Дифференциал	-	3.4	-	
			Однотактный	-	1.5	-	
			Дифференциал	-	1.2	-	
			Однотактный	-	1.7	-	
			Дифференциал	-	2.1	-	
ЭД	Дифференциал ошибка линейности		Однотактный	-	10.7	-	биты
ЭЛ	Интегральная линейность ошибка		Дифференциал	-	10.9	-	
EНОБ	Эффективное число бит	Соотношение сигнал/шум и искажения	Однотактный	-	66.3	-	дБ
СИНАД	Соотношение сигнал/шум и искажения		Дифференциал	-	67.2	-	
SNR	Отношение сигнал/ шум		Однотактный	-	67.3	-	
KНИ	Полное гармоническое искажение		Дифференциал	-	68.6	-	
			Однотактный	-	-73,5	-	дБ
			Дифференциал	-	-73	-	

1. Данные основаны на результатах характеризации, не проверенных в процессе производства.
2. Значения точности постоянного тока АЦП измеряются после внутренней калибровки.
3. Точность АЦП в зависимости от отрицательного тока инжекции: следует избегать инжекции отрицательного тока на любые аналоговые входные контакты, поскольку это значительно снижает точность преобразования, выполняемого на другом аналоговом входе.
Рекомендуется добавить диод Шоттки (контакт на землю) к аналоговым контактам, которые потенциально могут инжектировать отрицательный ток.
4. Усилитель напряжения аналогового переключателя ввода-вывода включается, когда $VDDA < 2,4$ В (BOOSTEN = 1 в SYSCFG_CFGR1, когда $VDDA < 2,4$ В). Отключается при $VDDA = 2,4$ В. Передискретизация не производится.

Таблица 66. Точность АЦП (работа нескольких АЦП) — ограниченные условия тестирования 2(1)(2)(3)

Символ	Параметр	Условия(4)	Мин.	Тип	Макс.	Единица	
ET	Всего нескорректировано ошибка	Работа нескольких АЦП Тактовая частота АЦП: однотактный 52 МГц, дифференциальный 56 МГц, VDDA 2,7 В, VREF 1,62 В, -40 до 125°C, Непрерывный режим, время выборки: быстрые каналы: 2,5 цикла Медленные каналы: 6,5 циклов Пакет LQFP100	Однотактный	-	7.1	-	М3П
			Дифференциал	-	4.6	-	
			Однотактный	-	4.2	-	
			Дифференциал	-	2.8	-	
			Однотактный	-	6.8	-	
			Дифференциал	-	4.3	-	
			Однотактный	-	1.5	-	
			Дифференциал	-	1.7	-	
			Однотактный	-	3.1	-	
			Дифференциал	-	2.4	-	
EHOB	Эффективное число бит		Однотактный	-	10.2	-	биты
			Дифференциал	-	10.6	-	
CINAD	Соотношение сигнал/шум искажения		Однотактный	-	62.9	-	
			Дифференциал	-	65.3	-	
SNR	Отношение сигнал/шум		Однотактный	-	63.6	-	дБ
			Дифференциал	-	66.3	-	
KHI	Полное гармоническое искажение		Однотактный	-	-70,9	-	
			Дифференциал	-	-71,8	-	

1. Данные основаны на результатах характеризации, не проверенных в процессе производства.

2. Значения точности постоянного тока АЦП измеряются после внутренней калибровки.

3. Точность АЦП в зависимости от отрицательного тока инжекции: следует избегать инжекции отрицательного тока на любые аналоговые входные контакты, поскольку это значительно снижает точность преобразования, выполняемого на другом аналоговом входе.
Рекомендуется добавить диод Шоттки (контакт на землю) к аналоговым контактам, которые потенциально могут инжектировать отрицательный ток.

4. Усилитель напряжения аналогового переключателя ввода/вывода включается, когда VDDA < 2,4 В (BOOSTEN = 1 в SYSCFG_CFR1, когда (VDDA < 2,4 В). Отключается при VDDA = 2,4 В. Передискретизация не производится.

Таблица 67. Точность АЦП (работа нескольких АЦП) — ограниченные условия тестирования 3(1)(2)(3)

Символ	Параметр	Условия(4)	Мин.	Тип	Макс.	Единица	
ET	Всего нескорректировано ошибка	Работа нескольких АЦП Тактовая частота АЦП: однотактный 42 МГц, дифференциальный 56 МГц, VDDA= VREF 1,62 В, -40 до 125°C, Непрерывный режим, время выборки: быстрые каналы: 2,5 цикла Медленные каналы: 6,5 циклов Пакет LQFP100	Однотактный	-	7.4	-	М3П
	Ошибка смещения ЭО		Дифференциал	-	4.6	-	
	Ошибка усиления EG		Однотактный	-	4	-	
	Эд		Дифференциал	-	2.8	-	
	ЭЛ		Однотактный	-	7.2	-	
	ЕНОБ		Дифференциал	-	4.3	-	
	Эффективное число бит		Однотактный	-	1.8	-	
	СИНАД		Дифференциал	-	1.7	-	
	SNR		Однотактный	-	3.1	-	
	КНИ		Дифференциал	-	2.4	-	
	Соотношение сигнал/шум и искажения	быстрые каналы: 2,5 цикла Медленные каналы: 6,5 циклов Пакет LQFP100	Однотактный	-	10.1	-	биты
	Отношение сигнал/шум		Дифференциал	-	10.6	-	
	Полное гармоническое искажение		Однотактный	-	62.6	-	
			Дифференциал	-	65.3	-	
		Пакет LQFP100	Однотактный	-	63.2	-	дБ
			Дифференциал	-	66.3	-	
			Однотактный	-	-70,6	-	
			Дифференциал	-	-71,8	-	

1. Данные основаны на результатах характеризации, не проверенных в процессе производства.

2. Значения точности постоянного тока АЦП измеряются после внутренней калибровки.

3. Точность АЦП в зависимости от отрицательного тока инжекции: следует избегать инжекции отрицательного тока на любые аналоговые входные контакты, поскольку это значительно снижает точность преобразования, выполняемого на другом аналоговом входе.
Рекомендуется добавить диод Шоттки (контакт на землю) к аналоговым контактам, которые потенциально могут инжектировать отрицательный ток.

4. Усилитель напряжения аналогового переключателя ввода/вывода включается, когда VDDA < 2,4 В (BOOSTEN = 1 в SYSCFG_CFRG1, когда (VDDA < 2,4 В). Отключается при VDDA = 2,4 В. Передискретизация не производится.

Рисунок 28. Характеристики точности АЦП

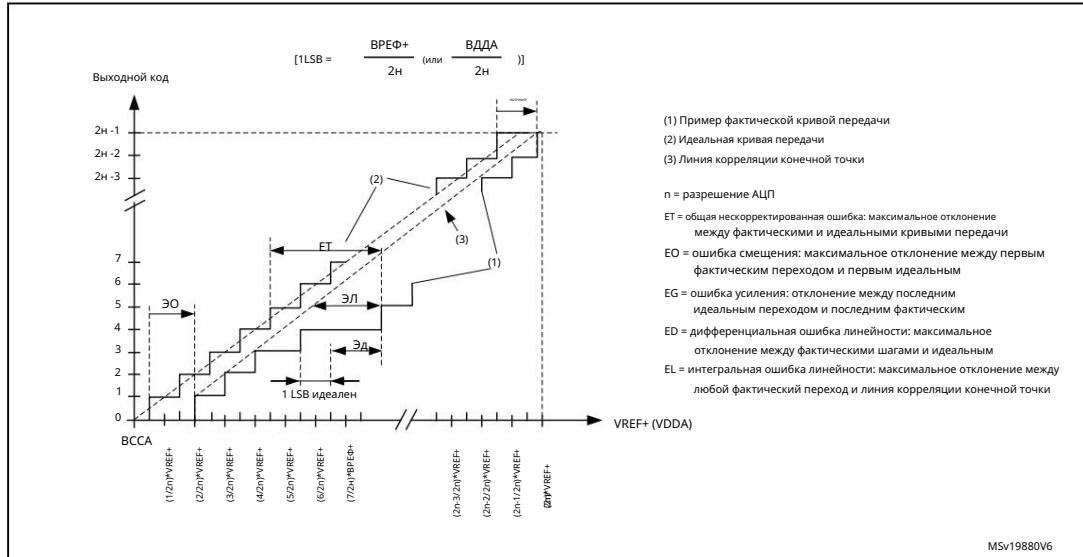
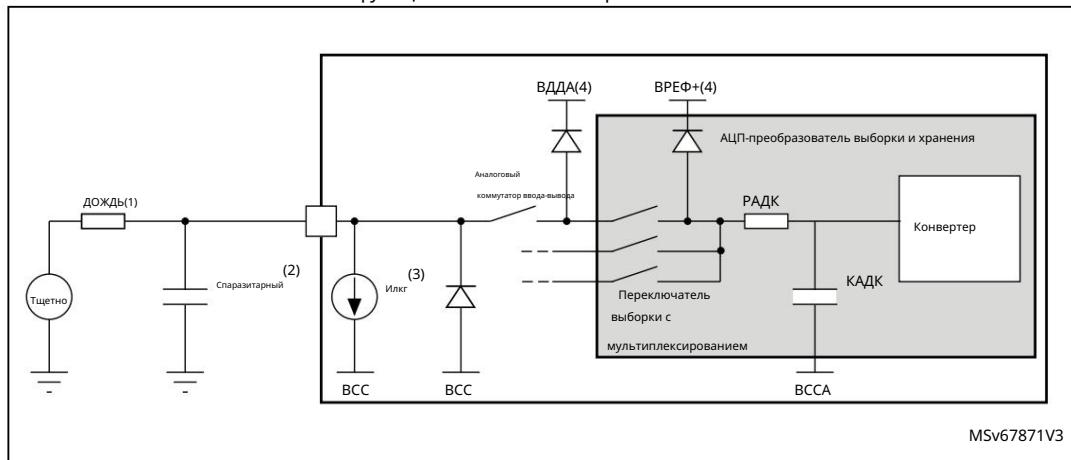


Рисунок 29. Типичная схема подключения при использовании АЦП с выводами FT/TT с функцией аналогового переключения



1. Значения RAIN и CADC см. в [Таблице 60: Характеристики АЦП](#).
2. Спаратитарный представляет собой сумму ёмкости печатной платы (зависящей от качества пайки и разводки) и ёмкости контактной плоцадки (значение ёмкости контактной плоцадки см. в [Таблице 53: Статические характеристики ввода/вывода](#)). Высокое значение Спаратитарного снижает точность преобразования. Для решения этой проблемы следует уменьшить fАЦП.
3. Значения Ilkg см. в [Таблице 53: Статические характеристики ввода-вывода](#).
4. См. [Рисунок 16: Схема электропитания](#).

Общие рекомендации по проектированию печатных плат

Развязку электропитания необходимо выполнить, как показано на [рисунке 16: Схема электропитания](#).

Развязывающий конденсатор на VDDA должен быть керамическим (хорошего качества) и его следует размещать как можно ближе к микросхеме.

5.3.19 Характеристики цифро-аналогового преобразователя

Таблица 68. Характеристики ЦАП 1MSPS(1)

Символ	Параметр	Условия		Мин.	тип.	Макс. единица	
VDDA	Аналоговое напряжение питания для ЦАП ВКЛ.	Выходной буфер ЦАП выключен, вывод DAC_OUT не подключен (только внутреннее подключение)		1.71	-	3.6	
		Другие режимы		1.80	-		
VREF+	Положительное опорное напряжение	Выходной буфер ЦАП выключен, вывод DAC_OUT не подключен (только внутреннее подключение)		1.71	-	VDDA	
		Другие режимы		1.80	-		
VREF-	Отрицательное опорное напряжение	-		BCCA			
RL	Резистивная нагрузка	Выходной буфер ЦАП включен	подключен к VSSA 5 -	-	-	кОм	
			подключен к VDDA 25	-	-		
PO	Выходное сопротивление	Выходной буфер ЦАП выключен		9.6	11.7	13.8	кОм
RBOH	Режим выборки и хранения выходного импеданса, выходной буфер включен	VDD = 2,7 В		-	-	2	кОм
		VDD = 2,0 В		-	-	3.5	
RBOFF	Режим выборки и хранения выходного импеданса, выходной буфер выключен	VDD = 2,7 В		-	-	16.5	кОм
		VDD = 2,0 В		-	-	18.0	
KL	Емкостная нагрузка	Выходной буфер ЦАП включен		-	-	50	pF
CSH		Режим выборки и хранения		-	0.1	1	mкФ
VDAC_OUT	Напряжение на выходе DAC_OUT	Выходной буфер ЦАП включен		0,2	-	BREF+ - 0,2 В	
		Выходной буфер ЦАП выключен		0	-	BREF+	
tРАССЕЛЕНИЕ	Время установления (полная шкала: для 12-битного перехода кода между самым низким и самым высоким входными DAC_OUT достигает конечного значения)	Нормальный режим Выходной буфер ЦАП включен CL = 50 пФ, RL = 5 кОм tдамиб Кодда	±0,5 младшего разряда	-	1.7	3	мкс
			±1 младший бит	-	1.6	2.9	
			±2 младшего разряда	-	1.55	2.85	
			±4 младшего разряда	-	1.48	2.8	
			±8 младшего разряда	-	1.4	2.75	
			Выходной буфер ЦАП нормального режима ВЫКЛ, ±1 младший бит, CL = 10 пФ	-	2	2.5	
			Выходной буфер ЦАП в нормальном режиме включен CL = 50 пФ, RL = 5 кОм	-	4.2	7.5	
tWAKEUP(2)	Время пробуждения из выключенного состояния (установка бита ENx в Регистре управления ЦАП) до конечного значения ±1 LSB	Выходной буфер ЦАП нормального режима ВЫКЛ, CL = 10 пФ		-2.5			мкс
		Выходной буфер ЦАП в нормальном режиме включен CL = 50 пФ, RL = 5 кОм, постоянный ток		-	-80	-28	
Коэффициент отклонения питания PSRR VDDA		Выходной буфер ЦАП в нормальном режиме включен CL = 50 пФ, RL = 5 кОм, постоянный ток		-	-80	-28	дБ

Таблица 68. Характеристики ЦАП 1МSPS(1) (продолжение)

Символ	Параметр	Условия		Мин.	тип.	Макс.	единица
TW_to_W	Минимальное время между двумя последовательные записи в Регистр DAC_DORx для гарантии правильности DAC_OUT для небольшого изменения входного кода (1 младший значащий бит) DAC_MCR:MODE[2:0] = 000 или 001 DAC_MCR:MODE[2:0] = 010 или 011	CL 50 пФ, RL 5 кОм		1	-	-	мкс
		CL 10 пФ		1.4			
tSAMP	Время выборки в режиме выборки и хранения (переход кода между самым низким входным кодом и самым высоким входным кодом, когда DACOUT достигает конечного значения $\pm 1LSB$)	Вывод DAC_OUT подключен	Выходной буфер ЦАП ВКЛ, CSH = 100 нФ	-	0,7	3.5	пс
		Вывод DAC_OUT не подключен	Выходной буфер ЦАП ВЫКЛ, CSH = 100 нФ	-	10.5	18	
		(внутреннее соединение только)	Выходной буфер ЦАП выключенный	-	2	3.5	мкс
Утечка	Выходной ток утечки	Режим выборки и хранения, Вывод DAC_OUT подключен	-- (3)				нА
Clint	Внутренний конденсатор выборки и хранения	-		5.2	7	8.8	пф
тTRIM	Среднее время смещения кода, выходной буфер ЦАП включен			50	-	-	мкс
Voffset	Смещение среднего кода для 1 обрезки шаг кода	VREF+ = 3,6 В		-	1500	-	мкВ
		VREF+ = 1,8 В		-	750	-	
ИДДА(ДАК)	Потребление ЦАП от ВДДА	Выходной буфер ЦАП включен	Без нагрузки, средний код (0x800)	-	315	500	мкА
			Без нагрузки, наихудший код (0xF1C)	-	450	670	
		Выходной буфер ЦАП выключен	Без нагрузки, средний код (0x800)	-	-	0,2	
		Режим выборки и хранения, CSH = 100 нФ		-	315 x Тонна/(Тонна +Т _{off})	670 x Тонна/(Тонна +Т _{off})	

Таблица 68. Характеристики ЦАП 1MSPS(1) (продолжение)

Символ	Параметр	Условия		Мин.	тип.	Макс.	единица
IDDV(DAC)	Потребление ЦАП от ВРЕФ+	Выходной буфер ЦАП включен	Без нагрузки, средний код (0x800)	-	185	240	мкА
			Без нагрузки, наихудший код (0xF1C)	-	340	400	
		Выходной буфер ЦАП выключен	Без нагрузки, средний код (0x800)	-	155	205	
			Режим выборки и хранения, буфер включен, CSH = 100 нФ, в худшем случае	-	185 x Тонна/(Тонна +Тофф) (4)	400 x Тонна/(Тонна +Тофф) (4)	
			Режим выборки и хранения, буфер выключен, CSH = 100 нФ, в худшем случае	-	155 x Тонна/(Тонна +Тофф) (4)	205 x Тонна/(Тонна +Тофф) (4)	

1. Гарантия конструкции. Не тестировалось на производстве.

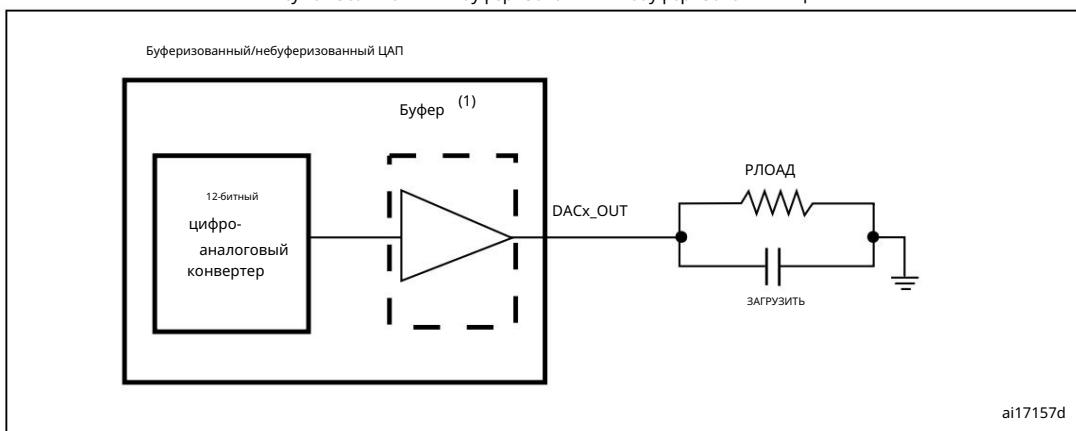
2. В буферизованном режиме выходной сигнал может превышать конечное значение для низкого входного кода (начиная с минимального значения).

3. См. Таблицу 53: Статические характеристики ввода-вывода.

4. Топ — длительность фазы обновления. Тоff — длительность фазы удержания. См. справочное руководство RM0440 "STM32G4".

Более подробную информацию см. в разделе «Серия усовершенствованных 32-битных микроконтроллеров на базе архитектуры Arm®».

Рисунок 30. 12-битный буферизованный/небуферизованный ЦАП



1. ЦАП имеет встроенный выходной буфер для снижения выходного сопротивления и непосредственного управления внешними нагрузками. без использования внешнего операционного усилителя. Буфер можно обойти, настроив бит BOFFx в регистре DAC_CR.

Таблица 69. Точность ЦАП 1MSPS(1)

Символ	Параметр	Условия		Мин.	Тип	Макс. единица	
ДНЛ	Дифференциальный не линейность (2)	Выходной буфер ЦАП включен		-	-	± 2	МЗП
		Выходной буфер ЦАП выключен		-	-	± 2	
-	МОНОТОННОСТЬ	10 бит		Гарантировано			
ИНЛ	Интегральная нелинейность(3)	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм		-	-	± 4	МЗП
		Выходной буфер ЦАП выключен CL 50 пФ, без RL		-	-	± 4	
Компенсировать	Ошибка смещения при код 0x800(3)	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм	VREF+ = 3,6 В	-	-	± 12	МЗП
			VREF+ = 1,8 В	-	-	± 25	
		Выходной буфер ЦАП выключен CL 50 пФ, без RL		-	-	± 8	
Смещение1	Ошибка смещения при код 0x001(4)	Выходной буфер ЦАП выключен CL 50 пФ, без RL		-	-	± 5	
OffsetCal	Ошибка смещения с кодом 0x800 после калибровки	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм	VREF+ = 3,6 В	-	-	± 5	%
			VREF+ = 1,8 В	-	-	± 7	
Прирост	Ошибка усиления(5)	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм		-	-	$\pm 0,5$	%
		Выходной буфер ЦАП выключен CL 50 пФ, без RL		-	-	$\pm 0,5$	
ВТ	Всего нескорректировано ошибка	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм		-	-	± 30	МЗП
		Выходной буфер ЦАП выключен CL 50 пФ, без RL		-	-	± 12	
TUECal	Общая нескорректированная оши	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм		-	-	± 23	МЗП
SNR	Отношение сигнал/шум	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм 1 кГц, полоса пропускания 500 кГц		-	71.2	-	дБ
		Выходной буфер ЦАП выключен CL 50 пФ, без RL, 1 кГц Полоса пропускания 500 кГц		-	71.6	-	
КНИ	Полное гармоническое искажение	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм, 1 кГц		-	-78	-	дБ
		Выходной буфер ЦАП выключен CL 50 пФ, без RL, 1 кГц		-	-79	-	

Таблица 69. Точность ЦАП 1MSPS(1) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица	
СИНАД	Соотношение сигнал/шум и искажения	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм, 1 кГц	-	70.4	-	дБ
		Выходной буфер ЦАП выключен CL 50 пФ, без RL, 1 кГц	-	71	-	
ЕНОБ	Эффективное число бит	Выходной буфер ЦАП включен CL 50 пФ, RL 5 кОм, 1 кГц	-	11.4	-	биты
		Выходной буфер ЦАП выключен CL 50 пФ, без RL, 1 кГц	-	11.5	-	

1. Гарантия конструкции. Не тестировалось на производстве.

2. Разница между двумя последовательными кодами - 1 младший бит.

3. Разница между измеренным значением в коде i и значением в коде i на линии, проведенной между кодом 0 и последним кодом 4095.

4. Разница между значением, измеренным в Code (0x001), и идеальным значением.

5. Разница между идеальным наклоном передаточной функции и измеренным наклоном, вычисленным по кодам 0x000 и 0xFFFF, когда буфер выключен, а из кода следует, что при включенном буфере напряжение составляет 0,2 В и (VREF+ - 0,2) В.

Таблица 70. Характеристики ЦАП 15MSPS(1)

Символ	Параметр	Условия	Мин.	тип.	Макс. единица	
ВДДА	Аналоговое напряжение питания для ЦАП ВКЛ.	-	1.71	-	3.6	В
В РЕФ+	Положительное опорное напряжение	-	1.71	-	ВДДА	
VREF- Оригинальное опорное напряжение	Напряжение на выходе DAC_OUT	-			BCCA	
tРАССЕЛЕНИЕ	Время установления (полная шкала: для 12-битного кодового перехода между самым низким и самым высоким самыми высокими входными кодами, когда DAC_OUT достигает конечного значения)	VDDA>2,7В С одним компаратором на выходе ЦАП	10%-90% -	16	22	НС
			5%-95%	21	29	
			1%-99%	33	46	
			32lsb	40	53	
			1lsb	64	87	
		VDDA>2,7В С одним компаратором и операционным усилителем на выходе ЦАП	10%-90% -	24	32	
			5%-95%	32	43	
			1%-99%	49	67	
			32lsb	57	75	
			1lsb	93	125	

Таблица 70. Характеристики ЦАП 15MSPS(1) (продолжение)

Символ	Параметр	Условия	Мин.	тип.	Макс.	единица
tРАССЕЛЕНИЕ	Время установления (полная шкала: для 12-битного кодового перехода между самым низким и самым высоким самыми высокие входные коды, когда DAC_OUT достигает конечного значения)	VDDA<2,7В С одним компаратором на выходе ЦАП	10%-90% -	16	88	нс
			5%-95%	-	21	
			1%-99%	-	33	
			32lsb	-	40	
			1lsb	-	64	
		VDDA<2,7В С одним компаратором и операционным усилителем на выходе ЦАП	10%-90% -	24	128	
			5%-95%	-	32	
			1%-99%	-	49	
			32lsb	-	57	
			1lsb	-	93	
tWAKEUP(2)	Время пробуждения из выключеного состояния (установка бита ENx в Регистр управления ЦАП) до конечного значения ± 1 LSB	Нормальный режим CL 10 пФ	-	1.4	3.5	мкс
Коэффициент отклонения питания PSRR VDDA		VDD > 2,7 В	65	85	-	дБ
		VDD < 2,7 В	40	85	-	
tSAMP	Время выборки в режиме выборки и удержания (переход кода между самым низким входной код и самый высокий входной код, когда DACOUT достигает конечного значения ± 1 LSB)	-	-	0,7	-	мкс
CIint	Внутренний конденсатор выборки и хранения	-	-	4	5	пФ
dV/dt (фаза удержания)	Скорость спада напряжения в Режим выборки и удержания во время фазы удержания	CSH = 4 пФ T = 55°C	-	50	-	мВ/мс
ИДДА(DAC)	Потребление ЦАП от ВДДА	Без нагрузки, средний код (0x800)	-	-	0,2	мкА
IDDV(DAC)	Потребление ЦАП от ВРЕФ+	Без нагрузки, средний код (0x800)(3)	-	720	955	

1. Гарантия конструкции. Не тестировалось на производстве.

2. В буферизованном режиме выходной сигнал может превышать конечное значение для низкого входного кода (начиная с минимального значения).

3. В худшем случае потребление происходит при коде 0x800.

Таблица 71. Точность ЦАП 15MSPS(1)

Символ	Параметр	Условия	Мин.	Тип	Макс.	Единица
DNL	Дифференциальная нелинейность (2)	-	-2	-	2	МЗП
ИНЛ	Интегральная нелинейность(3) CL 50 пФ, без RL	CL 50 пФ, без RL	-5	-	5	
Общая нескорректированная ошибка ТИ			-5	-	5	
Динамический всплеск кода DCS	Амплитуда пика напряжения ЦАП, когда Выходное значение ЦАП уменьшается		-04			

1. Гарантия конструкции. Не тестировалось на производстве.

2. Разница между двумя последовательными кодами - 1 младший бит.

3. Разница между измеренным значением в коде i и значением в коде i на линии, проведенной между кодом 0 и последним кодом 4095. Включена ошибка смещения.

5.3.20 Характеристики буфера опорного напряжения

Таблица 72. Характеристики VREFBUF(1)

Символ	Параметр	Условия		Мин.	Тип	Макс	Единица
VDDA	Аналоговое напряжение питания	Нормальный режим	BPC = 00	2.4	-	3.6	B
			BPC = 01	2.8	-	3.6	
			BPC = 10	3.135	-	3.6	
		Режим пониженной надежности (2)	BPC= 00	1.65	-	2.4	
			BPC = 01	1.65	-	2.8	
			BPC= 10	1.65	-	3.135	
VREFBUF_BHE	Выход опорного напряжения	Нормальный режим	BPC= 00	2.044	2.048	2.052	
			BPC= 01	2.496	2.5	2.504	
			BPC = 10	2.896	2.9	2.904	
		Режим пониженной надежности (2)	VRS= 00 VDDA	250 мВ -		ВДДА	
			VRS = 01 VDDA	250 мВ -		ВДДА	
			VRS = 10 VDDA	250 мВ -		ВДДА	
VREFOUT_TEMPERATURA	Выходное опорное напряжение распределено по диапазону температур	VDDA = 3 В		-	-	Видеть Рисунок 31 , Рисунок 32 , Рисунок 33	мВ
ПОДРЕЗАТЬ	Разрешение шага обрезки	-		-	$\pm 0,05$	$\pm 0,1$	%
КЛ	Нагрузочный конденсатор	-		0,5	1	1.5	мкФ
СОЭ	эквивалентный серийный номер Резистор Cload	-		- 2 Ом			
Iload	Ток статической нагрузки	-		-	-	6.5	мА
Iline_reg(3) Регулирование линии		-		-	1000	2000 ppm/V	
Iload_reg Регулирование нагрузки	500 мкА Инагрузки 4 мА	Нормальный режим	-	50	500	частей на миллион/м А	ppm/ °C
TCoeff	Температурный коэффициент	$-40^{\circ}\text{C} < \text{ТЖ} < +125^{\circ}\text{C}$		-	-		
		$0^{\circ}\text{C} < \text{ТЖ} < +50^{\circ}\text{C}$		-	-	Tcoeff_vrefint + 50(4)	
ПСРР	Отказ источника питания	40		55	-	дБ	
		100 кГц		25	40		
TCTAPT	Время запуска	CL = 0,5 мкФ(5)		-	300	350	мкС
		CL = 1,1 мкФ (5)		-	500	650	
		CL = 1,5 мкФ(5)		-	650	800	

Таблица 72. Характеристики VREFBUF(1) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
IINRUSH	Управление максимальным постоянным током привода VREFBUF_ВыХОД на этапе запуска (6)	-	-	8	-	мА
ИДДА(ВРЕФ БУФ)	Потребление VREFBUF из ВДДА	Инагрузки = 0 мкА	-	16	25	мкА
		Инагрузки = 500 мкА	-	18	30	
		Инагрузки = 4 мА	-	35	50	
		Инагрузки = 6,5 мА	-	45	80	

1. Гарантия предусмотрена конструкцией, если не указано иное.

2. В деградированном режиме буфер опорного напряжения не может точно поддерживать выходное напряжение, которое следует за (VDDA - падение напряжение).

3. Регулирование линии приводится для общего изменения подачи в нормальном режиме.

4. Tcoeff_vrefint относится к параметру Tcoeff в разделе встроенного источника опорного напряжения.

5. Емкостная нагрузка должна включать конденсатор с низким ЭПС емкостью 100 нФ для отсечения высокочастотного шума.

6. Для правильного управления пусковым током VREFBUF во время фазы запуска и изменения масштаба напряжение VDDA должно быть в пределах диапазон [2,4 В – 3,6 В], [2,8 В – 3,6 В] и [3,135 В – 3,6 В] соответственно для VRS=0,1 и 2.

Рисунок 31. VREFOUT_TEMP в случае, если VRS = 00

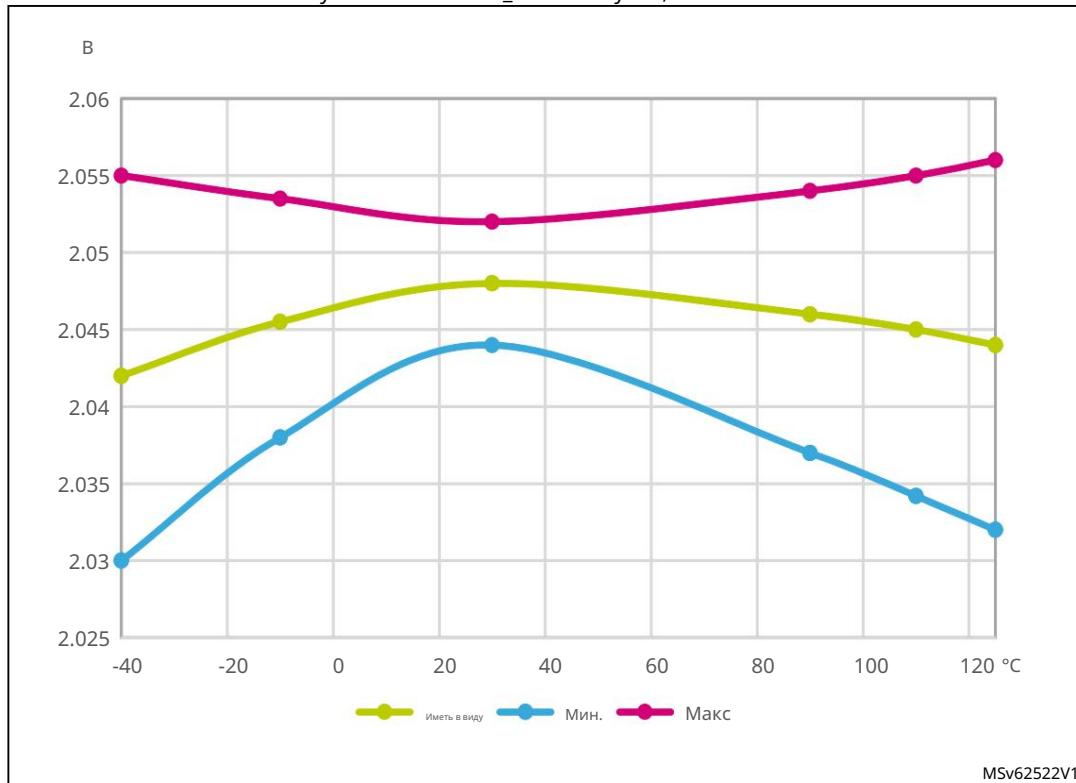


Рисунок 32. VREFOUT_TEMP в случае, если VRS = 01

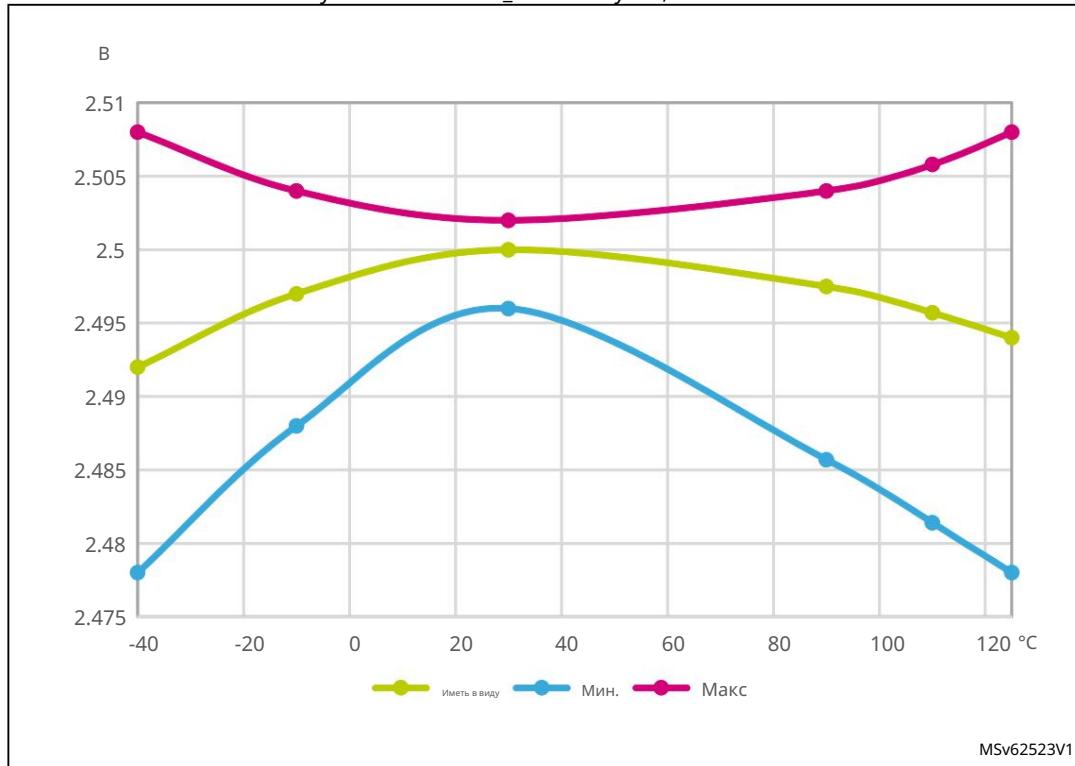
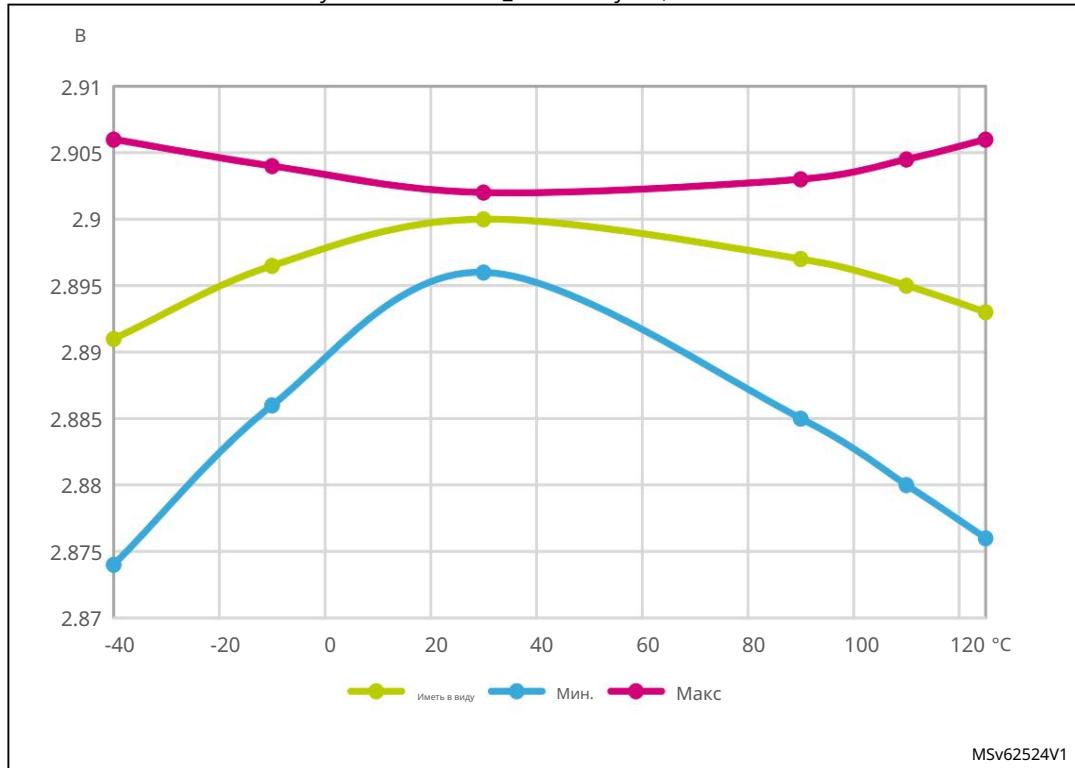


Рисунок 33. VREFOUT_TEMP в случае, если VRS = 10



5.3.21 Характеристики компаратора

Таблица 73. Характеристики СОМР(1)

Символ	Параметр	Условия		Мин.	Тип.	Макс.	Единица измерения
VDDA	Аналоговое напряжение питания	-	-	1.62	-	3.6	
VIN	Диапазон входного напряжения компаратора	-	-	0 - VDDA			B
VBG(2)	Входное напряжение скалера	-	-	ВРЕФИНТ			
VCS(3)	Напряжение смещения масштабатора	-	-	-	±5	±10 мВ	
IDDA(СКЕЙЛЕР)	Статическое потребление скейлера от VDDA	BRG_EN=0 (отключение моста)		-	200	300	нА
		BRG_EN=1 (включение моста)		-	0,8	1	мкА
tSTART_SCALER	Время запуска скейлера	-	-	-	100	200	мкс
tSTART	Время запуска компаратора для достижения спецификации задержки распространения	-	-	-	-	5	мкс
tD ⁽⁴⁾	Задержка распространения для шага 200 мВ с перегрузкой 100 мВ	Нагрузка 50 пФ на выходе	VDAA < 2,7 В	-	-	35	нс
			VDAA = 2,7 В	-	16.7	31	нс
Voffset(3)	Ошибка смещения компаратора	Полный диапазон напряжений VDDA, полный диапазон температур		-9	-6/+2	3 мВ	
Vics	Гистерезис компаратора	ГИСТ[2:0] = 0		-	0	-	
		ГИСТ[2:0] = 1		4	9	16	
		ГИСТ[2:0] = 2		7	18	32	
		ГИСТ[2:0] = 3		11	27	47	
		ГИСТ[2:0] = 4		15	36	63	
		ГИСТ[2:0] = 5		19	45	79	
		ГИСТ[2:0] = 6		23	54	95	
		ГИСТ[2:0] = 7		26	63	110	
ИДДА(КОМП)	Расход компаратора от VDDA	Статичный		-	450	720	
		С прямоугольным сигналом перегрузки 50 кГц ±100 мВ		-	450	-	мкА

1. Гарантия предусмотрена конструкцией, если не указано иное.

2. См. Таблицу 20: Встроенный внутренний источник опорного напряжения.

3. Гарантировано результатами характеризации.

4. Типичное значение (3 В) является средним для всех задержек распространения компараторов.

5.3.22 Характеристики операционных усилителей

Таблица 74. Характеристики операционных усилителей (1) (2)

Символ	Параметр	Условия	Мин.	Тип	Макс.	Единица
ВДДА	Аналоговое напряжение питания	-	2	3.3	3,6 В	
КМИР	Диапазон входного синфазного сигнала	-	0 - VDDA V			
VIOFFSET Входное напряжение смещения	25 °C, без нагрузки на выходе.	-	-	-	±1,5	мВ
		Все напряжения/температуры.	-	-	±3	
VIOFFSET	Дрейф входного напряжения смещения	-	-	±10	- мкВ	/°C
ТРИМОФФСЕ ТП	Шаг подстройки смещения при низком общем входном напряжении (0,1 x VDDA)	-	-	1.1	1.2	мВ
ТРИМОФФСЕ Тенечеси	Шаг смещения при высоком общем входном напряжении (0,9 x VDDA)	-	-	1.3	1.65	
ILOAD	Ток привода	-	-	-	500 мА	
ILOAD_PGA	Ток возбуждения в PGA режим	-	-	-	270 мА	
ЗАГРУЗИТЬ	Емкостная нагрузка	-	-	-	50	пФ
KMPP	Коэффициент подавления синфазного сигнала	-	-	60	-	дБ
ПСРР	Коэффициент подавления помех по электропитанию	НАГРУЗКА 50 пФ, RLOAD 4 кОм постоянного тока Vcom=VDDA/2	-	80	-	дБ
ГБВ	Увеличить пропускную способность Продукт	100 мВ Выходной динамический диапазон VDDA - 100 мВ	7	13	- МГц	
CP(3)	Скорость нарастания выходного напряжения (от 10 до 90% выходного напряжения)	Нормальный режим	2.5	6.5	-	В/мкс
		Высокоскоростной режим	18	45	-	
АО	Коэффициент усиления в разомкнутой петле	100 мВ Выходной динамический диапазон VDDA - 100 мВ	65	95	-	дБ
		200 мВ Выходной динамический диапазон VDDA - 200 мВ	75	95	-	
VOHSAT(3)	Высокое напряжение насыщения	Iload = max или Rload = min Вход на VDDA. Режим последователя	ВДДА - 100	-	-	мВ
VOLSAT(3)	Низкое напряжение насыщения	Iload = max или Rload = min Вход при 0. Режим последователя	-	-	100	
φМ	запас по фазе	Режим слежения, Vcom=VDDA/2	-	65	-	°
ГМ	Прирост маржи	Режим слежения, Vcom=VDDA/2	-	10	-	дБ

Таблица 74. Характеристики операционных усилителей (1) (2) (продолжение)

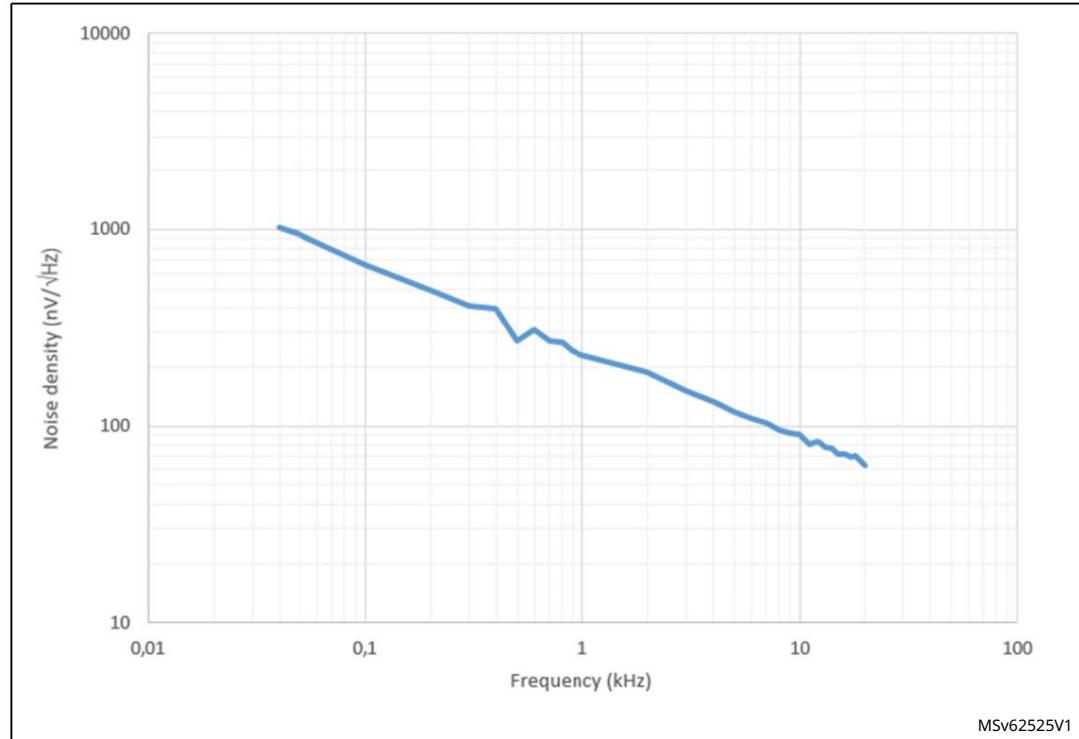
Символ	Параметр	Условия		Мин.	Тип	Макс.	Единица
tWAKEUP	Время выхода из выключеного состояния.	Нормальный режим	НАГРУЗКА 50 пФ, RНАГР 4 кОм конфигурация последователя	-36			мкс
		Высокоскоростной режим	НАГРУЗКА 50 пФ, RLOAD 20 кОм конфигурация последователя	-36			
Ибиас	Входной ток смещения операционного усилителя	См. параметр утечки в Таблице 53: Статические характеристики ввода-вывода для данного контакта.					
усиление PGA	Неинвертирующее значение усиления (4)	Коэффициент усиления PGA = 2 0,1 Выходной динамический диапазон VDDA - 0,1	ВДДА < 2,2 ВДДА 2,2	-2 -1	-	2 1	%
		Коэффициент усиления PGA = 4, 100 мВ Выходной динамический диапазон VDDA - 100 мВ		-1	-	1	
		Коэффициент усиления PGA = 8 100 мВ Выходной динамический диапазон VDDA - 100 мВ		-1	-	1	
		Коэффициент усиления PGA = 16, 100 мВ Выходной динамический диапазон VDDA - 100 мВ		-1	-	1	
		Коэффициент усиления PGA=32 200 мВ Выход VDDA - 200 мВ		-2	-	2	
		Коэффициент усиления PGA = 64 200 мВ Выходной динамический диапазон VDDA - 200 мВ		-2	-	2	
	Инвертирование значения усиления	Усиление PGA = -1 100 мВ Выходной динамический диапазон VDDA - 100 мВ	ВДДА < 2,2 ВДДА 2,2	-2 -1	-	2 1	%
		Коэффициент усиления PGA = -3, 100 мВ Выходной динамический диапазон VDDA - 100 мВ		-1	-	1	
		Коэффициент усиления PGA = -7 100 мВ Выходной динамический диапазон VDDA - 100 мВ		-1	-	1	
		Коэффициент усиления PGA = -15, 100 мВ Выходной динамический диапазон VDDA - 100 мВ		-1	-	1	
		Коэффициент усиления PGA = -31 200 мВ Выход VDDA - 200 мВ		-2	-	2	
		Коэффициент усиления PGA = -63 200 мВ Выходной динамический диапазон VDDA - 200 мВ		-5	-	2	

Таблица 74. Характеристики операционных усилителей (1) (2) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс.	Единица	
Rnetwork	Значения внутреннего сопротивления R2/R1 в неинвертирующем режиме PGA(5)	Коэффициент усиления PGA = 2	-	10/10	-		кОм/кΩ
		Коэффициент усиления PGA = 4	-	30/10	-		
		Коэффициент усиления PGA = 8	-	70/10	-		
		Коэффициент усиления PGA = 16	-	150/10	-		
		Коэффициент усиления PGA = 32	-	310/10	-		
		Коэффициент усиления PGA = 64	-	630/10	-		
	Значения внутреннего сопротивления R2/R1 в инвертирующем режиме PGA(5)	Усиление PGA = -1	-	10/10	-		
		Усиление PGA = -3	-	30/10	-		
		Усиление PGA = -7	-	70/10	-		
		Усиление PGA = -15	-	150/10	-		
		Усиление PGA = -31	-	310/10	-		
		Усиление PGA = -63	-	630/10	-		
Дельта Р	Изменение сопротивления (R1 или R2)	-	-15	-	+15 %		
PGA BW	Пропускная способность усилителя с программируемым усиливанием для различных неинвертирующих коэффициентов усиления	Коэффициент усиления = 2	- ГБВ/2 -				МГц
		Коэффициент усиления = 4	- ГБВ/4 -				
		Коэффициент усиления = 8	- ГБВ/8 -				
		Коэффициент усиления = 16	- ГБВ/16 -				
		Коэффициент усиления = 32	- ГБВ/32 -				
		Коэффициент усиления = 64	- ГБВ/64 -				
	Пропускная способность PGA для различного инвертирующего усиления	Усиление = -1	- ГБВ/2 -				МГц
		Усиление = -3	- ГБВ/4 -				
		Усиление = -7	- ГБВ/8 -				
		Усиление = -15	- ГБВ/16 -				
		Усиление = -31	- ГБВ/32 -				
		Усиление = -63	- ГБВ/64 -				
εH	Плотность шума напряжения	на частоте 1 кГц, выход с нагрузкой 4 кОм	-	250	-		нВ/Гц
IDDA(OPAMP) из VDDA		при 10 кГц, выход с нагрузкой 4 кОм	-	90	-		мА
		Нормальный режим	Без нагрузки, режим следящего	-	1.3	2.2	
TS_OPAMP_VO ЮТ	Время выборки АЦП при считывании выходного сигнала операционного усилителя. OPAINTOEN=1	Высокоскоростной режим		1.4	2.6		нс
		VDDA < 2 В		300	-	-	
		VDDA = 2 В		200	-	-	
ИДА(ОПАМПИ HT)	Потребление операционного усилителя от VDDA. OPAINTOEN=1	Нормальный режим	без нагрузки, режим следящего устройства	-	0,45	0,7	мА
		Высокоскоростной режим		-	0,5	0,8	

1. Гарантия предусмотрена конструкцией, если не указано иное.
2. Данные гарантированы в нормальном и высокоскоростном режиме, если не указано иное.
3. Гарантировано результатами характеризации.
4. Действительно также для инвертирующей конфигурации усиления с внешним смещением.
5. R2 — внутреннее сопротивление между выходом операционного усилителя и инвертирующим входом операционного усилителя. R1 — внутреннее сопротивление между инвертирующим входом операционного усилителя (ОУ) и земли. Коэффициент усиления $\text{PGA} = 1 + \text{R2}/\text{R1}$.

Рисунок 34. Плотность шума операционного усилителя при 25°C



5.3.23 Характеристики датчика температуры

Таблица 75. Характеристики ТС

Символ	Параметр	Мин.	Тип	Макс.	Единица
ТЛ (1)	Линейность VTS в зависимости от температуры	-	± 1	± 2	°C
Avg_Slope(1)	Средний наклон	2.3	2.5	2,7 мВ/°C	
B30	Напряжение при 30°C (± 5 °C)(2)	0,742	0,76	0,785 В	
tSTART-RUN(1)	Время запуска в режиме «Выполнение» (запуск буфера)	-	8	15	мкс
tSTART_CONT(3)	Время запуска при входе в непрерывный режим	-	70	120	мкс
tS_temp(1)	Время выборки АЦП при считывании температуры	5	-	-	мкс
ИДД(TCX1)	Потребление датчика температуры от VDD, при выборе АЦП	-	4.7	7	мА

1. Гарантия конструкции. Не тестировалось на производстве.

2. Измерено при VDDA = 3,0 В ± 10 мВ. Результат преобразования АЦП V30 сохраняется в байте TS_CAL1. См. [таблицу 5: Калибровочные значения датчика температуры](#).

3. Непрерывный режим означает режим RUN или включенный датчик температуры.

5.3.24 Характеристики мониторинга VBAT

Таблица 76. Характеристики мониторинга VBAT (1)

Символ	Параметр	Мин.	Тип	Макс.	Единица
P	Резисторный мост для VBAT	-	3x39	-	кОм
B	Коэффициент измерения VBAT	-	3	-	-
Эр(2)	Ошибка в Q	-10	-	10	%
tS_vbat(2)	Время выборки АЦП при чтении	12	-	-	мкс

1. 1,55 В < VBAT < 3,6 В.

2. Гарантия конструкции. Не тестировалось на производстве.

Таблица 77. Характеристики зарядки VBAT

Символ	Параметр Условия	Мин.	Тип	Макс	Единица
РБК	Резистор зарядки аккумулятора	ВБРС = 0	-	5	кОм
		ВБРС = 1	-	1.5	

5.3.25 Характеристики таймера

Параметры, приведенные в следующих таблицах, гарантированы конструкцией.

Подробную информацию об альтернативных функциях ввода/вывода (сравнение выходов, захват входов, внешняя синхронизация, выход ШИМ) см. в [разделе 5.3.14: Характеристики портов ввода/вывода](#).

Таблица 78. Характеристики TIMx(1)(2)

Символ	Параметр	Условия	Мин.	Макс	Единица
tres(TIM) Время разрешения таймера	-	-	1	-tTIMxCLK	
	fTIMxCLK = 170 МГц	5,88		-	нс
fEXT	Частота внешнего таймера на канале CH1 CH4	-	0fTIMxCLK/2		МГц
	fTIMxCLK = 170 МГц		0	85	МГц
Разрешение таймера ResTIM	TIMx (кроме TIM2)	-	16		нс/нек
	TIM2	-	32		
tCOUNTER	16-битный период тактовой частоты счетчика	-	1	65536	tTIMxCLK
	fTIMxCLK = 170 МГц	0,00588		385,5	мкс
tMAX_COUNT	Максимально возможное количество с 32-битным счетчиком	-	-	65536 × 65536	tTIMxCLK
	fTIMxCLK = 170 МГц		-	25.26	с
fENC	Частота энкодера включена Входные контакты TI1 и TI2	-	0fTIMxCLK/4		МГц
	fTIMxCLK = 170 МГц		0	42.5	МГц
tW(ИНДЕКС)	Индекс ширины импульса включен вход ETR	-	2	-	Тк
tW(TI1, TI2)	Минимальная ширина импульса на входах TI1 и TI2 во всех режимах кодера, кроме направленного тактового сигнала x1	-	2	-	Тк
	Минимальная ширина импульса на входах TI1 и TI2 в направленном синхроимпульсе x1	-	3	-	Тк

1. TIMx используется как общий термин, в котором x обозначает 1, 2, 3, 4, 6, 7, 8, 15, 16 или 17.

2. Гарантия конструкции. Не тестировалось на производстве.

Таблица 79. Мин./макс. период ожидания IWDG при 32 кГц (LSI)(1)(2)

Делитель частоты PR[2:0] бит		Мин. тайм-аут RL[11:0]= 0x000	Максимальное время ожидания RL[11:0]= 0xFFFF	Единица
/4	0	0,125	512	PC
/8	1	0,250	1024	
/16	2	0,500	2048	
/32	3	1.0	4096	
/64	4	2.0	8192	
/128	5	4.0	16384	
/256	6 или 7	8.0	32768	

1. Гарантия конструкции. Не тестировалось на производстве.

2. Точные временные параметры по-прежнему зависят от фазировки тактовой частоты интерфейса APB относительно тактовой частоты LSI, так что всегда является полным RC-периодом неопределенности.

Таблица 80. Минимальное/максимальное значение тайм-аута WWDG на частоте 170 МГц (PCLK)(1)

Предделитель	WDGTB	Минимальное значение тайм-аута	Максимальное значение тайм-аута	Единица
1	0	0,0241	1.542	PC
2	1	0,0482	3.084	
4	2	0,0964	6.168	
8	3	0,1928	12.336	

1. Гарантия конструкции. Не тестировалось на производстве.

5.3.26 Характеристики интерфейсов связи

2 Характеристики интерфейса С

Интерфейс I2C соответствует требованиям к синхронизациям спецификации шины I2C и руководства пользователя версии 03 для:

- Стандартный режим (Sm): со скоростью передачи данных до 100 кбит/с.
- Быстрый режим (Fm): со скоростью передачи данных до 400 кбит/с.
- Быстрый режим Plus (Fm+): со скоростью передачи данных до 1 Мбит/с.

Требования к синхронизациям I2C гарантируются конструкцией, когда периферийное устройство I2C правильно настроено (см. справочное руководство RM0440 «Серия STM32G4. Усовершенствованные 32-разрядные микроконтроллеры на базе Arm®») и когда частота I2CCLK превышает минимум, указанный в таблице ниже.

Таблица 81. Минимальная частота I2CCLK во всех режимах I2C

Символ	Параметр	Состояние	Мин.	Единица
f(I2CCLK)	Частота I2CCLK	Стандартный режим	2	МГц
		Быстрый режим	Аналоговый фильтр ВКЛ. ДНФ=0	
			9	
		Быстрый режим Плюс	Аналоговый фильтр ВЫКЛ. ДНФ=1	
			17	
		Аналоговый фильтр ВЫКЛ. ДНФ=1	16	

Требования к входам/выходам SDA и SCL выполняются со следующими ограничениями:

Выходы ввода/вывода SDA и SCL не являются «истинно» открытыми. При настройке на открытый сток PMOS-транзистор, подключенный между выводом ввода/вывода и VDDIOx, отключается, но по-прежнему

присутствует. • Требуемый выходной ток 20 мА в режиме Fast-mode Plus поддерживается частично. Это ограничивает максимальную нагрузку Cload, поддерживаемую в режиме Fm+, которая рассчитывается по следующим формулам:

$$- tr(SDA/SCL)=0,8473 \times Rp \times Cload$$

$$- Rp(\min)=(VDD - VOL(\max)) / IOL(\max)$$

Где Rp — подтягивающее напряжение на линиях I2C. [Характеристики портов ввода-вывода I2C](#) см. в разделе 5.3.14 «Характеристики портов ввода-вывода».

Все интерфейсы ввода-вывода I2C SDA и SCL имеют встроенный аналоговый фильтр. Характеристики аналогового фильтра см. в [таблице 82](#) ниже:

Таблица 82. Характеристики аналогового фильтра I2C(1)

Символ	Параметр	Мин.	Макс	Единица
тАФ	Максимальная ширина импульса пиков, подавляемых аналоговым фильтром	50(2)	90(3)	нс

1. Гарантия конструкции. Не тестировалось на производстве.

2. Фильтруются пики с шириной ниже tAF(min).

3. Пики с шириной выше tAF(max) не фильтруются.

Характеристики SPI

Если не указано иное, параметры, приведенные в [таблице 83](#) для SPI, получены в результате испытаний, проведенных при температуре окружающей среды, частоте fPCLKx и напряжении питания, обобщенных в [таблице 17: Общие условия эксплуатации](#).

- Скорость вывода установлена на OSPEEDRy[1:0] = 11
- Емкостная нагрузка C = 30 пФ
- Точки измерения проводятся на уровнях КМОП: 0,5 x VDD

Более подробную информацию о характеристиках альтернативных функций ввода/вывода (NSS, SCK, MOSI, MISO для SPI) см. в [разделе 5.3.14: Характеристики портов ввода-вывода](#).

Таблица 83. Характеристики SPI(1)

Символ	Параметр	Условия	Мин.	Тип	Макс.(2) единица	
fSCK 1/tc(SCK)	Тактовая частота SPI	Мастер-режим 2,7 В < VDD < 3,6 В Диапазон напряжения V1	-	-	75	МГц
		Мастер-режим 1,71 В < VDD < 3,6 В Диапазон напряжения V1			50	
		Режим главного передатчика 1,71 В < VDD < 3,6 В Диапазон напряжения V1			50	
		Режим ведомого приемника 1,71 В < VDD < 3,6 В Диапазон напряжения V1			50	
		Подчиненный режим передатчика/полный дуплекс 2,7 В < VDD < 3,6 В Диапазон напряжения V1			41	
		Подчиненный режим передатчика/полный дуплекс 1,71 В < VDD < 3,6 В Диапазон напряжения V1			27	
		1,71 В < VDD < 3,6 В Диапазон напряжения V2			13	
tsu(NSS)	Время установки NSS	Подчиненный режим	4*Tpclk	--		
th(NSS)	Время удержания NSS	Подчиненный режим	2*Tpclk	--		
tw(SCKH) = 2*tw(SCKL)	Режим ведущего сигнала высокого и низкого времени SCK, предделитель SPI		Tpclk-1	Tpclk	Tpclk+1	НС
tsu(MI)	Время настройки ввода данных	Мастер-режим	4	-	-	НС
tsu(SI)		Подчиненный режим	3	-	-	
th(MI)	Время удержания ввода данных	Мастер-режим	5.5	-	-	НС
th(SI)		Подчиненный режим	1	-	-	
ta(SO)	Время доступа к выходу данных Подчиненный режим		9	-	34	НС
tdis(SO)	Время отключения вывода данных Подчиненный режим		9	-	16	НС

Таблица 83. Характеристики SPI(1) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс.(2) единица	
tv(SO)	Действительное время вывода данных	Ведомый режим $2,7 \text{ В} < VDD < 3,6 \text{ В}$ Диапазон напряжения V1	-	9	12	HC
		Ведомый режим $1,71 \text{ В} < VDD < 3,6 \text{ В}$ Диапазон напряжения V1	-	9	18	
		Ведомый режим $1,71 \text{ В} < VDD < 3,6 \text{ В}$ Диапазон напряжения V2	-	13	22	
tv(Mисури)		Мастер-режим	-	3.5	4.5	
th(SO)	Время удержания вывода данных	Ведомый режим $1,71 \text{ В} < VDD < 3,6 \text{ В}$	6	-	-	
		Ведомый режим Диапазон V2	9	-	-	
th(MO)		Мастер-режим	2	-	-	

1. Гарантировано результатами характеризации.

2. Максимальная частота в режиме ведомого передатчика определяется суммой $tv(SO)$ и $tsu(MI)$, которая должна вписываться в Низкая или высокая фаза сигнала SCK, предшествующая фронту выборки SCK. Это значение может быть достигнуто, когда SPI взаимодействует с ведущим устройством, у которого $tsu(MI) = 0$, а $\text{Duty}(SCK) = 50\%$.

Рисунок 35. Временная диаграмма SPI — подчиненный режим и CPHA = 0

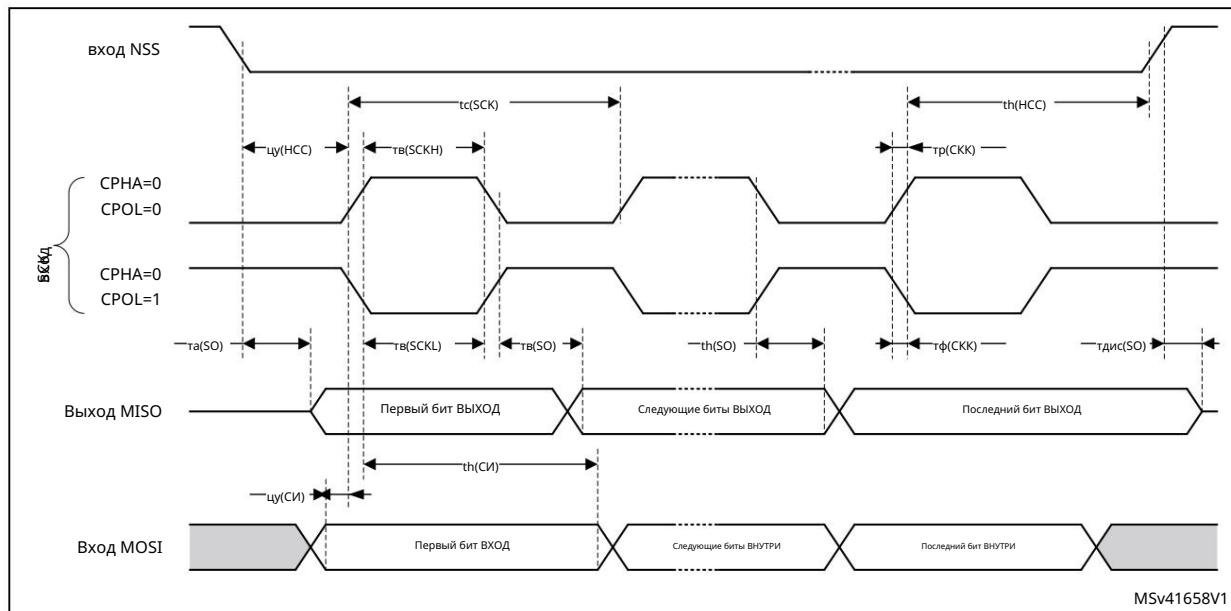
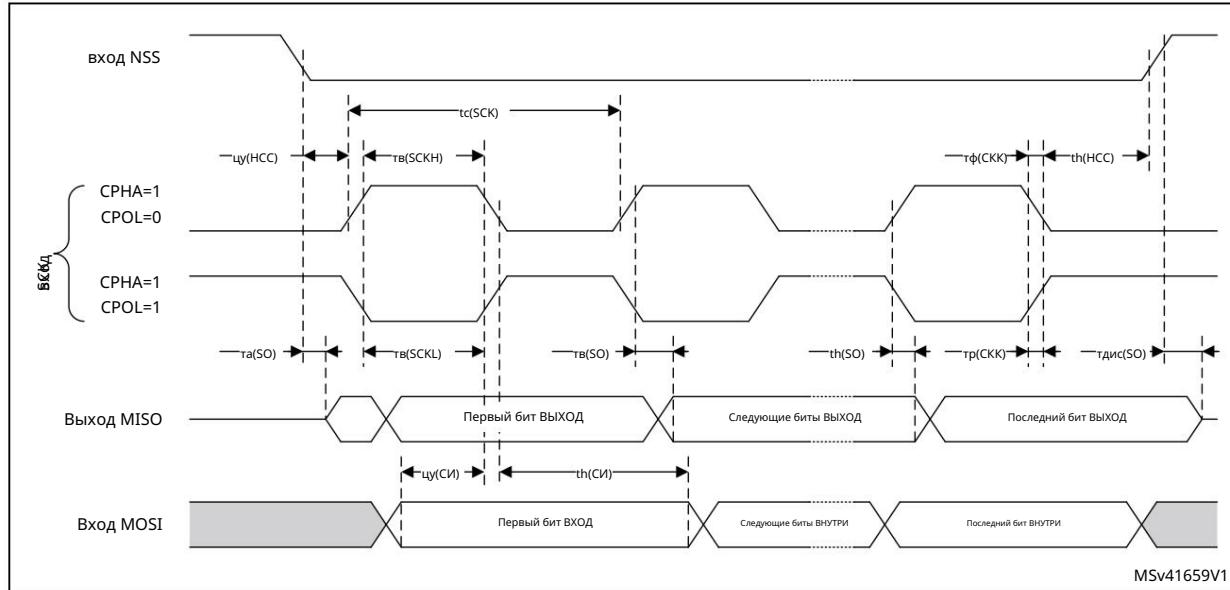
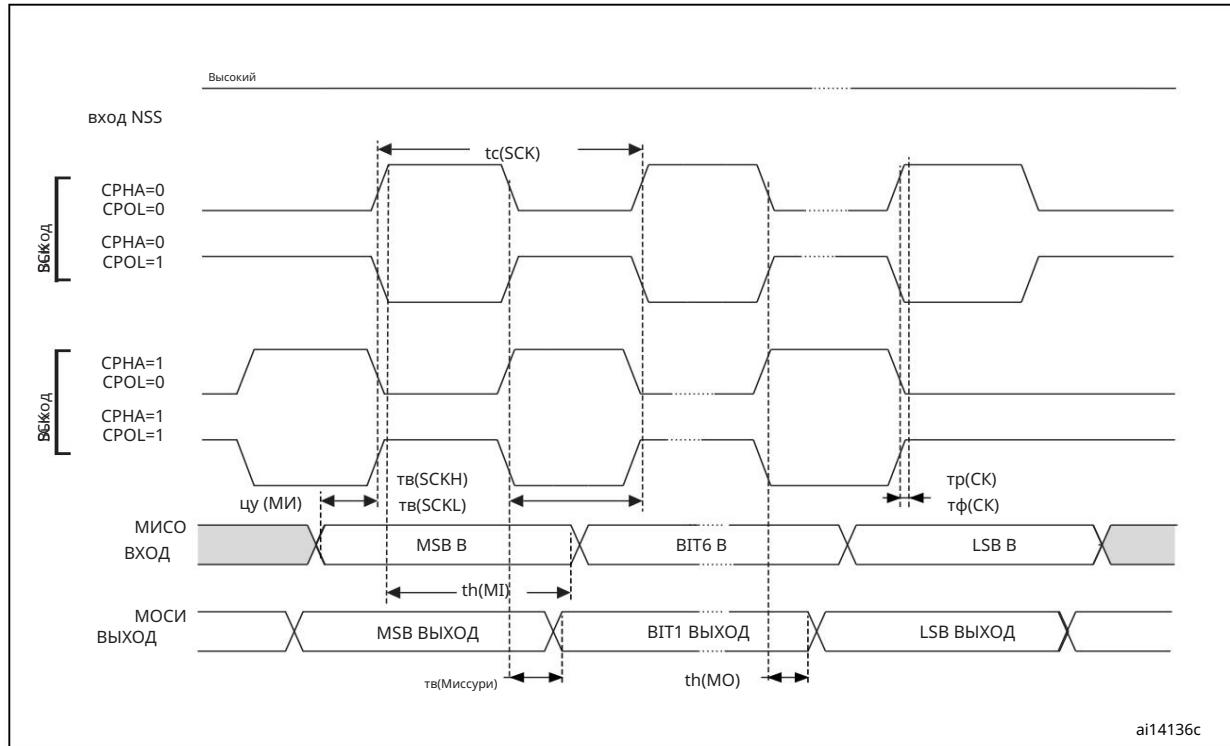


Рисунок 36. Временная диаграмма SPI — подчиненный режим и CPHA = 1



1. Точки измерения проводятся на уровнях КМОП: 0,3 VDD и 0,7 VDD.

Рисунок 37. Временная диаграмма SPI — ведущий режим



1. Точки измерения проводятся на уровнях КМОП: 0,3 VDD и 0,7 VDD.

Характеристики I2S

Если не указано иное, параметры, приведенные в [таблице 84](#) для I2S, получены в результате испытаний, проведенных при температуре окружающей среды, частоте fPCLKx и напряжении питания VDD, обобщенных в [таблице 17: Общие условия эксплуатации](#), со следующей конфигурацией:

- Скорость вывода установлена на OSPEEDRy[1:0] = 10
- Емкостная нагрузка C=30пФ
- Точки измерения проводятся на уровнях КМОП: 0,5 VDD

Более подробную информацию о характеристиках альтернативных функций ввода/вывода (CK, SD, WS) см. в [разделе 5.3.14: Характеристики портов ввода/вывода](#).

Таблица 84. Характеристики I2S(1)

Символ	Параметр	Условия	Мин.	Макс. единица
fMCLK	Основной тактовый выход I2S	-	256x8 K 256	*Fs(2) МГц
tбля	Тактовая частота I2S	Основные данные	-	64xFs
		Данные подчиненного устройства	-	64xFs
DCK	Рабочий цикл тактовой частоты I2S	Подчиненный приемник	30	70 %
tv(WS)	Действительное время WS	Мастер-режим	-	2
th(WS)	Время удержания WS	Мастер-режим	3	-
		Подчиненный режим	2	-
tsu(WS)	Время настройки WS	Подчиненный режим	4	-
tsu(SD_MR)	Время ввода данных	Главный приемник	3	-
		Подчиненный приемник	4	-
th(SD_MR)	Время удержания ввода данных	Главный приемник	5	-
		Подчиненный приемник	2	-
tv(SD_ST)	Вывод данных действителен время	Ведомый передатчик (после включения фронта)	2,7 В VDD 3,6 В	- 15
			1,65 В VDD 3,6 В	- 22
tv(SD_MT)		Главный передатчик (после включения фронта)	-	2
th(SD_ST)	Удержание выходных данных время	Ведомый передатчик (после включения фронта)	7	-
		Главный передатчик (после включения фронта)	1	-

1. Гарантировано результатами характеризации, не проверено в процессе производства.

2. Максимальная частота 256xFs составляет 49,152 МГц.

Примечание:

Более подробную информацию о частоте дискретизации (Fs), fMCK, fCK, DCK см. в справочном руководстве RM0440 «Серия STM32G4, усовершенствованные 32-разрядные микроконтроллеры на базе Arm®», раздел I2S.
Значения отражают только поведение цифровой периферии, точность тактовой частоты источника может незначительно изменять значения. DCK зависит главным образом от значения бита ODD. Цифровое влияние приводит к минимальному значению (I2SDIV/2*I2SDIV+ODD) и максимальному значению (I2SDIV+ODD)/(2*I2SDIV+ODD), а также к максимальному значению Fs, поддерживаемому для каждого режима/состояния.



Характеристики САИ

Если не указано иное, параметры, приведенные в [таблице 85](#) для SAI, получены в результате испытаний, проведенных при температуре окружающей среды, частоте fPCLKx и напряжении питания VDD, которые обобщены в [таблице 17: Общие условия эксплуатации](#), со следующей конфигурацией:

- Скорость вывода установлена на OSPEEDRy[1:0] = 10
 - Емкостная нагрузка C = 30 пФ
 - Точки измерения проводятся на уровнях КМОП: 0,5 x VDD
- Более подробную информацию о характеристиках альтернативных функций ввода/вывода (CK, SD, FS) см. в [разделе 5.3.14: Характеристики портов ввода/вывода](#).

Таблица 85. Характеристики САИ(1)

Символ	Параметр	Условия	Мин.	Макс.	Единица измерения
fMCLK	Основной тактовый выход SAI	-	-	50 МГц	
ебля	Тактовая частота SAI(2)	Главный передатчик 2,7 В VDD 3,6 В Диапазон напряжения 1	-	33	МГц
		Главный передатчик 1,71 В VDD 3,6 В Диапазон напряжения 1	-	22	
		Главный приемник Диапазон напряжения 1	-	22	
		Подчиненный передатчик 2,7 В VDD 3,6 В Диапазон напряжения 1	-	45	
		Подчиненный передатчик 1,71 В VDD 3,6 В Диапазон напряжения 1	-	29	
		Подчиненный приемник Диапазон напряжения 1	-	50	
		Подчиненный передатчик Диапазон напряжения 2	-	13	
тв(ФС)	Действительное время FS	Мастер-режим 2,7 В VDD 3,6 В	-	15	нс
		Мастер-режим 1,71 В VDD 3,6 В	-	22	
th(FS)	время удержания FS	Мастер-режим	10	-	нс
tsu(FS)	Время настройки FS	Подчиненный режим	2	-	нс
th(FS)	время удержания FS	Подчиненный режим	1	-	нс
tsu(SD_A_MR)	Время настройки ввода данных	Главный приемник	2.5	-	нс
		Подчиненный приемник	1	-	
th(SD_A_MR)	Время удержания ввода данных	Главный приемник	5	-	нс
		Подчиненный приемник	1	-	
tv(SD_B_ST)	Действительное время вывода данных	Ведомый передатчик (после включения фронта) 2,7 В VDD 3,6 В	-	11	нс
		Ведомый передатчик (после включения фронта) 1,71 В VDD 3,6 В	-	17	
		Ведомый передатчик (после включения фронта) диапазон напряжения V2	-	20	
th(SD_B_ST)	Время удержания выходных данных	Подчиненный передатчик (после фронта разрешения)	10	-	нс

Таблица 85. Характеристики САИ(1) (продолжение)

Символ	Параметр	Условия	Мин.	Макс.	Единица измерения
tv(SD_A_MT)	Действительное время вывода данных	Главный передатчик (после включения фронта) 2,7 В VDD 3,6 В	-	14	НС
		Главный передатчик (после включения фронта) 1,71 В VDD 3,6 В	-	21	
th(SD_A_MT)	Время удержания выходных данных главного передатчика (после фронта разрешения)		10	-	НС

1. Гарантирано результатами характеризации.

2. Тактовая частота APB должна быть как минимум в два раза больше тактовой частоты SAI.

Рисунок 38. Сигналы синхронизации главного сигнала SAI

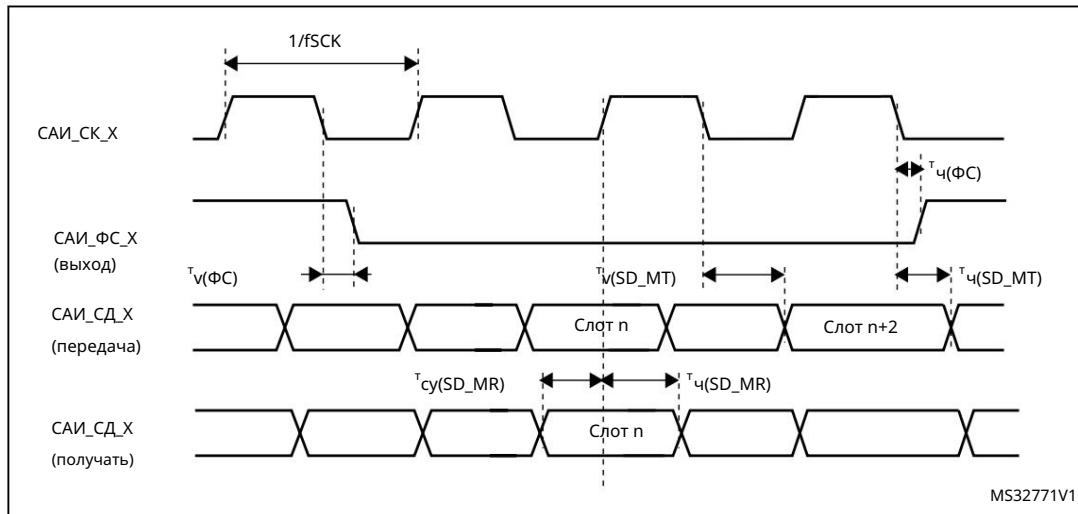
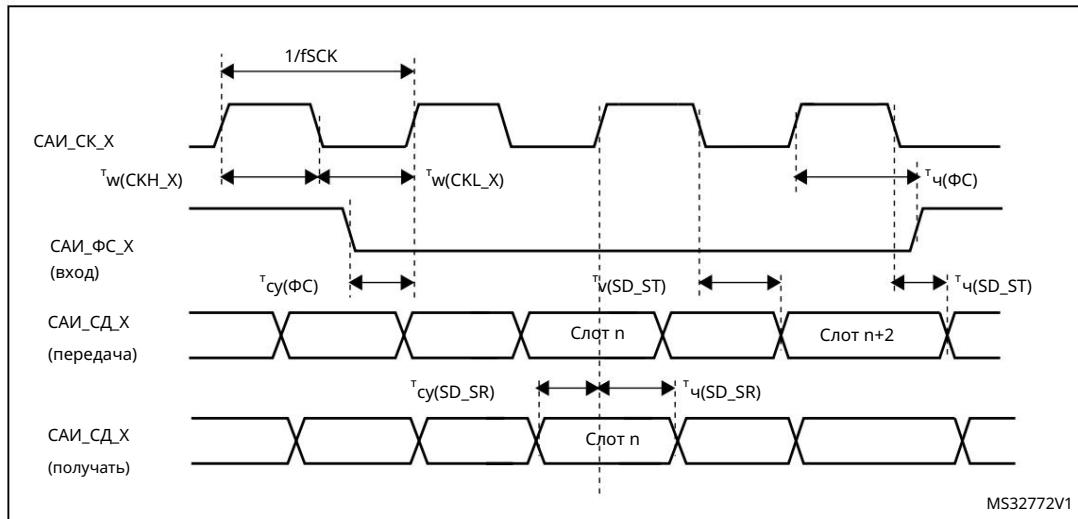


Рисунок 39. Временные диаграммы ведомого устройства SAI



Интерфейс CAN (сеть контроллеров)

Более подробную информацию о характеристиках альтернативных функций ввода/вывода (FDCANx_TX и FDCANx_RX) см. в разделе 5.3.14: Характеристики портов ввода/вывода.

Характеристики USB

Интерфейс USB устройства полностью соответствует спецификации USB версии 2.0 и сертифицирован USB-IF (для работы устройства на полной скорости).

Таблица 86. Электрические характеристики USB(1)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица
VDD	Рабочее напряжение USB-приемопередатчика		3.0(2)	-	3.6 В
tCrystal_less	USB без кристалла рабочая температура		-15	-	85 °C
RPU1	Встроенное значение подтяжки USB_DP во время простоя		900	1250	1500 Ω
RPUR	Встроенное значение подтяжки USB_PD во время приема		1400	2300	3200 Ω
ZsDRV(3)	Выходное сопротивление драйвера(4) Управление высокими и низкими частотами		28	36	44 Ω

1. TA = от -40 до 125 °C, если не указано иное.

2. Функциональность USB устройства обеспечивается вплоть до 2,7 В, но не обеспечивает полные электрические характеристики USB, которые ухудшаются при диапазоне напряжений от 2,7 до 3,0 В.

3. Гарантия, заложенная в конструкцию.

4. На USB_PD (D+) и USB_DM (D-) не требуются внешние согласующие резисторы; согласованное сопротивление равно уже включенное во встроенный драйвер.

Характеристики интерфейса USART

Если не указано иное, параметры, приведенные в [таблице 87](#) для USART, получены в результате испытаний, проведенных при температуре окружающей среды, частоте fPCLKx и напряжении питания VDD, суммированных в [таблице 87](#), со следующей конфигурацией:

- Скорость вывода установлена на OSPEEDRy[1:0] = 10
- Емкостная нагрузка C=30 пФ
- Точки измерения проводятся на уровнях КМОП: 0,5 VDD

Более подробную информацию о характеристиках альтернативных функций ввода/вывода (NSS, CK, TX, RX для USART) см. в [разделе 5.3.14: Характеристики портов ввода/вывода](#).

Таблица 87. Электрические характеристики USART(1)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица
tбля	Тактовая частота USART	Мастер-режим	-	-	21 МГц
		Подчиненный режим	-	-	22
tsu(NSS)	время установки NSS	Подчиненный режим	тктер + 2	-	-
th(NSS)	время удержания NSS	Подчиненный режим	2	-	-
tv(CKH) tv(CKL)	Время высокого и низкого уровня CK	Мастер-режим	1/fck/2-1	1/fck/2	1/fck/2+1 нс
цy(RX)	Время настройки ввода данных	Мастер-режим	тктер + 2	-	-
		Подчиненный режим	2	-	-
th(RX)	Время удержания ввода данных	Мастер-режим	1	-	-
		Подчиненный режим	0,5	-	-

Таблица 87. Электрические характеристики USART(1) (продолжение)

Символ	Параметр	Условия	Мин.	Тип	Макс. единица	
t _w (Техас)	Действительное время вывода данных	Мастер-режим	-	0,5	1.5	нс
		Подчиненный режим	-	10	22	
t _h (RX)	Время удержания вывода данных	Мастер-режим	0	-	-	нс
		Подчиненный режим	7	-	-	

1. На основании характеристик, не тестировалось в производстве.

5.3.27 Характеристики QUADSPI

Если не указано иное, параметры, приведенные в [таблицах 88 и 89](#) для Quad SPI, получены в результате испытаний, проведенных при температуре окружающей среды, частоте fAHB и VDD.

Условия напряжения питания обобщены в [Таблице 17: Общие условия эксплуатации](#) со следующей конфигурацией:

- Скорость вывода установлена на OSPEEDRy[1:0] = 11
- Емкостная нагрузка C = 15 или 20 пФ
- Точки измерения проводятся на уровнях КМОП: 0,5 × VDD

Более подробную информацию о характеристиках альтернативных функций ввода/вывода см. в [разделе 5.3.14: Характеристики портов ввода/вывода](#).

Таблица 88. Характеристики Quad SPI в режиме SDR(1)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
F(QCK)	Тактовая частота Quad SPI	1,71 < VDD < 3,6 В, CLOAD = 15 пФ диапазон напряжения 1	-	-	50	МГц
		1,71 < VDD < 3,6 В, CLOAD = 20 пФ диапазон напряжения 2	-	-	110	
t _w (CKH)	Время высокого и низкого тактового сигнала Quad SPI Равное деление	ПРЕДДЕЛИТЕЛЬ [7:0] n = 0,1, 3, 5...	t(CK)/2-0,5	-	t(CK)/2+1	нс
			t(CK)/2-1	-	t(CK)/2+0,5	
t _w (CKL)	Время высокого и низкого тактового сигнала Quad SPI Нечетное деление	ПРЕДДЕЛИТЕЛЬ [7:0] n = 2,4, 6, 8...	(n/2)*t(CK)/(n+1) - 0,5	-	(n/2)*t(CK)/(n+1) + 1	нс
			(n/2+1)*t(CK)/(n+1) - 1	-	(n/2+1)*t(CK)/(n+1) + 0,5	
ts(IN)	Время установки ввода данных	1,71 < VDD < 3,6 В	1	-	-	
th(IN)	Время удержания ввода данных	1,71 < VDD < 3,6 В	5	-	-	
t _w (Выход)	Действительное время вывода данных	1,71 < VDD < 3,6 В	-	1	1.5	
th(OUT)	Время удержания выходных данных	1,71 < VDD < 3,6 В	0,5	-	-	

1. Гарантировано результатами характеристизации.

Таблица 89. Характеристики QUADSPI в режиме DDR(1)

Символ	Параметр	Условия	Мин.	Тип	Макс	Единица
F(QCK)	Тактовая частота Quad SPI	1,71 < VDD < 3,6 В, CLOAD = 15 пФ Диапазон напряжения 1	-	-	50	МГц
		1,71 < VDD < 3,6 В, CLOAD = 20 пФ Диапазон напряжения 2	-	-	70	
tw(CKH) Высокая частота четырех SPI и низкое время Равное деление		ПРЕДЕЛИТЕЛЬ [7:0] n = 0, 1, 3, 5 ...	τ(CK)/2	-	τ(CK)/2+1	
			τ(CK)/2-1	-	τ(CK)/2	
tw(CKH) Высокий уровень тактовой частоты низкое время Нечетное деление		Quad SPI и ПРЕДЕЛИТЕЛЬ [7:0] n = 2, 4, 6, 8...	(n/2)*t(CK)/(n+1)	-	(n/2)*t(CK)/(n+1) + 1	
			(n/2+1)*t(CK)/(n+1) - 1	-	(n/2+1)*t(CK)/(n+1)	
tsr(IN)	Время установки ввода данных по нарастающему фронту	1,71 < VDD < 3,6 В	2	-	-	
tsf(IN)	Время установки ввода данных по заднему фронту	1,71 < VDD < 3,6 В	2	-	-	
thr(IN)	Время удержания ввода данных по переднему фронту	1,71 < VDD < 3,6 В	5	-	-	
tφ(IN)	Время удержания ввода данных по заднему фронту	1,71 < VDD < 3,6 В	5	-	-	
tvr(ВыХОД)	Действительное время вывода данных по переднему фронту	1,71 < VDD < 3,6 В ДХХК = 0	-	8.5	9	нс
		1,71 < VDD < 3,6 В ДХХК = 1		Тчклк/2 +1	Толщина/2+1.5	
tvf(OUT)	Действительное время вывода данных	1,71 < VDD < 3,6 В ДХХК = 0	-	8	11	
		1,71 < VDD < 3,6 В ДХХК = 1		Тчклк/2 +1	Тчклк/2+2	
thr(OUT)	Время удержания выходных данных по переднему фронту	1,71 < VDD < 3,6 В ДХХК = 0	2- -	Thclk/2+ 0,5	-	
		1,71 < VDD < 3,6 В ДХХК = 1				
tφ(ВыХОД)	Время удержания выходных данных по заднему фронту	1,71 < VDD < 3,6 В ДХХК = 0	3- -	Толщина/2+0,5	-	
		1,71 < VDD < 3,6 В ДХХК = 1				

1. Гарантировано результатами характеризации.

Рисунок 40. Временная диаграмма Quad SPI — режим SDR

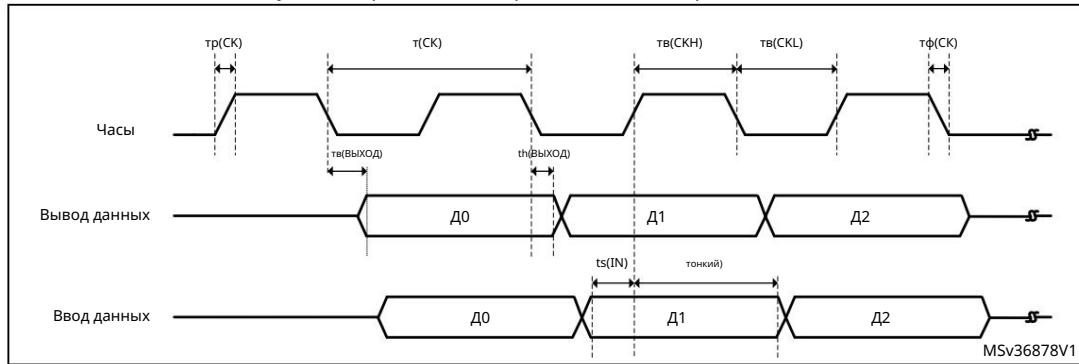
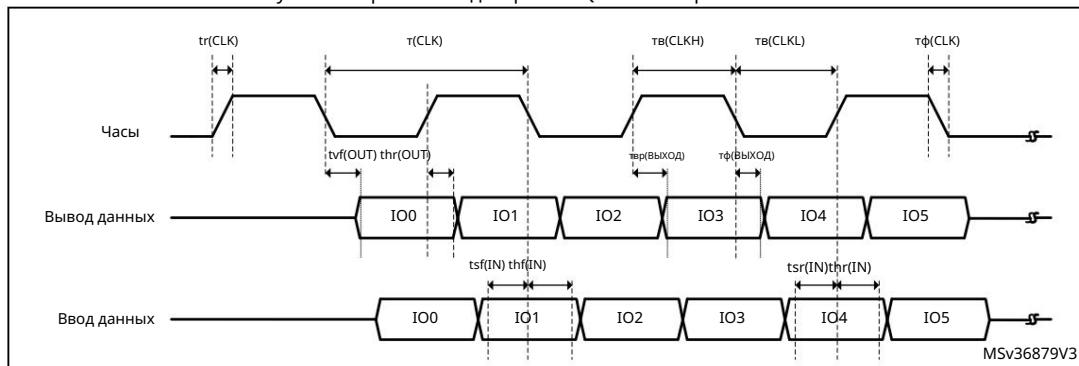


Рисунок 41. Временная диаграмма Quad SPI — режим DDR



5.3.28 Характеристики UCPD

Контроллер UCPD1 соответствует спецификациям USB Type-C Rev.1.2 и USB Power Delivery Rev. 3.0.

Таблица 90. Характеристики UCPD

Символ	Параметр	Условия	Мин.	Тип.	Макс.	Единица измерения
ВДД	Рабочее напряжение питания UCPD	Только режим приемника	3.0		3.3	3,6 В
		Режим приемника и источника 3,135 3,3 3,465 В				

6 Информация о пакете

В целях соблюдения экологических требований компания ST предлагает эти устройства в различных вариантах упаковки ECOPACK в зависимости от уровня их соответствия экологическим нормам. Технические характеристики ECOPACK, определения марок и статус продукта доступны на сайте: www.st.com.
ECOPACK является торговой маркой ST.

6.1 Маркировка устройства

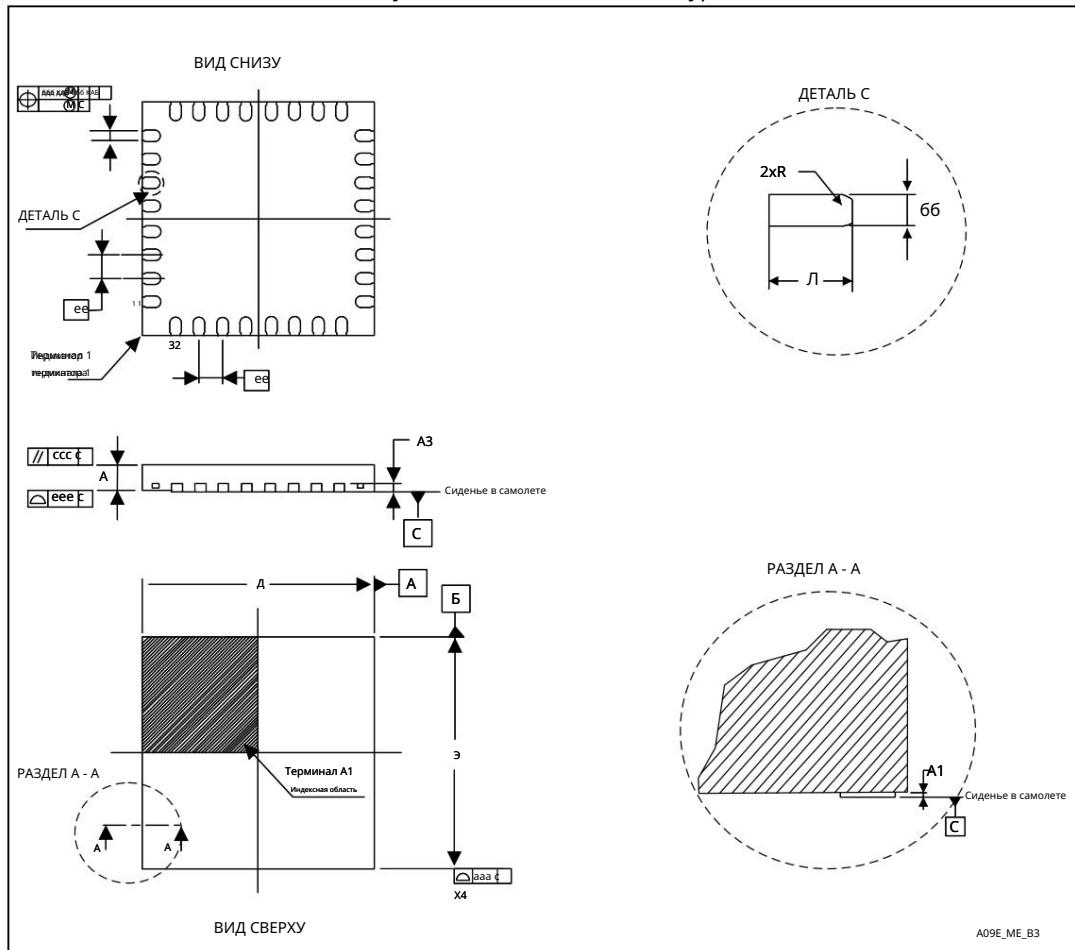
Информацию о местоположении вывода 1 / шарика A1, а также о местоположении и ориентации областей маркировки относительно вывода 1 / шарика A1 см. в технической заметке «Справочные схемы маркировки устройств для микроконтроллеров и микропроцессоров STM32» (TN1433), доступной на [сайте www.st.com](http://www.st.com).

Детали, маркованные как «ES», «E» или сопровождаемые письмом-уведомлением о технических образцах, ещё не прошли квалификацию и, следовательно, не одобрены для использования в производстве. ST не несет ответственности за любые последствия такого использования. Ни при каких обстоятельствах ST не несет ответственности за использование заказчиком каких-либо из этих технических образцов в производстве. Перед принятием решения об использовании этих технических образцов для проведения квалификации необходимо связаться с отделом качества ST.

6.2 Информация о пакете UFQFPN32 (A09E)

UFQFPN32 — это 32-контактный сверхтонкий четырехъядерный плоский корпус с малым шагом выводов, размерами 5 x 5 мм и шагом 0,5 мм.

Рисунок 42. UFQFPN32 — Контур



1. Рисунок выполнен не в масштабе.

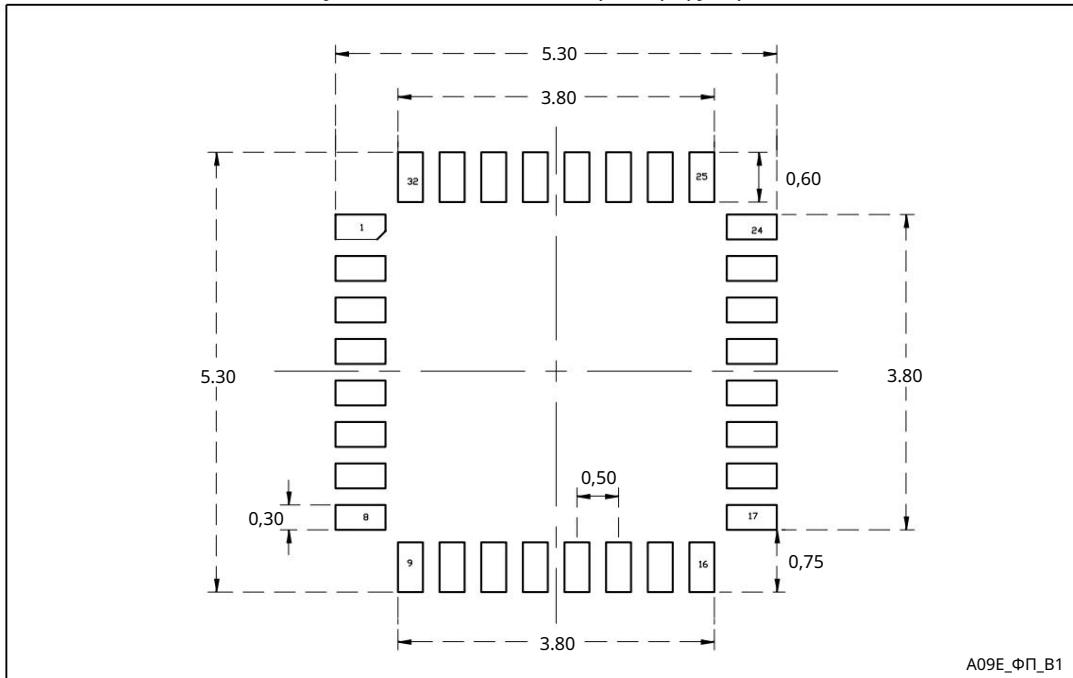
2. Идентификатор терминала A1 и соглашение о нумерации терминалов должны соответствовать стандарту JEP95 SPP-002. Терминал A1 идентификатор должен располагаться в зоне, указанной на габаритном чертеже.

Таблица 91. UFQFPN32 — Механические данные

Символ	миллиметры			дюймы(1)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A(2)	0,50	0,55	0,60	0,0197	0,0217	0,0236
A1(3)	0	-	0,05	0	-	0,0020
б(4)	0,18	0,25	0,30	0,0071	0,0098	0,0118
Д(5)(6)	5.00 BSC			0,1969 BSC		
E(5)(6)	5.00 BSC			0,1969 BSC		
e(5)	0,50 BSC			0,0197 BSC		
H(7)	32					
Л	0,30	-	0,50	0,0118	-	0,0197
Р	0,09	-	-	0,0035	-	-
aaa(8)	0,15			0,0059		
ббб(8)	0,10			0,0039		
ccc(8)	0,10			0,0039		
ддд(8)	0,05			0,0020		
eee(8)	0,08			0,0031		

1. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
2. Высота профиля A — это расстояние от плоскости посадочного места до самой высокой точки упаковки. Измеряется перпендикулярно плоскости посадочного места.
3. A1 — вертикальное расстояние от нижней поверхности пластикового корпуса до ближайшего металлизированного корпуса. Особенность.
4. Размер b относится к металлизированному наконечнику. Если наконечник имеет дополнительный радиус на другом конце конечного пункта, размер b не следует измерять в этой радиусной области.
5. BSC означает БАЗОВЫЕ размеры. Соответствует номинальному значению и не имеет допусков. Допуски см. в таблице формы и расположения.
6. Размеры D и E не включают выступ формы, который не должен превышать 0,15 мм.
7. N представляет собой общее количество терминалов.
8. Допуски формы и расположения чертежа.

Рисунок 43. UFQFPN32 — пример футпринта

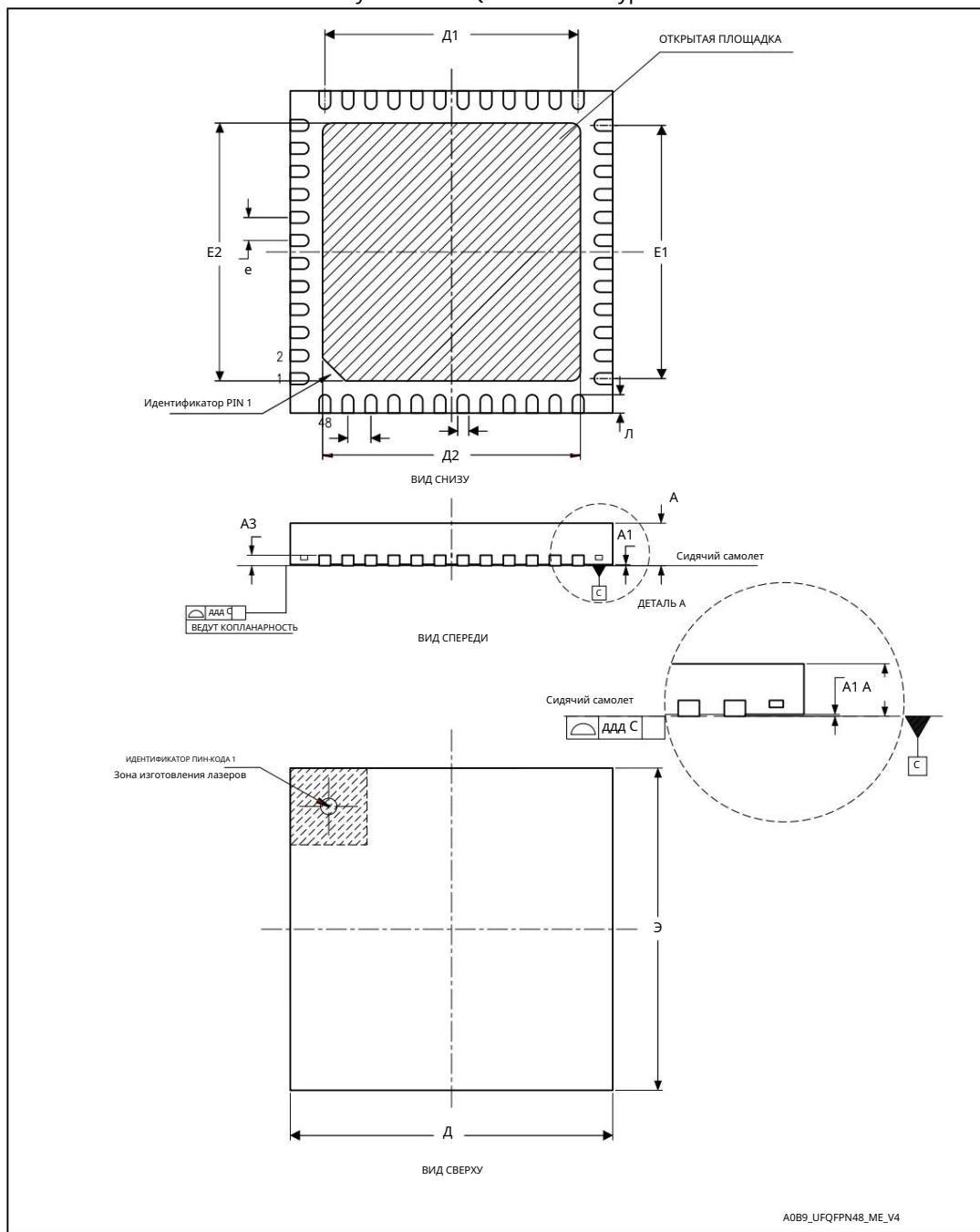


1. Размеры указаны в миллиметрах.

6.3 Информация о пакете UFQFPN48 (A0B9)

Корпус UFQFPN представляет собой 48-выводной сверхтонкий четырёхслойный плоский корпус с малым шагом выводов, размерами 7 x 7 мм и шагом 0,5 мм.

Рисунок 44. UFQFPN48 – Контур



1. Рисунок не в масштабе.

2. Все выводы/контактные площадки также должны быть припаяны к печатной плате, чтобы увеличить срок службы паяного соединения вывода/контактной площадки.

3. На нижней стороне корпуса UFQFPN48 имеется открытая контактная площадка. Рекомендуется подключить её к заземлению печатной платы и припаять.

Таблица 92. UFQFPN48 – Механические данные

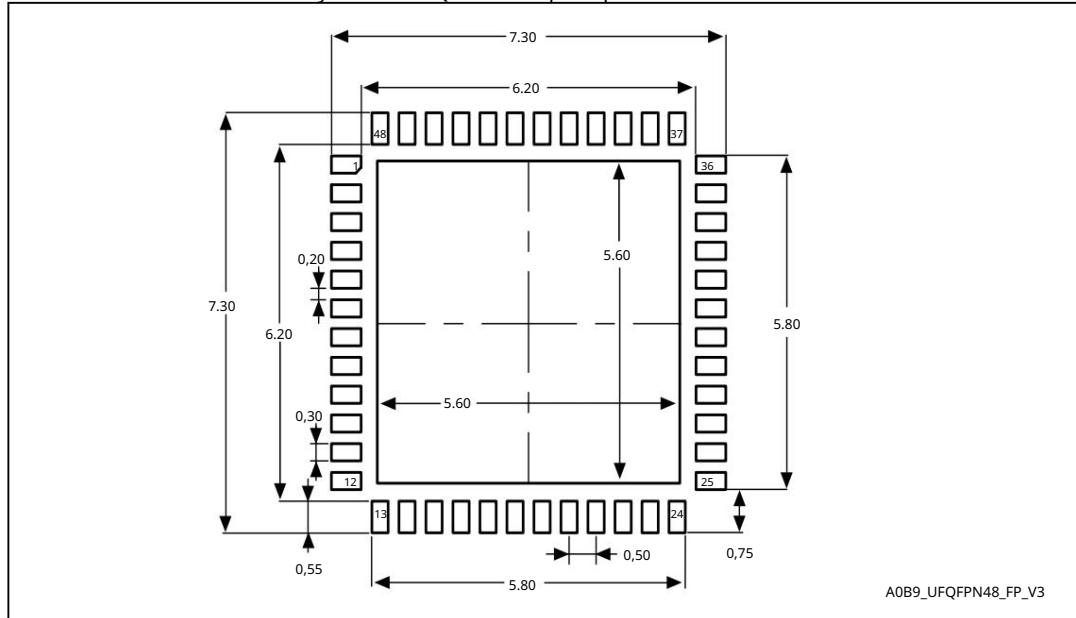
Символ	миллиметры			дюймы(1)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A	0,500	0,550	0,600	0,0197	0,0217	0,0236
A1	0.000	0,020	0,050	0,0000	0,0008	0,0020
A3	-	0,152	-	-	0,0060	-
б	0,200	0,250	0,300	0,0079	0,0098	0,0118
Д(2)	6.900	7.000	7.100	0,2717	0,2756	0,2795
Д1	5.400	5.500	5.600	0,2126	0,2165	0,2205
Д2(3)	5.500	5.600	5.700	0,2165	0,2205	0,2244
E(2)	6.900	7.000	7.100	0,2717	0,2756	0,2795
E1	5.400	5.500	5.600	0,2126	0,2165	0,2205
E2(3)	5.500	5.600	5.700	0,2165	0,2205	0,2244
е	-	0,500	-	-	0,0197	-
Л	0,300	0,400	0,500	0,0118	0,0157	0,0197
ДДД	-	-	0,080	-	-	0,0031

1. Значения в дюймах преобразуются из мм и округляются до четырех десятичных знаков.

2. Размеры D и E не включают выступ формы, не более 0,15 мм.

3. Размеры D2 и E2 не соответствуют JEDEC.

Рисунок 45. UFQFPN48 – пример отпечатка



1. Размеры указаны в миллиметрах.

6.4 Информация о пакете LQFP48 (5B)

Этот LQFP представляет собой 48-контактный низкопрофильный корпус с четырьмя плоскими выводами размером 7 x 7 мм.

Примечание: Список примечаний смотрите в разделе примечаний.

Рисунок 46. LQFP48 – Контур(15)

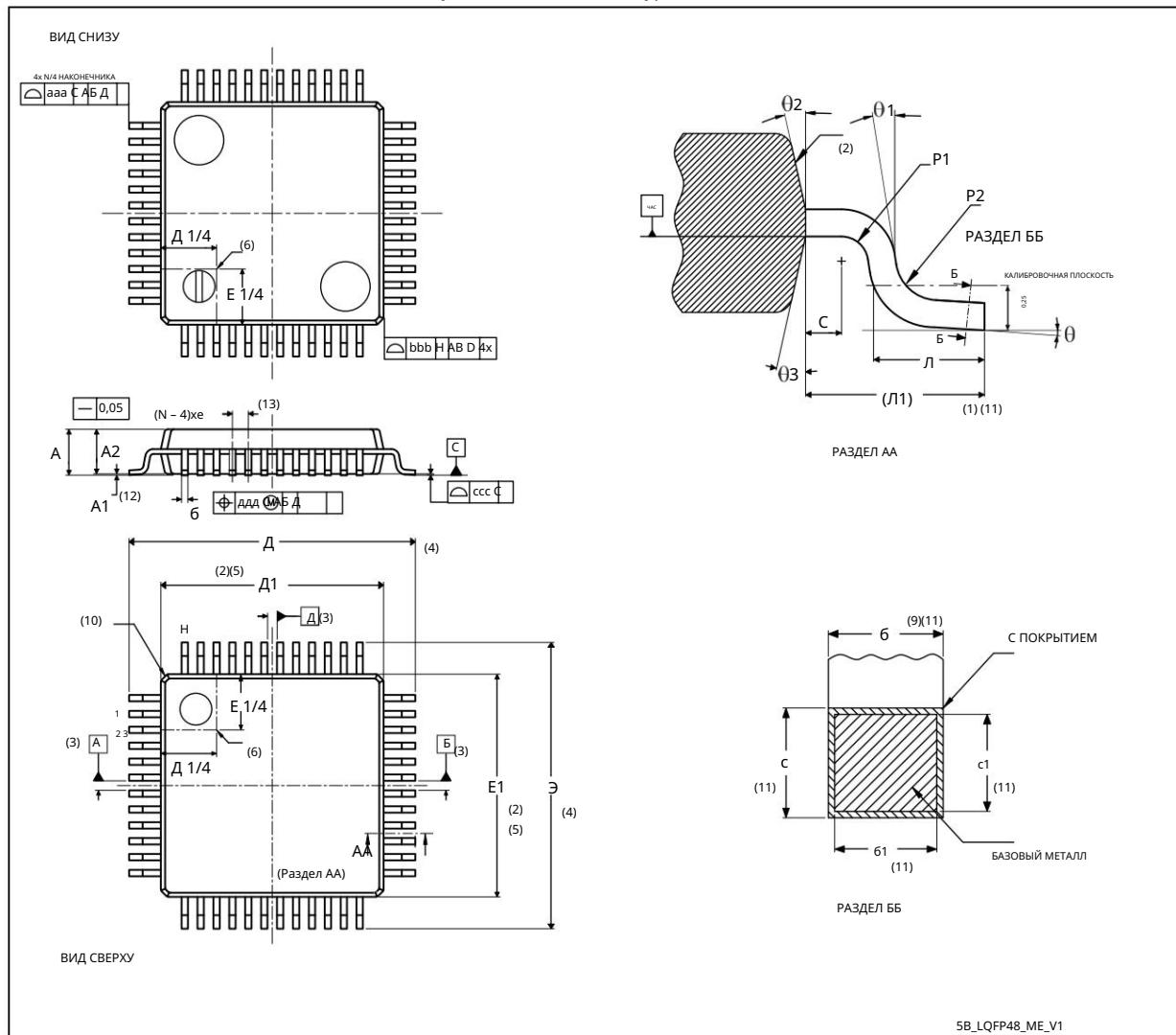


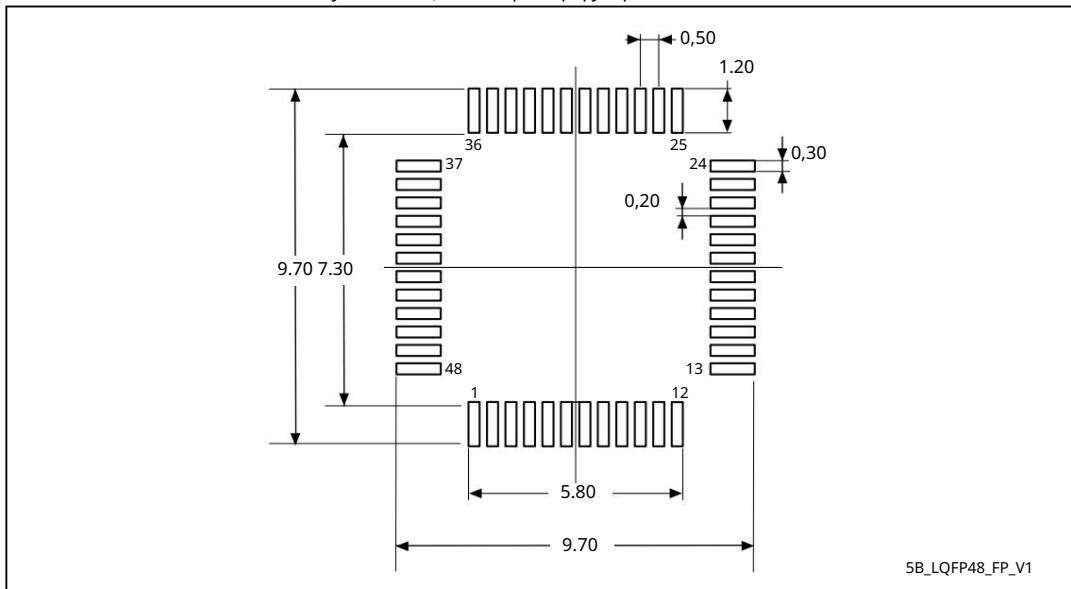
Таблица 93. LQFP48 – Механические данные

Символ	миллиметры			дюймов(14)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A	-	-	1.60	-	-	0,0630
A1(12)	0,05	-	0,15	0,0020	-	0,0059
A2	1.35	1.40	1.45	0,0531	0,0551	0,0571
б(9)(11)	0,17	0,22	0,27	0,0067	0,0087	0,0106
б1(11)	0,17	0,20	0,23	0,0067	0,0079	0,0090
c(11)	0,09	-	0,20	0,0035	-	0,0079
c1(11)	0,09	-	0,16	0,0035	-	0,0063
Д(4)	9.00 BSC			0,3543 БСК		
Д1(2)(5)	7.00 BSC			0,2756 БСК		
E(4)	9.00 BSC			0,3543 БСК		
E1(2)(5)	7.00 BSC			0,2756 БСК		
е	0,50 БСК			0,1970 БСК		
Л	0,45	0,60	0,75	0,0177	0,0236	0,0295
Л1	1.00 ССЫЛКА			0,0394 ССЫЛКА		
H(13)	48					
θ	0°	3,5°	7°	0°	3,5°	7°
θ1	0°	-	-	0°	-	-
θ2	10°	12°	14°	10°	12°	14°
θ3	10°	12°	14°	10°	12°	14°
P1	0,08	-	-	0,0031	-	-
P2	0,08	-	0,20	0,0031	-	0,0079
C	0,20	-	-	0,0079	-	-
aaa(1)(7)	0,20			0,0079		
ббб(1)(7)	0,20			0,0079		
ксс(1)(7)	0,08			0,0031		
ддд(1)(7)	0,08			0,0031		

Примечания:

1. Схемы размеров и допусков соответствуют ASME Y14.5M-1994.
2. Размер корпуса верхней упаковки может быть меньше размера нижней упаковки на величину как 0,15 мм.
3. Базы АВ и D определяются на базовой плоскости Н.
4. Определяется на базовой плоскости посадочного места С.
5. Размеры D1 и E1 не включают заусенцы и выступы формы. Допустимый заусенец и выступ формы составляет 0,25 мм с каждой стороны. D1 и E1 — это максимальные размеры пластикового корпуса, включая несоответствие формы.
6. Подробности идентификатора контакта 1 необязательны, но должны находиться в указанной зоне.
7. Все размеры указаны в миллиметрах.
8. Не допускается проникновение внутрь выводов.
9. Размер «b» не включает выступ заглушки. Допустимый выступ заглушки не должен приводить к превышению ширины вывода над максимальным размером «b» более чем на 0,08 мм.
Dambar не может быть расположен на нижнем радиусе или на основании. Минимальное расстояние между выступом и соседним выводом составляет 0,07 мм для корпусов с шагом 0,4 мм и 0,5 мм.
10. Точная форма каждого угла необязательна.
11. Эти размеры относятся к плоской части вывода на расстоянии от 0,10 мм до 0,25 мм от кончика вывода.
12. A1 определяется как расстояние от плоскости сиденья до самой нижней точки упаковки тела.
13. «N» — количество конечных положений для указанного размера корпуса.
14. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
15. Рисунок не в масштабе.

Рисунок 47. LQFP48 – пример футпринта

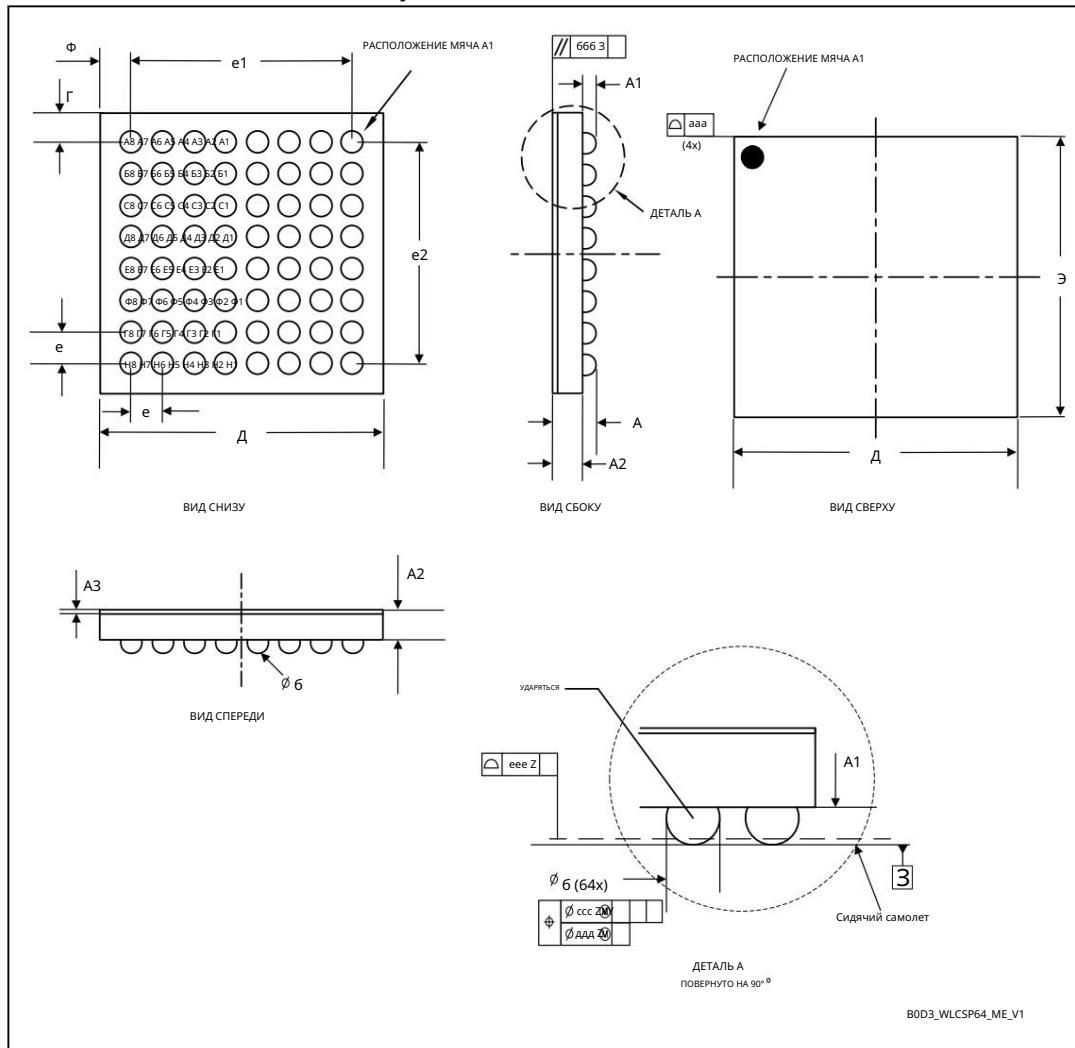


1. Размеры указаны в миллиметрах.

6.5 Информация о пакете WLCSP64 (B0D3)

Данный WLCSP представляет собой корпус с 64 шариками, размером 3,56 x 3,52 мм и шагом 0,4 мм, масштабируемый на уровне пластины.

Рисунок 48. WLCSP64 — Схема



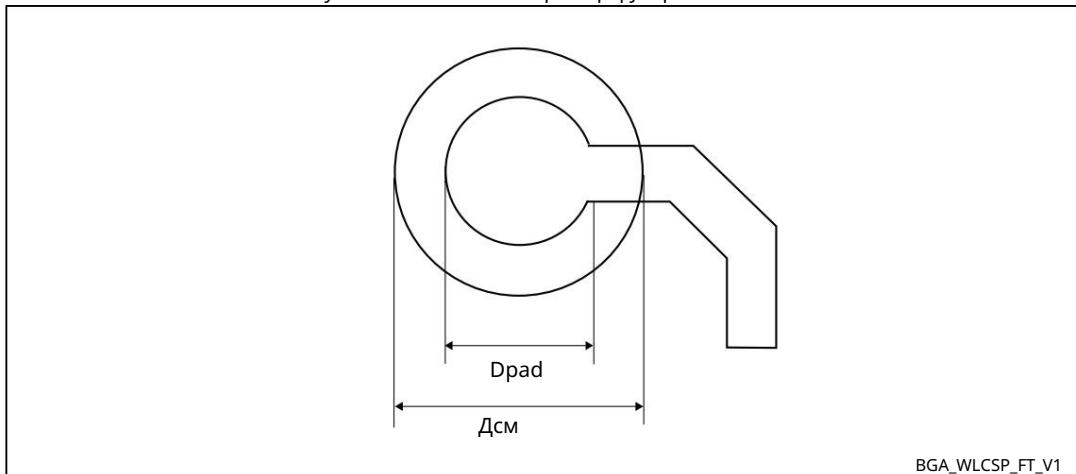
1. Рисунок не в масштабе.
2. Размер измеряется по максимальному диаметру выступа, параллельному первичной точке Z.
3. Первичная точка отсчета Z и плоскость посадки определяются сферическими выступами выступа.
4. Обозначение положения выступов согласно JEDEC 95-1, SPP-010.

Таблица 94. WLCSP64 — Механические данные

Символ	миллиметры			дюймы(1)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A(2)	-	-	0,59	-	-	0,023
A1	-	0,18	-	-	0,007	-
A2	-	0,38	-	-	0,015	-
A3(3)	-	0,025	-	-	0,001	-
б	0,23	0,25	0,28	0,009	0,010	0,011
Д	3.55	3.56	3.57	0,140	0,140	0,141
Э	3.50	3.52	3.54	0,138	0,139	0,139
е	-	0,40	-	-	0,016	-
е1	-	2.80	-	-	0,110	-
е2	-	2.80	-	-	0,110	-
Φ(4)	-	0,380	-	-	0,015	-
Г(4)	-	0,360	-	-	0,014	-
aaa	-	-	0,10	-	-	0,004
666	-	-	0,10	-	-	0,004
ccc	-	-	0,10	-	-	0,004
ddd	-	-	0,05	-	-	0,002
eee	-	-	0,05	-	-	0,002

1. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
2. Максимальная общая высота пакета рассчитывается методом RSS (квадратный корень из суммы квадратов) с использованием номинальных и допуски значений A1 и A2.
3. Покрытие обратной стороны. Номинальный размер округляется до третьего знака после запятой в результате процесса.
4. Рассчитанные размеры округляются до третьего знака после запятой.

Рисунок 49. WLCSP64 — пример футпринта



BGA_WLCSP_FT_V1

Таблица 95. WLCSP64 — Пример правил проектирования печатной платы

Измерение	Рекомендуемые значения
Подача	0,4 мм
Dpad	0,225 мм
Дсм	0,290 мм (типичное значение) (зависит от допуска на совмещение паяльной маски)
Открытие трафарета	0,250 мм
Толщина трафарета	0,100 мм

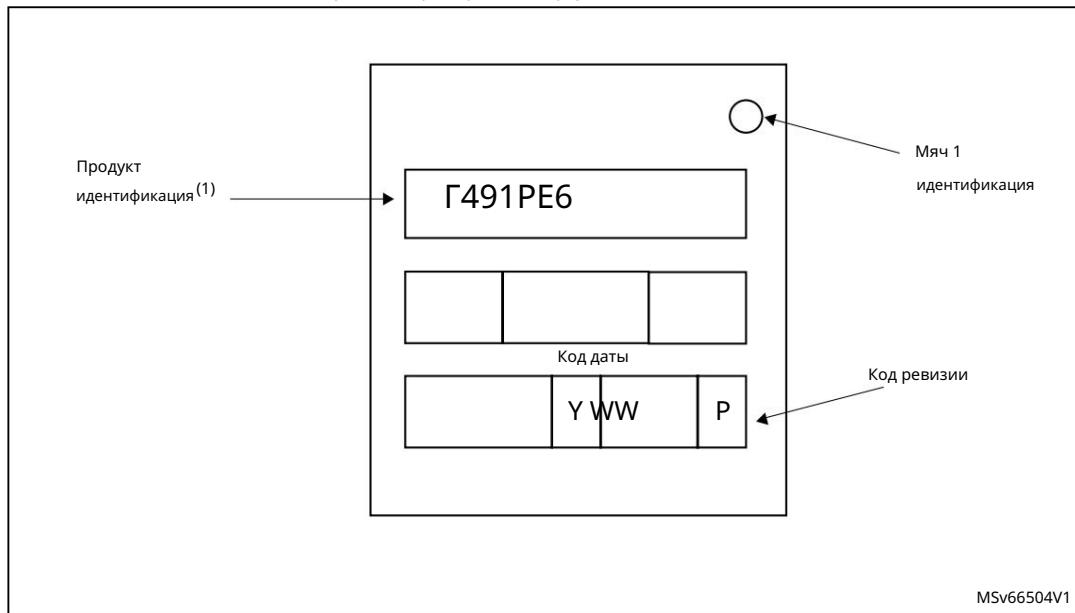
Маркировка устройства WLCSP64

На следующем рисунке показан пример ориентации маркировки верхней части в зависимости от расположения идентификатора шара A1.

Напечатанная маркировка может отличаться в зависимости от цепочки поставок.

Другие дополнительные маркировки или врезные/высаженные знаки, которые идентифицируют детали на протяжении всей цепочки поставок, ниже не указаны.

Рисунок 50. Пример вида сверху WLCSP64



6.6 Информация о пакете LQFP64 (5W)

Данный LQFP представляет собой 64-контактный низкопрофильный плоский корпус размером 10 x 10 мм.

Примечание: Список примечаний смотрите в разделе примечаний.

Рисунок 51. LQFP64 — Контур(15)

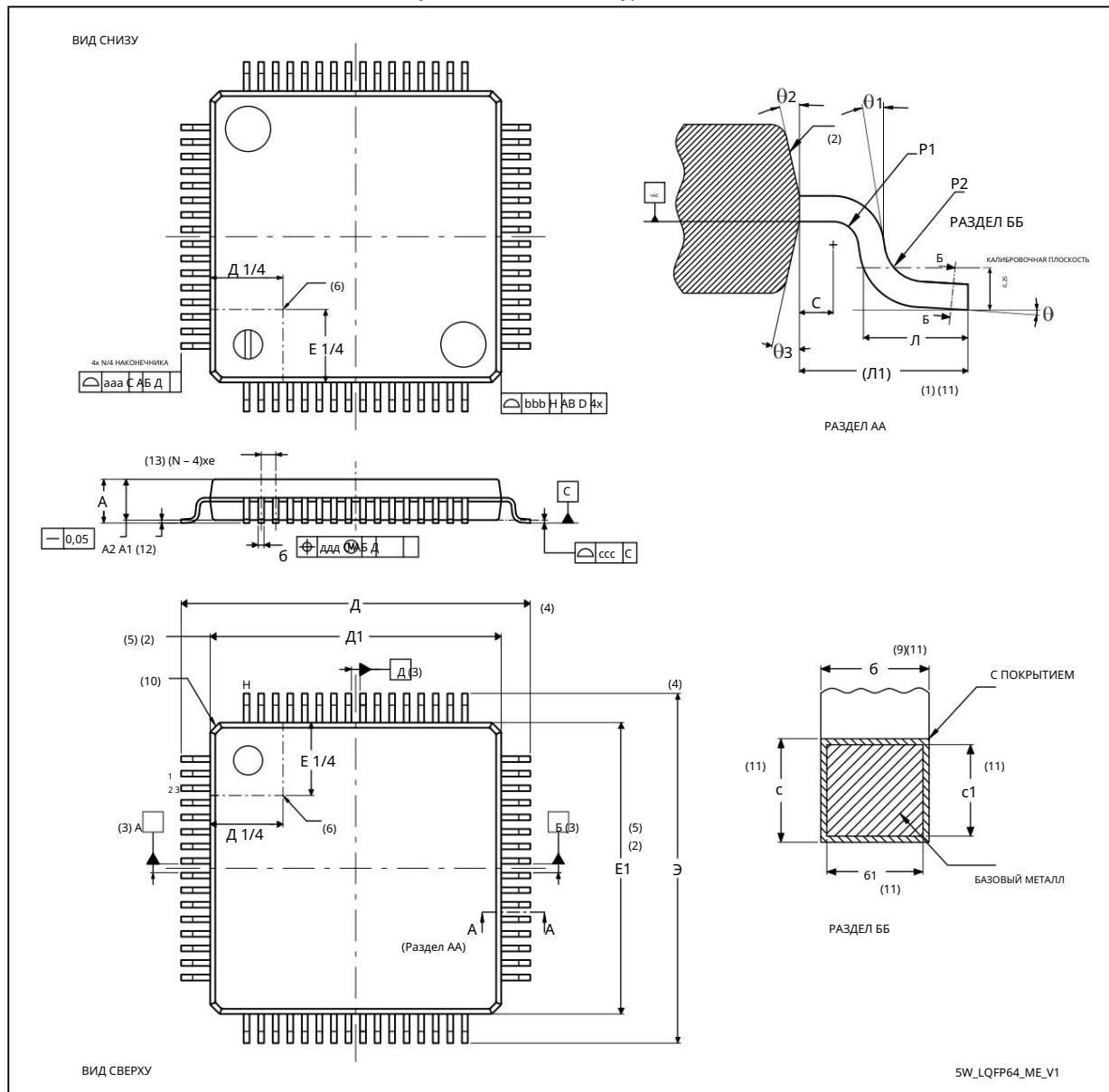


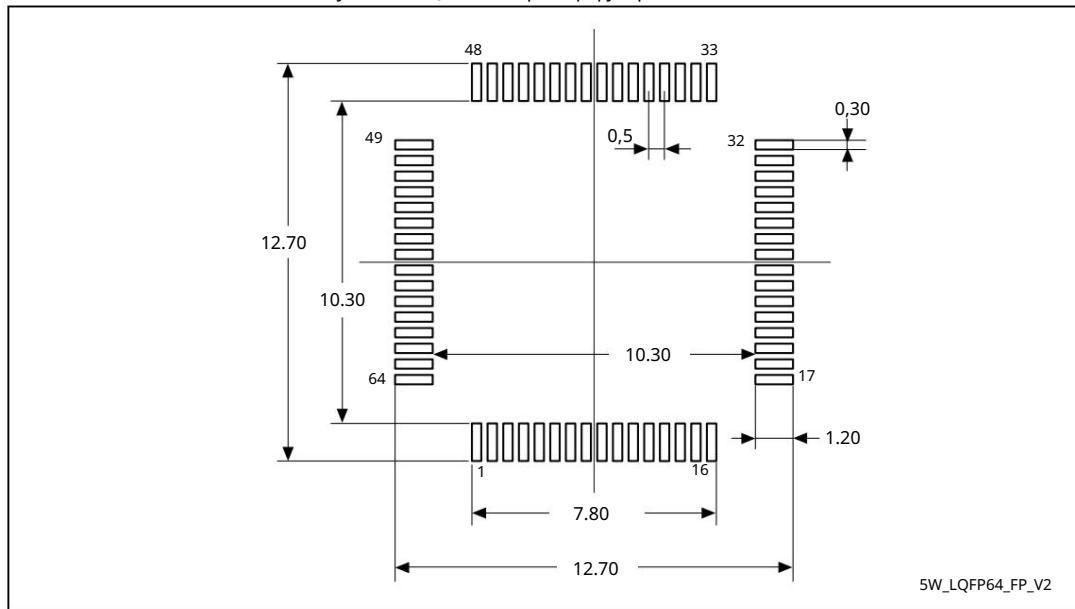
Таблица 96. LQFP64 — Механические данные

Символ	миллиметры			дюймов(14)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A	-	-	1.60	-	-	0,0630
A1(12)	0,05	-	0,15	0,0020	-	0,0059
A2	1.35	1.40	1.45	0,0531	0,0551	0,0570
б(9)(11)	0,17	0,22	0,27	0,0067	0,0087	0,0106
б1(11)	0,17	0,20	0,23	0,0067	0,0079	0,0091
c(11)	0,09	-	0,20	0,0035	-	0,0079
c1(11)	0,09	-	0,16	0,0035	-	0,0063
Д(4)	12.00 БСК			0,4724 БСК		
Д1(2)(5)	10.00 БСК			0,3937 БСК		
E(4)	12.00 БСК			0,4724 БСК		
E1(2)(5)	10.00 БСК			0,3937 БСК		
е	0,50 БСК			0,1970 БСК		
Л	0,45	0,60	0,75	0,0177	0,0236	0,0295
Л1	1.00 ССЫЛКА			0,0394 ССЫЛКА		
H(13)	64					
θ	0°	3,5°	7°	0°	3,5°	7°
θ1	0°	-	-	0°	-	-
θ2	10°	12°	14°	10°	12°	14°
θ3	10°	12°	14°	10°	12°	14°
P1	0,08	-	-	0,0031	-	-
P2	0,08	-	0,20	0,0031	-	0,0079
C	0,20	-	-	0,0079	-	-
aaa(1)	0,20			0,0079		
666(1)	0,20			0,0079		
ccc(1)	0,08			0,0031		
ddd(1)	0,08			0,0031		

Примечания:

1. Схемы размеров и допусков соответствуют ASME Y14.5M-1994.
2. Размер корпуса верхней упаковки может быть меньше размера нижней упаковки на величину как 0,15 мм.
3. Базы АВ и D определяются на базовой плоскости Н.
4. Определяется на базовой плоскости посадочного места С.
5. Размеры D1 и E1 не включают заусенцы и выступы формы. Допустимый заусенец и выступ формы составляет 0,25 мм с каждой стороны. D1 и E1 — это максимальные размеры пластикового корпуса, включая несоответствие формы.
6. Подробности идентификатора контакта 1 необязательны, но должны находиться в указанной зоне.
7. Все размеры указаны в миллиметрах.
8. Не допускается проникновение внутрь выводов.
9. Размер «b» не включает выступ заглушки. Допустимый выступ заглушки не должен приводить к превышению ширины вывода над максимальным размером «b» более чем на 0,08 мм.
Dambar не может быть расположен на нижнем радиусе или на основании. Минимальное расстояние между выступом и соседним выводом составляет 0,07 мм для корпусов с шагом 0,4 мм и 0,5 мм.
10. Точная форма каждого угла необязательна.
11. Эти размеры относятся к плоской части вывода на расстоянии от 0,10 мм до 0,25 мм от кончика вывода.
12. A1 определяется как расстояние от плоскости сиденья до самой нижней точки упаковки тела.
13. «N» — количество конечных положений для указанного размера корпуса.
14. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
15. Рисунок не в масштабе.

Рисунок 52. LQFP64 — пример футпринта



1. Размеры указаны в миллиметрах.

6.7 Информация о пакете LQFP80 (9X)

Данный LQFP представляет собой 80-контактный низкопрофильный плоский корпус размером 12 x 12 мм.

Примечание: Список примечаний смотрите в разделе примечаний.

Рисунок 53. LQFP80 — Контур(15)

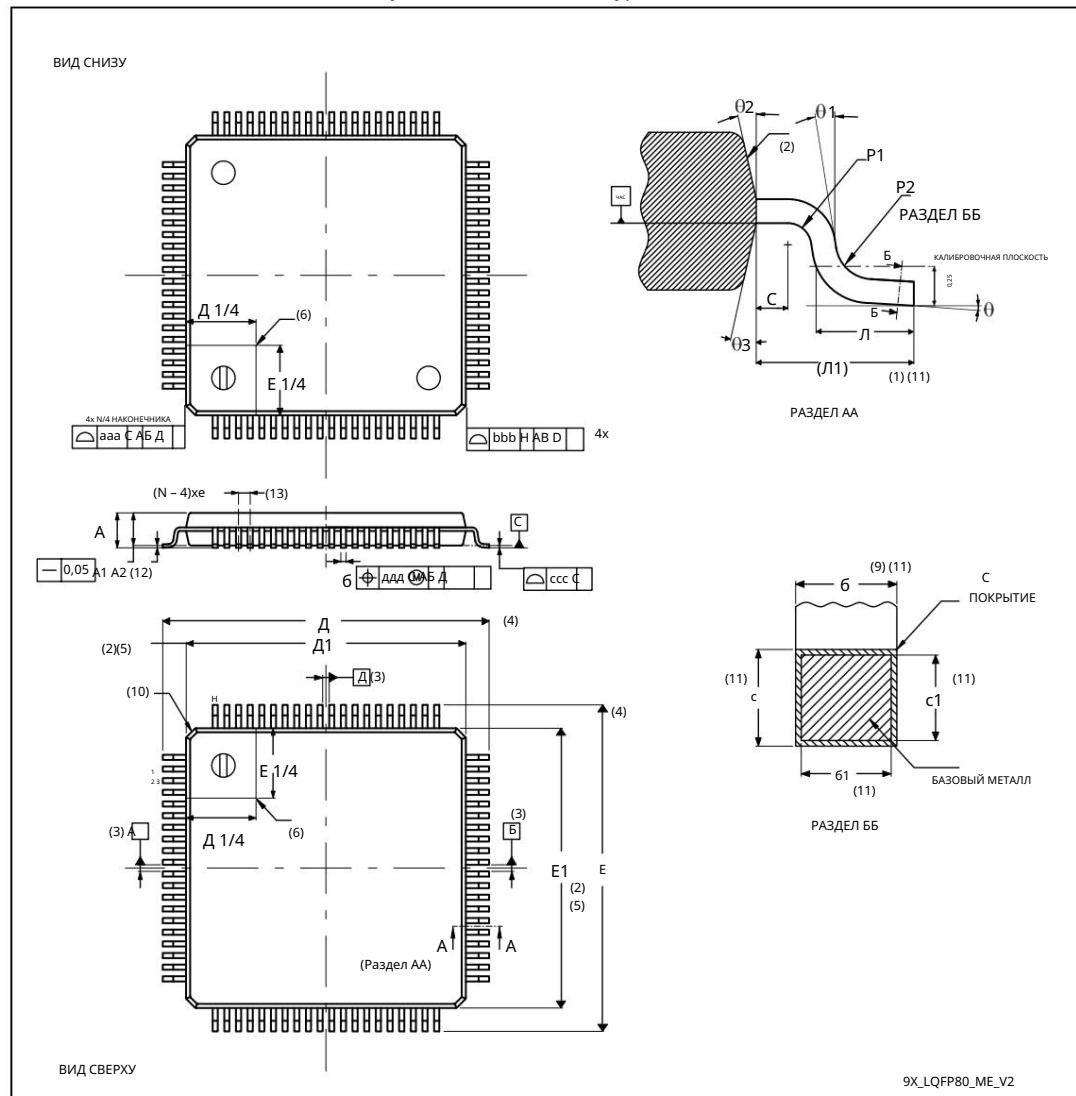


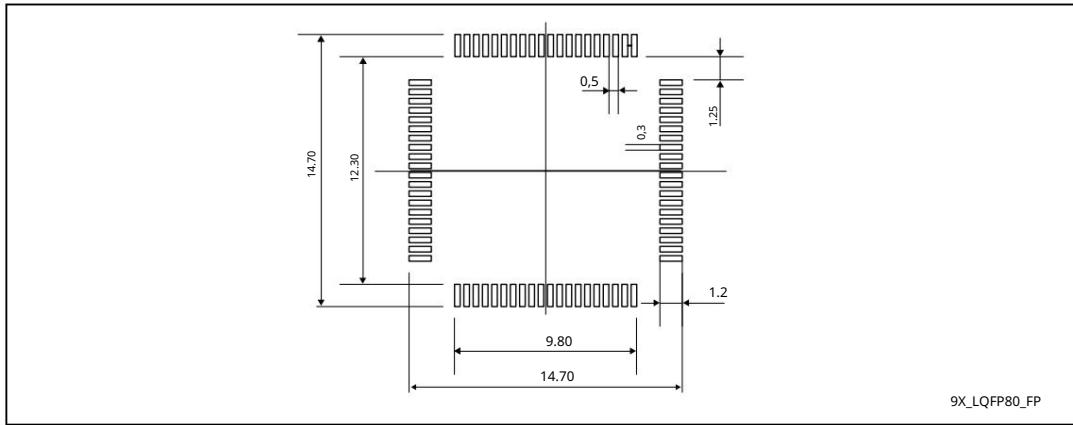
Таблица 97. LQFP80 — Механические данные

Разм.	мм			дюймов(14)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A	-	-	1.60	-	-	0,0630
A1(12)	0,05	-	0,15	0,0020	-	0,0059
A2	1.35	1.40	1.45	0,0531	0,0551	0,0571
б(9)(11)	0,17	0,22	0,27	0,0067	0,0087	0,0106
б1(11)	0,17	0,20	0,23	0,0067	0,0078	0,0090
с(11)	0,09	-	0,20	0,0038	-	0,0067
с1(11)	0,09	-	0,16	0,0038	-	0,0063
Д	14.00 БСК			0,5512 БСК		
Д1	12.00 БСК			0,4724 БСК		
Э	14.00 БСК			0,5512 БСК		
Е1	12.00 БСК			0,4724 БСК		
е	0,50 БСК			0,0197 БСК		
Л	0,45	0,60	0,75	0,0177	0,0236	0,0295
Л1	1.00 ССЫЛКА			0,0394 ССЫЛКА		
H(13)	80					
θ	0°	3,5°	7°	0°	3,5°	7°
θ1	0°	-	-	0°	-	-
θ2	10°	12°	14°	10°	12°	14°
θ3	10°	12°	14°	10°	12°	14°
P1	0,08	-	-	0,0031	-	-
P2	0,08	-	0,20	0,0031	-	0,0079
C	0,20	-	-	0,0079	-	-
aaa(1)	0,20			0,0079		
ббб(1)	0,20			0,0079		
ccc(1)	0,08			0,0031		
ддд(1)	0,08			0,0031		

Примечания:

1. Схемы размеров и допусков соответствуют ASME Y14.5M-1994.
2. Размер корпуса верхней упаковки может быть меньше размера нижней упаковки на величину как 0,15 мм.
3. Базы АВ и D определяются на базовой плоскости Н.
4. Определяется на базовой плоскости посадочного места С.
5. Размеры D1 и E1 не включают заусенцы и выступы формы. Допустимый заусенец и выступ формы составляет 0,25 мм с каждой стороны. D1 и E1 — это максимальные размеры пластикового корпуса, включая несоответствие формы.
6. Подробности идентификатора контакта 1 необязательны, но должны находиться в указанной зоне.
7. Все размеры указаны в миллиметрах.
8. Не допускается проникновение внутрь выводов.
9. Размер «b» не включает выступ заглушки. Допустимый выступ заглушки не должен приводить к превышению ширины вывода над максимальным размером «b» более чем на 0,08 мм.
Dambar не может быть расположен на нижнем радиусе или на основании. Минимальное расстояние между выступом и соседним выводом составляет 0,07 мм для корпусов с шагом 0,4 мм и 0,5 мм.
10. Точная форма каждого угла необязательна.
11. Эти размеры относятся к плоской части вывода на расстоянии от 0,10 мм до 0,25 мм от кончика вывода.
12. A1 определяется как расстояние от плоскости сиденья до самой нижней точки упаковки тела.
13. «N» — количество конечных положений для указанного размера корпуса.
14. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
15. Рисунок не в масштабе.

Рисунок 54. LQFP80 — пример футпринта



1. Размеры указаны в миллиметрах.

6.8 Информация о пакете LQFP80 (1S)

Данный LQFP представляет собой 80-контактный низкопрофильный четырехъядерный плоский корпус размером 14 x 14 мм.

Список примечаний смотрите в разделе примечаний.

Рисунок 55. LQFP80 - Контур(15)

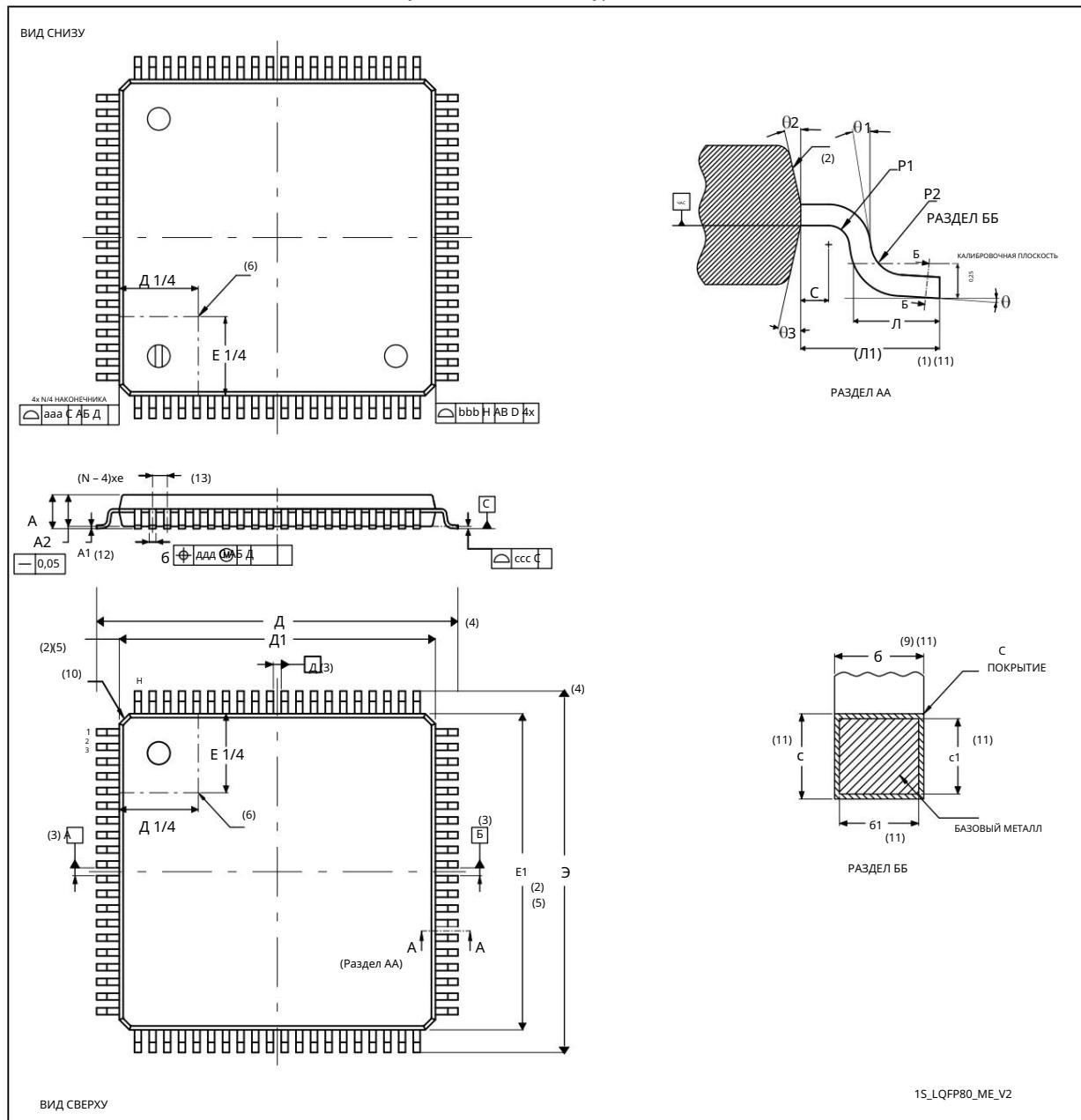


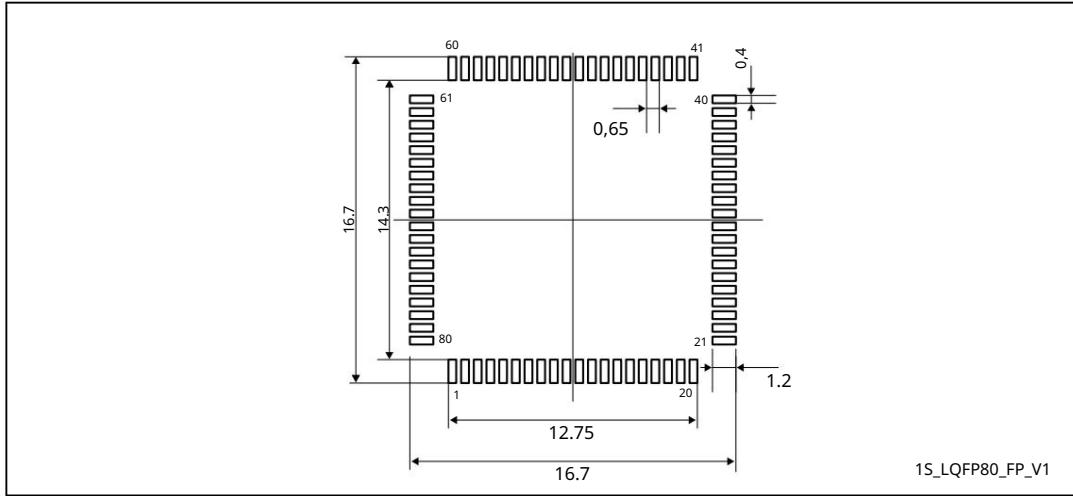
Таблица 98. LQFP80 — Механические данные

Символ	миллиметры			дюймов(14)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A	-	-	1.60	-	-	0,0630
A1(12)	0,05	-	0,15	0,0020	-	0,0059
A2	1.35	1.40	1.45	0,0531	0,0551	0,0571
б(9)(11)	0,22	0,32	0,38	0,0087	0,0126	0,0150
б1(11)	0,22	0,30	0,33	0,0087	0,0118	0,0130
с(11)	0,09	-	0,20	0,0035	-	0,0079
с1(11)	0,09	-	0,16	0,0035	-	0,0063
Д(4)	16.00 БСК			0,6299 БСК		
Д1(2)(5)	14.00 БСК			0,5512 БСК		
E(4)	16.00 БСК			0,6299 БСК		
E1(2)(5)	14.00 БСК			0,5512 БСК		
е	0,65 БСК			0,0256 БСК		
л	0,45	0,60	0,75	0,0177	0,0236	0,0295
Л1	1.00 ССЫЛКА			0,0394 ССЫЛКА		
H(13)	80					
θ	0°	3,5°	7°	0°	3,5°	7°
θ1	0°	-	-	0°	-	-
θ2	10°	12°	14°	10°	12°	14°
θ3	10°	12°	14°	10°	12°	14°
P1	0,08	-	-	0,0031	-	-
P2	0,08	-	0,20	0,0031	-	0,0079
C	0,20	-	-	0,0079	-	-
aaa(1)(7)	0,20			0,0079		
ббб(1)(7)	0,20			0,0079		
ксс(1)(7)	0,10			0,0039		
ддд(1)(7)	0,13			0,0051		

Примечания:

1. Схемы размеров и допусков соответствуют ASME Y14.5M-1994.
2. Размер корпуса верхней упаковки может быть меньше размера нижней упаковки на величину как 0,15 мм.
3. Базы АВ и D определяются на базовой плоскости Н.
4. Определяется на базовой плоскости посадочного места С.
5. Размеры D1 и E1 не включают заусенцы и выступы формы. Допустимый заусенец и выступ формы составляет 0,25 мм с каждой стороны. D1 и E1 — это максимальные размеры пластикового корпуса, включая несоответствие формы.
6. Подробности идентификатора контакта 1 необязательны, но должны находиться в указанной зоне.
7. Все размеры указаны в миллиметрах.
8. Не допускается проникновение внутрь выводов.
9. Размер «b» не включает выступ заглушки. Допустимый выступ заглушки не должен приводить к превышению ширины вывода над максимальным размером «b» более чем на 0,08 мм.
Dambar не может быть расположен на нижнем радиусе или на основании. Минимальное расстояние между выступом и соседним выводом составляет 0,07 мм для корпусов с шагом 0,4 мм и 0,5 мм.
10. Точная форма каждого угла необязательна.
11. Эти размеры относятся к плоской части вывода на расстоянии от 0,10 мм до 0,25 мм от кончика вывода.
12. A1 определяется как расстояние от плоскости сиденья до самой нижней точки упаковки тела.
13. «N» — количество конечных положений для указанного размера корпуса.
14. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
15. Рисунок не в масштабе.

Рисунок 56. LQFP80 — пример футпринта



1. Размеры указаны в миллиметрах.

6.9 Информация об упаковке LQFP100 (1L)

Данный LQFP представляет собой 100-выводной низкопрофильный плоский корпус размером 14 x 14 мм.

Примечание: Список примечаний смотрите в разделе примечаний.

Рисунок 57. LQFP100 — Контур(15)

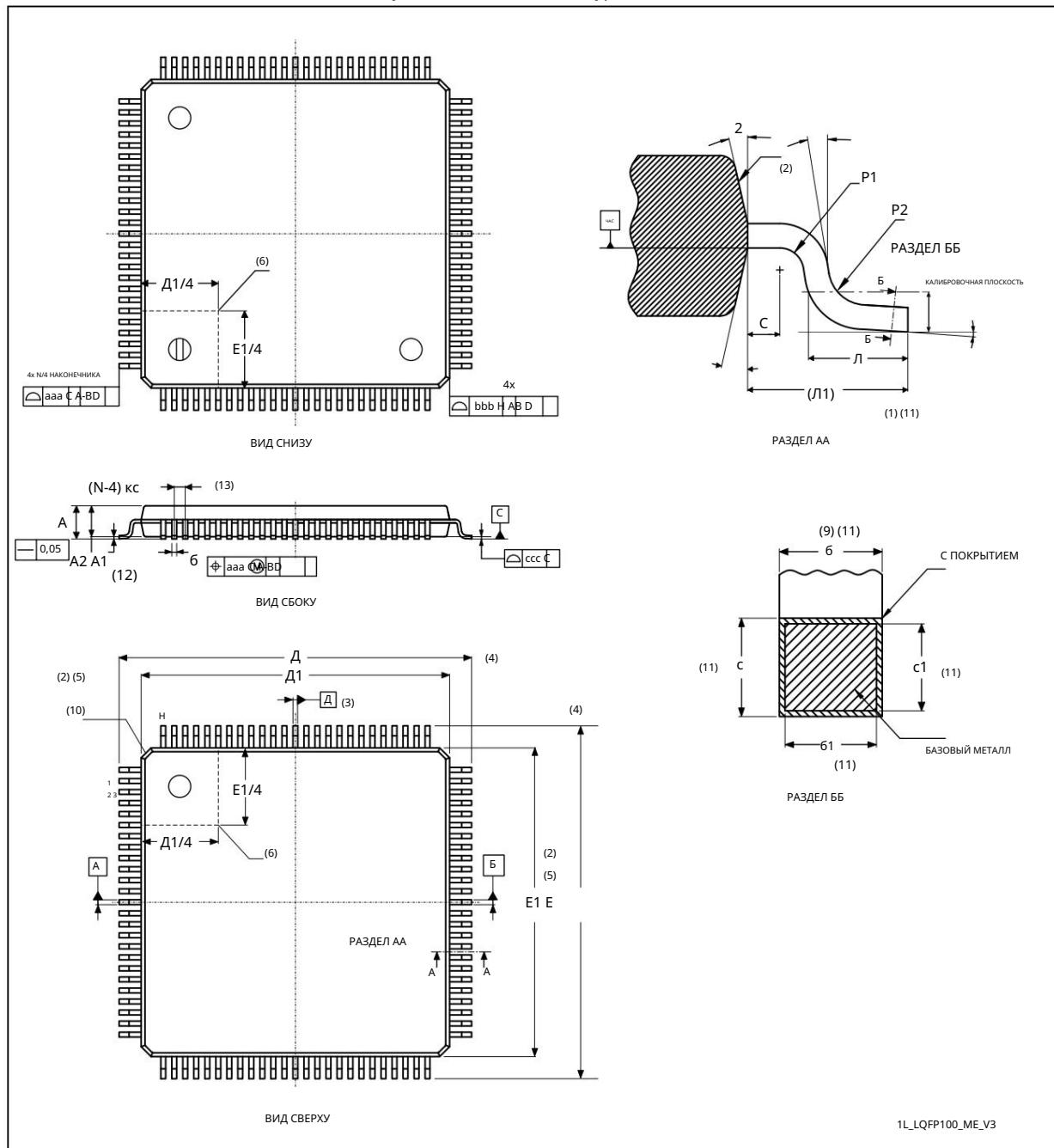


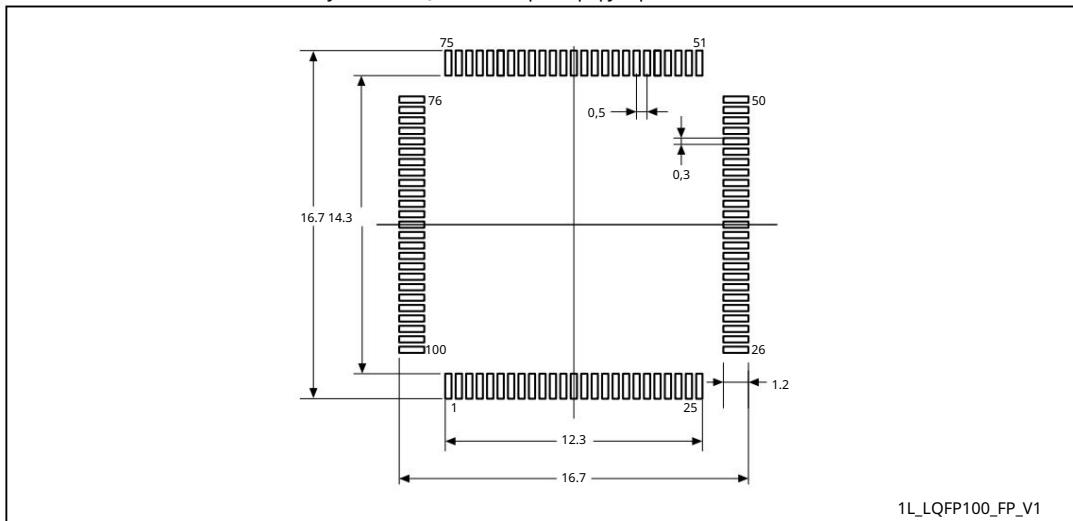
Таблица 99. LQFP100 — Механические данные

Символ	миллиметры			дюймов(14)		
	Мин.	Тип	Макс	Мин.	Тип	Макс
A	-	1.50	1.60	-	0,0590	0,0630
A1(12)	0,05	-	0,15	0,0019	-	0,0059
A2	1.35	1.40	1.45	0,0531	0,0551	0,0570
6(9)(11)	0,17	0,22	0,27	0,0067	0,0087	0,0106
61(11)	0,17	0,20	0,23	0,0067	0,0079	0,0090
c(11)	0,09	-	0,20	0,0035	-	0,0079
c1(11)	0,09	-	0,16	0,0035	-	0,0063
Д(4)	16.00 БСК			0,6299 БСК		
Д1(2)(5)	14.00 БСК			0,5512 БСК		
E(4)	16.00 БСК			0,6299 БСК		
E1(2)(5)	14.00 БСК			0,5512 БСК		
e	0,50 БСК			0,0197 БСК		
Л	0,45	0,60	0,75	0,177	0,0236	0,0295
Л1(1)(11)	1.00			-	0,0394	-
H(13)	100					
θ	0°	3,5°	7°	0°	3,5°	7°
θ1	0°	-	-	0°	-	-
θ2	10°	12°	14°	10°	12°	14°
θ3	10°	12°	14°	10°	12°	14°
P1	0,08	-	-	0,0031	-	-
P2	0,08	-	0,20	0,0031	-	0,0079
C	0,20	-	-	0,0079	-	-
aaa(1)	0,20			0,0079		
666(1)	0,20			0,0079		
ccc(1)	0,08			0,0031		
ddd(1)	0,08			0,0031		

Примечания:

1. Схемы размеров и допусков соответствуют ASME Y14.5M-1994.
 2. Размер корпуса верхней упаковки может быть меньше размера нижней упаковки на величину как 0,15 мм.
 3. Базы АВ и D определяются на базовой плоскости Н.
 4. Определяется на базовой плоскости посадочного места С.
 5. Размеры D1 и E1 не включают заусенцы и выступы формы. Допустимый заусенец и выступ формы составляет 0,25 мм с каждой стороны. D1 и E1 — это максимальные размеры пластикового корпуса, включая несоответствие формы.
 6. Подробности идентификатора контакта 1 необязательны, но должны находиться в указанной зоне.
 7. Все размеры указаны в миллиметрах.
 8. Не допускается проникновение внутрь выводов.
 9. Размер «b» не включает выступ заглушки. Допустимый выступ заглушки не должен приводить к превышению ширины вывода над максимальным размером «b» более чем на 0,08 мм.
Dambar не может быть расположен на нижнем радиусе или на основании. Минимальное расстояние между выступом и соседним выводом составляет 0,07 мм для корпусов с шагом 0,4 мм и 0,5 мм.
 10. Точная форма каждого угла необязательна.
 11. Эти размеры относятся к плоской части вывода на расстоянии от 0,10 мм до 0,25 мм от кончика вывода.
 12. A1 определяется как расстояние от плоскости сиденья до самой нижней точки упаковки тела.
 13. «N» — количество конечных положений для указанного размера корпуса.
 14. Значения в дюймах преобразуются из мм и округляются до 4 десятичных знаков.
 15. Рисунок не в масштабе.

Рисунок 58. LQFP100 — пример футпринта



1. Размеры указаны в миллиметрах.

6.10 Термические характеристики

Максимальную температуру кристалла-перехода, T_J max, в градусах Цельсия можно рассчитать с помощью следующего уравнения:

$$T_J \text{ max} = T_A \text{ max} + (P_D \text{ max} \times \Theta_{JA})$$

Где:

- T_A max — максимальная температура окружающей среды в °C,
- Θ_{JA} — тепловое сопротивление перехода корпуса в окружающую среду, в °C/Bт,
- P_D max — это сумма P_{INT} max и $P_{I/O}$ max (P_D max = P_{INT} max + $P_{I/O}$ max),
- P_{INT} max — это произведение IDD и VDD , выраженное в ваттах. Это максимальная внутренняя мощность микросхемы.

$P_{I/O}$ max представляет собой максимальную рассеиваемую мощность на выходных контактах, где:

$$P_{I/O} \text{ max} = \sum (V_{OL} \times I_{OL}) + \sum ((V_{DDIOx} - V_{OH}) \times I_{OH}),$$

с учетом фактических V_{OL} / I_{OL} и V_{OH} / I_{OH} входов/выходов на низком и высоком уровне в приложении.

Таблица 100. Термические характеристики упаковки

Символ	Параметр	Значение	Единица
Θ_{JA}	Тепловое сопротивление переход-окружающая среда LQFP100 - 14 × 14 мм	45.4	°C/Bт
	Тепловое сопротивление переход-окружающая среда LQFP80 - 12 × 12 мм	49.6	
	Тепловое сопротивление переход-окружающая среда LQFP80 - 14 × 14 мм	47,5	
	Тепловое сопротивление переход-окружающая среда LQFP64 - 10 × 10 мм	51.1	
	Тепловое сопротивление переход-окружающая среда LQFP48 - 7 × 7 мм	57.7	
	Тепловое сопротивление переход-окружающая среда UFBGA64 - 5 × 5 мм	50.7	
	Тепловое сопротивление переход-окружающая среда UFQFPN48 - 7 × 7 мм	27.4	
	Тепловое сопротивление переход-окружающая среда UFQFPN32 - 5 × 5 мм	91.0	
	Тепловое сопротивление переход-окружающая среда WLCSP49 - шаг 0,4	49.6	

Таблица 100. Термовые характеристики упаковки (продолжение)

Символ	Параметр	Ценить	Единица
ΘJC	Тепловое сопротивление спай-корпус LQFP100 - 14 × 14 мм	8.1	°C/Bт
	Тепловое сопротивление спай-корпус LQFP80 - 12 × 12 мм	9.6	
	Тепловое сопротивление спай-корпус LQFP80 - 14 × 14 мм	9.1	
	Тепловое сопротивление спай-корпус LQFP64 - 10 × 10 мм	9.8	
	Тепловое сопротивление спай-корпус LQFP48 - 7 × 7 мм	11.7	
	Тепловое сопротивление спай-корпус UFBGA64 - 5 × 5 мм	56.1	
	Тепловое сопротивление спай-корпус UFQFPN48 - 7 × 7 мм	1.5(1) 8.6	
	Тепловое сопротивление спай-корпус UFQFPN32 - 5 × 5 мм	30,5	
	Тепловое сопротивление спай-корпус WLCSP49 - шаг 0,4	2.0	
ΘJB	Тепловое сопротивление распределительной платы LQFP100 - 14 × 14 мм	21.2	°C/Bт
	Тепловое сопротивление распределительной платы LQFP80 - 12 × 12 мм	23.8	
	Тепловое сопротивление распределительной платы LQFP80 - 14 × 14 мм	23.3	
	Тепловое сопротивление распределительной платы LQFP64 - 10 × 10 мм	23.4	
	Тепловое сопротивление распределительной платы LQFP48 - 7 × 7 мм	25.1	
	Тепловое сопротивление распределительной платы UFBGA64 - 5 × 5 мм	19.9	
	Тепловое сопротивление распределительной платы UFQFPN48 - 7 × 7 мм	11.4	
	Тепловое сопротивление распределительной платы UFQFPN32 - 5 × 5 мм	37,5	
	Тепловое сопротивление распределительной платы WLCSP49 - шаг 0,4	22.8	

1. Тепловое сопротивление спая-корпус, где корпус является нижней термопрокладкой на корпусе UFQFPN.

6.10.1 Справочный документ

Метод термических испытаний интегральных схем JESD51-2. Условия окружающей среды: естественная конвекция (неподвижный воздух). Доступно на сайте www.jedec.org.

6.10.2 Выбор диапазона температур продукта

При заказе микроконтроллера диапазон температур указывается в схеме информации для заказа, представленной в [Разделе 7: Информация о заказе](#).

Каждый суффикс диапазона температур соответствует определенной гарантированной температуре окружающей среды при максимальном рассеивании и определенной максимальной температуре перехода.

Поскольку приложения обычно не используют STM32G491xE при максимальном рассеивании мощности, полезно рассчитать точное потребление мощности и температуру перехода, чтобы определить, какой температурный диапазон лучше всего подходит для приложения.

В следующих примерах показано, как рассчитать диапазон температур, необходимый для конкретного применения.

Пример 1: Высокопроизводительное приложение

Предположим, что выполнены следующие условия применения:

Максимальная температура окружающей среды $T_{Amax} = 82^{\circ}\text{C}$ (измерено в соответствии с JESD51-2), $IDD_{max} = 50 \text{ mA}$, $VDD = 3,5 \text{ В}$, максимум 20 входов/выходов используются одновременно на выходе на низком уровне с $IOL = 8 \text{ mA}$, $VOL = 0,4 \text{ В}$ и максимум 8 входов/выходов используются одновременно на выходе на низком уровне с $IOL = 20 \text{ mA}$, $VOL = 1,3 \text{ В}$

$$PINT_{max} = 50 \text{ mA} \times 3,5 \text{ В} = 175 \text{ мВт}$$

$$PIO_{max} = 20 \times 8 \text{ mA} \times 0,4 \text{ В} + 8 \times 20 \text{ mA} \times 1,3 \text{ В} = 272 \text{ мВт}$$

Это дает: $PINT_{max} = 175 \text{ мВт}$ и $PIO_{max} = 272 \text{ мВт}$:

$$PD_{max} = 175 + 272 = 447 \text{ мВт}$$

Используя полученные значения T_{jmax} рассчитывается следующим образом:

- Для LQFP100, 42°C/Bt $T_{jmax} = 82^{\circ}\text{C} +$

$$(42^{\circ}\text{C/Bt} \times 447 \text{ мВт}) = 82^{\circ}\text{C} + 18,774^{\circ}\text{C} = 100,774^{\circ}\text{C}$$

Это находится в диапазоне деталей версии суффикса 6 ($-40 < T_j < 105^{\circ}\text{C}$), см. [Раздел 7: Информация о заказе](#).

В этом случае детали необходимо заказывать как минимум с суффиксом температурного диапазона 6 (см. [Раздел 7: Информация о заказе](#)).

Примечание:

При заданном значении PD_{max} мы можем найти допустимое значение T_{Amax} для заданного диапазона температур устройства (суффикс кода заказа 6 или 7).

$$\text{Суффикс 6: } T_{Amax} = T_{jmax} - (42^{\circ}\text{C/Bt} \times 447 \text{ мВт}) = 105 - 18,774 = 86,226^{\circ}\text{C}$$

$$\text{Суффикс 3: } T_{Amax} = T_{jmax} - (42^{\circ}\text{C/Bt} \times 447 \text{ мВт}) = 130 - 18,774 = 111,226^{\circ}\text{C}$$

Пример 2: Высокотемпературное применение

Используя те же правила, можно решать задачи, которые работают при высоких температурах окружающей среды с низким рассеиванием, пока температура перехода T_j остается в пределах указанного диапазона.

Предположим, что выполнены следующие условия применения:

Максимальная температура окружающей среды $T_{Amax} = 100^{\circ}\text{C}$ (измерено в соответствии с JESD51-2), $IDD_{max} = 20 \text{ mA}$, $V_{DD} = 3,5 \text{ В}$, максимум 20 входов/выходов, используемых одновременно на выходе на низком уровне с $I_{OL} = 8 \text{ mA}$, $V_{OL} = 0,4 \text{ В}$

$$P_{INTmax} = 20 \text{ mA} \times 3,5 \text{ В} = 70 \text{ мВт}$$

$$P_{IOmax} = 20 \times 8 \text{ mA} \times 0,4 \text{ В} = 64 \text{ мВт}$$

Это дает: $P_{INTmax} = 70 \text{ мВт}$ и $P_{IOmax} = 64 \text{ мВт}$:

$$PD_{max} = 70 + 64 = 134 \text{ мВт}$$

Таким образом: $PD_{max} = 134 \text{ мВт}$

Используя полученные значения T_{jmax} рассчитывается следующим образом:

- Для LQFP100, 42°C/Bt $T_{jmax} = 100$

$$^{\circ}\text{C} + (42^{\circ}\text{C/Bt} \times 134 \text{ мВт}) = 100^{\circ}\text{C} + 5,628^{\circ}\text{C} = 105,628^{\circ}\text{C}$$

Это выше диапазона деталей версии суффикса 6 ($-40 < TJ < 105^{\circ}\text{C}$).

В этом случае детали необходимо заказывать, по крайней мере, с суффиксом температурного диапазона 3 (см.

[Раздел 7: Информация о заказе](#)), если только мы не уменьшим рассеиваемую мощность, чтобы иметь возможность использовать детали с суффиксом 6.

7

Информация о заказе

Таблица 101. Схема информации о заказе

Пример:	STM32 G 491 VE	T 6 xxx
<u>Семейство устройств</u>	STM32 = 32-битный микроконтроллер на базе ARM	
<u>Тип продукта</u>	G = Универсальный	
<u>Подсемейство</u>	491 = STM32G491xC/xE	
<u>Количество контактов</u>		
K = 32 контакта		
C = 48 контактов		
R = 64 контакта		
M = 80 штифтов		
V = 100 контактов		
<u>Размер кода</u>		
C = 256 Кбайт		
E = 512 Кбайт		
<u>Упаковка</u>		
Я = UFBGA		
T = LQFP (шаг 0,5 мм)		
S = LQFP (шаг 0,65 мм)		
U = UFQFPN		
Y = WLCSP		
<u>Диапазон температур</u>		
6 = Промышленный диапазон температур, от -40 до 85 °C (температура перехода 105 °C)		
3 = Промышленный диапазон температур, от -40 до 125 °C (температура перехода 130 °C)		
<u>Опции xxx</u>		
= запрограммированные детали		
TR = лента и катушка		

Чтобы получить список доступных опций (память, комплектация и т. д.) или дополнительную информацию о любом аспекте этого устройства, обратитесь в ближайший офис продаж ST.

8**Важное уведомление о безопасности**

Группа компаний STMicroelectronics (ST) уделяет большое внимание безопасности своей продукции, поэтому продукты ST, указанные в настоящей документации, могут быть сертифицированы различными органами по сертификации безопасности и/или могут реализовывать наши собственные меры безопасности, изложенные в настоящем документе. Однако ни один уровень сертификации безопасности и/или встроенные меры безопасности не могут гарантировать устойчивость продуктов ST ко всем видам атак. В связи с этим каждый клиент ST несет ответственность за определение того, соответствует ли уровень безопасности, обеспечиваемый продуктом ST, его потребностям как в отношении самого продукта ST, так и в сочетании с другими компонентами и/или программным обеспечением для конечного продукта или приложения клиента. В частности, обратите внимание на следующее:

- Продукты ST могли быть сертифицированы одним или несколькими органами по сертификации безопасности, такими как Platform Security Architecture (www.psacertified.org) и/или Security Evaluation standard for IoT Platforms (www.trustcb.com). Подробную информацию о наличии сертификации безопасности у упомянутых здесь продуктов ST, а также об уровне и текущем статусе такой сертификации можно найти на веб-сайте соответствующих стандартов сертификации или на странице соответствующего продукта на сайте www.st.com для получения самой актуальной информации. Поскольку статус и/или уровень сертификации безопасности продукта ST могут периодически меняться, клиентам следует при необходимости перепроверять статус/уровень сертификации безопасности. Если продукт ST не сертифицирован по определённому стандарту безопасности, не следует предполагать, что он сертифицирован.
- Органы сертификации имеют право оценивать, выдавать и отзывать сертификаты безопасности продуктов ST. Таким образом, эти органы сертификации несут независимую ответственность за выдачу или отзыв сертификатов безопасности продуктов ST, и ST не несет ответственности за ошибки, оценки, анализы, тестирование или другие действия, осуществленные органом сертификации в отношении любого продукта ST. • Отраслевые криптографические алгоритмы (такие как AES, DES или MD5) и другие открытые стандартные технологии, которые могут использоваться совместно с продуктами ST, основаны на стандартах, не разработанных ST. ST не несет ответственности за какие-либо недостатки таких криптографических алгоритмов или открытых технологий, а также за любые методы, которые были или могут быть разработаны для обхода, расшифровки или взлома таких алгоритмов или технологий.
- Хотя можно провести надежное тестирование безопасности, никакой уровень сертификации не может быть абсолютно гарантированной защитой от всех атак, включая, например, от сложных атак, которые не были протестированы, от новых или неопознанных форм атак, а также от любых форм атак при использовании продукта ST за пределами его спецификации или предполагаемого использования, а также в сочетании с другими компонентами или программным обеспечением, используемыми заказчиком для создания своего конечного продукта или приложения. ST не несет ответственности за устойчивость к таким атакам. Таким образом, независимо от встроенных функций безопасности и/или любой информации или поддержки, которые может предоставить ST, каждый заказчик несет исключительную ответственность за определение того, соответствует ли протестированный уровень атак его потребностям, как в отношении самого продукта ST, так и при его интеграции в конечный продукт или приложение заказчика.
- Все функции безопасности продуктов ST (включая любое оборудование, программное обеспечение, документацию и т.п.), включая, помимо прочего, любые расширенные функции безопасности, добавленные ST, предоставляются на условиях «КАК ЕСТЬ». В связи с этим, в той мере, в какой это разрешено действующим законодательством, ST ОТКАЗЫВАЕТСЯ ОТ ВСЕХ ГАРАНТИЙ, ЯВНЫХ ИЛИ ПОДРАЗУМЕВАЕМЫХ, ВКЛЮЧАЯ, НО НЕ ОГРАНИЧИВАЯСЬ, ПОДРАЗУМЕВАЕМЫЕ ГАРАНТИИ ТОВАРНОГО КАЧЕСТВА ИЛИ ПРИГОДНОСТИ ДЛЯ КОНКРЕТНОЙ ЦЕЛИ, если иное прямо не предусмотрено условиями действующего письменного и подписанного договора.

9 История изменений

Таблица 102. История изменений документа

Дата	Пересмотр	Изменения
03 августа 2020 г.	1	Первоначальный выпуск.
20 ноября 2020 г.	2	<p>Обновлено:</p> <ul style="list-style-type: none"> - Таблица 50: Абсолютные максимальные значения ESD. - Таблица 52: Восприимчивость к току ввода-вывода. - Таблица 100: Тепловые характеристики упаковки. - Внутренний буфер опорного напряжения (VREFBUF) на уровне 2,9 В.
16 сентября 2021 г.	3	<p>Обновлено:</p> <ul style="list-style-type: none"> - Функции. - Таблица 5: Значения калибровки датчика температуры - Таблица 2: Характеристики STM32G491xC/xE и количество периферийных устройств - Раздел 3.11.4: Режимы пониженного энергопотребления - Раздел 3.29: Универсальный синхронный/асинхронный приемник передатчик (USART) - Раздел 3.33: Сеть контроллеров (FDCAN1, FDCAN2) - Раздел 3.33: Сеть контроллеров (FDCAN1, FDCAN2) - Рисунок 6: Распиновка микросхемы STM32G491xC/xE UFQFPN32 - Таблица 10: Реализация функций SAI - Таблица 12: Определение контактов STM32G491xC/xE - Таблица 62: Точность АЦП – ограниченные условия тестирования 1 - Таблица 63: Точность АЦП – ограниченные условия тестирования 2 - Таблица 64: Точность АЦП – ограниченные условия тестирования 3 - Рисунок 28: Характеристики точности АЦП - Рисунок 29: Типичная схема подключения при использовании АЦП с выводами FT/TT с функцией аналогового переключения - Раздел 6.2: Информация о пакете UFQFPN32 (A09E) - Раздел 6.8: Информация о пакете LQFP80 (1S)

Таблица 102. История изменений документа (продолжение)

Дата	Пересмотр	Изменения
22 апреля 2024 г.	4	<p>Обновлено:</p> <ul style="list-style-type: none"> - Функции - Раздел 2: Описание – Раздел - 3.11.1: Схемы электроснабжения – Таблица 13: Альтернативная функция - Таблица 100: Тепловые характеристики корпуса – Раздел 6.2: Информация о корпусе UFQFPN32 (A09E) - Раздел 6.3: Информация о пакете UFQFPN48 (A0B9) - Раздел 6.4: Информация о пакете LQFP48 (5B) - Раздел 6.5: Информация о пакете WLCSP64 (B0D3) - Раздел 6.6: Информация о пакете LQFP64 (5W) - Раздел 6.7: Информация о пакете LQFP80 (9X) - Раздел 6.8: Информация о пакете LQFP80 (1S) - Раздел 6.9: Информация о пакете LQFP100 (1L) <p>Добавлен:</p> <ul style="list-style-type: none"> - Рисунок 3: Последовательность включения/выключения питания – Раздел 6.1: Маркировка устройства – Раздел 8: Важное уведомление о безопасности Удалены все примеры маркировки устройств, кроме примера WLCSP64.

STM32G491xC STM32G491xE

ВАЖНОЕ УВЕДОМЛЕНИЕ – ПОЖАЛУЙСТА, ПРОЧИТАЙТЕ ВНИМАТЕЛЬНО

Компания STMicroelectronics NV и её дочерние компании («ST») оставляют за собой право вносить изменения, исправления, улучшения, модификации и усовершенствования в продукцию ST и/или в настоящий документ в любое время без предварительного уведомления. Покупателям следует ознакомиться с актуальной информацией о продукции ST перед размещением заказа. Продукция ST продаётся в соответствии с условиями продажи ST, действующими на момент подтверждения заказа.

Покупатели несут исключительную ответственность за выбор, отбор и использование продукции ST, и ST не несет никакой ответственности за помощь в применении или конструкцию продукции Покупателей.

Компания ST не предоставляет никаких лицензий, явных или подразумеваемых, на какие-либо права интеллектуальной собственности.

Перепродажа продукции ST с условиями, отличными от изложенных в настоящем документе, аннулирует любую гарантию, предоставленную ST на такую продукцию.

ST и логотип ST являются товарными знаками ST. Дополнительную информацию о товарных знаках ST можно найти на сайте www.st.com/trademarks. Все остальные наименования продуктов и услуг являются собственностью их соответствующих владельцев.

Информация в этом документе заменяет информацию, ранее предоставленную в любых предыдущих версиях этого документа.

© 2024 STMicroelectronics – Все права защищены

