

INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA

Licenciatura em Engenharia Informática e de Computadores

e

Licenciatura em Engenharia Informática, Redes e Telecomunicações



4.º Laboratório
de
Lógica e Sistemas Digitais

Circuitos Aritméticos - ALU

2 de novembro de 2022

1 Objetivo

O objetivo deste trabalho é descrever um circuito aritmético (Unidade Lógica e Aritmética) com VHDL estrutural, simular e implementar o circuito com a placa de desenvolvimento DE10-Lite da Intel. O trabalho não conta para avaliação.

2 Descrição do circuito a desenvolver

Pretende-se projetar uma unidade aritmética que realize as operações $+$, $-$ sobre operandos de 4 bits. O resultado tem 4 bits e deve gerar as *flags* *CyBw* (Carry/Borrow) e *OV* (*Overflow*).

As entradas e saídas do sistema, bem como as operações, são representadas na figura 1.

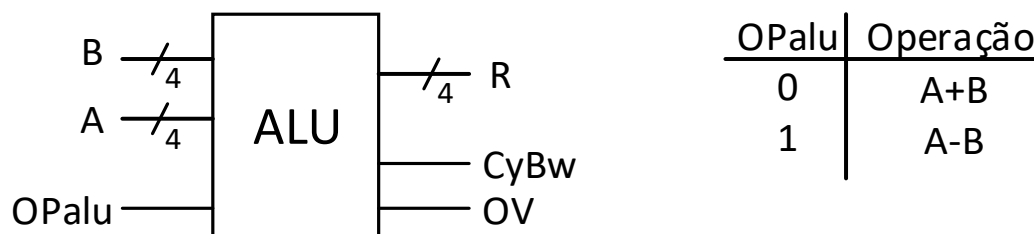


Figura 1 – Entradas e saídas da unidade aritmética a desenvolver.

As entradas A, B são os operandos de 4 bits e a entrada OPalu escolhe a operação a executar. A saída R é o resultado da operação, que é acompanhada pelas *flags* de *CyBw* e *OV*.

3 Realização do Trabalho

O circuito deverá ser implementado de acordo com o projeto do mesmo realizado em aula, que se apresenta na figura 2.

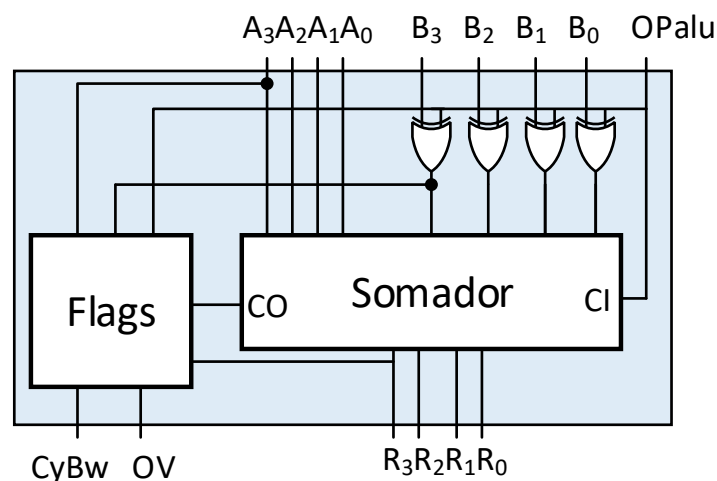


Figura 2 – Diagrama de blocos da unidade aritmética.

Para o projeto do circuito deverá seguir os seguintes passos:

1. Desenvolva e descreva em VHDL as seguintes unidades lógicas:
 - a. FULL-ADDER
 - b. Somador
 - c. Somador/subtrator
 - d. Unidade de *flags*
2. Descreva em VHDL a entidade de topo que reúne todas as unidades desenvolvidas na alínea 1, de acordo com o diagrama de blocos da figura 2;
3. Simule o circuito (considere o ficheiro de teste anexo ao trabalho);
4. Implemente o circuito na placa DE10-Lite;
5. Confirme o funcionamento do circuito.