



Práctica 3 - AVANZADA

- Redes iterativas y unidad multifunción



Ejercicio 1

- Modificar la celda básica para que la red tenga solapamiento.

- Versión parte básica:

1101011001110101

patrones

num_patterns = 3

- Versión ejercicio 1:

1101011001110101

patrones

num_patterns = 5

Ejercicio 2



- Modificar el diseño de la celda básica para que la operación “count = count + 1” no se realice en un process, sino instanciando la unidad multifunción que habéis creado en el diseño básico.
- Además,
 - Si encuentra “101”, actualizar la señal interna count de modo que:
 $\text{count_out} = \text{count_in} + 1$.
 - Si encuentra “111”, actualizar la señal interna count de modo que:
 $\text{count_out} = \text{count_in} - 1$.
- OJO! Ahora aparecerán números negativos!!
 - Señales unsigned...??
- Implementar en la FPGA para comprobar su correcto funcionamiento
 $C_N_WIDTH_DATA = 8$ (utilizar los 8 switches para el vector de entrada),
 $C_G_WIDTH_COUNT = 3$ (utilizar 3 LEDs para devolver la salida).