Laboratório 7:



Síntese de circuitos sequenciais síncronos

Professor: Osamu Saotome

Alunos:

Rodrigo Alves de Almeida

(<u>rodrigoalalmeida@gmail.com</u>)

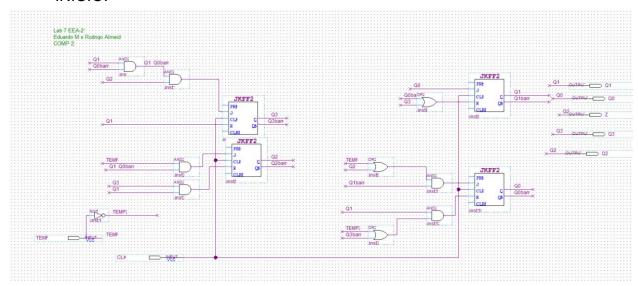
Eduardo Menezes Moraes

(eduardomenezesm@msn.com)

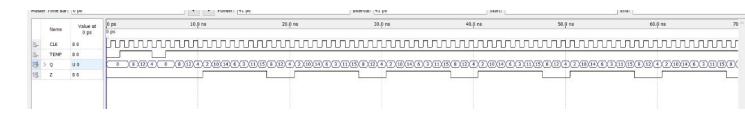
Comp 22

4.1 - A partir do enunciado, temos:

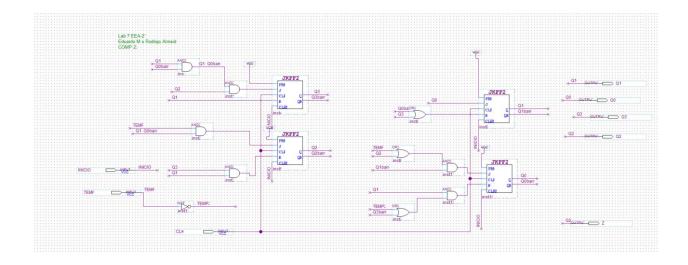
a) Primeiramente, segue o diagrama esquemático sem considerar a variável INICIO.



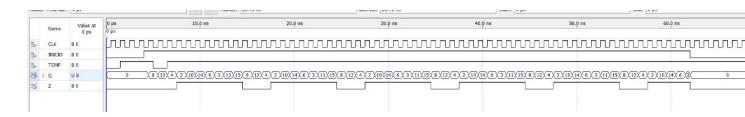
Abaixo segue o *waveform* obtido através do software *quartus* e do diagrama esquemático acima. Evidencia-se, por meio de uma simulação, nas qual os 11 estados possíveis estão funcionando de acordo com o esperado.



b) Agora levando em consideração a variável INICIO, temos o seguinte diagrama esquemático:



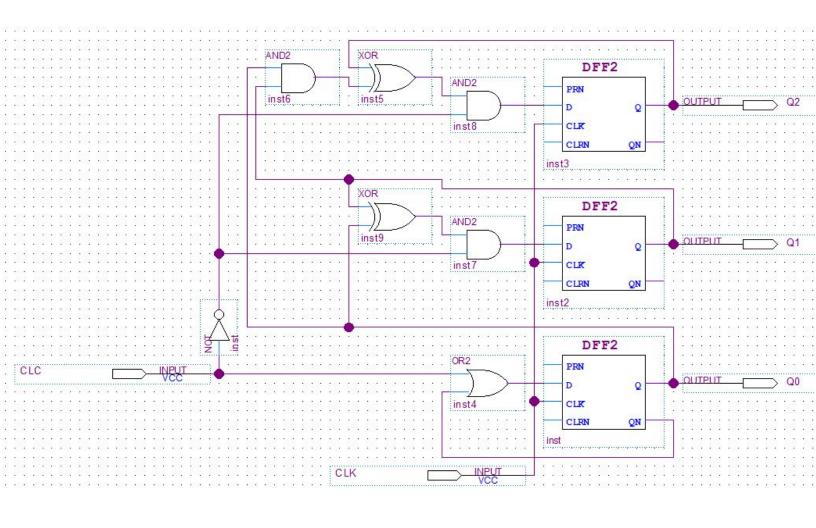
Após isso, novamente faz-se a temporização via simulação, e note que os 11 estados correspondem ao esperado, o que ratifica que a simulação foi feita adequadamente.



4.2 - Decomposição em três blocos

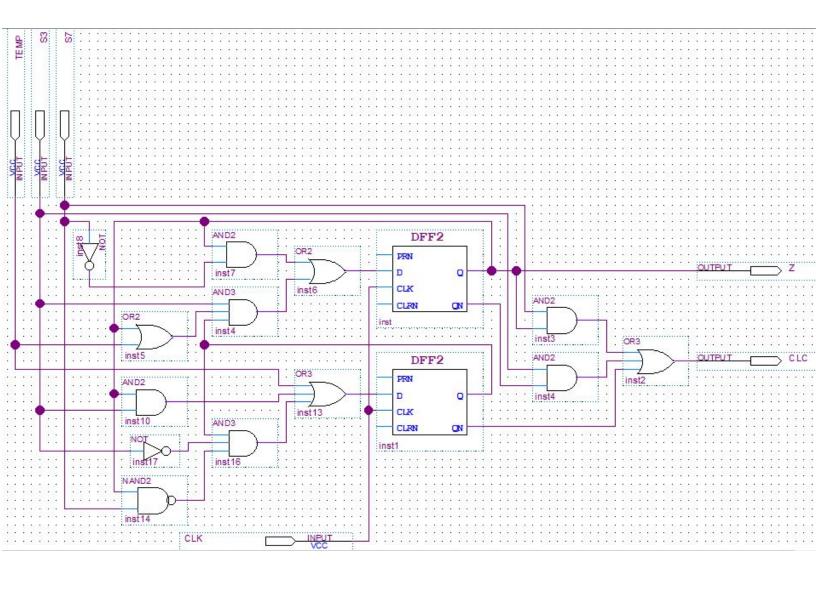
a) Projeto do contador

Diagrama esquemático do contador:



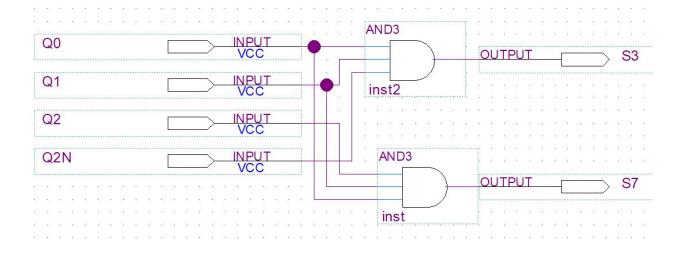
b) Projeto da MEF

Diagrama esquemático da MEF:



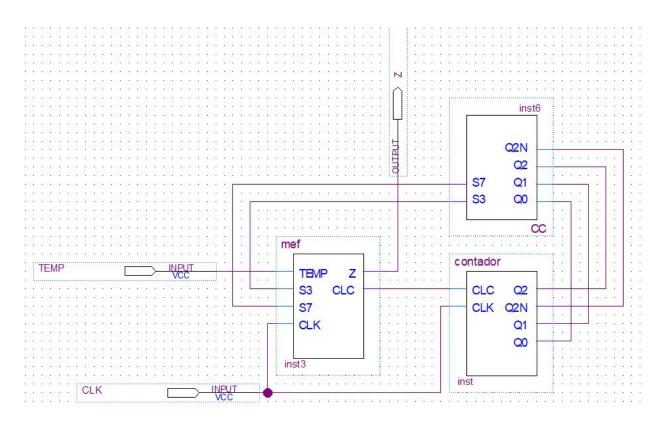
c) Circuito Combinacional

Diagrama esquemático do circuito:



d) Circuito final

Dlagrama esquemático do circuito final:



e) Simulação

Para a simulação, inicialmente deixei TEMP=1 para que fosse verificada a flutuação entre os estados A-B-C-B-C. Então, foi setado TEMP=0 até que o circuito

estabilizasse no estado A. Então, estabeleci TEMP=1 apenas nos *clocks* necessários para que houvessem as mudanças A-B-C:

