

EAI-21-2020: Série para a Prova P4

1Q: Usando funções MSI, FF's e portas, projete uma **fechadura digital** (ver figura 1 – esquema) que se a sequência **50, 100 e 200** for feita à tranca se abre (saída $Z_3=1$) caso contrário à tranca não se abre (saída $Z_3=0$). Duas saídas Z_1 e Z_2 mostram se a sequência está correta. Quando $Z_1=1$ e $Z_2=0$ a **sequência está errada**; quando $Z_1=0$ e $Z_2=1$ a **sequência está correta**; quando $Z_1=Z_2=0$ **inicio da sequência** deve ser introduzida; quando $Z_1=Z_2=1$ é **fim da sequência** e está correta. A entrada X de 8 bits é usada para gerar a sequência (entrada BCD). A **variável inicio**=0, a fechadura está trancada; para $\text{inicio}=1$, começa a leitura do código (X). A variável *inicio* é síncrona.

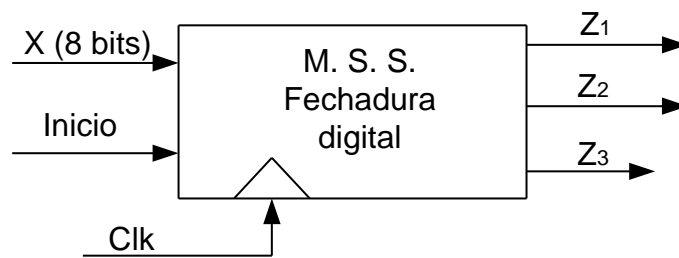


Figura 1 – Esquema da fechadura digital.

2Q: Usando somente um contador 74163, Mux's e portas, **projete um contador binário de quatro bits com deslocamento bidirecional**, onde a sua **tabela de operações** está descrita na figura 2.

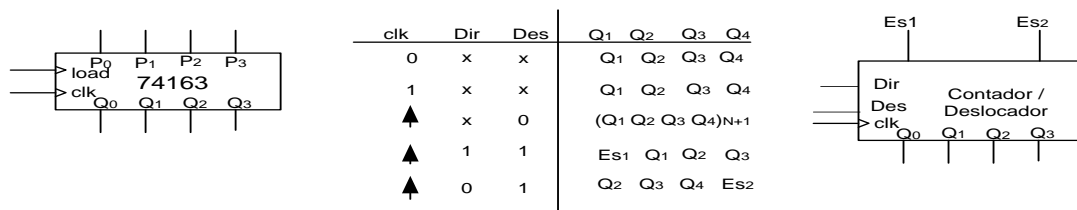


Figura 2 – Contador com deslocamento bidirecional

3Q: Usando FF's de sua preferência e portas, projete um **divisor de frequência** programável com ciclo de trabalho **simétrico** (50% alto e 50% baixo), descrito na figura 3.

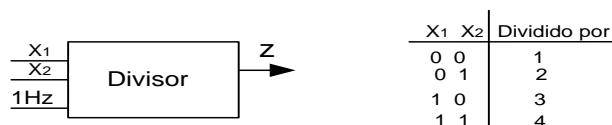


Figura 3 – Tabela de operações do divisor programável

4Q: Usando funções MSI, Flip-Flops T e portas projetar um **contador síncrono de código de Gray** de 4 bits de módulo variável com início zero.

Dados: converte binário para Gray $\rightarrow G_2=B_2$; $G_1=B_2 \oplus B_1$; $G_0=B_1 \oplus B_0$

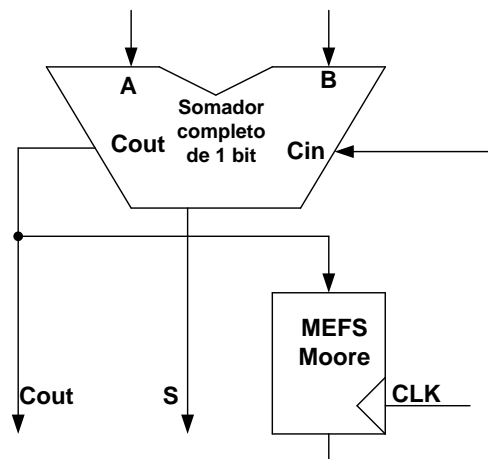
O valor módulo está codificado em binário puro.

Obs: Ilustrando o módulo variável com início zero: Por exemplo, com módulo=5 (Binário (4) \rightarrow Gray (6)), então temos: $0 \rightarrow 1 \rightarrow 3 \rightarrow 2 \rightarrow 6 \rightarrow 0 \dots$

5Q: Um estacionamento de um shopping tem **duas entradas e duas saídas** e comporta **100** automóveis. **Defina** as variáveis de entrada e saída do sistema digital síncrono e **projete** este sistema para controlar o número de automóveis estacionados. O sistema **controla** a entrada e saída dos automóveis e mostra o número de vagas existentes. Use funções MSI, portas e Flip-Flops de sua preferência.

6Q: O esquema abaixo é um somador binário serial, sintetize a MEFS modelo Moore minimizada usando portas e flip-flops JK.

Dados: $Q_{N+1} = JQ_N' + K'Q_N$



7Q: A figura 7 mostra o circuito lógico de uma MEFS modelo Moore e a sua tabela de transição de estados, Pede-se a tabela de operações do flip-flop Y da variável de estado Q3.

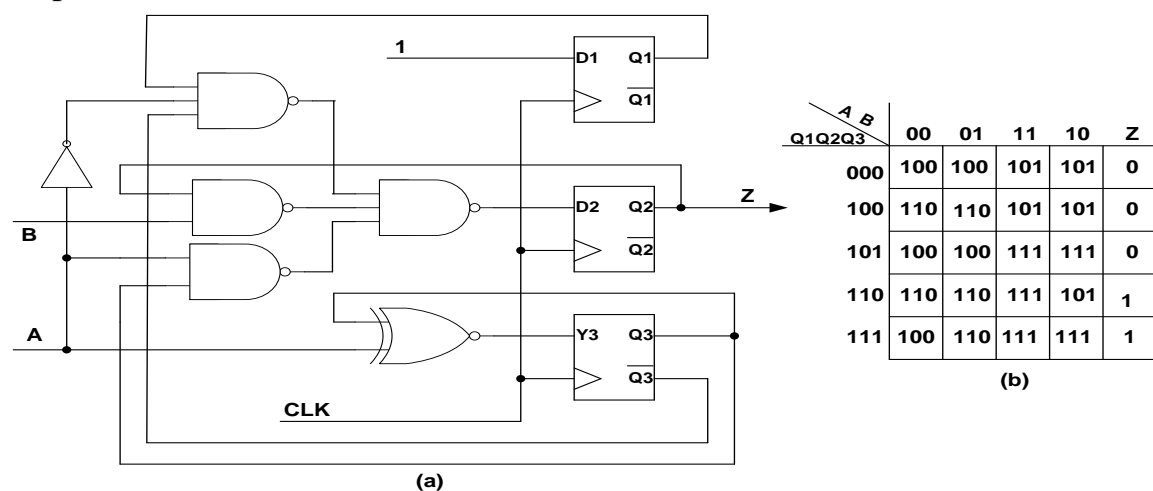
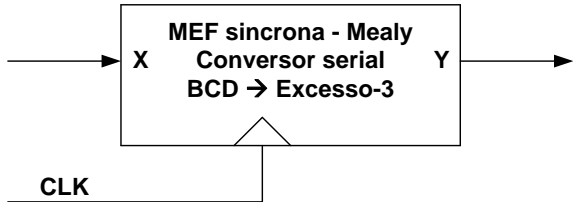


Figura 7. MEFS modelo Moore: a) circuito lógico; b) tabela de transição de estados.

8Q: Faça o **grafo de transição de estados** de uma máquina de estado finito (MEF) modelo Mealy que converte serialmente o código BCD no código Excesso-3. A MEF tem uma entrada (x) e uma saída (y). Exemplos de conversão: 0000 → 0011; 1000 → 1011; 0101 → 1000.



9Q: Usando a técnica de redes iterativa sequencial sintetize uma célula básica de um contador síncrono binário crescente de N bits. Descreva o esquema células do controlador de N bits

10Q: Seja uma macro-célula de um dispositivo programável composta de um FF JK e lógica adicional (ver Figura 10). Através das entradas **M** e **N** esta macro-célula é reconfigurável por programação. Projete esta macro-célula com o menor número de portas NAND e Inversoras, onde ela realiza as seguintes operações: se M=N=0 a macro-célula é um simples FF JK; se M=N=1 a macro-célula é um FF JK invertido, isto é à saída da macro-célula é invertida; se M=0 e N=1, a macro-célula é um simples FF D; se M=1 e N=0, a macro-célula é um simples FF T.

Obs: as equações características dos FFs são: $Q_{N+1}=JQ_N' + K'Q_N$, $Q_{N+1}=D$ e $Q_{N+1}=T\oplus Q_N$.

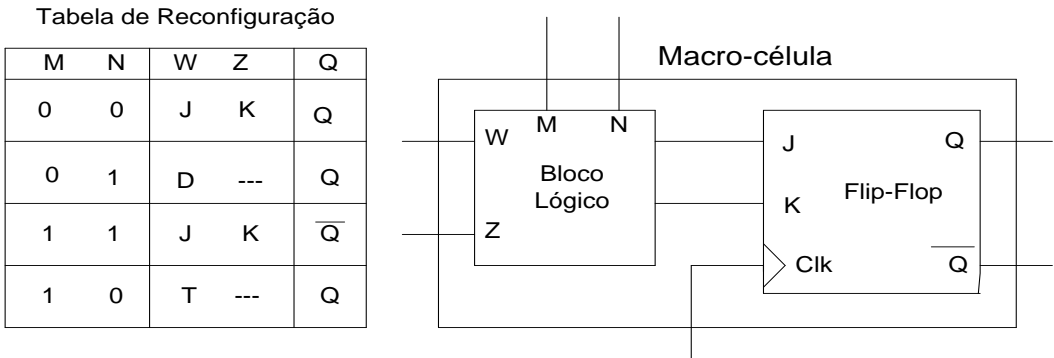


Figura 10. Macro-célula de um dispositivo programável.