

Série Nro. 6 – MEF Síncronas I

1Q: Duas linhas de dados X e Y mudam sincronicamente à subida do relógio. Pede-se a **tabela de estados minimizada modelo Mealy** que examina estas linhas e encontre a seqüência 110 na linha Y coincidentemente com a seqüência 100 na linha X. Neste caso um sinal de saída Z deve ser hum (1) para indicar a coincidência. Outros casos a saída Z deve ser zero (0).

2Q: Usando FF's JK e portas **synthesize** a máquina seqüencial da **questão 1**.

3Q: Usando FF's JK e portas **synthesize** a máquina seqüencial da **questão 2**.

4Q: Apresente o **diagrama de estados** do circuito seqüencial síncrono descrito na figura 1.

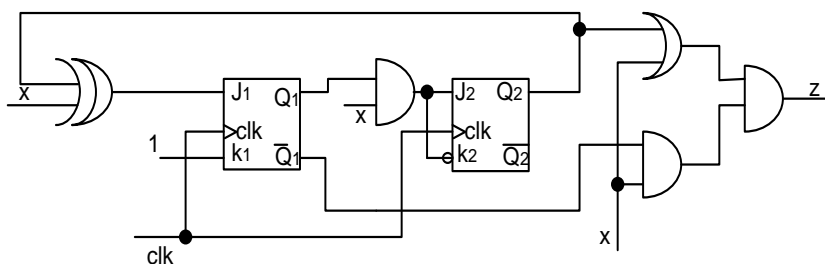


Figura 1 – Circuito lógico.

5Q: Usando FF's D e portas **synthesize** a máquina seqüencial síncrona minimizada de uma entrada (*Ent*) e uma saída (*Sai*), **especificada** no diagrama de temporização mostrado na figura 2.

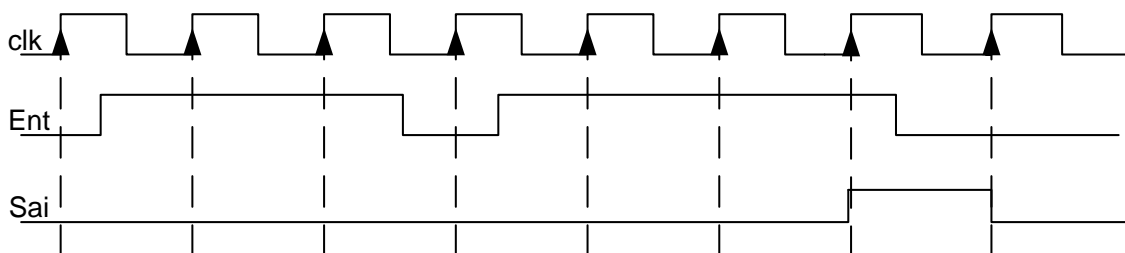


Figura 2 – Diagrama de temporização.

6Q: Usando FF's JK e portas, **sintetize** a máquina seqüencial síncrona minimizada de duas entradas (a, b) e de uma saída (Q), que está **especificada** pela tabela de operações descrita na figura 3.

a	b	Q(t)	Q(t+1)
0	0	0	1
0	1	0	0
1	0	0	1
1	1	0	0
0	0	1	0
0	1	1	0
1	0	1	1
1	1	1	0

Figura 3 – Tabela de operações.

7Q: Obter o **diagrama de estados** do circuito seqüencial síncrono descrito na figura 4.

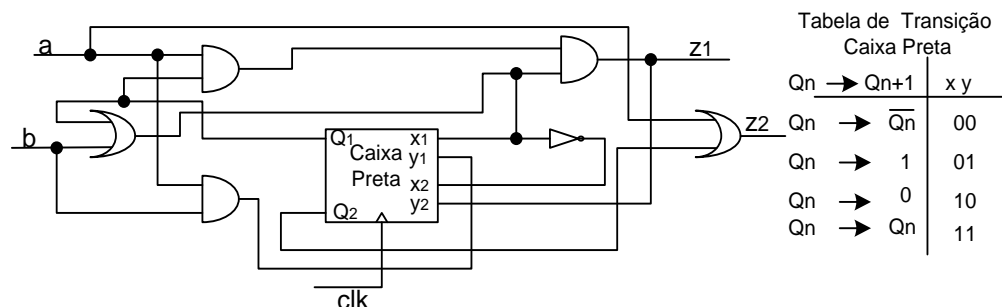


Figura 4 – Circuito lógico.

8Q: A máquina seqüencial síncrona mostrada na figura 5, está representada por **duas caixas-pretas**. Usando FF's D e portas, pede-se o **circuito lógico** e o seu **diagrama de estados**.

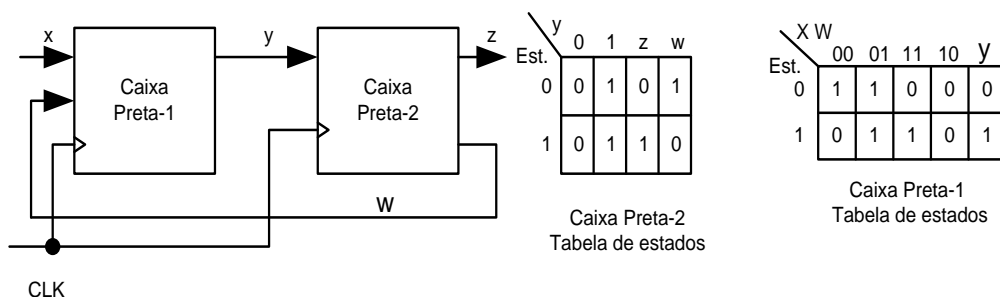


Figura 5 – Máquina seqüencial síncrona.