

## Exercícios Nro 2 – Funções Booleanas

**1Q:** Simplifique pelo método de *Karnaugh*, as seguintes expressões:

- $F(a,b,c,d,e)=\sum(0,4,8,12,16,20,24,28)$
- $F(a,b,c,d)=\sum m(0,13,14,15)+d(1,2,3,9,10,11)$
- $F(a,b,c,d)=\prod(0,5,7,10,11,13)$
- $F(a,b,c,d)=ab'c+(b'+c')(b'+d')+ab+(a+b+d)'$
- $F(a,b,c,d,e,f)=\sum m(0,13,14,15,28,35,41,42,51,63)+d(1,2,3,9,10,11,31,34,40,60,61,62)$

**2Q:** Seja a função

$$F(a,b,c,d,e)=\sum(0,2,4,6,8,10,11,15,20,25,27,30).$$

Usando mapa de *Karnaugh*, pede-se:

- Todos os implicantes primos essenciais
- Todos os implicantes primos opcionais (escolhidos)
- Todos os implicantes primos redundantes

**3Q:** Seja a função  $F(a,b,c,d,e,f,g)=$

$$\sum(0,2,4,8,10,20,30,40,50,70,90,110,120,126),$$

pede-se:

- Descreva a função F no mapa de *Karnaugh* reduzido de 5 variáveis
- Usando o mapa reduzido do item (1) obtenha a função F mínima.

**4Q:** Implemente a função abaixo, mas use somente portas XOR

- $F(a,b,c,d)=\sum m(1,2,4,7,8,11,13,14)+d(6,12)$
- $F(a,b,c,d)=\sum m(3,4,8,15)+d(0,12,5,6,9,10,13,14)$

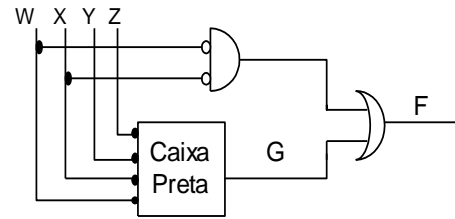
**5Q:** Faça a conversão (soma de produto)  $\rightarrow$  (produto das soma) e vice-versa, das seguintes funções

- $F(a,b,c,d)=\sum(0,1,2,3,7,8,9,10,11)$
- $F(a,b,c,d)=\prod(2,3,4,6,7,8,13,15)$

**6Q:** Usando somente uma inversora e 4 portas NAND de fan-in=2, implemente a tabela verdade de duas saídas (F1 e F2)

A	B	F1	F2
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

**7Q:** Para o circuito abaixo, pede-se: Obter a função G e implemente-a com um número mínimo de portas. Dado:  $F(w,x,y,z)=\sum(0,1,2,3,4,7,8,11)$



**8Q:** Usando um mux 8x1, um decodificador 4x16 e algumas portas, implemente a função abaixo:

$$f(a,b,c,d,e,f,g)=\sum(0,10,20,30,40,50,60,70,80,90,100,110,120)$$

**9Q:** Dada as equações de um circuito digital de 3 saídas R,S e T. Pede-se, implemente o circuito usando apenas 3 portas NAND de 3 entradas cada uma e 3 portas NAND de 2 entradas cada uma. obs: as variáveis de entrada estão complementadas

$$R(a,b,c,d)=\sum m(0,4,11,15)+d(1,3,5,8,10,14)$$

$$S(a,b,c,d)=\sum m(0,4,5,13)+d(2,3,6,7,9,14,15)$$

$$T(a,b,c,d)=\sum m(5,11,13,15)+d(3,4,9,12)$$

**10Q:** *Paridade* é um importante conceito, freqüentemente usado em circuitos de detecção de erro, dentro de um sistema digital. O bit de paridade é um bit extra, incluído no grupo, tornando o número total de 1's par ou ímpar. A paridade de um grupo é par de 1's ou ímpar de 1's. Usando somente um multiplexador 4x1 e uma inversora implemente um circuito combinatório que gera o **bit de paridade par** de um grupo de informação de 3 bits.

**11Q:** Usando somente portas XOR implemente um circuito **verificador de paridade par** de 8 bits, onde 7 bits corresponde à informação e um bit é a paridade. Se a saída do circuito for zero indica quantidade de 1's correta, caso contrário há erro de paridade.

**12Q:** Pretende-se construir um sistema de alarme para uma sala onde se encontra instalado um cofre. Existem dois sensores de porta aberta A e B, um ligado à porta do cofre, outro à porta da sala. Além destes sensores, existe um comutador de controle T, com o seguinte objetivo: T=0 funciona o alarme se os dois sensores estiverem atuando (1) ou se estiver A e não estiver B. T=1 funciona o alarme logo que o sensor B atue (1). Pede-se: Implemente o sistema de alarme minimizado, usando somente portas NAND de duas entradas.