

Prova P2 – EAI-21-2020 – COMP

Nome: _____ Duração: 2:30hs

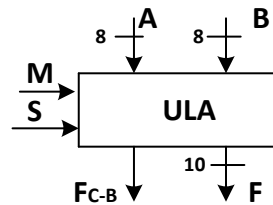
Data: _____ Início: _____ Término: _____

1Q: (2.0) Usando funções MSI de tamanho de até quatro bits e lógica adicional, implemente a ULA abaixo.

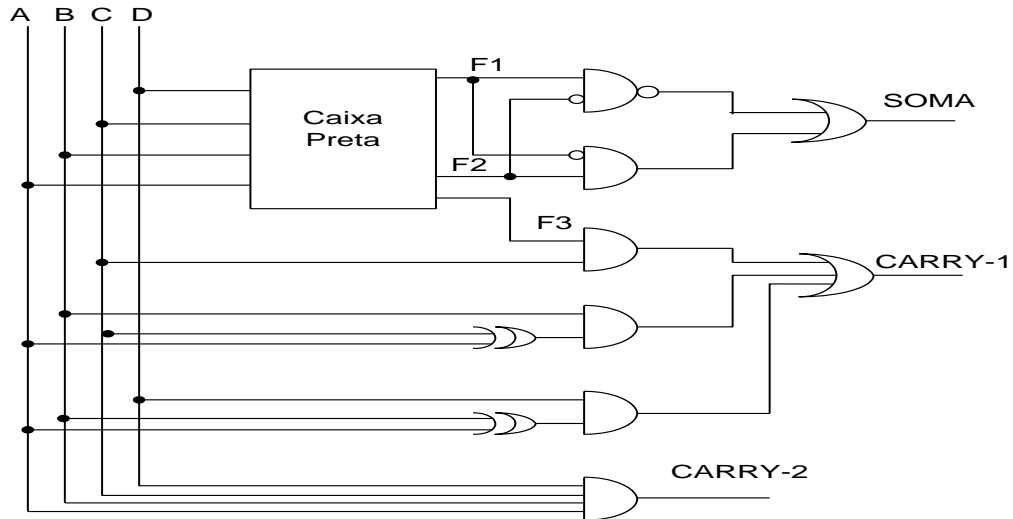
M	S	Operações (F)
0	0	$3 \cdot A$
	1	A mais 1
1	0	$B/4$
	1	B menos A

Onde:

* significa multiplicação;
/ significa divisão inteira



2Q:(2.5) O circuito digital (*caixa preta* + funções parciais Soma e Carry-1 + a função Carry-2) abaixo é um somador de 4 operandos de 1 bit cada (A,B,C,D). As saídas são Soma, Carry-1 e Carry-2 (+ significativo). Usando somente 3 portas XOR encontre as funções $F1(A,B,C,D)$, $F2(A,B,C,D)$ e $F3(A,B,C,D)$.



3Q: (2.5) O projeto lógico da ULA abaixo processa cinco operações (ver tabela de operações). Ela é composta por uma caixa preta mais portas, somador e mux's. Encontre com o menor número de portas as funções F1 e F2 para que o circuito satisfaça a tabela de operações.

Seleção			Operação (a,b)
C 2	C 1	C 0	
0	0	1	A d i ç ã o
1	0	0	M ó d u l o d e b
1	0	1	S u b t r a ç ã o
1	1	0	M e n o r
1	1	1	M a i o r

Figura 1 Tabela de operações.

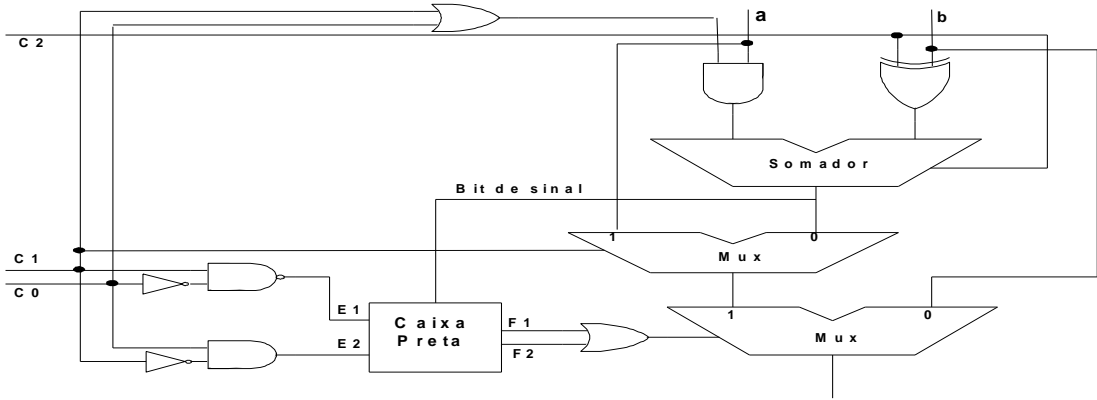


Figura 2 Esquema lógico da ULA.

4Q: (3.0) Sintetize no estilo de rede iterativa uma unidade lógica aritmética de N bits que contém três operandos de entrada A, B e C e realiza duas operações como mostra a tabela de operações abaixo. A célula básica projetada de 1 bit deve ser implementada a partir de somadores completos de 1 bit e lógica adicional mínima. Mostre como fica a iteração do conjunto de células básicas para a ULA de N bits.

