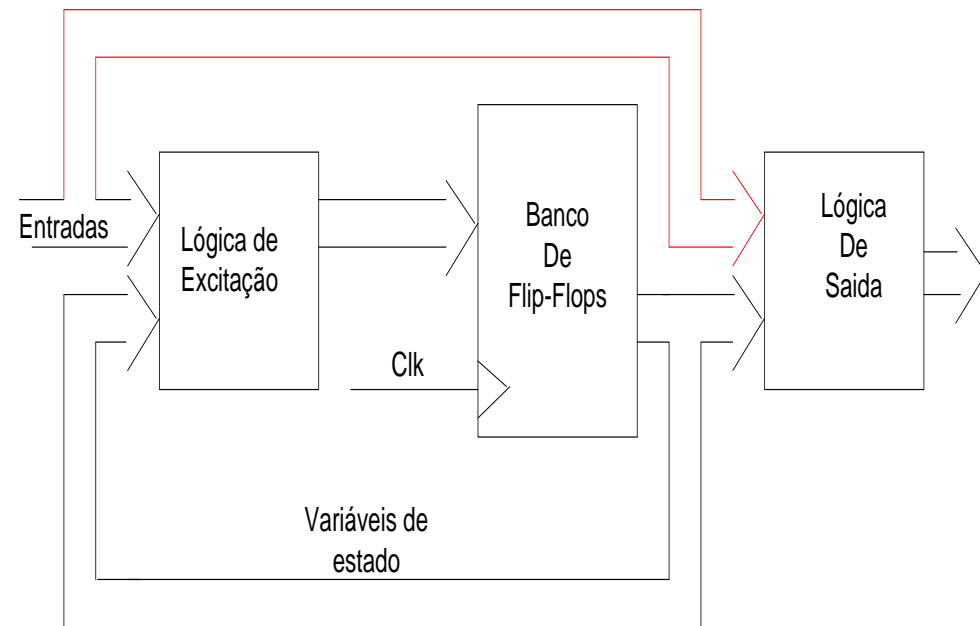
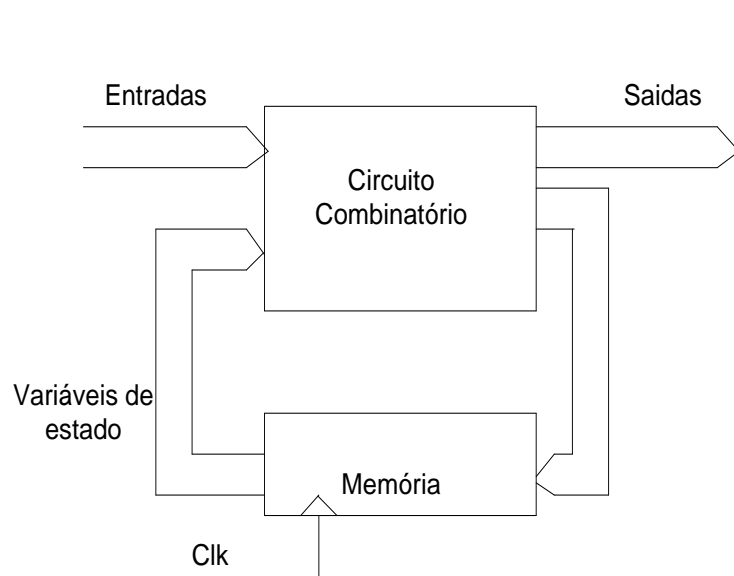


Síntese de MEF Síncronas

Método baseado em Huffman

Modelo: Moore ou Mealy

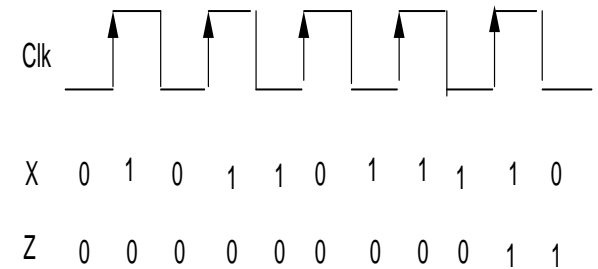
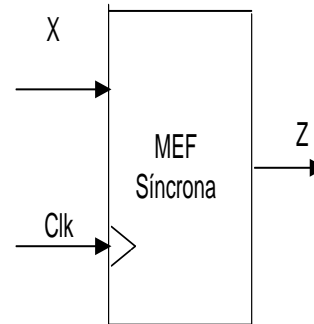


Síntese de MEF Síncronas

Procedimento:

- 1) Descrição do problema →
Grafo (tabela) de transição de estados Moore (Mealy)
- 2) Minimização de estados
- 3) Assinalamento de estados
- 4) Escolher FF's
- 5) Minimização lógica
- 6) Mapeamento tecnológico

Exemplo: Detector de seqüência
três 1's consecutivos



Síntese de MEF Síncronas

Grafo de Transição de Estados Modelo Moore

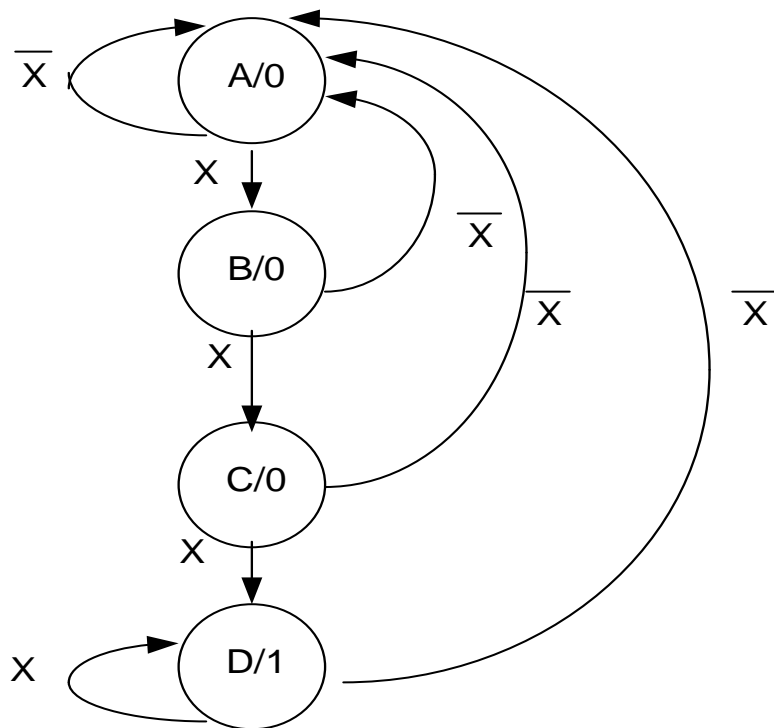


Tabela de Transição de Estados Modelo Moore

		X		
		0	1	Z
estados	A	A	B	0
	B	A	C	0
	C	A	D	0
	D	A	D	1

	B	B-C		
	C	B-D	C-D	
	D	X	X	X
		A	B	C

	B	B-C		
	C	B-D	C-D	
	D	X	X	X
		A	B	C

Síntese de MEF Síncronas

Etapas: Assinalamento de estados -- escolher FF e Minimização lógica

		X		
		0	1	Z
Q ₁ Q ₀	(A) 00	00	01	0
	(B) 01	00	10	0
	(D) 11	00	11	1
	(C) 10	00	11	0

Tabela de excitação

Q(t) → Q(t+1)	J K
0 → 0	0 X
0 → 1	1 X
1 → 0	X 1
1 → 1	X 0

		Q ₀		
		0	1	
Q ₁	0	0	0	
	1	0	1	Z = Q ₀ Q ₁

		X		
		0	1	
Q ₁ Q ₀	00	0	1	
	01	X	X	
	11	X	X	
	10	0	1	

$$J_0 = X$$

		X		
		0	1	
Q ₁ Q ₀	00	X	X	
	01	1	1	
	11	1	0	
	10	X	X	

$$K_0 = \overline{X} + \overline{Q_1}$$

		X		
		0	1	
Q ₁ Q ₀	00	0	0	
	01	0	1	
	11	X	X	
	10	X	X	

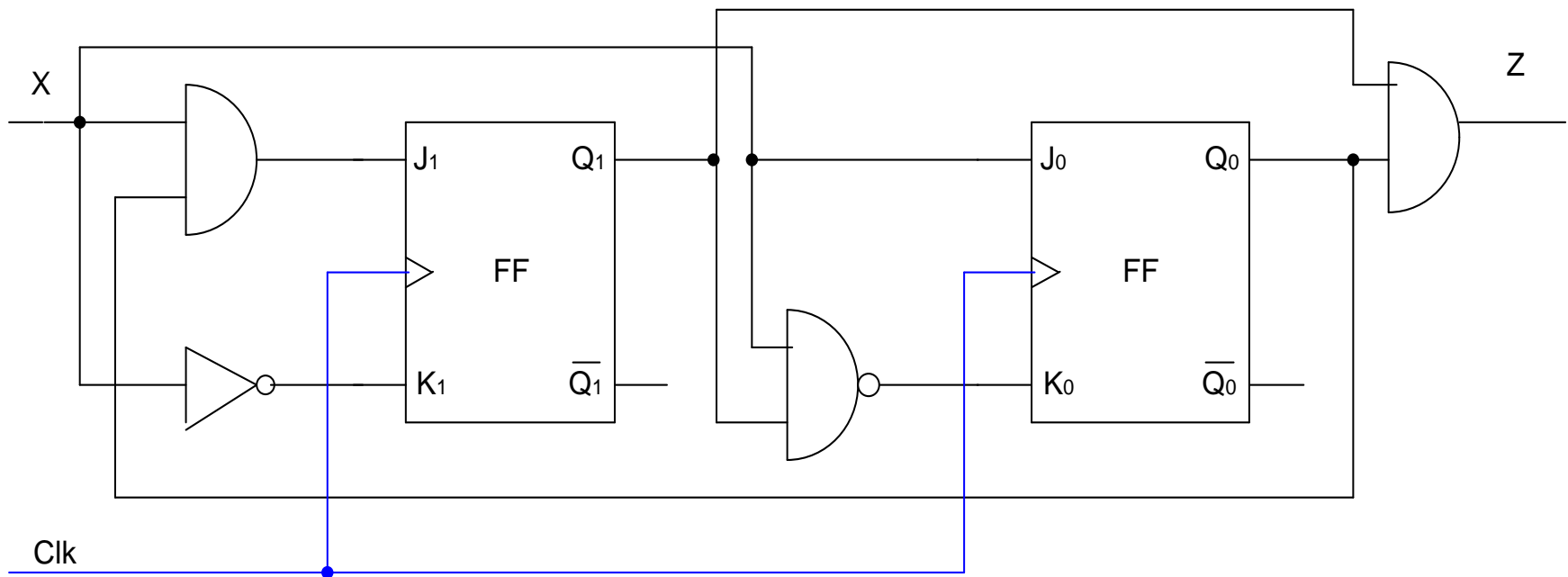
$$J_1 = X Q_0$$

		X		
		0	1	
Q ₁ Q ₀	00	X	X	
	01	X	X	
	11	1	0	
	10	1	0	

$$K_1 = \overline{X}$$

Síntese de MEF Síncronas

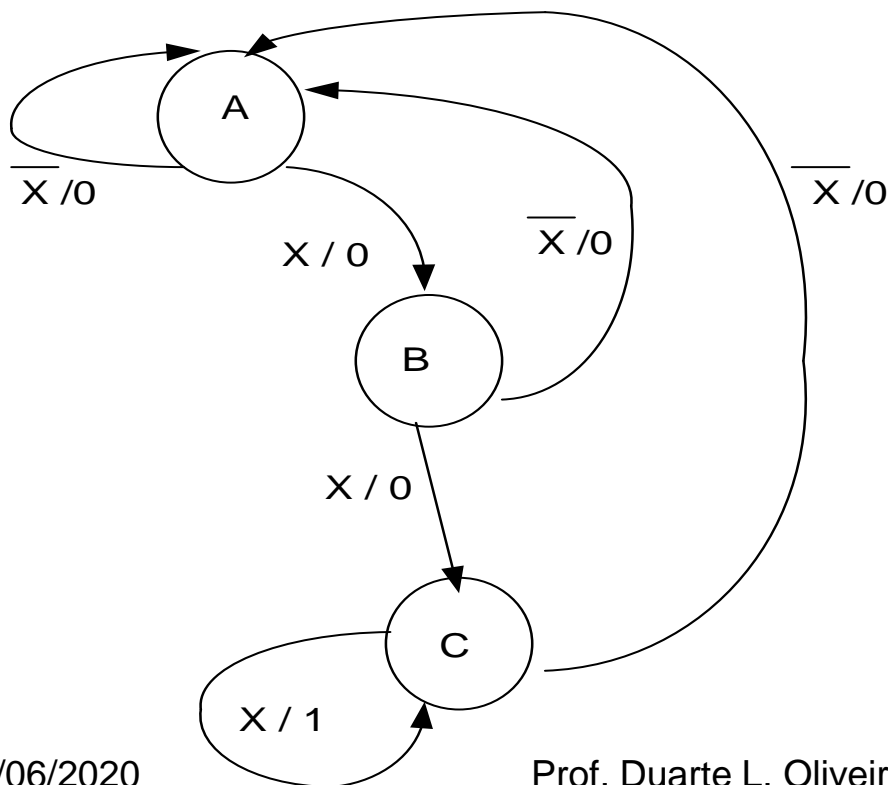
Circuito lógico



Síntese de MEF Síncronas

Grafo de Transição de Estados Modelo

Mealy \rightarrow Tabela de Transição de Estados



Estados \ X	X	
	0	1
A	A/0	B/0
B	A/0	C/0
C	A/0	C/1

Síntese de MEF Síncronas

Etapas: Assinalamento de estados – Escolher FF e Minimização lógica

		X	
		0	1
Q ₁ Q ₀			
(A) 00		00/0	01/0
(B) 01		00/0	10/0
11		---	---
(C) 10		00/0	10/1

Tabela de excitação

Q(t) → Q(t+1)	J K
0 → 0	0 X
0 → 1	1 X
1 → 0	X 1
1 → 1	X 0

		X	
		0	1
Q ₁ Q ₀			
00		0	0
01		0	0
11		---	---
10		0	1

$$Z = X Q_1$$

		X	
		0	1
Q ₁ Q ₀			
00		0	1
01		X	X
11		---	---
10		0	0

$$J_0 = X \overline{Q_1}$$

		X	
		0	1
Q ₁ Q ₀			
00		X	X
01		1	1
11		---	---
10		X	X

$$K_0 = 1$$

		X	
		0	1
Q ₁ Q ₀			
00		0	0
01		0	1
11		---	---
10		X	X

$$J_1 = X Q_0$$

		X	
		0	1
Q ₁ Q ₀			
00		X	X
01		X	X
11		---	---
10		1	0

$$K_1 = \overline{X}$$

Síntese de MEF Síncronas

Circuito lógico

