Parte-se da descrição do problema:

- a) Extrair as variáveis Booleanas do problema
- b) Construir a Tabela Verdade
- c) Extrair a(s) função(ões) Booleana(s) (Canônica): POS ou SOP
- d) Minimização(ões) da(s) função(ões) Booleana(s)
- e) Mapeamento Tecnológico -> biblioteca

Problema: Especificação informal → Sintetize um circuito combinatório que verifica se um número de 3 bits é impar (saída F=1) ou par (saída F=0).



Problema: Descrição: um circuito combinatório verifica se um número de 3 bits é impar (saída F=1) ou par (saída F=0).

A3 A2 A1	<u> </u>
O O O	0 → Maxtermo
0 0 1	1
0 1 0	О
0 1 1	1 → Mintermo
1 0 0	О
1 0 1	1
1 1 0	0
1 1 1	1 1

A tabela é de simples saída especificada completamente



Problema: Descrição: circuito combinatório verifica se um número de 3 bits é impar (saída F=1) ou par (saída F=0).

a) *Função Canônica* soma de produto (SOP)

$$F(A_3,A_2,A_1) = A'_3 A'_2 A_1 + A'_3 A_2 A_1 +$$

A3 A2 A1	Ε
0 0 0	$A_3A_2A_1 + A_3A_2A_1$ 0 \rightarrow Maxtermo
0 0 1	b) <i>Função Canônica</i> produto da soma (POS)
0 1 0	o b) i diigas saiisiisa pisaats aa soiila (i ss)
0 1 1	$f(A_3,A_2,A_1) = (A_3 + A_2 + A_1) \cdot (A_3 + A_2 + A_1)$
1 0 0	$0 \qquad \qquad 1 (A3,A2,A1) - (A3 + A2 + A1) \cdot (A3 + A2 + A1).$
1 0 1	$(A'_3 + A_2 + A_1) . (A'_3 + A'_2 + A_1)$
1 1 0	$(\mathbf{A} 3 + \mathbf{A} 2 + \mathbf{A} 1) \cdot (\mathbf{A} 3 + \mathbf{A} 2 + \mathbf{A} 1)$
4 4 4	

Problema: Descrição: um circuito combinatório verifica se um número de 3 bits é impar (saída F=1) ou par (saída F=0).

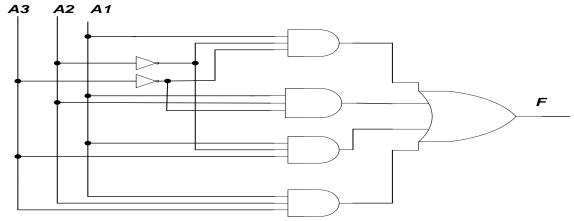
a) Função Canônica soma de produto (SOP)

$$F(A_3,A_2,A_1) = A'_3 A'_2 A_1 + A'_3 A_2 A_1 +$$

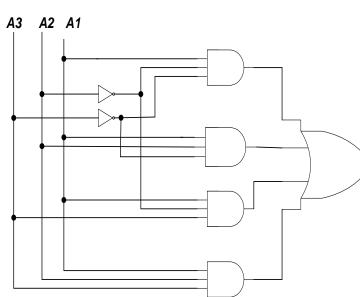
$$A_3A'_2A_1 + A_3A_2A_1$$

A3 A2 A1	<u> </u>
0 0 0	0 → Maxtermo
0 0 1	1
0 1 0	0
0 1 1	1 → Mintermo
1 0 0	0
1 0 1	1
1 1 0	0
1 1 1	1

Esquema lógico -> circuito lógico



Problema: Descrição: um circuito combinatório verifica se um número de 3 bits é impar (saída F=1) ou par (saída F=0).



Número de literais: 12

Número total de literais: 16

Número de produtos (portas AND): 4

Maior Fan-in=4

F Número de portas=7

Minimização Lógica:

 $F(A_3,A_2,A_1)=A_1$

Número de literais → primeiro nível → SOP ou POS

Total de literais → é a soma de todos os Fan-in → não conta as inversoras no primeiro nível

03/03/2020

Prof. Duarte Lopes de Oliveira Divisão de Engenharia Eletrônica do ITA



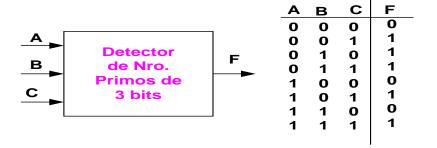
Comportamento da especificação: há dois modos

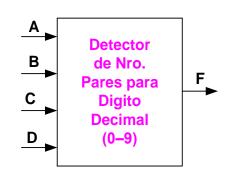
- 1) Funções especificadas completamente: para toda a combinação de valores da entrada de uma tabela verdade existe um valor definido na saída
- 2) Funções especificadas incompletamente: existe uma ou mais combinações de valores de entrada que nunca são ativadas, portanto na saída o valor é irrelevante (don'tcare)

Exemplos: Comportamento da especificação

Especificada Incompletamente

Especificada completamente





Α	В	С	D	F
0	0	0	0	0
0	0	0	0 1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	X
1	0	1	1	x <mark>Don't-care</mark>
1	1	0	0	X
1	1	0	1	X
1	1	1	0 1	X
1	1	1	1	X

Exemplos: Comportamento da especificação

Especificada Incompletamente

Designação decimal

