

Síntese de Registradores

O que são:

- 1) pequenas memórias (quantidade de bits) e de uso temporário.
- 2) MEF modelo Moore com saída direta (não há variáveis de estado)

Aplicação:

Processadores (datapath e unidade de controle)
Interfaces (controladores)

Síntese:

- 1) Procedimento clássico (não há as etapas de minimização de estados e de assinalamento de estados)
- 2) Redes Iterativas sequenciais
(FF + lógica combinatória – 1 bit)

Realiza operações

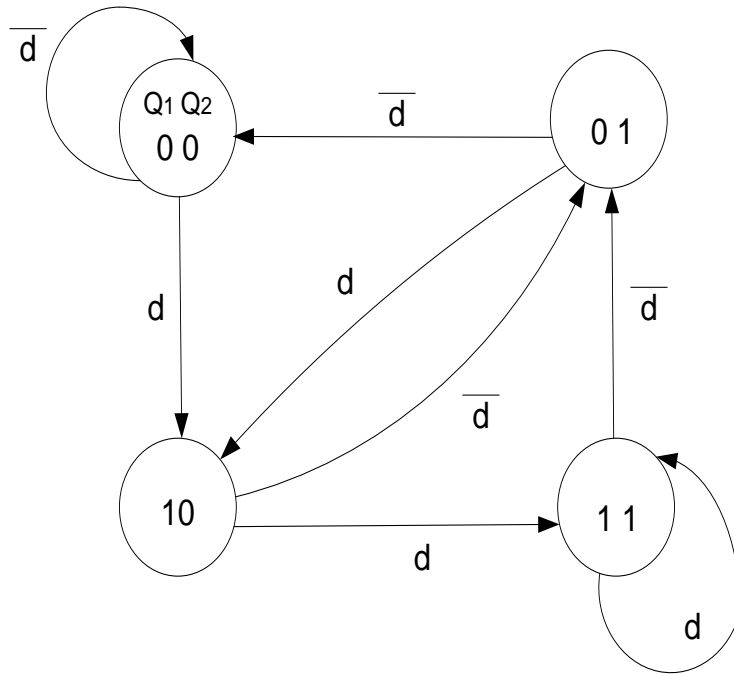
Síntese de Registradores

Registrador de deslocamento unidirecional (esq → dir) de dois bits

Entrada serial e saída paralela ou serial

Grafo de transição de estados

Procedimento clássico



Estado Atual	Próximo Estado	
	d=0	d=1
Q1 Q2	Q1 Q2	Q1 Q2
0 0	0 0	1 0
0 1	0 0	1 0
1 1	0 1	1 1
1 0	0 1	1 1

Q1 Q2 \ d	0	1	1	0
0	0	0	0	0
1	1	1	1	1

$$D_1 = d$$

Q1 Q2 \ d	0	1	1	0
0	0	0	1	1
1	0	0	1	1

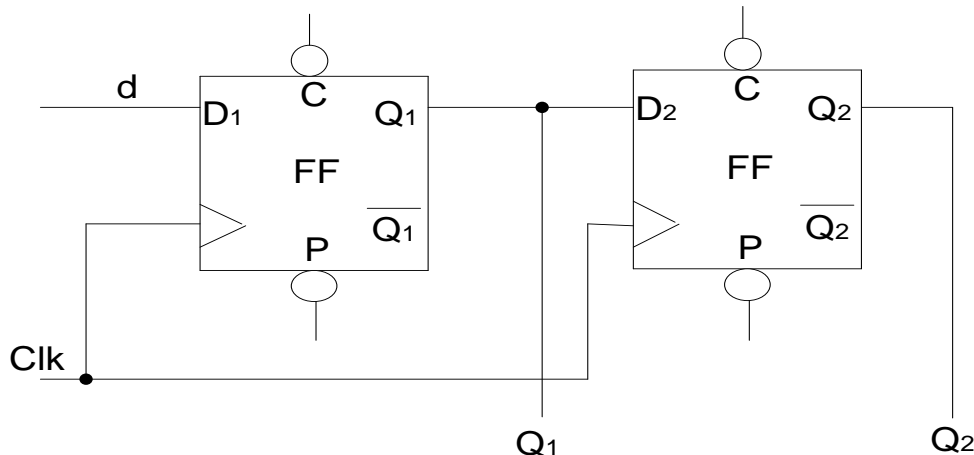
$$D_2 = Q_1$$

Síntese de Registradores

Registrador de deslocamento unidirecional (esq → dir) de dois bits

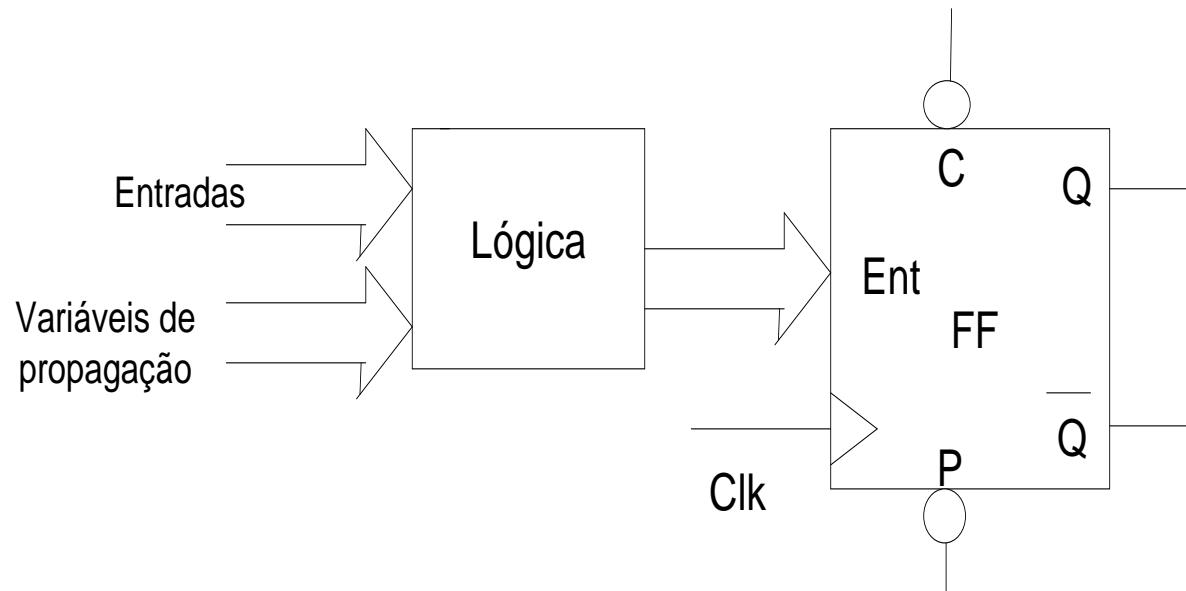
Entrada serial e saída paralela ou serial

O uso de Latches é possível?



Síntese de Registradores

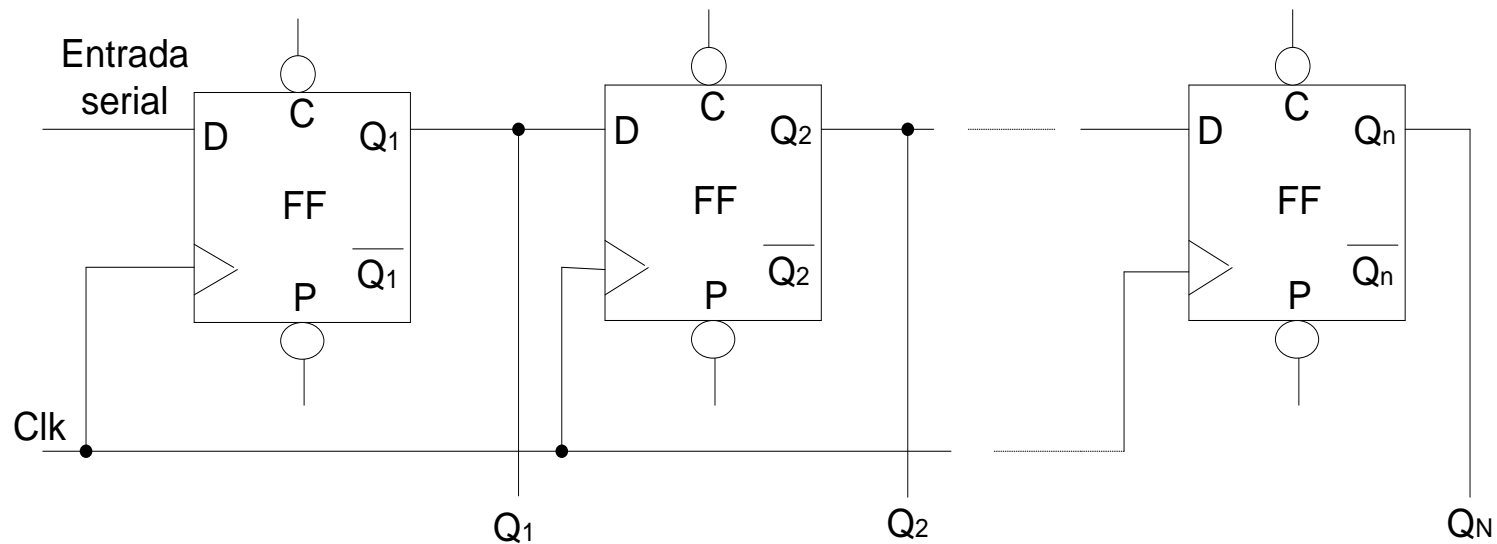
Rede Iterativa seqüencial



Síntese de Registradores

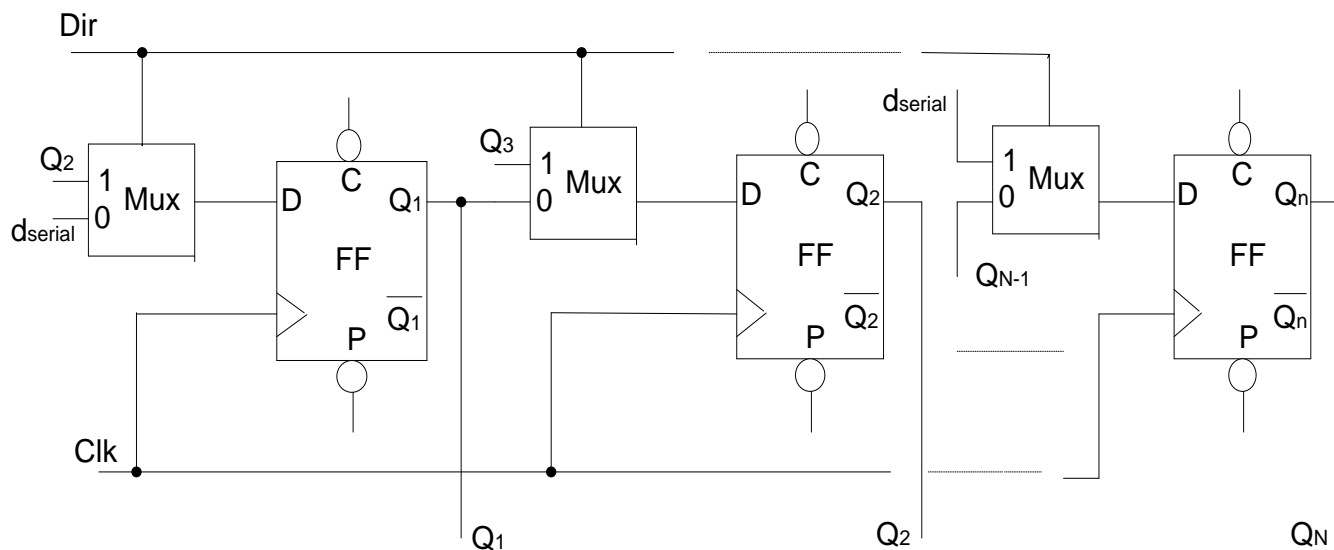
Registrador de deslocamento unidirecional

(esq \rightarrow dir): entrada serial e saída paralela ou serial



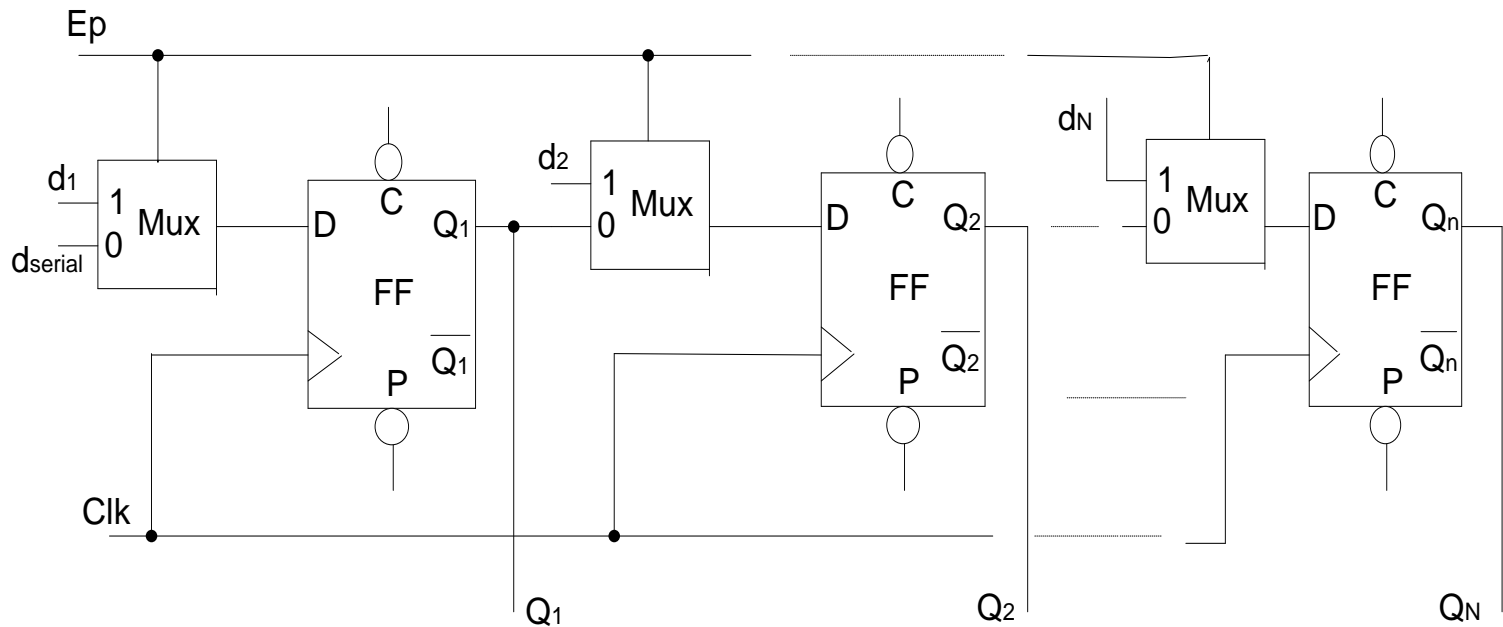
Síntese de Registradores

Registrador de deslocamento bidirecional
Entrada serial e saída paralela ou serial



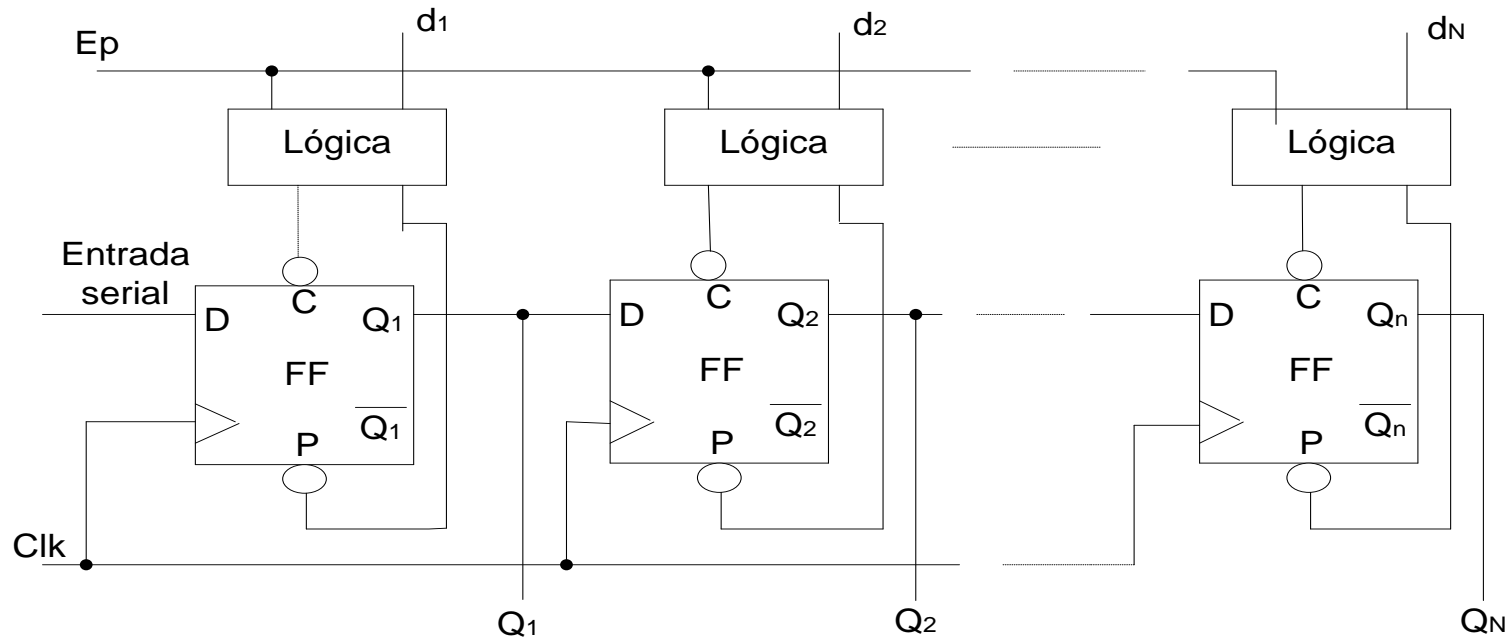
Síntese de Registradores

Registrador de deslocamento unidirecional (esq→dir) com entrada paralela síncrona



Síntese de Registradores

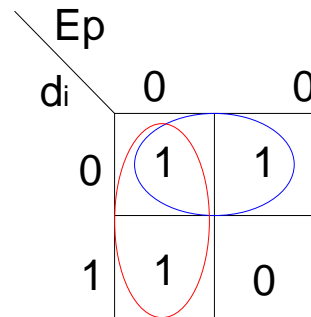
Registrador de deslocamento (esq→dir)
com entrada paralela assíncrona



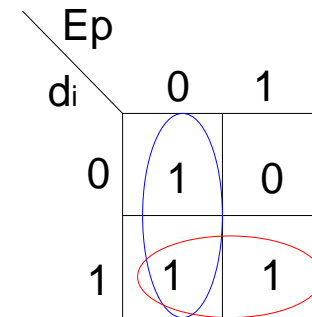
Síntese de Registradores

Registrador de deslocamento (esq→dir) com entrada paralela assíncrona

Ep	di	Pi	Ci
0	x	1	1
1	0	1	0
1	1	0	1



$$P_i = \overline{E_p} + \overline{d_i}$$



$$C_i = \overline{E_p} + d_i$$