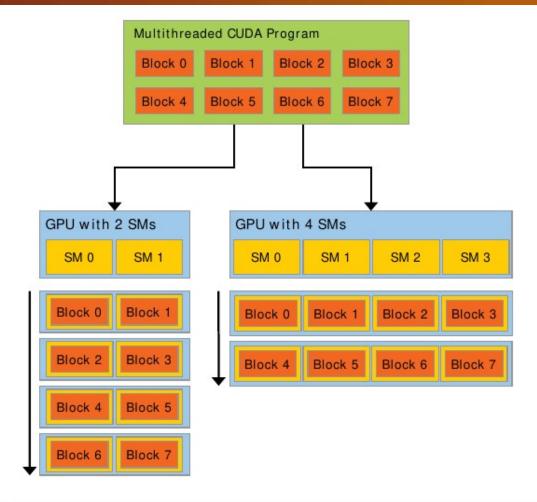
Contenidos

- 1. Introducción
- 2. Arquitectura y programación de CUDA
 - 1. Arquitectura hardware y software
 - 2. Modelo de Memoria
 - 3. Ejemplo 0: deviceQuery
 - 4. Modelo de Ejecución
 - 5. Modelo de Programación
 - 1. Ejemplo 1: suma de vectores
 - 2. Ejemplo 2: template
 - 3. Ejemplo 3: reducción
- 3. Optimización y depuración de código
- 4. Librerías basadas en CUDA
- 5. Alternativas a NVIDIA/CUDA
- 6. Conclusiones
- 7. Bibliografía



- Cada thread <u>block</u> de un grid se asigna <u>a un solo SM</u>
- Cada SM asigna a cada thread block en ejecución (activo) todos los recursos necesarios
 - Thread contexts, registros, shared memory, etc.
- Número de threads que puede gestionar un SM:
 - (2.x) → hasta 1536 threads = 48 warps
 - (3.x en adelante) \rightarrow hasta 2048 threads = 64 warps
- <u>Comunicación</u> de todos los threads de un thread block mediante accesos a la <u>memoria compartida</u>
- <u>Sincronización</u> de todos los *threads* de un *thread block* mediante una única instrucción
 - syncthreads();







A GPU is built around an array of Streaming Multiprocessors (SMs) (see Hardware Implementation for more details). A multithreaded program is partitioned into blocks of threads that execute independently from each other, so that a GPU with more multiprocessors will automatically execute the program in less time than a GPU with fewer multiprocessors.

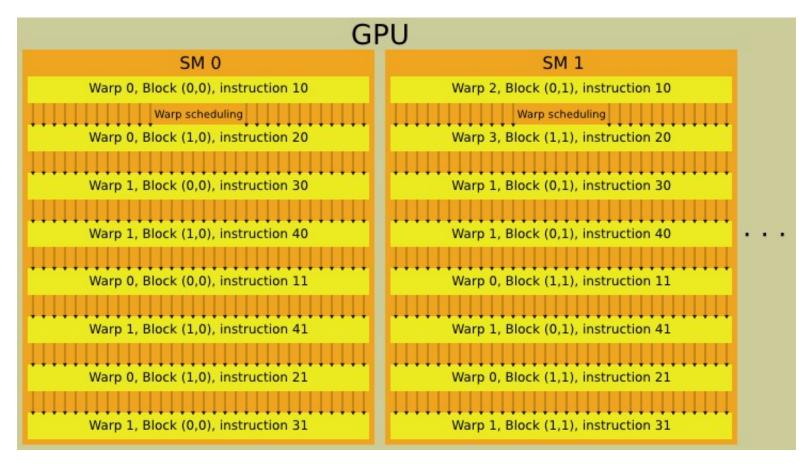


- Los threads de distintos thread blocks sólo se comunican vía memoria global y no se sincronizan
 - La <u>sincronización</u> se produce de manera <u>implícita entre la ejecución de un</u> <u>kernel y el siguiente.</u>
 - Los thread <u>blocks</u> de un grid deben ser <u>independientes</u>
 - Los resultados deberían ser correctos sin importar el orden de ejecución de los thread blocks del grid
 - Esta restricción:
 - reduce la complejidad del hardware
 - favorece la <u>escalabilidad</u>
 - <u>l</u>imita el rango de aplicaciones para paralelizar con éxito en GPU con CUDA
- Cada thread block se divide en grupos de 32 threads \rightarrow **1** warp



- (2.x) -> Cada SM:
 - Crea, planifica y ejecuta hasta 48 warps
 (pertenecientes a uno o más thread blocks)
 - TOTAL: 1536 threads activos en un momento dado
- (3.x en adelante) -> Cada SM:
 - crea, planifica y ejecuta hasta <u>64 warps</u>
 (pertenecientes a uno o más thread blocks)
 - TOTAL: 2048 threads <u>activos</u> en un momento dado
- Los <u>32 threads</u> de un warp ejecutan <u>misma instrucción en 1 ciclo reloj</u>
- Cuando un warp se bloquea:
 - → el correspondiente warp <u>scheduler</u> del SM ejecuta <u>otro warp de</u> <u>cualquier thread block activo</u>
 - → Ocultación de largas latencias de acceso a memoria





GPUs actuales: más de un scheduler por SM. Por lo que cada SM:

- 1. Distribuye estáticamente sus *warps* entre sus *schedulers*
- 2. En cada ciclo, cada *scheduler* lanza 1 instrucción para uno de sus *warps* que esté preparado



- Si los threads de un warp divergen (por ejemplo, con un salto condicional), su ejecución se serializa de forma que en cada rama...
 - Todos los threads (SPs) ejecutan la instrucción leída por la IU inhabilitando los threads que siguieron otra rama distinta
 - Con degradación de rendimiento en muchos casos
- ...hasta que todos convergen

- Independent Thread Scheduling :
 - A partir de Volta (7.0) los threads de warp pueden diverger, manteniendo ejecución simultánea

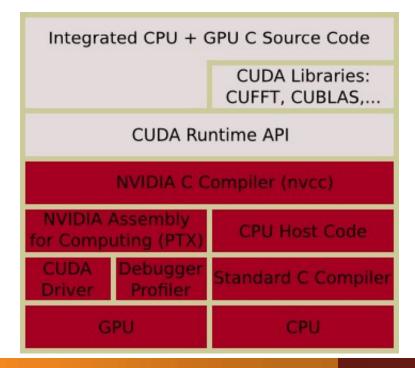


Contenidos

- 1. Introducción
- 2. Arquitectura y programación de CUDA
 - 1. Arquitectura hardware y software
 - 2. Modelo de Memoria
 - 3. Ejemplo 0: device_query
 - 4. Modelo de Ejecución
 - 5. Modelo de Programación
 - 1. Ejemplo 1: suma de vectores
 - 2. Ejemplo 2: template
 - 3. Ejemplo 3: reducción
- 3. Optimización y depuración de código
- 4. Librerías basadas en CUDA
- 5. Alternativas a NVIDIA/CUDA
- 6. Conclusiones
- 7. Bibliografía



- Código fuente integrado para CPU/GPU
 - Extensiones del lenguaje C/C++ (sólo C para GPU)
 - CUDA Runtime API (librería de funciones)
- NVIDIA C Compiler (nvcc) separa código CPU/GPU
 - Compilador convencional para el código de la CPU

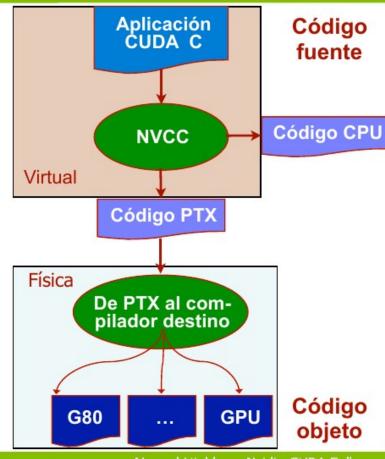






Los diferentes módulos de compilación

- El código fuente CUDA se compila con NVCC.
 - NVCC separa el código que se ejecuta en CPU del que lo hace en GPU.
- La compilación se realiza en dos etapas:
 - Virtual: Genera código PTX (Parallel Thread eXecution).
 - Física: Genera el binario para una GPU específica (o incluso para una CPU multicore).





Manuel Ujaldon - Nvidia CUDA Fellow

Supported CUDA level of GPU and card. See also at Nvidia:

- CUDA SDK 6.0 support for compute capability 1.0 3.5. (Tesla, Fermi, Kepler)
- CUDA SDK 6.5 support for compute capability 1.1 5.x (Tesla, Fermi, Kepler, Maxwell). Last version with support for compute capability 1.x (Tesla)
- CUDA SDK 7.5 support for compute capability 2.0 5.x (Fermi, Kepler, Maxwell)
- CUDA SDK 8.0 support for compute capability 2.0 6.x (Fermi, Kepler, Maxwell, Pascal). Last version with support for compute capability 2.x (Fermi)
- CUDA SDK 9.0/9.1/9.2 support for compute capability 3.0 7.2 (Kepler, Maxwell, Pascal, Volta)
- CUDA SDK 10.0 support for compute capability 3.0 7.5 (Kepler, Maxwell, Pascal, Volta, Turing)



The compute capability version of a particular GPU should not be confused with the CUDA version (e.g., CUDA 7.5, CUDA 8, CUDA 9), which is the version of the CUDA software platform. The CUDA platform is used by application developers to create applications that run on many generations of GPU architectures, including future GPU architectures yet to be invented. While new versions of the CUDA platform often add native support for a new GPU architecture by supporting the compute capability version of that architecture, new versions of the CUDA platform typically also include software features that are independent of hardware generation.



Extensiones del lenguaje C/C++

Declaración de funciones

```
__host__
Función ejecutada por CPU y llamada desde código secuencial
Por defecto_si no se especifican los anteriores

__global__
Función ejecutada por GPU y llamada desde código secuencial (un kernel)

__device__
Función ejecutada por GPU y llamada desde kernels (funciones auxiliares)
```



Extensiones del lenguaje C/C++

Declaración de variables

device
Variable residente en <u>memoria global</u> accesible por todos los <i>threads</i> de <u>cualquier <i>thread block</i></u> durante el tiempo de vida de aplicación
constant Variable que reside en <u>memoria constante</u> accesible por todos <i>threads</i> de <u>cualquier <i>thread block</i></u> durante el tiempo de vida de aplicación
shared

Zona de memoria compartida accesible por todos los *threads* del <u>mismo *thread*</u> <u>block</u> durante la ejecución del *grid*.

Definición de tamaño:

- Estáticamente: en tiempo de compilación.
- Dinámicamente: en tiempo de ejecución.



Extensiones del lenguaje C/C++
 Declaración de variables

```
shared
```

Estáticamente: en tiempo de compilación. Por ejemplo:

Dinámicamente: en tiempo de <u>ejecución</u>. Por ejemplo:

el tamaño (en bytes requeridos) se pasará como parámetro de configuración al kernel en su llamada desde CPU:

```
a_size=256;
kernel<<< gridDim, blockDim, a_size >>>();
```



- Extensiones del lenguaje C/C++
 - Tipos de datos vectoriales
 - [u]char1|2|3|4, [u]short1|2|3|4, [u]int1|2|3|4, [u]long1|2|3|4, longlong1|2, float1|2|3|4, double1|2
 - Creación: tipo variable(int x, int y, int z, int w);
 int2 var_int2(1,2)
 int2 var_int2 = make_int2(1,2);
 float4 var float4 = make float4(1.0,2.0,3.0,4.0)
 - Acceso y modificación: variable.x|y
 var_int2.x = 1; var_int2.y = 2
 - En el código del host: Las variables vectoriales deben estar alineadas al tamaño de su tipo base
 - En el código del device: Las variables vectoriales deben estar alineadas al tamaño completo del vector
 - La dirección int2 var_int2 debe ser múltiplo de 8 (2 enteros de 4 bytes)
 - El tipo dim3 equivale a uint3
 - --> se usar para especificar las dimensiones de grids y thread blocks



- Extensiones del lenguaje C/C++
 - Variables predefinidas
 - gridDim: dimensiones del grid
 - blockIdx: indice del thread block en el grid (BID)
 - blockDim: dimensiones del thread block
 - threadIdx: indice del thread en el thread block (TID)
 - int warpSize: cantidad de threads en un warp



- Extensiones del lenguaje C/C++
 - Intrinsics

syncthreads()

Sincronización de los threads de un thread block

__threadfence_block()

Todas las escrituras a memoria realizadas por T, el thread que la invoca, antes de esta llamada se observan por todos los restantes threads del bloque tal como que han ocurrido antes de todas las escrituras que T hace tras la llamada.

Todas las lecturas de memoria realizadas por T antes de la llamada se ordenan antes de todas las lecturas realizadas por T después de la llamada.

__threadfence()

Similar a __threadfence_block() pero además, en relación a la memoria global, afecta a todos los threads del dispositivo



Example: thread 1 executes writeXY(), thread 2 executes readXY().

For this code, the following outcomes can be observed:

- ► A equal to 1 and B equal to 2,
- ► A equal to 10 and B equal to 2,
- ► A equal to 10 and B equal to 20.

The fourth outcome (> A equal to 1 and B equal to 20) is not possible, because the first write must be visible before the second write.



- Extensiones del lenguaje C/C++
 - Ejecución de kernels



CUDA Runtime API

(funciones con prefijo cuda) (definida en el fichero cuda_runtime.h)

- Consulta de versiones de Runtime y Driver
- Manejo de dispositivos, threads y errores
- Creación y uso de flujos (streams) y eventos
- Gestión de memoria
- Manejo de texturas (CUDA Arrays)
- Interacción con OpenGL y Direct3D



CUDA Runtime API

(funciones con prefijo cuda) (definida en el fichero cuda_runtime.h)

Gestión de memoria

•	cudaMalloc()	reserva zona de memoria global
•	<pre>cudaMemSet ()</pre>	inicializa zona de memoria global
•	cudaMemcpy()	copia datos desde y hacia el dispositivo
•	cudaFree()	libera zonas de memoria global

 También existen versiones equivalentes para poder manipular vectores 2D ó 3D que garantizan el cumplimiento de ciertas restricciones de alineamiento para optimizar el rendimiento (veremos estas restricciones en Optimización de código)



Contenidos

- 1. Introducción
- 2. Arquitectura y programación de CUDA
 - 1. Arquitectura hardware y software
 - 2. Modelo de Memoria
 - 3. Ejemplo 0: device_query
 - 4. Modelo de Ejecución
 - 5. Modelo de Programación
 - 1. Ejemplo 1: suma de vectores
 - 2. Ejemplo 2: template
 - 3. Ejemplo 3: reducción
- 3. Optimización y depuración de código
- 4. Librerías basadas en CUDA
- 5. Alternativas a NVIDIA/CUDA
- 6. Conclusiones
- 7. Bibliografía



2.5. Modelo de programación Eiemplo 1: Suma de vectores

Compilar ejemplo:

make

Ejecutar ejemplo:

```
./vectorAdd
[Vector addition of 4096 elements]
Copy input data from the host memory to the CUDA device
CUDA kernel launch with 16 blocks of 256 threads
Copy output data from the CUDA device to the host memory
Test PASSED
Done
```

Editar ejemplo:

vim|joe vectorAdd.cu



2.5. Modelo de programación Ejemplo 1: Suma de vectores

```
/* CUDA kernel device code */
global void vectorAdd(const float *A, const float *B, float *C, int
  numElements)
  int i = blockDim.x * blockIdx.x + threadIdx.x;
  if (i < numElements)</pre>
           C[i] = A[i] + B[i];
/* Llamada código paralelo desde código CPU */
int numElements = 4096;
int threadsPerBlock = 256;
int blocksPerGrid = (numElements + threadsPerBlock - 1) / threadsPerBlock;
vectorAdd<<<br/>vectorAdd<<<br/>foliation threadsPerBlock>>>(d A, d B, d C, numElements);
```

2.5. Modelo de programación Eiemplo 1: Suma de vectores

Esquema general de una aplicación con CUDA (vista desde CPU):

Reservar memoria en la GPU

```
err = cudaMalloc((void **)&d_A, size);
```

Mover datos desde memoria del host a memoria de la GPU

```
err = cudaMemcpy(d A, h A, size, cudaMemcpyHostToDevice);
```

Ejecutar uno o más kernels

```
vectorAdd<<<br/>vectorAdd<<<<br/>blocksPerGrid, threadsPerBlock>>>(d A,d B,d C,numElements);
```

- La CPU se pone a realizar otras tareas
- Mover datos desde memoria de la GPU a memoria del host

```
err = cudaMemcpy(h_C, d_C, size, cudaMemcpyDeviceToHost);
```

Liberar memoria de la GPU

```
err = cudaFree(d_A);
```

Resetear la GPU



Contenidos

- 1. Introducción
- 2. Arquitectura y programación de CUDA
 - 1. Arquitectura hardware y software
 - 2. Modelo de Memoria
 - 3. Ejemplo 0: device_query
 - 4. Modelo de Ejecución
 - 5. Modelo de Programación
 - 1. Ejemplo 1: suma de matrices
 - 2. Ejemplo 2: template
 - 3. Ejemplo 3: reducción
- 3. Optimización y depuración de código
- 4. Librerías basadas en CUDA
- 5. Alternativas a NVIDIA/CUDA
- 6. Conclusiones
- 7. Bibliografía



2.5. Modelo de programación Ejemplo 2

Compilar ejemplo:

make

Ejecutar ejemplo:

```
./cuda_template -gsx=X -gsy=Y -bsx=X -bsy=Y
```

Editar ejemplo:

```
vim|joe cuda_template.cu
vim|joe cuda_template_kernel.cu
```

2.5. Modelo de programación Eiemplo 2

Código del kernel

```
constant int constante d[CM SIZE];
global void foo(int *gid d)
   extern shared int shared mem[];
   int blockSize = blockDim.x * blockDim.y;
   int tidb = (threadIdx.y * blockDim.x + threadIdx.x);
   int tidg=(blockIdx.y * gridDim.x * blockSize + blockIdx.x * blockSize + tidb);
   shared mem[tidb] = gid d[tidg];
   syncthreads();
   shared mem[tidb] = (tidg + constante d[tidb%CM SIZE]);
   syncthreads();
  gid d[tidg] = shared mem[tidb];
```

Código secuencial en la CPU

```
foo<<<grid, block, shared_mem_size>>>(gid_d);
```



2.5. Modelo de programación Eiemplo 2

- Esquema general de un kernel (1/2):
 - Calcular GID a partir de BID y TID

```
int blockSize = blockDim.x * blockDim.y;

// global thread ID in thread block
int tidb = (threadIdx.y * blockDim.x + threadIdx.x);

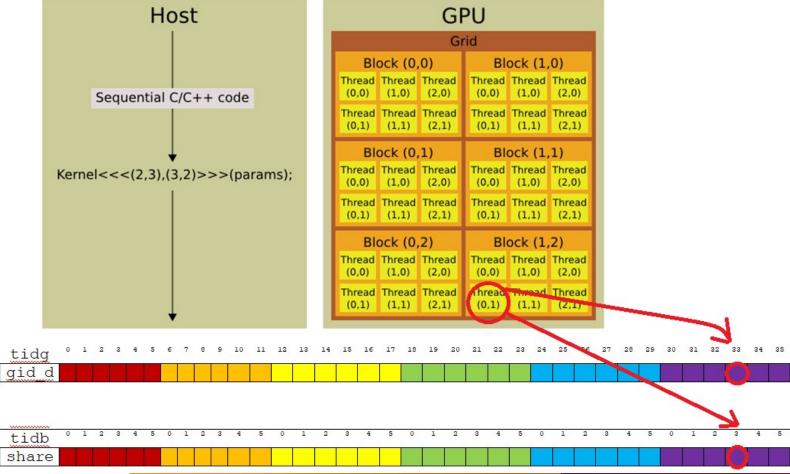
// global thread ID in grid
int tidg = (blockIdx.y * gridDim.x * blockSize + blockIdx.x * blockSize + tidb);
```



2.5. Modelo de programación Ejemplo 2

Calcular GID a partir de BID y TID

```
int blockSize = blockDim.x * blockDim.y
int tidb=(threadIdx.y * blockDim.x + threadIdx.x);//threadID in thread block
int tidg=(blockIdx.y * gridDim.x * blockSize + blockIdx.x * blockSize + tidb);//threadID in grid
```



2.5. Modelo de programación Ejemplo 2

Esquema general de un kernel (2/2):

- Mover datos desde memoria global → memoria compartida
 - shared_mem[tidb] = gid_d[tidg];
- Sincronizar los threads del mismo bloque (opcional)
 - __syncthreads();
- Procesar los datos en memoria compartida
 - shared_mem[tidb] = (tidg + constante_d[...]);
- Sincronizar los threads del mismo bloque (opcional)
 - __syncthreads();
- Mover datos desde memoria compartida → memoria global
 - gid_d[tidg] = shared_mem[tidb];



Contenidos

- 1. Introducción
- 2. Arquitectura y programación de CUDA
 - 1. Arquitectura hardware y software
 - 2. Modelo de Memoria
 - 3. Ejemplo 0: device_query
 - 4. Modelo de Ejecución
 - 5. Modelo de Programación
 - 1. Ejemplo 1: suma de matrices
 - 2. Ejemplo 2: template
 - 3. Ejemplo 3: reducción
- 3. Optimización y depuración de código
- 4. Librerías basadas en CUDA
- 5. Alternativas a NVIDIA/CUDA
- 6. Conclusiones
- 7. Bibliografía



Compilar ejemplo:

make

Ejecutar ejemplo:

```
./cuda_vectorReduce -n=N -bsx=X
```

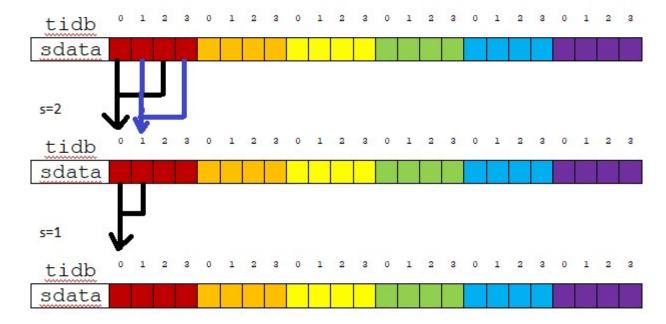
Editar ejemplo:

```
vim|joe cuda_vectorReduce.cu
vim|joe cuda_vectorReduce_kernel.cu
```



```
global void vectorReduce(float *vector d, float *reduce d, int n)
extern shared int sdata[];
unsigned int tidb = threadIdx.x; // thread ID in thread block
unsigned int tidg = blockIdx.x * blockDim.x + threadIdx.x; // thread ID in grid
// load shared memory
sdata[tidb] = (tidg < n) ? vector d[tidg]: 0;</pre>
 syncthreads();
// perform reduction in shared memory
for (unsigned int s = blockDim.x/2; s > 0; s >>= 1) {
  if (tidb < s)
    sdata[tidb] += sdata[tidb + s];
    syncthreads();
// write result for this block to global memory
if (tidb == 0)
  reduce d[blockIdx.x] = sdata[0];
```

```
// perform reduction in shared memory
for(unsigned int s = blockDim.x/2; s > 0; s >>= 1) {
  if (tidb < s)
    sdata[tidb] += sdata[tidb + s];
    __syncthreads();
}</pre>
```



```
// execute the kernel
vectorReduce<<<grid, block, block.x * sizeof(float)>>>(vector d, reduce d, n);
cudaMemcpy(reduce_h, reduce_d, grid.x * sizeof(float), cudaMemcpyDeviceToHost);
//compute final stage
for(int i = 1; i < grid.x; i++)
    reduce h[0] += reduce h[i];
```



Código del kernel

(una posible alternativa reducción final atómica: evita etapa final de reducción en CPU)

```
// write result for this block to global memory + reduction

if (tidb == 0) {
   atomicAdd(reduce_d,sdata[0]); // Compute Capability ≥ 1.1
}
```