

Universidade Federal de Ouro Preto

Augusto Henrique Vieira Dias – 15.1.4005

Arquitetura de Computadores

Questão 1 – Dê exemplos de aparelhos que utilizam ISA RISC.

Embarcados de pequeno porte, servidores, celulares high-end, etc. Isso se deve à flexibilidade que o projeto possui.

Questão 2 – Explique o que é o projeto RISC-V.

O ISA RISC-V é um conjunto de instruções moderno e de alta qualidade para computadores de propósito geral. Foi desenvolvido com base em uma série de outros projetos acadêmicos de design de computadores. Produzido pela Computer Science Division na Universidade da Califórnia, Berkeley, é um conjunto limpo, modular, com inteiros baseados em 32, 64 e 128 bits e várias opções de extensão de instruções como ponto-flutuante e multiplicadores.

Questão 3 – RISC-V é usado apenas para projeto acadêmico?

Não. O propósito do RISC-V é criar um conjunto de instruções ‘universal’, open-source, provendo tudo que é necessário para suportar projetos comerciais. Já é utilizado em indústrias de grande porte como Google, Mellanox e Oracle, além dos grandes centros acadêmicos.

Questão 4 – Quais são as extensões oficiais do RISC-V ditas em aula e qual o propósito de cada uma?

Extensão M: Usada para multiplicação e divisão de números inteiros;

Extensão A: Operações de memória atômica, reserva de carga/ armazenamento condicional;

Extensão F: Ponto flutuante de precisão simples (32 bits);

Extensão D: Ponto flutuante de dupla precisão (64 bits). Requer extensão F;

Extensão Q: Ponto flutuante de quarta precisão (128 bits). Requer extensão D e F;

Extensão C: Instruções inteiras compactadas. Reduz o tamanho para 16 bits;

Questão 5 – É possível adicionar minha própria extensão, cujo nome é extensaoUFOP ao projeto?

Sim.

Questão 6 - Quantos registradores o RISC-V possui e quais são eles? Esse número pode ser alterado?

RISC-V possui 32 registradores inteiros, e 32 registradores opcionais para ponto flutuante. Os registradores opcionais de ponto flutuante são incluídos junto com o pacote de extensão de operações de ponto flutuante. Também existe uma variante de pequeno porte do RISC-V com só 16 registradores inteiros.

Questão 7 - Cite duas otimizações realizadas no projeto do RISC-V.

Fixar posição dos bits mais significativos e melhorar a disposição de bits para reduzir o número de multiplexadores na implementação do chip.

Questão 8 - RISC-V possui operações de multiplicação com acesso direto à memória principal?

Não possui carry de operações multiplicação e divisão (operações complicadas).

Questão 9 - Qual é o propósito de utilizar a extensão C?

Não há adição de funções com a extensão C, ela apenas codifica as instruções inteiras para economia de espaço, reduzindo o tamanho do footprint. Através de sistemas embarcados reduz-se o tamanho do código binário, energia e custos.

Questão 10 - Existe alguma diferença entre os formatos de operações do RV32I, RV64I e a Extensão C?

RV32I: Espaço de endereço de 32 bits e instruções de número inteiro.

RV64I: Espaço de endereço de 64 bits e instruções de número inteiro, juntamente com várias instruções de inteiros de 32 bits;

Extensão C: Instruções inteiras compactadas. Reduz o tamanho para 16 bits;

Questão 11 - RISC-V possui o condicional if? Como ele realiza suas instruções de condição?

Não, os jumps condicionais detêm os operandos de comparação.

Questão 12 - Observando as posições dos registradores na tabela de formato de instruções, por que eles estão situados na mesma posição em todas os formatos?

Manter rd, rs1 e rs2 na mesma posição facilita a decodificação. O final da instrução sempre contém imediatos.

Questão 13 - Qual a diferença das instruções jump e jump and link?

Um contém endereço de retorno (jump and link), o outro não (jump).

Questão 14 - O que é o Rocket-Chip e quantos estágios ele possui?

Rocket Chip permite gerar diferentes configurações de System-on-a-chip (todos os componentes de um computador/sistema eletrônico, em um circuito integrado). As configurações operam em linguagem Chisel e possuem parâmetros que podem ser alterados de forma livre, o que permite selecionar o que quer-se gerar como chip. Por sua vez, o Rocket Chip é formado por vários submódulos:

Chisel: Linguagem HDL para desenvolvimento de RTL;

Rocket: Código-fonte dos cores e caches do Rocket;

Dramsim2: Simulador de tempos de acesso à DRAM;

Questão 15 - Explique sucintamente como Rocket-Chip é utilizado.

O uso do Rocket-Chip SoC Generator está relacionado à geração de blocos, cores, que incluem caches privadas e itens externos, como caches compartilhadas, mecanismo de DMA e controladores de memória necessários, unindo todas as peças em uma só.