

Questionário

Todas as respostas sem referência foram respondidas com base no material de transparências de aula.

1. Dê exemplos de aparelhos que usam ISA RISC

R: Smartphones Samsung®, com processadores Exynos [1], baseados na arquitetura ARM (Advanced RISC Machine) e Consoles Sony Playstation®Vita, com processadores ARM Cortex [2].

2. Explique o que é o projeto RISC-V

R: Um projeto de conjunto de instruções para computador de propósito geral, cujo objetivo é ser universal e livre para qualquer tipo de uso.

3. RISC-V é utilizado só para uso acadêmico?

R: Não, também há grande aceitação no mercado de semicondutores, como exemplificado na questão 1.

4. Quais são as extensões oficiais do RISC-V ditas em aula e qual o propósito de cada uma?

R:

- i) Multiplicação (M): adiciona instruções de multiplicação, divisão e resto.
- ii) Sincronização (A): adiciona instruções visando consistência e atomicidade da operação
- iii) Ponto Flutuante: simples (F), dupla (D) e quádrupla (Q). F é pré-requisito para D que é pré-requisito pra Q. Juntas adicionam regras de precisão de ponto flutuante.
- iv) Compressão de tamanho de código (C): não adiciona nenhuma instrução, mas codifica as instruções inteiras para economizar espaço.

5. É possível adicionar minha própria extensão, cujo nome é extensaoUFOP ao projeto?

R: Sim, Além de suportar o desenvolvimento padrão de programas de propósito geral, outro objetivo do RISC-V é fornecer uma base para extensões e aceleradores personalizados [3].

6. Quantos registradores o RISC-V possui e quais são eles? Esse número pode ser alterado?

R: RISC-V possui 32 registradores inteiros, e 32 registradores opcionais para ponto flutuante. Também existe uma variante RISC-V com 16 registradores inteiros e sua memória possui endereçamento de 1 byte. Este número não pode ser alterado.

7. Cite duas otimizações realizadas no projeto do RISC-V.

R: Colocar os bits mais significantes numa posição fixa e Disposição de bits para reduzir o número de multiplexadores no CPU.

8. **RISC-V possui operações de multiplicação com acesso direto à memória principal?**
R: Não. Assim como todos os outros design de RISCs, RISC-V é uma máquina load-store. Isso quer dizer que somente estas duas instruções acessam a memória principal. Todas as operações lógico-aritméticas ocorrem entre registradores.
9. **Qual é o propósito de utilizar a extensão C?**
R: Codificar instruções inteiras para economizar espaço
10. **Existe alguma diferença entre os formatos de operações do RV32I, RV64I e a Extensão C?**
R: Não, RV32I utiliza espaços de endereço de 32 bits, enquanto RV64I utiliza de 64 bits e a extensão C comprime para usar 16 bits, mas apesar dessa diferença seus formatos de operação são idênticos.
11. **RISC-V possui o condicional if? Como ele realiza suas instruções de condição?**
R: RISC-V, intencionalmente, não possui códigos condicionais, nem mesmo bit de carry. Através de operandos de comparação dentro dos jumps condicionais.
12. **Observando as posições dos registradores na tabela de formato de instruções, por que eles estão situados na mesma posição em todas os formatos?**
R: É um método para facilitar a decodificação
13. **Qual a diferença das instruções jump e jump and link?**
R: O jump and link é um jump com um endereço de retorno.
14. **O que é o Rocket-Chip e quantos estágios ele possui?**
R: Rocket Chip é um gerador parametrizado SoC escrito em linguagem Chisel. Possui 64-bit pipeline com 5 estágios em ordem [4].
15. **Explique sucintamente como Rocket-Chip é utilizado.**
R: Tal gerador é disponibilizado principalmente para todos os desenvolvedores de sistema embarcados. Pessoas que necessitam mais que só uma utilização do produto, ou seja, o desenvolvimento, a modificação deste. Assim, para cada tipo de requisito, deve-se procurar seu respectivo parâmetro de configuração. Por exemplo, caso queria somente construir um RISC-V deve-se olhar para os parâmetros do Chisel. Para desenvolver um novo tipo de acelerador, deve-se estudar também o nível de configurações do RoCCIO [4].

Referências

- [1] Guia: conheça os principais processadores de smartphones do momento. <https://canaltech.com.br/analise/mobile/guia-conheca-os-principais-processadores-de-smartphones-do-momento-6733/>. Acessado em 28-01-2017.
- [2] Especificações do PlayStation Vita. <http://br.playstation.com/psvita/tech-specs/>. Acessado em 28-01-2017.
- [3] Andrew Waterman, Yunsup Lee, David A. Patterson, and Krste Asanovic. The Risc-v Instruction Set Manual, Volume i: User-Level ISA, Version 2.0. page 55, 2014.
- [4] Rodolfo Labiapari Mansur. Rocket Chip como SoC Generator in Chisel. *Laboratório iMobilis*, 2016.