



UFOP

Universidade Federal de Ouro Preto

Patrick Moreira Rosa 15.2.4141
Arquitetura de Computadores

Questão 1 - Dê exemplos de aparelhos que utilizam ISA RISC.

Seu projeto é modelado para ser útil nos dispositivos computacionais mais modernos que vão desde projetos embarcados de pequeno porte até servidores, celulares high-end.

Questão 2 - Explique o que é o projeto RISC-V.

RISC-V é um ISA open-source desenvolvido por profissionais, professores e voluntários entusiastas no ramo de Arquiteturas de Computadores. o ISA RISC-V é um moderno e de alta qualidade conjunto de instruções para Computador de Propósito Geral. Foi desenvolvido com base em uma série de outros projetos acadêmicos de design de computadores. Foi produzido pela Computer Science Divison na Universidade da Califórnia, Berkeley. É um conjunto limpo, modular, com inteiros baseados em 32, 64 e 128 bits e várias opções de extensão de instruções como ponto-flutuante, multiplicadores, etc.

Questão 3 - RISC-V é utilizado só para uso acadêmico?

Não. A meta do projeto RISC-V é criar um conjunto de instruções 'universal', que é livre e aberto para todos os usuários, provendo tudo que é necessário para suportar perfeitamente qualquer projeto comercial. Em contraste com a maioria dos ISA disponíveis atualmente, RISC-V é disponibilizado livremente para todos usarem bem como quiserem. Já é utilizado em indústrias de grande porte como Google, Mellanox e Oracle, além dos grandes centros acadêmicos.

Questão 4 - Quais são as extensões oficiais do RISC-V ditas em aula e qual o propósito de cada uma?

Extensão M: Usada para multiplicação e divisão de números inteiros;

Extensão A: Operações de memória atômica, reserva de carga/ armazenamento condicional;

Extensão F: Ponto flutuante de precisão simples (32 bits);

Extensão D: Ponto flutuante de dupla precisão (64 bits). Requer extensão F;

Extensão Q: Ponto flutuante de quarta precisão (128 bits). Requer extensão D e F;

Extensão C: Instruções inteiras compactadas. Reduz o tamanho para 16 bits;

Questão 5 - É possível adicionar minha própria extensão, cujo nome é extensaoUFOP ao projeto?

Sim. É possível.

Questão 6 - Quantos registradores o RISC-V possui e quais são eles? Esse número pode ser alterado?

RISC-V possui 32 registradores inteiros, e 32 registradores opcionais para ponto



Universidade Federal de Ouro Preto

Patrick Moreira Rosa 15.2.4141
Arquitetura de Computadores

flutuante. Os registradores opcionais de ponto flutuante são incluídos junto com o pacote de extensão de operações de ponto flutuante. Também existe uma variante de pequeno porte do RISC-V com só 16 registradores inteiros.

Questão 7 - Cite duas otimizações realizadas no projeto do RISC-V.

Colocar os bits mais significantes numa posição fixa e a disposição de bits para reduzir o número de multiplexadores no chip em sua implementação.

Questão 8 - RISC-V possui operações de multiplicação com acesso direto à memória principal?

Não possui carry de operações aritméticas complicadas (multiplicação e divisão).

Questão 9 - Qual é o propósito de utilizar a extensão C?

A última extensão C não adiciona nenhuma outra função, mas, ao invés disso, codifica as instruções inteiras para salvar espaço e com isso reduzir o tamanho do footprint. O propósito de reduzir o tamanho do código binário, energia e custo para pequenos computadores, é visando sistemas embarcados.

Questão 10 - Existe alguma diferença entre os formatos de operações do RV32I, RV64I e a Extensão C?

RV32I: Espaço de endereço de 32 bits e instruções de número inteiro.

RV64I: Espaço de endereço de 64 bits e instruções de número inteiro, juntamente com várias instruções de inteiros de 32 bits;

Extensão C: Instruções inteiras compactadas. Reduz o tamanho para 16 bits;

Questão 11 - RISC-V possui o condicional if? Como ele realiza suas instruções de condição?

Não. Foram construídos operandos de comparação dentro dos jumps condicionais.

Questão 12 - Observando as posições dos registradores na tabela de formato de instruções, por que eles estão situados na mesma posição em todas os formatos?

É possível ver que rd, rs1 e rs2 estão na mesma posição. Isso é um método para facilitar a decodificação. Imediatos estão sempre no final da instrução;

Questão 13 - Qual a diferença das instruções jump e jump and link?

Jump and Link é um jump com endereço de retorno, já Jump não contém endereço de retorno.



Universidade Federal de Ouro Preto

Patrick Moreira Rosa 15.2.4141
Arquitetura de Computadores

Questão 14 - O que é o Rocket-Chip e quantos estágios ele possui?

Rocket Chip permite gerar diferentes configurações de System-on-a-chip (todos os componentes de um computador/sistema eletrônico, em um circuito integrado). Essas configurações são especificadas por meio de parâmetros em linguagem Chisel que podem ser alterados livremente e com isso, pode-se selecionar o que quer gerar como chip. Rocket Chip é formado por vários submódulos: Chisel: Linguagem HDL para desenvolvimento de RTL; Rocket: Código-fonte dos cores e caches do Rocket; Dransim2: Simulador de tempos de acesso à DRAM; Entre outros.

Questão 15 - Explique sucintamente como Rocket-Chip é utilizado.

Com o Rocket Chip SoC Generator é possível gerar blocos como um core (Rocket) incluindo suas caches privadas além de itens que ficam na parte externa como caches compartilhadas, mecanismo de DMA e todo o controlador de memória necessário aglutinando todas estas peças numa única ao final do processo.