El Temporizador 555

Author Belmont

Introducción

El temporizador 555 es un dispositivo versátil y muy utilizado, porque puede ser configurado de dos modos distintos, bien como multivibrador monoestable o como multivibrador astable (oscilador). Un multivibrador astable no tiene estados estables y varía (oscila), por tanto, una y otra vez entre dos estados inestables, sin utilizar un circuito de disparo externo.

Diagrama de bloques funcional

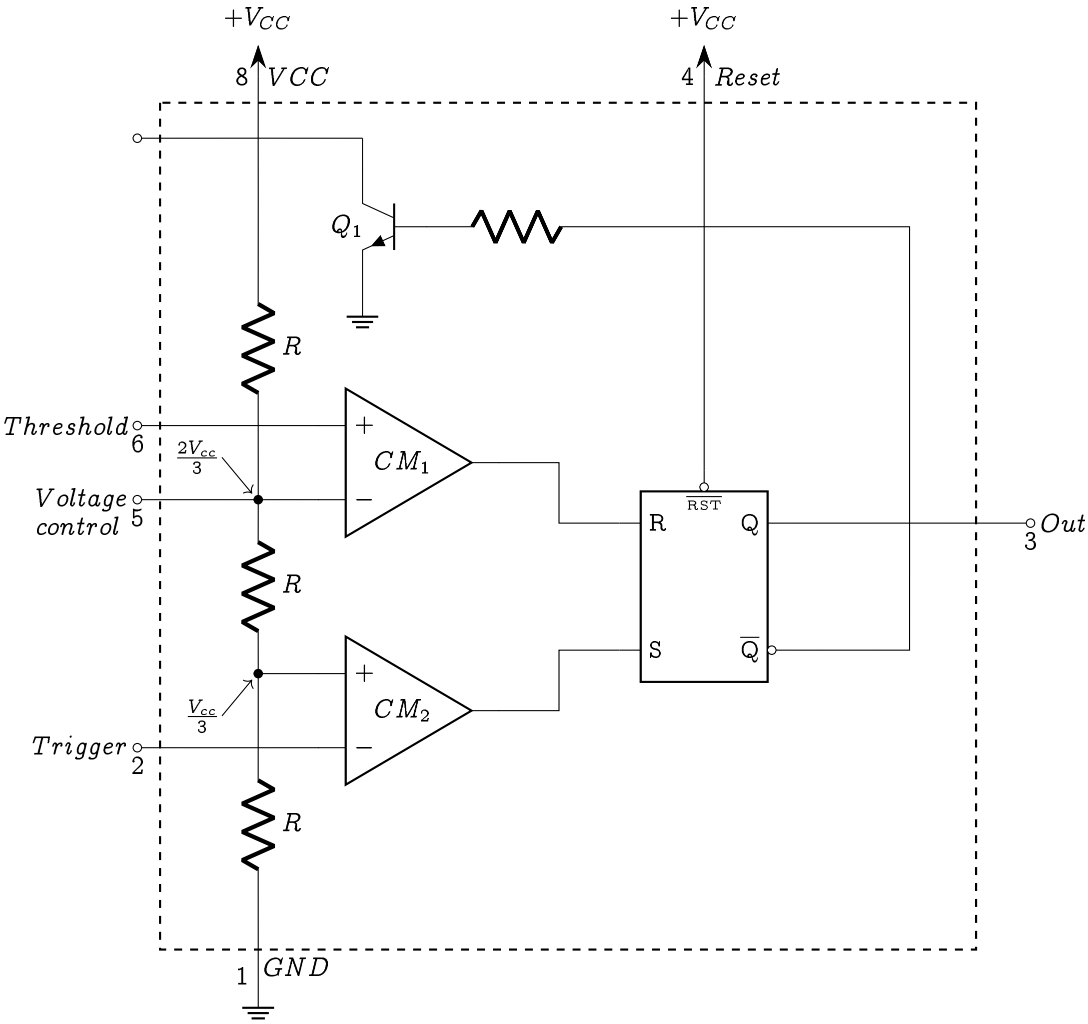


Figura 1: Diagrama de bloques interno del integrado 555

Funcionamiento básico

El diagrama de bloques del 555 se muestra en la figura 1, el *timer* consiste de dos comparadores CM_1 y CM_2, un latch RS, un transistor de descarga Q_1 y una red divisora de voltaje.

El comparador

Los comparadores son dispositivos cuyas salidas permanecen a nivel $ALTO$ o 1 lógico cuando la tensión de entrada positiva $(+)$ es mayor que la tensión de entrada negativa $(-)$ y permanece a un nivel $BAJO$ o 0 lógico cuando la tensión de entrada negativa $(-)$ es mayor que la tensión de entrada positiva $(+)$. Matemáticamente, el voltaje de salida de un comparador está dado por:

$$V_o = \begin{cases} +V_{cc}\,(1 \text{ lógico}), & V_1 > V_2 \\ -V_{cc}\,(0 \text{ lógico}), & V_1 < V_2 \end{cases} = \begin{cases} +V_{cc}\,(1 \text{ lógico}), & V_1 > V_2 \\ GND \,=\, 0\,\mathrm{V}\,(0 \text{ lógico}), & V_1 < V_2 \end{cases} \tag{1}$$

De la ecuación 1, el primer caso es cuando se alimenta al comparador con fuentes bipolares, por ejemplo $\pm 15\,\mathrm{V}$, el segundo caso es cuando se usa una fuente simple, por ejemplo $+5\,\mathrm{V}$.

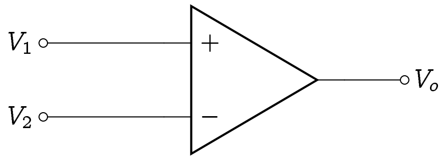


Figura 2: Símbolo de un comparador

Divisor de tensión

El divisor de voltaje del circuito de la figura 1 y que se muestra nuevamente en la figura 3, está compuesto por tres resistencias, las cuales establecen el voltaje en la terminal inversora de CM_1 a $\frac{2V_{cc}}{3}$ y un voltaje en la terminal no inversora de CM_2 de $\frac{V_{cc}}{3}$

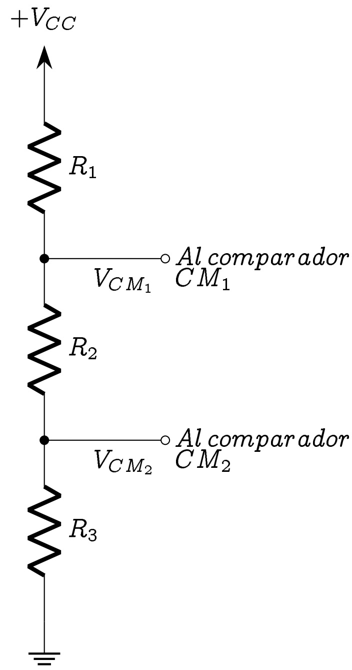


Figura 3: Red divisora de voltaje que establece el voltaje en los terminales de entrada de los comparadores.

El voltaje a través de R_3 establece un voltaje de $\frac{V_{cc}}{3}$ en la terminal positiva del comparador CM_2, para comprobarlo, usamos el principio de división de voltaje obteniendo:

$$V_{CM_2} = \frac{R_3}{R_1 + R_2 + R_3} V_{CC} \tag{2}$$

Asumiendo que $R_1 = R_2 = R_3 = R$ (como es el caso del 555 el cual tiene tres resistores internos de igual valor), de la ecuación (2) obtenemos

$$V_{CM_2} = \frac{R}{3R} V_{CC} = \frac{1}{3} V_{CC} \tag{3}$$

Ahora, el voltaje a través de la terminal negativa del comparador CM_1 está dado por

$$V_{CM_1} = \frac{R_2 + R_3}{R_1 + R_2 + R_3} V_{CC} \tag{4}$$

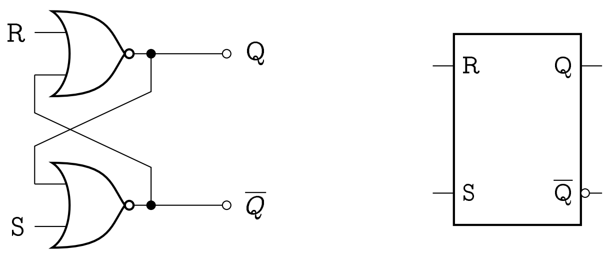
De manera similar, si asumimos que las tres resistencias tienen valores idénticos, entonces:

$$V_{CM_1} = \frac{2R}{3R} V_{CC} = \frac{2}{3} V_{CC} \tag{5}$$

Latch SR

Los circuitos secuenciales tienen la propiedad de que la salida depende no sólo del estado presente de su entrada, sino también de la secuencia pasada de sus entradas. En efecto, estos circuitos deben ser capaces de "recordar" la historia pasada de sus entradas con el fin de producir la salida presente. Los latches y flip-flops son dispositivos de memoria comúnmente usados en circuitos secuenciales. La principal diferencia entre un latch y un flip-flop es que lo latches no tienen entradas de reloj. Así, reservamos el término flip-flop sólo a aquellos dispositivos de memoria que cambian el estado de su salida en respuesta a una señal de reloj y no en respuesta a los datos de entrada.

El circuito de memoria más simple es el latch SR, se forma retroalimentando dos compuertas NOR como se muestra en el circuito de la siguiente figura. Sus dos entradas están etiquetadas como S (Set) y R (Reset). Las salidas son etiquetadas como Q y $\bar{Q}$, enfatizando su complementariedad. Se considera que el latch está en estado de SET (es decir, almacenando un 1 lógico) cuando Q es alta y $\bar{Q}$ es bajo. Se considera que el latch está en estado de $RESET$ cuando sus estados están invertidos (Q en bajo y $\bar{Q}$ en alto).



R	S	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	*Not used*

(a) circuito (b) símbolo (c) Tabla de verdad

Figura 4: Latch SR

1 Circuito monoestable

Un circuito monoestable es un circuito generador de pulso no redisparable. Normalmente, su salida es 0, esto es, un nivel lógico bajo en el estado estable. Este circuito tiene sólo un estado estable. La configuración del circuito para una operación monoestable se muestra en la figura 5.

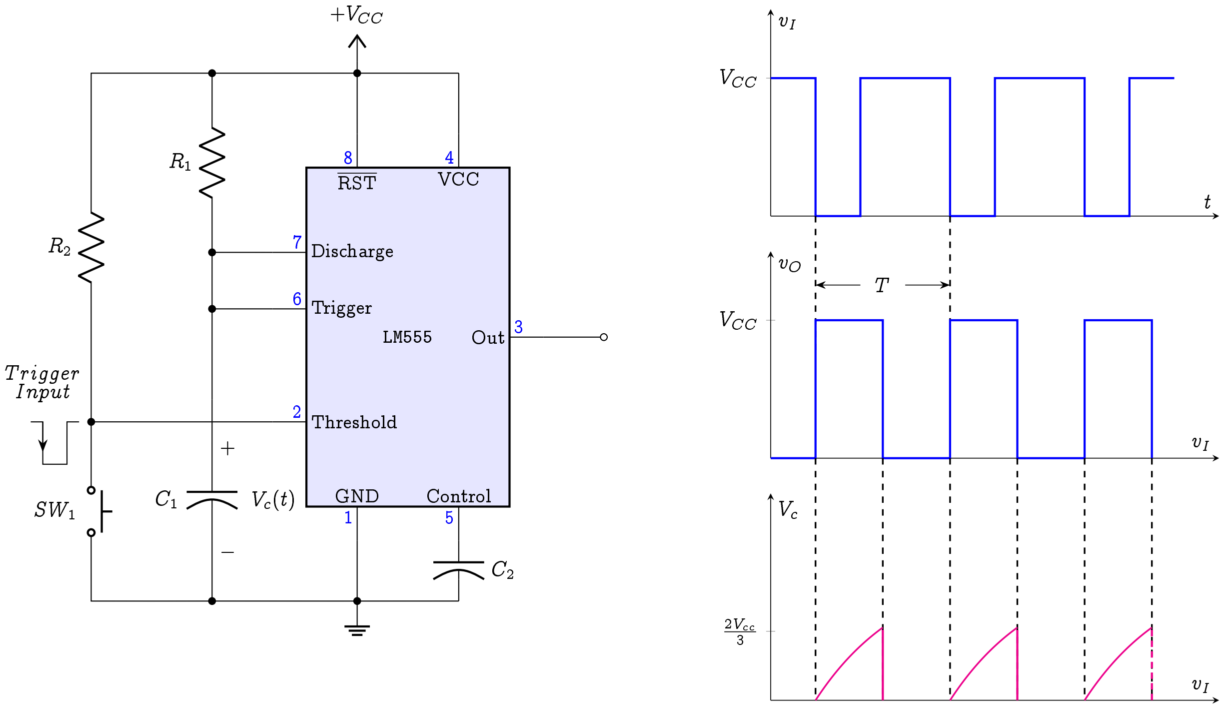


Figura 5: Símbolo de un comparador

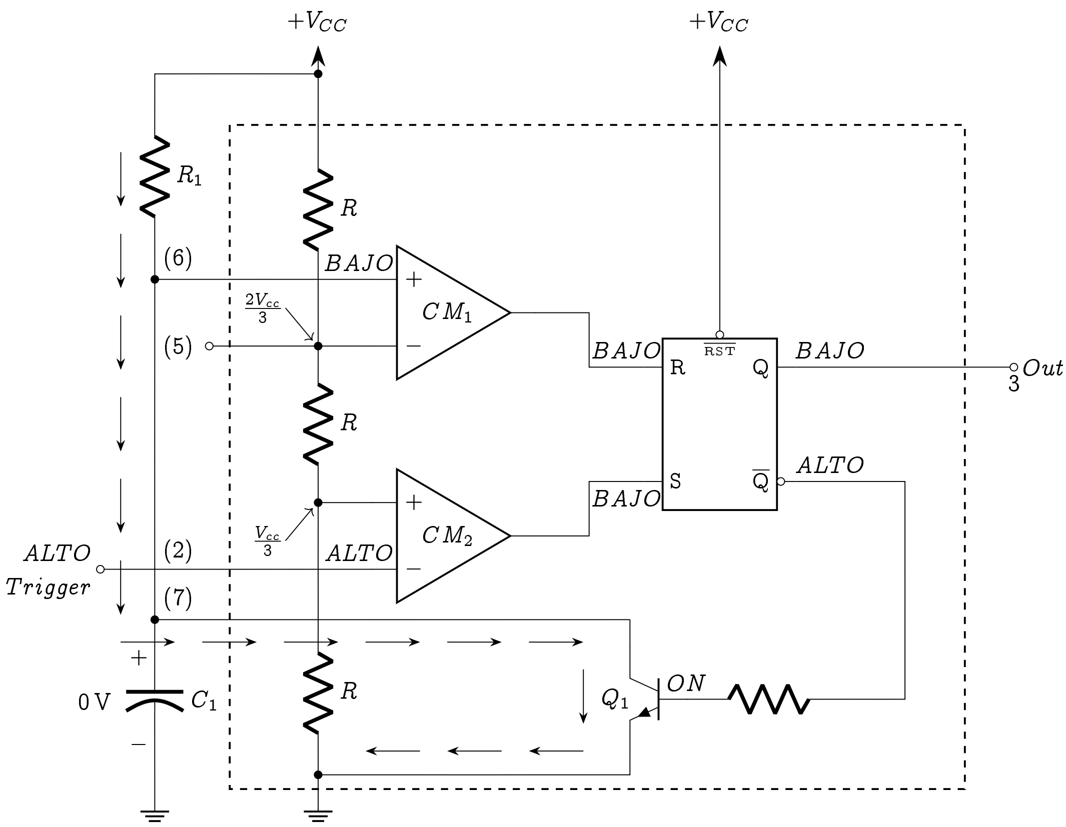


Figura 6: Estado del circuito antes de aplicar el pulso de disparo

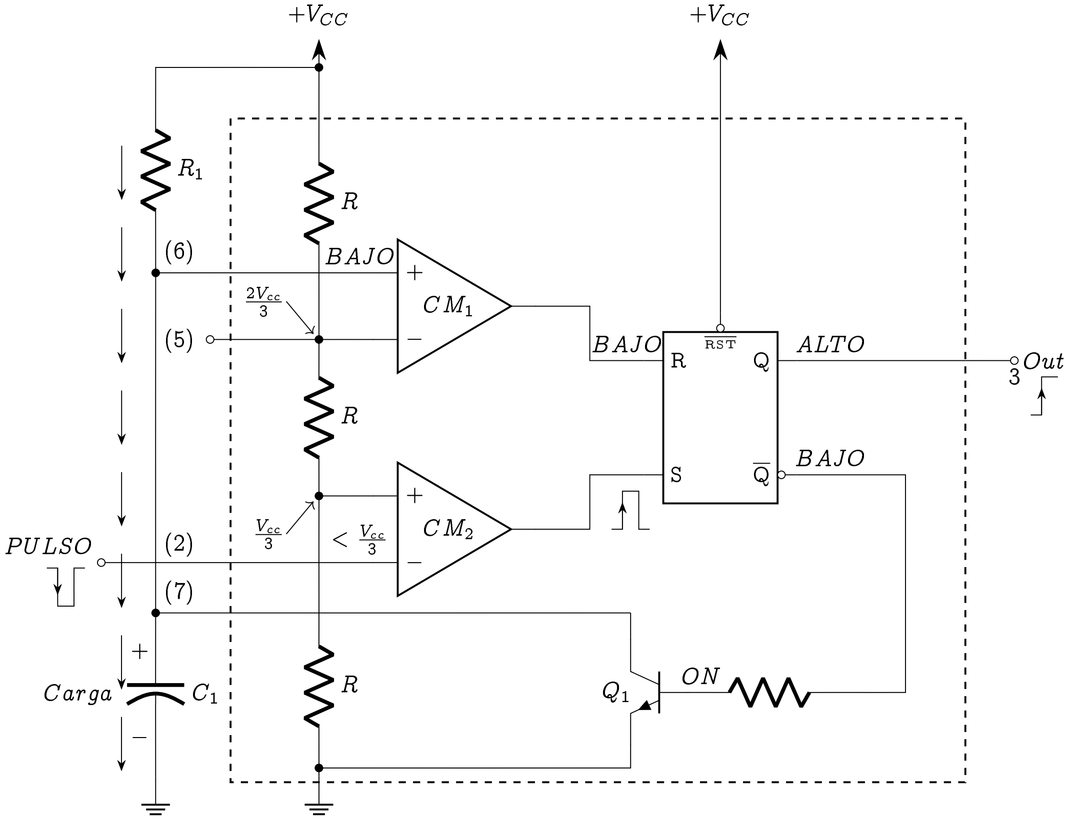


Figura 7: Estado del circuito cuando se aplica un pulso externo

Inicialmente el $Trigger$ (pin 2) está en alto. Antes de aplicar el impulso de disparo, la salida del 555 estará a un nivel $BAJO$ (figura 6). Asumiendo que el capacitor está inicialmente descargado (es decir, tiene un voltaje de 0 V al momento de alimentar el circuito), la salida del comparador $CM1_1$ enviará un estado $BAJO$ a la entrada R del latch ya que en su entrada inversora existirá un voltaje de $\frac{2V_{cc}}{3}$ (debido a la red divisora de voltaje formado por las tres resistencias internas) mientras que en la entrada no inversora habrá un voltaje de 0 V.

Por otro lado, en la entrada no inversora del comparador CM_2 habrá un voltaje de $\frac{V_{cc}}{3}$, mientras que en la entrada inversora de éste habrá un voltaje igual a V_{cc}. Esta combinación hace que el comparador envíe un nivel $BAJO$ a la entrada SET del latch RS.

Esta combinación $R = 0, S = 0$ hace que el latch guarde el estado de la salida anterior. Ya que se asume que el estado inicial cuando se alimenta el dispositivo es un estado bajo en la salida, entonces el latch recordará este estado y enviará un estado $BAJO$ en la salida Q.

La salida $\bar{Q}$ enviará un estado $ALTO$ a la base del transistor Q_1 haciendo que éste entre en la región de saturación (actuando como un interruptor cerrado) imposibilitando que el capacitor se cargue a través de la resistencia R_1.

Cuando el pulso externo v_I (pin 2) es $BAJO$ (es decir, cae por debajo de $\frac{V_{cc}}{3}$) (figura 7), en la salida del comparador CM_2 aparecerá un nivel $ALTO$, por lo tanto, la entrada S del latch recibirá un estado estado $ALTO$ durante el tiempo que dure en bajo la señal de disparo. En cuanto al comparador CM_1, éste no sufre cambio alguno, por lo tanto, la combinación de $R = 0, S = 1$ durante ese intervalo de tiempo en el que el pulso dura en bajo, el latch entrará en estado de SET.

Durante este estado, la salida Q del latch enviará un estado $ALTO$ en la salida de Q y un estado $BAJO$ en la salida $\bar{Q}$ haciendo que el transistor Q_1 entre en estado OFF, permitiendo así que el capacitor C_1 se cargue a través de la resistencia R_1 y la fuente de alimentación.

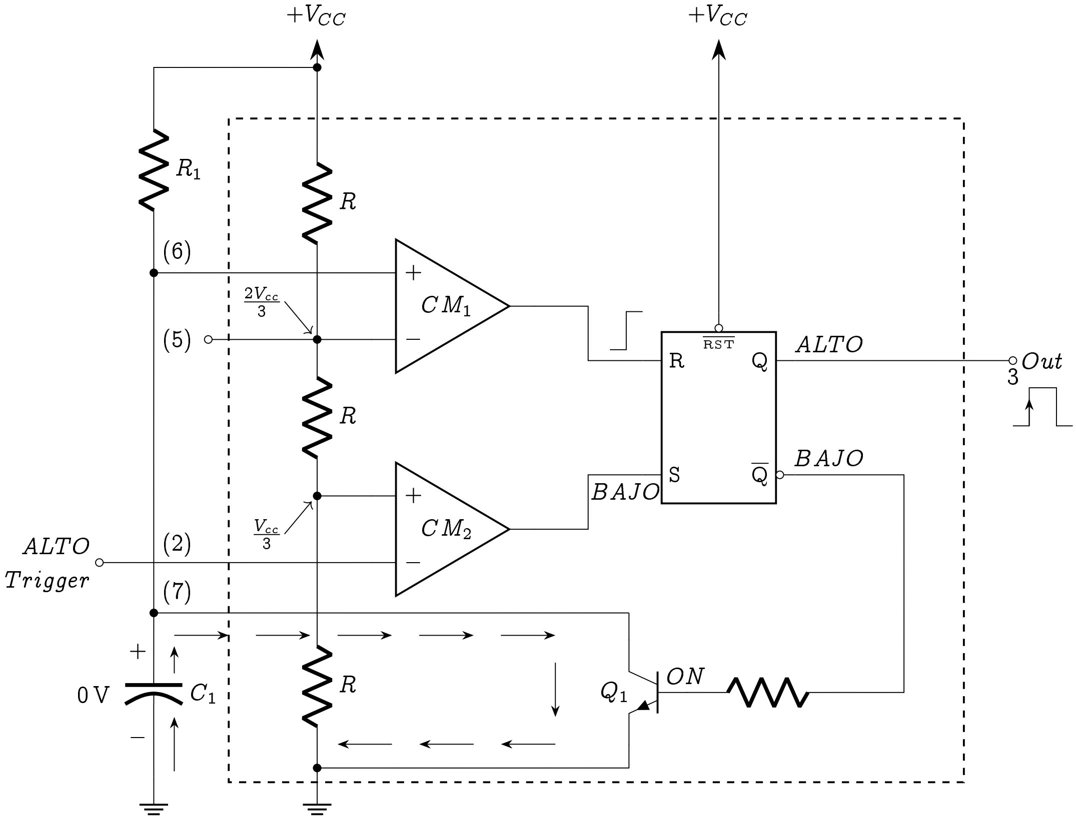


Figura 8: Estado del circuito antes de aplicar el pulso de disparo

Cuando el pulso externo v_I regrese a su estado natural, es decir, a un nivel $ALTO$ (figura 8), el comparador CM_2 enviará nuevamente a un estado $BAJO$ a la entrada S del latch. Esta combinación en sus entradas $R = 0, S = 0$ hace que el latch guarde su estado anterior (estado SET) por lo que el capacitor continua cargándose.

Cuando el capacitor sobrepasa el valor de $\frac{2V_{cc}}{3}$ el comparador CM_1 enviará un estado $ALTO$ a la entrada R del latch y el comparador CM_2 enviará un estado $BAJO$ (debido a que en la entrada no inversora aparece un voltaje de $\frac{V_{cc}}{3}$ y en la entrada inversora un voltaje de V_{cc} V). Esta combinación ($R = 1, S = 0$) hace que el latch entre en estado de $RESET$ enviando un estado $BAJO$ a la salida de Q del latch y haciendo que el transistor Q_1 entre nuevamente en estado de saturación descargando nuevamente el capacitor hasta un voltaje de 0 V.

La duración del tiempo del pulso t_p es determinada por la red R_1C_1 conectada externamente al temporizador 555. Al final del intervalo de tiempo t_p la salida automáticamente regresa a su estado estable (estado lógico bajo). La salida permanece así hasta que sea aplicado otro pulso negativo, entonces el ciclo se repite.

El tiempo en el cual la salida permanece en alto está dado por:

$$t_p = 1.1R_1C_1 \tag{6}$$

Cuando el voltaje en la terminal de $trigger$ está por debajo de $\frac{V_{cc}}{3}$, el capacitor de la red externa empieza a cargarse exponencialmente . Una vez que el voltaje en el capacitor esté por encima de $\frac{2V_{cc}}{3}$ la salida de CM_1 será $ALTA$. Como resultado, la salida Q del latch será reseteada a un nivel $BAJO$ activando el transistor en el modo de saturación y descargando así el condensador C_1.

Para llegar a la ecuación 6, basémonos en al red RC que se muestra a continuación

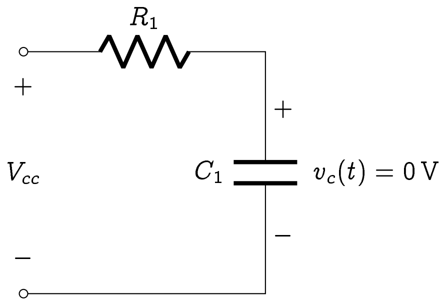


Figura 9: Estado del circuito antes de aplicar el pulso de disparo

El voltaje en el capacitor está dado por

$$v_c(t) = v(\infty) + [v(0) - v(\infty)]\, e^{-\frac{t}{\tau}} \tag{7}$$

Donde $v(0) = 0\,\mathrm{V}$ y $v(\infty) = V_{cc}$, así, al reemplazar estos valores en (7) obtenemos

$$v_c(t) = V_{cc} - V_{cc}e^{-\frac{t}{\tau}} \tag{8}$$

O

$$v_c(t) = V_{cc}(1 - e^{-\frac{t}{\tau}}) \tag{9}$$

La salida del multivibrador monoestable estará en $ALTO$ hasta que $v_c(t)$ esté por encima de $\frac{2V_{cc}}{3}$ en cuyo momento la salida de CM_1 pasará a un estado $ALTO$, reestableciendo el latch. La salida $\bar{Q}$ del latch pasará ahora a un estado $ALTO$ haciendo que el transistor Q_1 conduzca y permitiendo así la descarga del condensador, por lo tanto:

$$\begin{aligned}
\frac{2V_{cc}}{3} &= V_{cc}(1 - e^{-\frac{t}{\tau}}) \\
\frac{2}{3} &= 1 - e^{-\frac{t}{\tau}} \\
\frac{1}{3} &= e^{-\frac{t}{R_1C_1}} \\
\ln\left(\frac{1}{3}\right) &= -\frac{t}{R_1C_1} \\
\ln(1) - \ln(3) &= -\frac{t}{R_1C_1} \\
t_p &= R_1C_1\left[\ln(3) - \ln(1)\right]
\end{aligned}$$

O bien

$$t_p = R_1C_1\ln(3) \approx 1.1R_1C_1 \tag{10}$$

$$t_p = R_1C_1\ln(3) \approx 1.1R_1C_1 \tag{11}$$

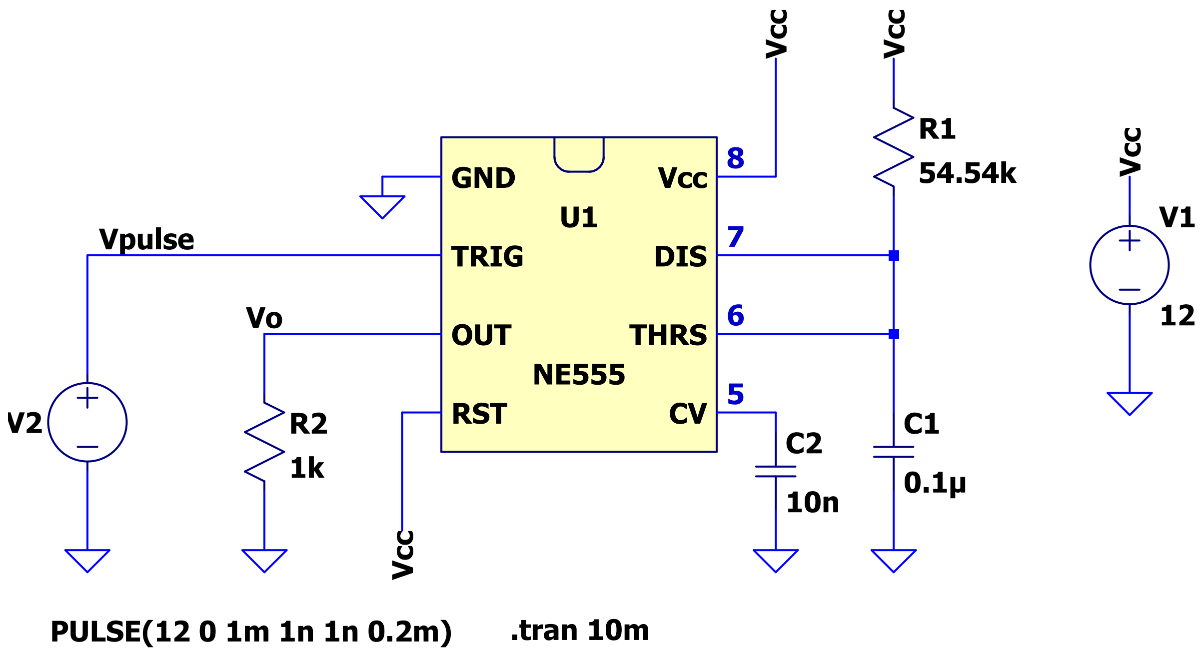
Ejemplo 1

Diseñe un circuito monoestable de manera que el pulso de salida tenga una duración de 6 ms.

Solución

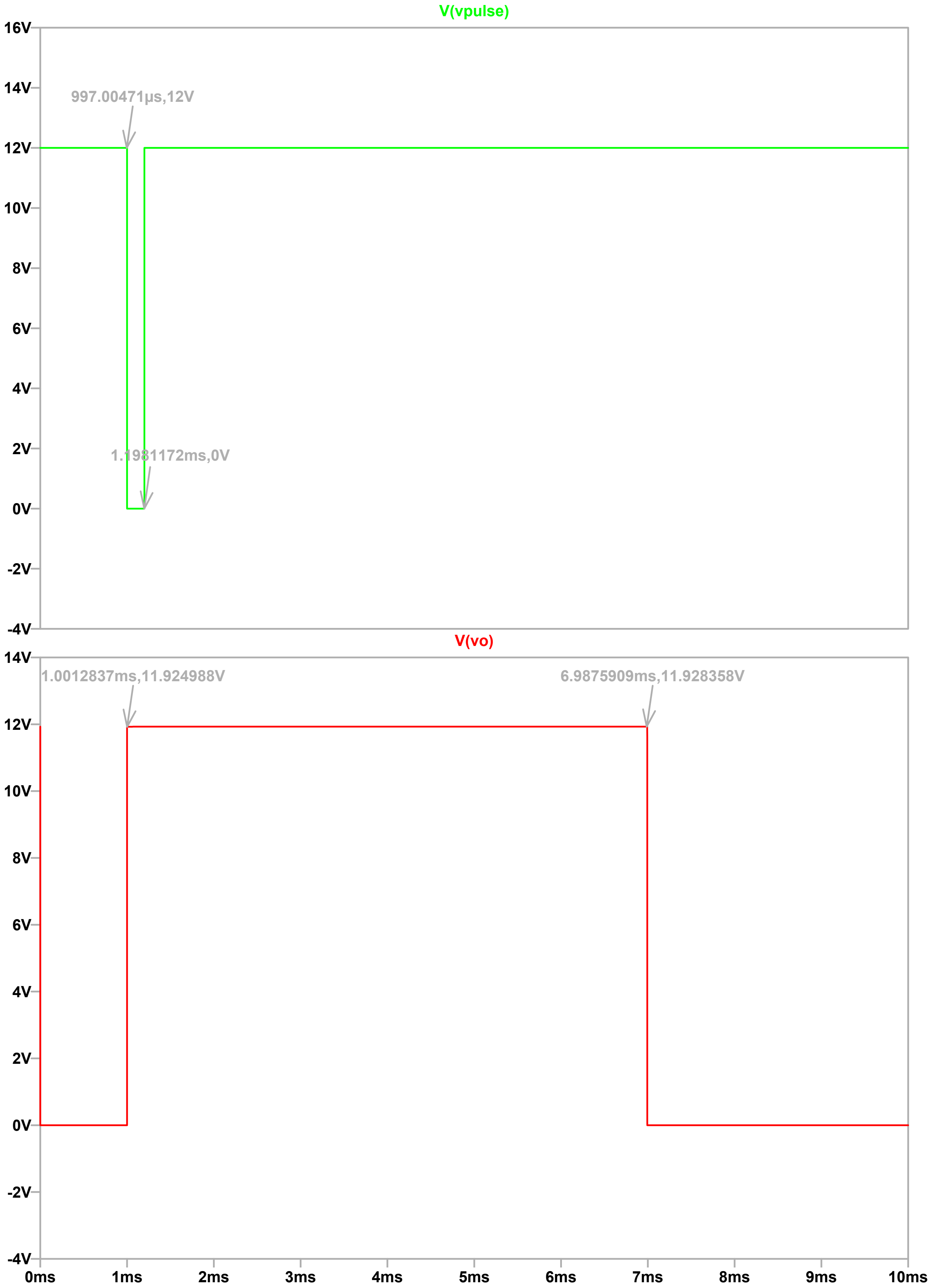
Para el diseño de este circuito seleccionamos un valor estándar para el capacitor C_1, por ejemplo $C_1 = 0.1\,\mu\text{F}$. Despejamos R_1 de la ecuación (11) para obtener

$$R_1 = \frac{t_p}{1.1C_1} = \frac{6\,\text{ms}}{(1.1)(0.1\,\mu\text{F})} = 54.54\,\text{k}\Omega$$



En la siguiente figura se muestra la gráfica del pulso de entrada (gráfica verde) y la señal de salida resultante (gráfica roja). Cada una de las gráficas tiene una serie de coordenadas (tiempo, voltaje). Para obtener el periodo de la señal de salida, simplemente restamos los dos periodos que se muestran, es decir:

$$t_p = 6.987\,590\,9\,\text{ms} - 1.001\,283\,7\,\text{ms} = 5.986\,307\,2\,\text{ms} \approx 6\,\text{ms}$$


V(vpulse)
16V
14V
12V
10V
8V
6V
4V
2V
0V
-2V
-4V
997.00471µs,12V
1.1981172ms,0V
V(vo)
14V
12V
10V
8V
6V
4V
2V
0V
-2V
-4V
1.0012837ms,11.924988V
6.9875909ms,11.928358V
0ms
1ms
2ms
3ms
4ms
5ms
6ms
7ms
8ms
9ms
10ms

2 Multivibrador astable

Un multivibrador astable es un circuito generador de ondas rectangulares. Un 555 conectado como multivibrador astable se muestra en la figura 10. La duración de los pulsos en estado $ALTO$ o $BAJO$ está determinado por los resistores R_A, R_B y el capacitor C. Cuando la salida es $ALTA$, el capacitor C_1 intenta a cargarse hasta V_{cc} a través de R_A y R_B. Tan pronto como el voltaje en el capacitor iguala a $\frac{2V_{cc}}{3}$, la salida conmuta a un estado $BAJO$ y el capacitor C_1 se descargará a través de R_B y el circuito interno del *timer*.

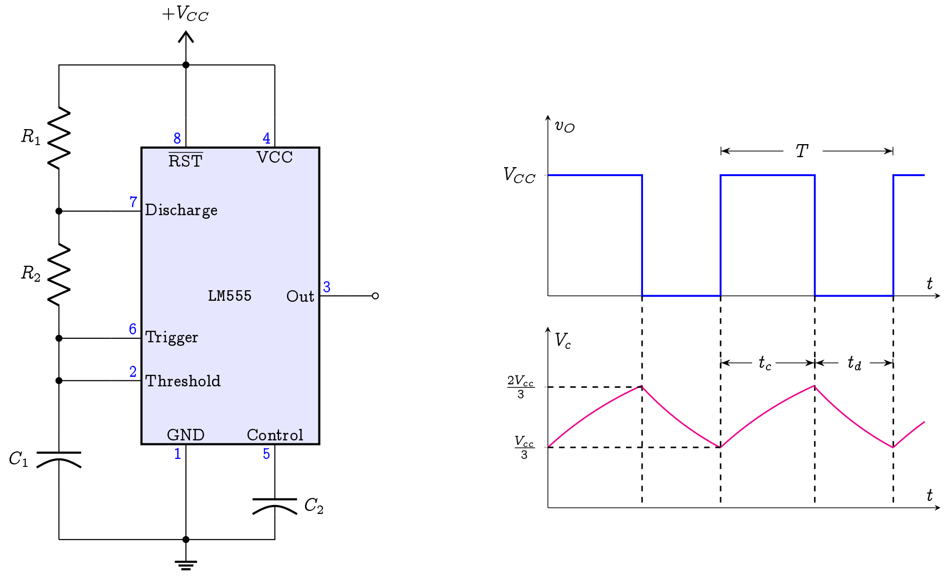


Figura 10: Multivibrador astable. (a) circuito, (b) Formas de onda

Inicialmente el capacitor se encuentra descargado, por lo que el comparador CM_1 envía un estado $BAJO$ a la entrada de R del *latch* y el comparador CM_2 envía un estado $ALTO$ a la entrada S del mismo (figura 11).

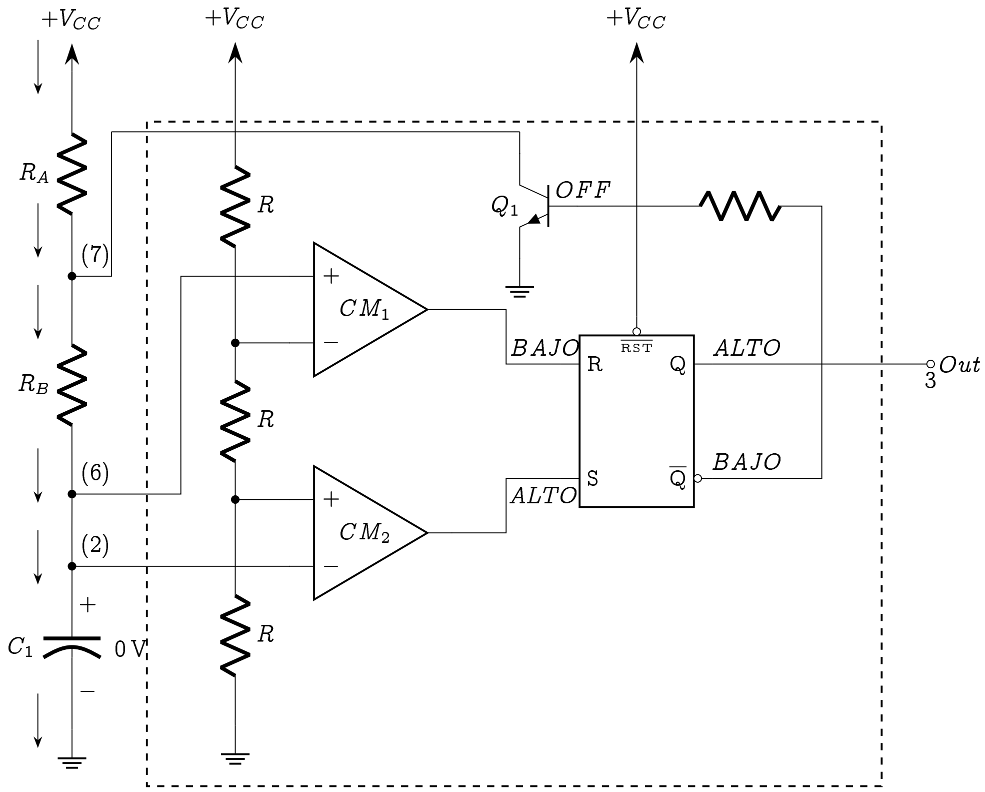


Figura 11: Estado inicial del multivibrador astable cuando el capacitor está descargado.

La combinación ($R = 0, S = 1$) establece al *latch* en estado SET poniendo la salida Q del *latch* en estado $ALTO$ y además coloca al transistor Q_1 en estado de corte, permitiendo que la corriente fluya a través de las resistencias R_A y R_B, haciendo que el capacitor se cargue.
Cuando el voltaje en el capacitor sobrepasa el voltaje $\frac{V_{cc}}{3}$ (figura 12), la salida del comparador CM_2 enviará un estado $BAJO$ a la entrada S del *latch*, mientras que el comparador CM_1 permanece sin cambios, por lo tanto, la combinación ($R = 0, S = 0$) hace que el *latch* permanezca sin cambios, por lo que el capacitor continuará cargándose.

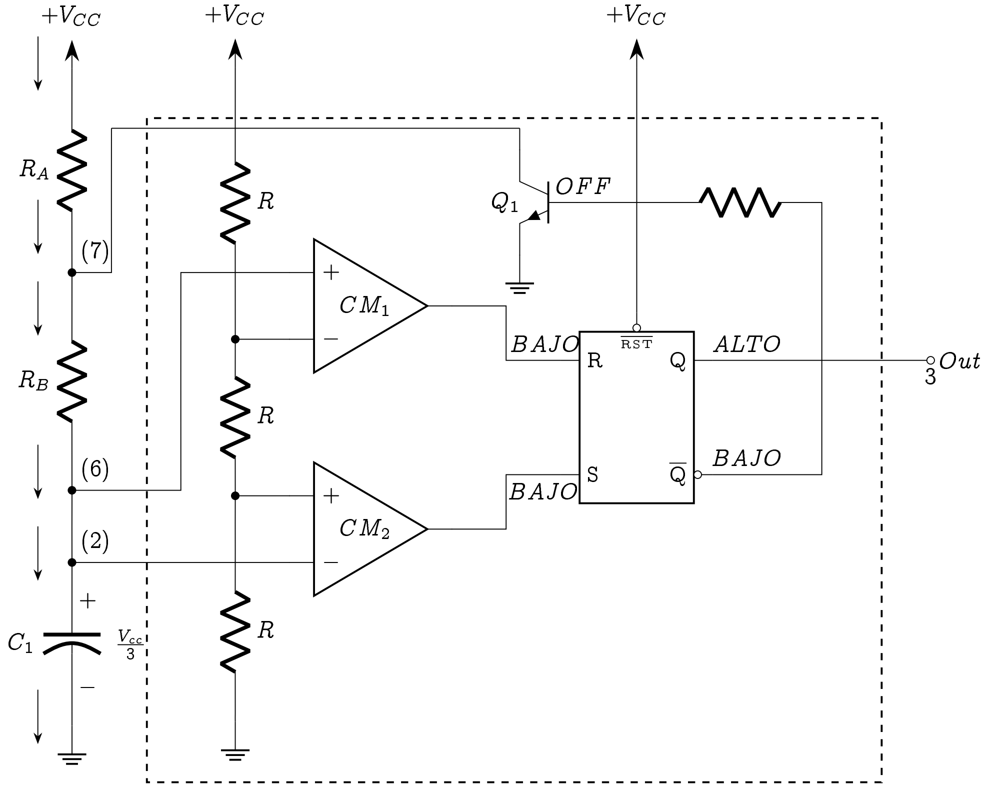


Figura 12: Estado del circuito cuando el capacitor alcanza un voltaje de $\frac{V_{cc}}{3}$.

Ahora,cuando el capacitor sobrepase un voltaje de $\frac{2V_{cc}}{3}$, el comparador CM_1 enviará un estado $ALTO$ a la entrada R del *latch* y un estado $BAJO$ a la entrada S del mismo, por lo tanto, la combinación ($R = 1, S = 0$) establecerá al *latch* en un estado de $RESET$ haciendo que la salida Q de éste envíe un estado $BAJO$ y haciendo que el transistor Q_1 entre en estado de saturación, por lo que el capacitor se descargará gradualmente a través de R_B.

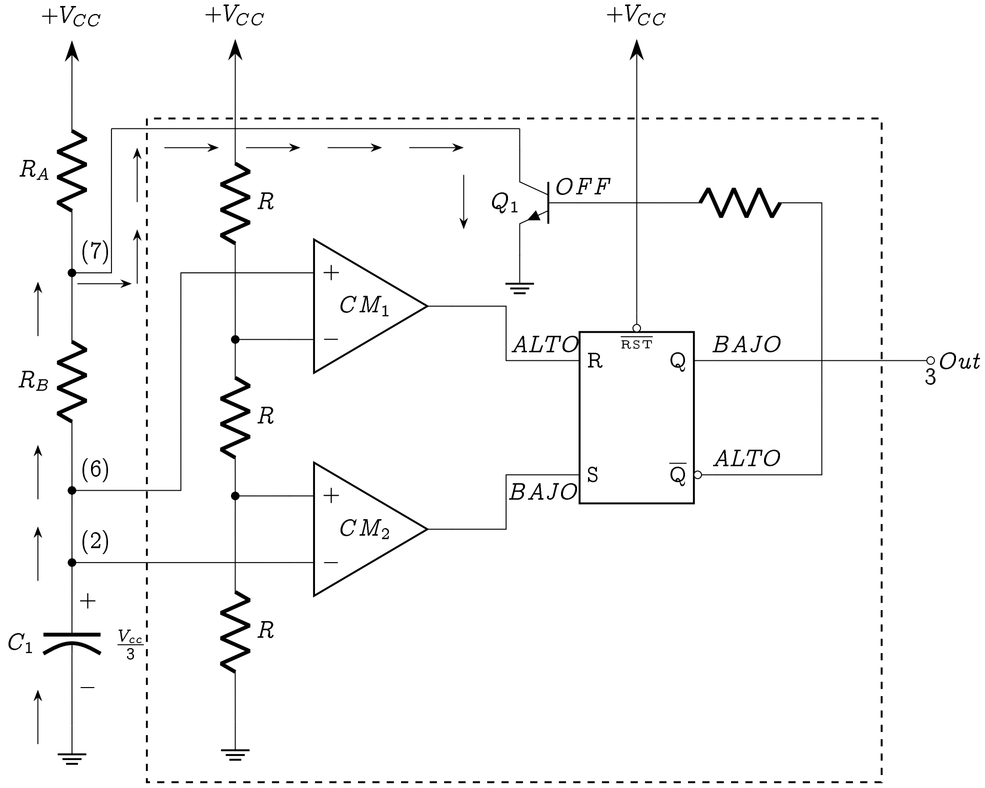


Figura 13: Estado del circuito cuando el capacitor alcanza un voltaje de $\frac{2V_{cc}}{3}$.

El capacitor es cargado y descargado periódicamente entre $\frac{2V_{cc}}{3}$ y $\frac{V_{cc}}{3}$. Asumiendo que el voltaje inicial en el capacitor es de $V_c(0) = \frac{V_{cc}}{3}$, el circuito equivalente durante el periodo de carga se muestra en la figura 14.

Tiempo de carga

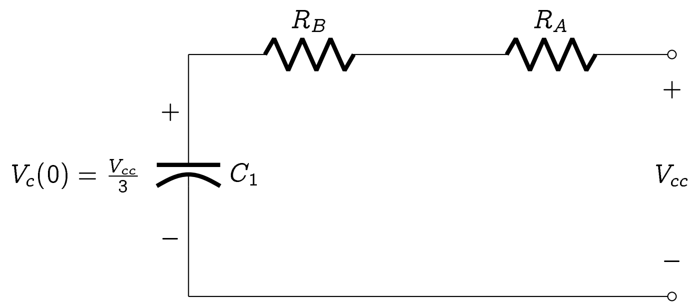


Figura 14: Circuito equivalente para el tiempo de carga.

Nuevamente, la ecuación general de voltaje en el capacitor se expresa como

$$v_c(t) = v(\infty) + [v(0) - v(\infty)]\, e^{-\frac{t}{\tau}} \tag{12}$$

Para el tiempo de carga, tenemos los siguientes valores:

$$v(0) = \frac{V_{cc}}{3} \tag{13a}$$

$$v(\infty) = V_{cc} \tag{13b}$$

Al sustituir la ecuación 13a y 13b en la ecuación (12) obtenemos

$$
\begin{aligned}
v_c(t) &= V_{cc} + \left[\frac{V_{cc}}{3} - V_{cc}\right] e^{-\frac{t}{\tau}} \\
v_c(t) &= V_{cc} - \frac{2V_{cc}}{3} e^{-\frac{t}{\tau}} \qquad (14)
\end{aligned}
$$

Donde

$$\tau = (R_A + R_B)C_1 \qquad (15)$$

El capacitor C_1 se cargará a través de la combinación en serie de R_A y R_B, y el voltaje en sus termianles se elevará en forma exponencial. El circuito estará en un nivel alto hasta que $V_c(t)$ alcance el voltaje de umbral del comparador CM_1 ($\frac{2V_{cc}}{3}$). Al sustituir este valor en la ecuación (14) obtenemos

$$\frac{2V_{cc}}{3} = V_{cc} - \frac{2V_{cc}}{3} e^{-\frac{t}{(R_A+R_B)C_1}} \qquad (16)$$

Reordenamos términos para simplificar:

$$
\begin{aligned}
\frac{2V_{cc}}{3} - V_{cc} &= -\frac{2V_{cc}}{3} e^{-\frac{t}{(R_A+R_B)C_1}} \\
-\frac{V_{cc}}{3} &= -\frac{2V_{cc}}{3} e^{-\frac{t}{(R_A+R_B)C_1}} \\
1 &= 2e^{-\frac{t}{(R_A+R_B)C_1}} \\
\frac{1}{2} &= e^{-\frac{t}{(R_A+R_B)C_1}} \\
2 &= e^{\frac{t}{(R_A+R_B)C_1}} \\
\ln(2) &= \ln\left[e^{\frac{t}{(R_A+R_B)C_1}}\right] \\
\ln(2) &= \frac{t}{(R_A+R_B)C_1} \qquad (17)
\end{aligned}
$$

De esta manera, el tiempo de carga t_c está representado por la siguiente expresión:

$$t_c = (R_A + R_B)C_1 \ln(2) \qquad (18)$$

Para obtener la corriente durante el tiempo de carga empleamos la relación $i - v$ del capacitor, la cual se representa como

$$i_{C_1}(t) = C\frac{dv_c(t)}{dt} \qquad (19)$$

Sustituimos la ecuación (14) en (19) y resolvemos

$$i_{C_1}(t) = C\frac{d}{dt}\left[V_{cc} - \frac{2V_{cc}}{3} e^{-\frac{t}{\tau}}\right] \qquad (20)$$

O bien

$$i_{C_1}(t) = \frac{2V_{cc}}{3(R_A+R_B)} e^{-\frac{t}{\tau}} = i_{R_A}(t) = i_{R_B}(t) \qquad (21)$$

La corriente inicial en $t = 0$ es

$$i_{C_1}(t=0) = i_{R_A}(t) = i_{R_B}(t) = \frac{2V_{cc}}{3(R_A+R_B)} \qquad (22)$$

La corriente en $t = tc$ es

$$i_{C_1}(t) = \frac{2V_{cc}}{3(R_A + R_B)} e^{-\frac{(R_A+R_B)C_1 \ln(2)}{(R_A+R_B)C_1}} = \frac{2V_{cc}}{3(R_A + R_B)} e^{-\ln(2)} = \tag{23}$$

O bien

$$i_{C_1}(t = t_c) = \frac{2V_{cc}}{6(R_A + R_B)} \tag{24}$$

Por lo tanto

$$i_{C_1}(t) = i_{R_A}(t) = i_{R_B}(t) = \frac{2V_{cc}}{3(R_A + R_B)} e^{-\frac{t}{\tau}}, \quad 0 \leq t \leq t_c = \begin{cases} \frac{2V_{cc}}{3(R_A+R_B)}, & t = 0 \\ \frac{2V_{cc}}{6(R_A+R_B)}, & t = t_c \end{cases} \tag{25}$$

Tiempo de descarga

Durante el tiempo de descarga, el capacitor C se descarga de $\frac{2V_{cc}}{3}$ a $\frac{V_{cc}}{3}$ a través de R_B como se muestra en la figura 13. El circuito equivalente de descarga se muestra en la figura 14.

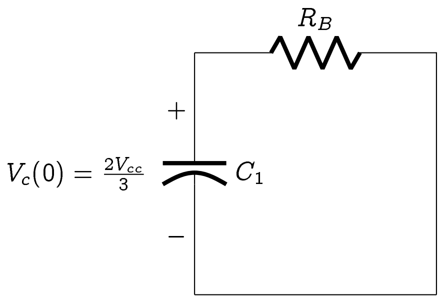


Figura 15: Circuito equivalente para el tiempo de descarga.

Para el tiempo de descarga, tenemos los siguientes valores:

$$v(0) = \frac{2V_{cc}}{3} \tag{26a}$$

$$v(\infty) = 0 \tag{26b}$$

La sustitución de los valores dados en la ecuación 26 en la ecuación 12 produce

$$v_c(t) = 0 + \left[\frac{2V_{cc}}{3} - 0\right] e^{-\frac{t}{\tau}}$$

$$v_c(t) = \frac{2V_{cc}}{3} e^{-\frac{t}{\tau}} \tag{27}$$

Donde

$$\tau = R_B C_1 \tag{28}$$

El capacitor se descargará hasta que alcance un voltaje de $\frac{V_{cc}}{3}$, así

$$\frac{V_{cc}}{3} = \frac{2V_{cc}}{3} e^{-\frac{t}{\tau}}$$

$$1 = 2e^{-\frac{t}{\tau}}$$

$$\frac{1}{2} = e^{-\frac{t}{\tau}}$$

$$2 = e^{-\frac{t}{\tau}} \tag{29}$$

$$\ln(2) = \ln\left(e^{\frac{t}{\tau}}\right)$$
$$t = \tau \ln(2)$$

Así, el tiempo de descarga está representando por

$$t_d = R_B C_1 \ln(2) \tag{30}$$

Nuevamente, calculamos la corriente que circula por el capacitor, que será la misma corriente que circule por el resistor R_B

$$i_{C_1}(t) = i_{R_B}(t) = C\frac{dv_c(t)}{dt} = C_1\frac{d}{dt}\left[\frac{2V_{cc}}{3}e^{-\frac{t}{\tau}}\right] = \frac{2C_1V_{cc}}{3}\left(-\frac{1}{R_BC_1}\right)e^{-\frac{t}{\tau}}$$

$$i_{C_1}(t) = i_{R_B}(t) = -\frac{2V_{cc}}{3R_B}e^{-\frac{t}{\tau}} \tag{31}$$

La corriente inicical en el inicio del tiempo de descarga que denominaremos también como t=0 es:

$$i_{C_1}(t=0) = -\frac{2V_{cc}}{3R_B} = i_{R_B}(t=0) \tag{32}$$

La corriente en $t = t_d$ es

$$i_{C_1}(t=t_d) = -\frac{2V_{cc}}{3R_B}e^{-\frac{R_BC_1\ln(2)}{R_BC_1}} = -\frac{2V_{cc}}{3R_B}e^{-\ln(2)} = -\frac{V_{cc}}{3R_B} \tag{33}$$

Así

$$i_{C_1}(t) = i_{R_B}(t) = -\frac{2V_{cc}}{3R_B}e^{-\frac{t}{\tau}}, \quad tc \leq t \leq t_d = \begin{cases} -\frac{2V_{cc}}{3R_B}, & t = tc \\ -\frac{V_{cc}}{3R_B}, & t = t_d \end{cases} \tag{34}$$

Como podemos observar de la figura 13, el capacitor se descarga a través de la resistencia R_B, esto gracias a que el transistor interno del dispositivo se encuentra en saturación, actuando como un interruptor cerrado. La resistencia R_A no tiene un papel en la descarga del capacitor, sin embargo sí circula corriente por ella ya que también encuentra un camino de baja resistencia a través del transistor. Dicha corriente durante el tiempo de descarga es:

$$i_{R_A} = \frac{V_{cc}}{R_A} \tag{35}$$

La corriente que circula por los elementos a lo largo del periodo T es

$$i_{R_A}(t) = \begin{cases} \frac{2V_{cc}}{3(R_A+R_B)}e^{-\frac{t}{(R_A+R_B)C_1\ln(2)}}, & 0 \leq t \leq t_c \\ -\frac{2V_{cc}}{3R_B}e^{-\frac{t}{R_BC_1}}, & t_c \leq t \leq t_d \end{cases} = \begin{cases} \frac{2V_{cc}}{3(R_A+R_B)}, & t_c = 0 \\ \frac{1V_{cc}}{3(R_A+R_B)}, & t = t_c \\ \frac{V_{cc}}{R_A}, & t_c \leq t \leq t_d \end{cases} \tag{36}$$

$$i_{R_B}(t) = i_{C_1}(t) = \begin{cases} \frac{2V_{cc}}{3(R_A+R_B)}e^{-\frac{t}{(R_A+R_B)C_1\ln(2)}}, & 0 \leq t \leq t_c \\ -\frac{2V_{cc}}{3R_B}e^{-\frac{t}{R_BC_1}}, & t_c \leq t \leq t_d \end{cases} = \begin{cases} \frac{2V_{cc}}{3(R_A+R_B)}, & t_c = 0 \\ \frac{1V_{cc}}{3(R_A+R_B)}, & t = t_c^- \\ -\frac{2V_{cc}}{3R_B}, & t = t_c^+ \\ -\frac{V_{cc}}{3R_B}, & t = t_d \end{cases} \tag{37}$$

El periodo total del pulso de salida se obtiene de la suma de las ecuaciones (18) y (30), es decir

$$T = t_c + t_d = (R_A + R_B)C_1 \ln(2) + R_B C_1 \ln(2) = (R_A + 2R_B)C_1 \ln(2) \tag{38}$$

La frecuencia de la señal de salida es

$$f = \frac{1}{T} = \frac{1}{(R_A + 2R_B)C_1 \ln(2)} \tag{39}$$

El ciclo de trabajo se define como la razón entre el tiempo de carga t_c y el periodo T, es decir

$$D = \frac{t_c}{T} = \frac{(R_A + R_B)C_1 \ln(2)}{(R_A + 2R_B)C_1 \ln(2)} = \frac{R_A + R_B}{R_A + 2R_B} = 1 - \frac{1}{2 + \frac{R_A}{R_B}} \tag{40}$$

Al observar la ecuación (40) notamos que el ciclo de trabajo sólo puede ser mayor al 50%, es decir, no podemos hacer que el tiempo de carga sera menor al tiempo de descarga. Para poder hacer que el ciclo de trabajo varíe entre el 0 y el 100% debemos agregar simplemente un par de diodos al circuito, sin embargo, el análisis de este nuevo circuito se tratará más adelante con mayor detalle.
Al despejar t_c de la ecuación (40) obtenemos

$$t_c = DT \tag{41}$$

Si sustituimos la ecuación (41) en (38) obtenemos

$$T = DT + t_d \tag{42}$$

Si despejamos el tiempo de descarga de la ecuación (42) obtenemos

$$t_d = T(1 - D) \tag{43}$$

Para encontrar el valor del resistor R_B despejamos este ultimo de la ecuación (30), es decir

$$R_B = \frac{t_d}{C_1 \ln(2)} \tag{44}$$

Ahora despejamos R_A de la ecuación (18)

$$R_A = \frac{t_c}{C_1 \ln(2)} - R_B \tag{45}$$

Ejemplo 1

Diseñe un multivibrador astable que opere con un ciclo de trabajo $D = 63\%$ a una frecuencia $f = 2.65\,\mathrm{kHz}$

solución

Antes de continuar con el análisis, pongamos algunas restricciones en la selección de valores de R_A y R_B, estos por lo general se establece como:

$$R_A, R_B \geq 1\,\mathrm{k\Omega}$$

Es muy común encontrar "diseños" en internet en el cual colocan un potenciómetro de determinado valor en el lugar de R_A o R_B o incluso ambos. Por ejemplo, imagine que tiene un potenciómetro conectado en lugar de R_A en el circuito de la figura 10(a). Asuma que está alimentando su timer 555 con una fuente de laboratorio

que es capaz de entregar una gran corriente. Conforme usted gire la perilla del potenciómetro, La resistencia R_A incrementará o disminuirá según la dirección de giro, suponga que gira la perilla del potenciómetro hasta que en sus terminales se vea una resistencia de $10\,\Omega$.
De acuerdo al análisis que realizamos, si prestamos atención en la ecuación (36), observamos que durante el tiempo de descarga, el capacitor se descarga sólo a través de la resistencia R_B y a través del transistor interno del 555 que se encuentra en saturación. R_A no juega un papel para la descarga de éste. Sn embargo, aunque R_A no tenga un papel en la descarga del capacitor, SÍ circula corriente por ésta, que de acuerdo a la ecuación (36) está dada por:

$$i_{R_A}(t) = \frac{V_{CC}}{R_A}$$

Si aumimos que estamos alimentando nuestro circuito con dicha fuente establecida a $12\,\mathrm{V}$ y la resistencia entre las terminales del potenciómetro es de $10\,\Omega$, entonces:

$$i_{R_A} = \frac{12\,\mathrm{V}}{10\,\Omega} = 1.2\,\mathrm{A}$$

Dicha corriente excesiva es capaz de destruir el potenciómetro, el 555 o ambos. Es por eso que se debe prestar mucha atención en la selección de valores de las resistencias y no colocar valores al azar.
Ahora, para comenzar con el diseño, lo único que tenemos que hacer es establecer un valor para el capacitor C_1 y utilizar las ecuaciones que se muestran a continuación. En caso de que el valor de R_A o R_B sea inferior a $1\,\mathrm{k\Omega}$, o algún valor negativo, simplemente seleccionamos otro valor de capacitancia y realizamos los mismos pasos. Escojamos por ejemplo $C = 0.1\,\mathrm{\mu F}$.

Tenemos los siguientes datos:

$$\begin{aligned} D &= 63\% = 0.63 \\ f &= 2.65\,\mathrm{kHz} \\ C &= 0.1\,\mathrm{\mu F} \end{aligned}$$

El periodo de oscilación será de

$$T = \frac{1}{f} = \frac{1}{2.65\,\mathrm{kHz}} = 377.3585\,\mathrm{\mu s}$$

Utilizamos la ecuación (41) para encontrar el tiempo de carga:

$$t_c = DT = (0.63)(377.3585\,\mathrm{\mu s}) = 237.735\,855\,\mathrm{\mu s}$$

Utilizamos la ecuación (43) para encontrar el tiempo de descarga:

$$t_d = T(1 - D) = (377.3585\,\mathrm{\mu s})(1 - 0.63) = 139.622\,645\,\mathrm{\mu s}$$

Encontramos el valor de R_B utilizando la ecuación (44)

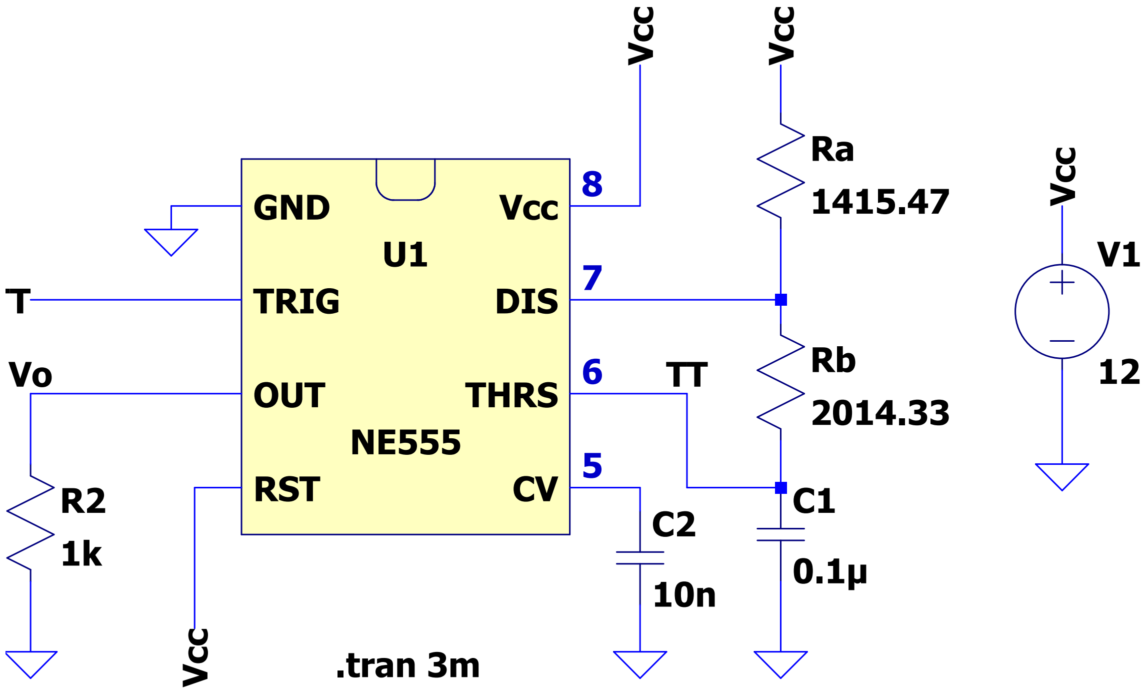
$$R_B = \frac{t_d}{C_1 \ln(2)} = \frac{139.622\,645\,\mathrm{\mu s}}{(0.1\,\mathrm{\mu F})(\ln 2)} = 2014.33\,\Omega$$

Por último, encontramos el valor de R_A utilizando la ecuación (45)

$$R_A = \frac{t_c}{C_1 \ln(2)} - R_B = \frac{237.735\,855\,\mathrm{\mu s}}{(0.1\,\mathrm{\mu F})(\ln 2)} - 2014.33\,\Omega = 1415.47\,\Omega$$

Al sustituir estos valores de R_A, R_B y C_1 en las ecuaciones (39) y (40) respectivamente obtenemos:

$$\begin{aligned} f &= 2650.001\,085\,\mathrm{Hz} \\ D &= 62.999\% \approx 63\% \end{aligned} \tag{46}$$



En la siguiente gráfica podemos observar la forma de onda de salida así como tres diferentes corrdenadas [t(ms), V(Volt)] con el cual podemos determinar el periodo, el tiempo de carga, el tiempo de descarga y el duty cycle de la señal, de las coordenadas dadas en la imagen, sólo nos interesa el eje horizontal o el tiempo para hacer los cálculos antes mencionados, por lo que ignoramos el valor de voltaje en cada caso.
Dados los siguientes puntos:

$$p_1 = (1.742\,184\,2\,\text{ms})$$
$$p_2 = (1.979\,871\,5\,\text{ms})$$
$$p_3 = (2.119\,914\,3\,\text{ms})$$

El tiempo de carga estaría dado por:

$$t_c = p_2 - p_1 = 1.979\,871\,5\,\text{ms} - 1.742\,184\,2\,\text{ms} = 237.6873\,\mu\text{s}$$

El tiempo de descarga estaría dado por:

$$t_d = p_3 - p_2 = 2.119\,914\,3\,\text{ms} - 1.979\,871\,5\,\text{ms} = 140.0428\,\mu\text{s}$$

El periodo total estaría dado por

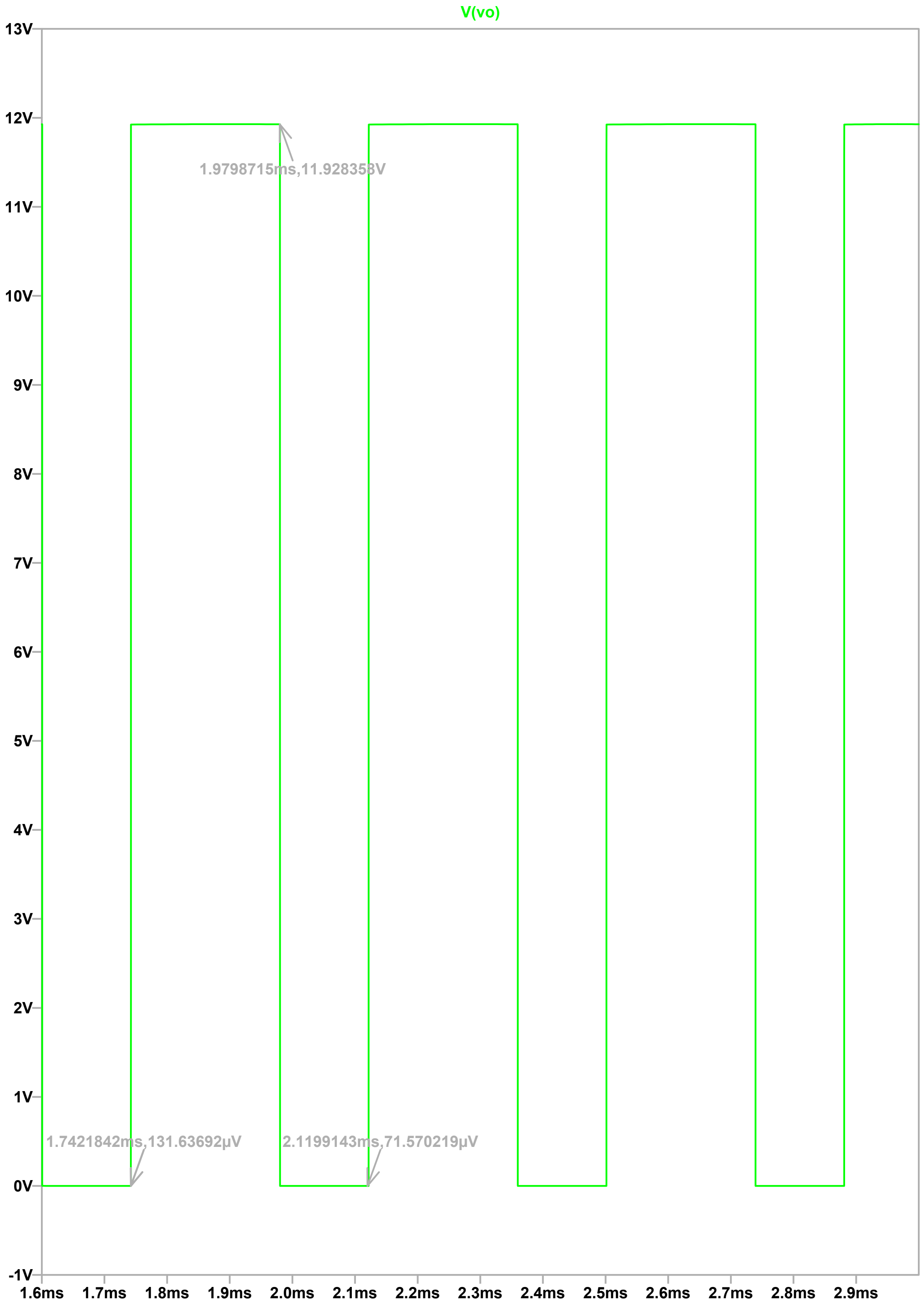
$$T = t_c + t_d = 237.6873\,\mu\text{s} + 140.0428\,\mu\text{s} = 377.7301\,\mu\text{s}$$

Por tanto, la frecuencia es

$$f = \frac{1}{T} = \frac{1}{237.6873\,\mu\text{s}} = 2647.392\,94\,\text{Hz}$$

Por último, el ciclo de trabajo está dado por:

$$D = \frac{t_c}{T} = \frac{237.6873\,\mu\text{s}}{377.7301\,\mu\text{s}} = 62.92\%$$



V(vo)
1.9798715ms,11.928358V
1.7421842ms,131.63692μV
2.1199143ms,71.570219μV
13V
12V
11V
10V
9V
8V
7V
6V
5V
4V
3V
2V
1V
0V
-1V
1.6ms
1.7ms
1.8ms
1.9ms
2.0ms
2.1ms
2.2ms
2.3ms
2.4ms
2.5ms
2.6ms
2.7ms
2.8ms
2.9ms

Ejemplo 2

Diseñe un multivibrador astable para que oscile a una frecuencia de 5-30 Hz. Escoja un valor de $C = 0.1\,\mu$F
Sea

$$T_1 = \frac{1}{f_1} = \frac{1}{5\,\text{Hz}} = 0.2\,\text{s} = 200\,\text{ms}$$
$$T_2 = \frac{1}{f_2} = \frac{1}{30\,\text{Hz}} = 0.033\,33\,\text{s} = 33.33\,\text{ms}$$

Por conveniencia de diseño, el tiempo de carga será 2% mayor que el tiempo de descarga (ya que el tiempo de carga y descarga no pñueden ser iguales), así, para el periodo T_1 el tiempo de carga será de

$$t_{c_1} = \frac{T_1}{2} + 2\% = \frac{T_1}{2} + \frac{2}{100}\frac{T_1}{2} = 0.102\,\text{s} \tag{47}$$

El tiempo de descarga está dado por

$$t_{d_1} = T_1 - t_{c_1} = 0.2\,\text{s} - 0.102\,\text{s} = 0.098\,\text{s}$$

Utilizamos la ecuación (44) para encontrar el valor de R_B

$$R_{B_{max}} = \frac{t_{d_1}}{C_1 \ln(2)} = 1.4138\,\text{M}\Omega$$

De le ecuación (45), la resistencia R_A tendrá un valor de

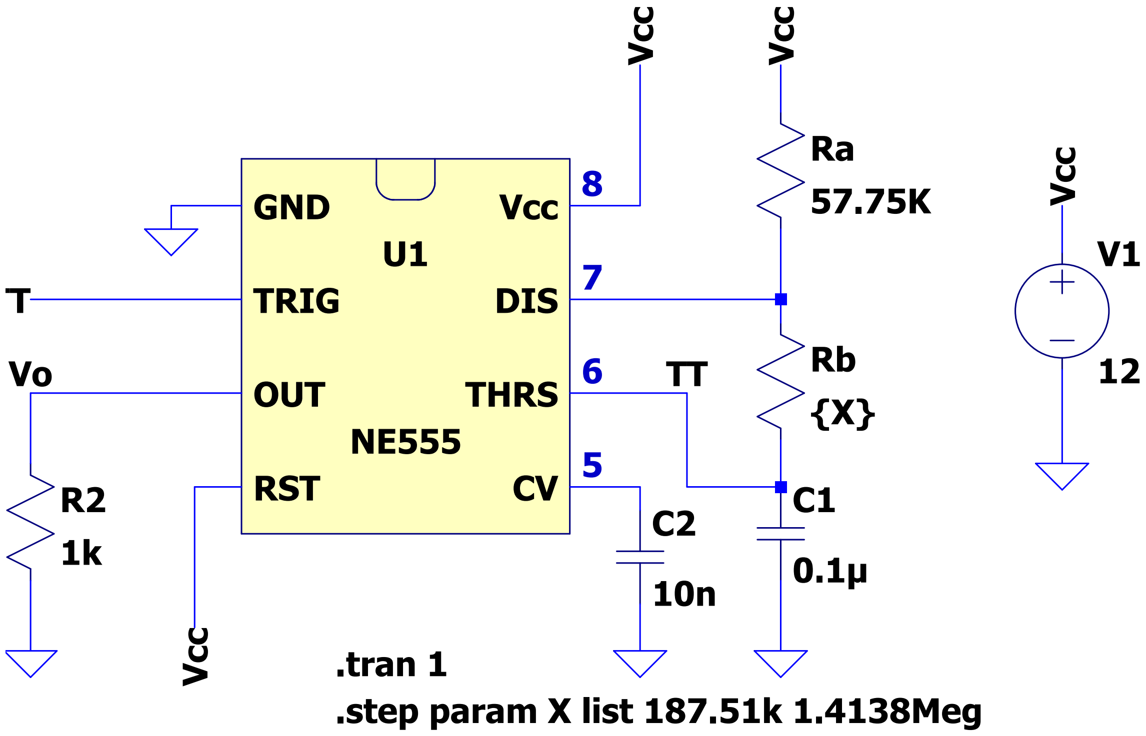
$$R_A = \frac{t_{c_1}}{C_1 \ln(2)} - R_B = 57.75\,\text{k}\Omega$$

Para el periodo T_2 el tiempo de carga está dado por

$$t_{c_2} = \frac{T_2}{2} + 2\% = \frac{T_2}{2} + \frac{2}{100}\frac{T_2}{2} = 0.017\,\text{s}$$

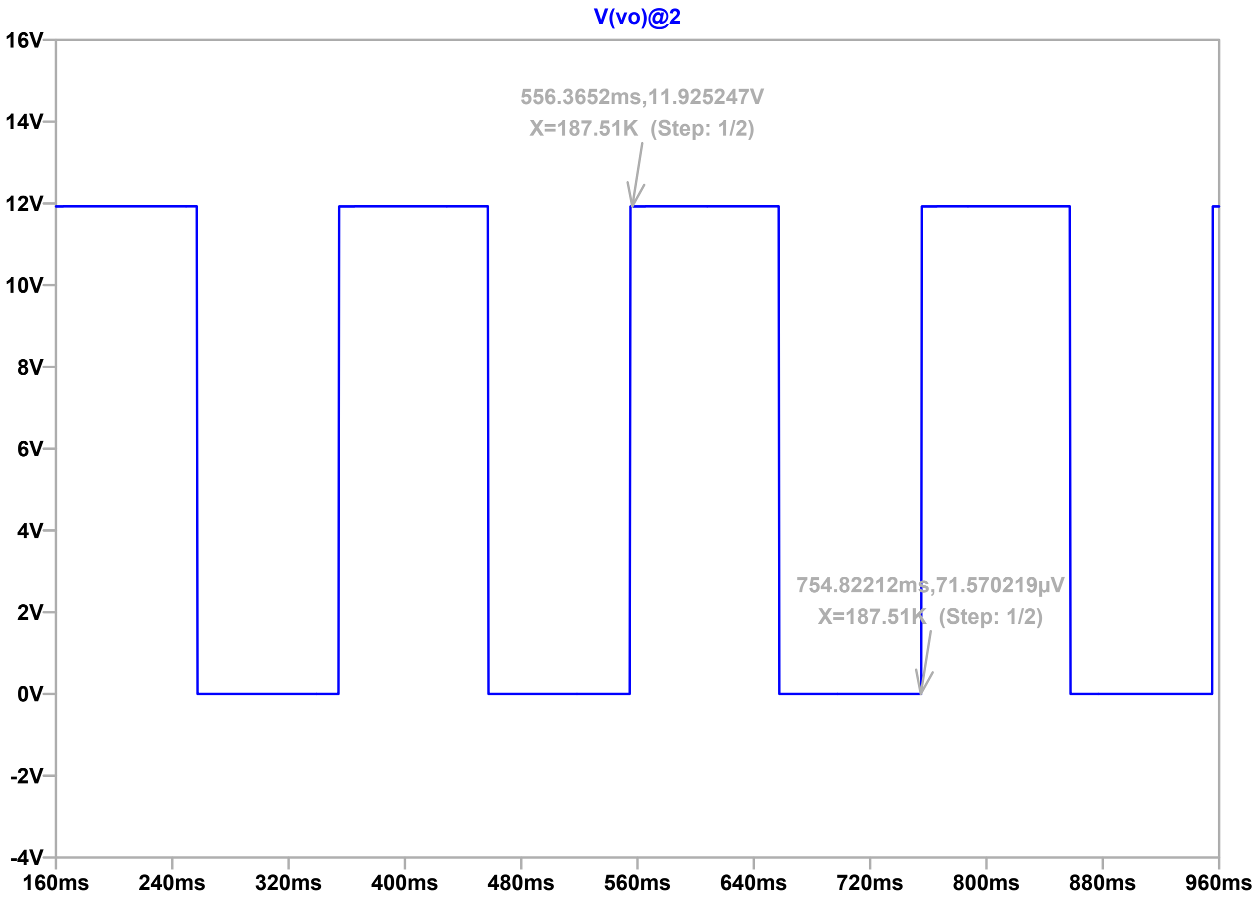
De la ecuación (45) podemos despejar el valor de R_B para obtener el valor de $R_{B_{min}}$

$$R_{B_{min}} = \frac{t_{c_2}}{C_1 \ln(2)} - R_A = 187.51\,\text{k}\Omega$$



GND
Vcc
U1
TRIG
DIS
OUT
THRS
NE555
RST
CV
8
7
6
5
T
Vo
TT
Vcc
Vcc
Vcc
Vcc
Ra
57.75K
Rb
{X}
C1
0.1µ
C2
10n
R2
1k
V1
12
.tran 1
.step param X list 187.51k 1.4138Meg


V(vo)@1
18V
16V
14V
12V
10V
8V
6V
4V
2V
0V
-2V
-4V
591.01157ms,11.924982V
X=187.51K (Step: 1/2)
621.14016ms,11.925144V
X=187.51K (Step: 1/2)
599.4373ms
659.4373ms


V(vo)@2
16V
14V
12V
10V
8V
6V
4V
2V
0V
-2V
-4V
556.3652ms,11.925247V
X=187.51K (Step: 1/2)
754.82212ms,71.570219µV
X=187.51K (Step: 1/2)
160ms
240ms
320ms
400ms
480ms
560ms
640ms
720ms
800ms
880ms
960ms

Prestemos atención en R_B, éste tiene un rango de valores, a saber, un valor mínimo de $187.51\,\mathrm{k\Omega}$ y un valor máximo de $1.4138\,\mathrm{M\Omega}$. ¿Cómo podemos obtener ese rango de valores con resistencias y/o potenciómetros?, para esto, nos valemos de la siguiente configuración:

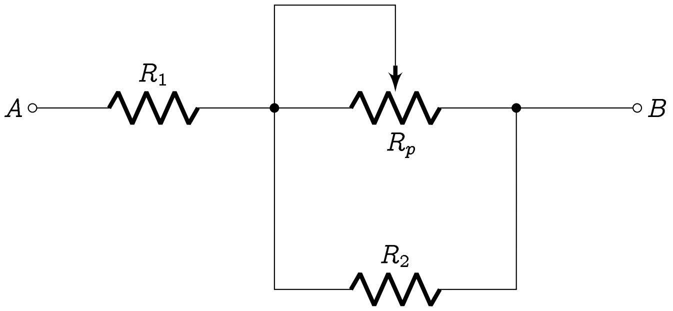


Figura 16:

Es claro ver que la resistencia entre los puntos A, B está dada por

$$R_{AB} = R_1 + R_P \parallel R_2 = R_1 + \frac{R_2 R_P}{R_2 + R_P} \tag{48}$$

Cuando la perilla del potenciómetro esté posicionada en su extremo inferior, la resistencia en R_P será de $0\,\Omega$ (idealmentw) por lo que R_2 estará cortocircuitada, haciendo que la resistencia entre los puntos A, B sea de:

$$R_{AB}|_{\,R_P=0} = R_1 = R_{min} \tag{49}$$

Es decir, cuando la resistencia del potenciómetro esté a $0\,\Omega$, la mínima resistencia que podemos obtener entre las terminales A, B del circuito de la figura 16 es de R_1.

Es decir, recordemos que del circuito que diseñamos, $R_{B_{min}} = 187.51\,\mathrm{k\Omega}$ y $R_{B_{max}} = 1.4138\,\mathrm{M\Omega}$. Si hacemos que R_1 sea igual a $R_{B_{min}}$ ($R_1 = R_{B_{min}}$) habremos resuelto la primera parte, ¿pero como logramos obtener el valor de resistencia máximo? o mejor dicho, ¿qué valor de R_P o R_2 debo colcoar para lograr obtener el valor de resistencia máximo?

Para esto, es conveniente tener en cuenta que cuando se tienen dos resistencias en paralelo, el valor resultante de esas dos resistencias será menor que el valor de la resistencia más pequeña colocada en paralelo. Ahora, ¿qué pasa si uno coloca un valor de potenciómetro que es menor al valor máximo que uno quiere llegar? Volvemos al mismo ejemplo, mi meta es llegar a un valor máximo de resistencia de $1.4138\,\mathrm{M\Omega}$, ¿qué pasa si yo coloco un potenciómetro de $1\,\mathrm{M\Omega}$ por ejemplo? Antes de contestar esa última pregunta, hagamos otro supuesto. Supongamos que en el mejor de los casos, el valor de R_2 es lo sufucientemente alto ($R_2 \to \infty$), por lo que el valor equivalente de R_P y R_2 sería de $R_{eq}(R_P, R_2)|_{R_2\to\infty} = R_P \parallel R_2 = R_P$. Cuando el potenciómetro esté en su valor máximo, la máxima resistencia que podríamos tener entre los puntos A, B sería de

$$R_{AB}|_{R_2\to\infty} = R_1 + R_P \tag{50}$$

Si sumamos los valores de R_1 y R_P obtendríamos un valor de $R_{AB} = 1.187\,51\,\mathrm{M\Omega}$ el cual está algo lejos de nuestra meta de $1.4138\,\mathrm{M\Omega}$. Supongamos que nuestro $R_{B_{max}}$ hubiese sido de $1.1\,\mathrm{M\Omega}$ en lugar de los $1.4138\,\mathrm{M\Omega}$, ahora en este caso, nos habríamos pasado. Con esto, queda claro, que el valor a escoger de R_P siempre debe ser mayor que la resistencia máxima que deseamos, es decir:

$$R_P > R_{max} \tag{51}$$

Ahora, conociendo el valor de R_1 que será siempre nuestra resistencia mínima, y teniendo una idea clara de que R_P debe ser siempre mayor que la resistencia máxima, podemos despejar sin problemas R_2 de la ecuación (48) para obtener:

$$
\begin{aligned}
R_{AB} &= R_1 + \frac{R_2 R_P}{R_2 + R_P} \\
R_{AB} - R_1 &= \frac{R_2 R_P}{R_2 + R_P} \\
(R_2 + R_P)(R_{AB} - R_1) &= R_2 R_P \\
R_2 R_{AB} - R_2 R_1 + R_P R_{AB} - R_P R_1 &= R_2 R_P \\
R_2 R_{AB} - R_2 R_1 - R_2 R_P &= R_P R_1 - R_P R_{AB} \\
R_2(R_{AB} - R_1 - R_P) &= R_P(R_1 - R_{AB})
\end{aligned}
$$

Por lo tanto:

$$R_2 = \frac{R_P(R_1 - R_{AB})}{R_{AB} - R_1 - R_P} = \frac{R_P(R_{AB} - R_1)}{R_1 + R_P - R_{AB}} \tag{52}$$

Así, si $R_1 = 187.51\,\mathrm{k\Omega}$, si seleccionamos un potenciómetro $R_P = 2\,\mathrm{M\Omega}$ y queremos que nuestro R_{ABmax} sea de $1.4138\,\mathrm{M\Omega}$, entonces el valor de R_2 deberá ser de

$$R_2 = \frac{(2\,\mathrm{M\Omega})(1.4138\,\mathrm{M\Omega} - 187.51\,\mathrm{k\Omega})}{187.51\,\mathrm{k\Omega} + 2\,\mathrm{M\Omega} - 1.4138\,\mathrm{M\Omega}} \approx 3.17\,\mathrm{M\Omega} \tag{53}$$

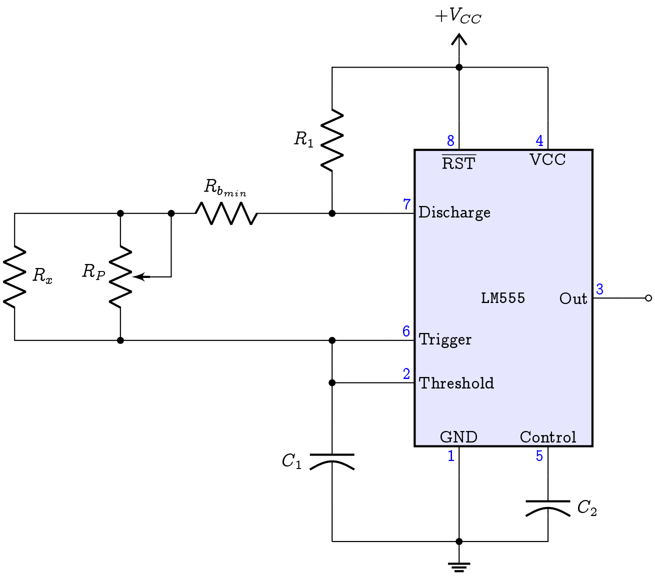


Figura 17: Multivibrador astable ajustado para un rango de frecuencias