



Звіт

З лабораторної роботи № 1

З дисципліни «Моделювання комп'ютерних систем»

На тему: «Інсталяція та ознайомлення з середовищем розробки Xilinx
ISE. Ознайомлення зі стендом Elbert V2 - Spartan 3A FPGA»

Виконав: ст. гр. КІ-202

Аксьонов Р.О.

Прийняв:

Козак Н. Б.

Львів – 2023

Мета: ознайомлення з середовищем розробки Xilinx ISE та побудова дешифратора 3-7.

Виконання завдання

Згідно поставленого завдання було створено схему дешифратора з трьох входів та семи виходами за допомогою компонентів, які були додані до нового Schematic файлу в проєкті:

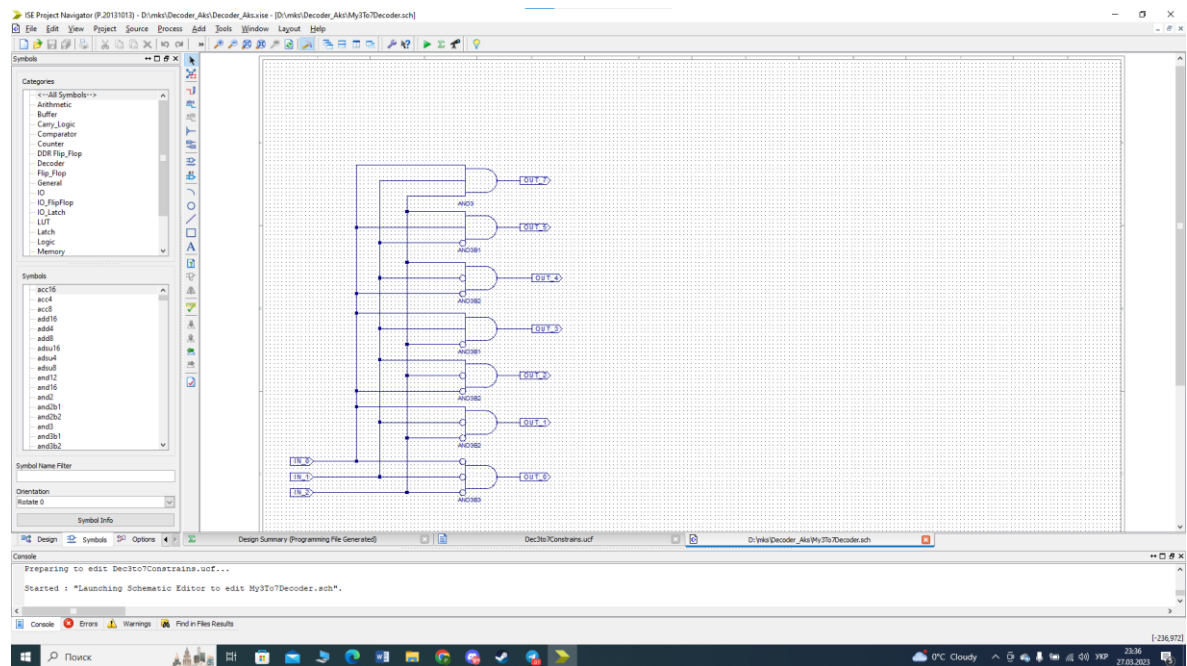


Рис. 1: Дешифратор 3 в 7

Наступним кроком, я взяв код з методичних вказівок, а саме з elbertv2.ucf., який пізніше змінив, та додав до створеного у проєкті файлу User Constraint.

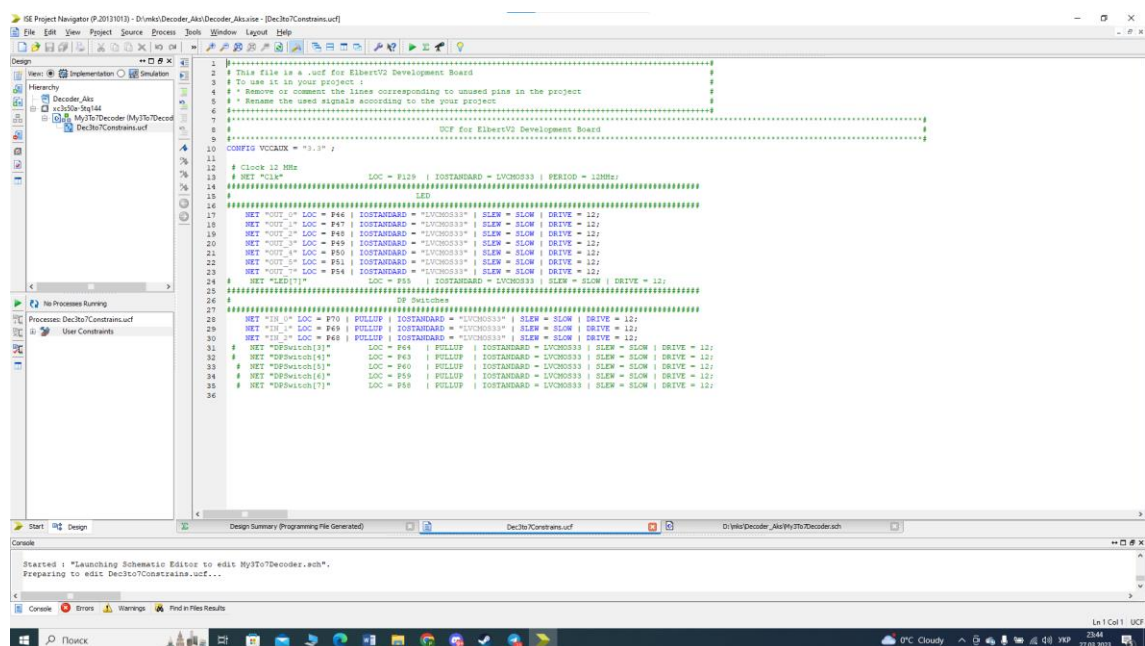


Рис. 2: Вміст файлу User Constraint

Далі, використовуючи режим Simulation у симуляторі ISim я покроково перевіряв на роботу схему та код, використовуючи знання отриманні з методичних вказівок:

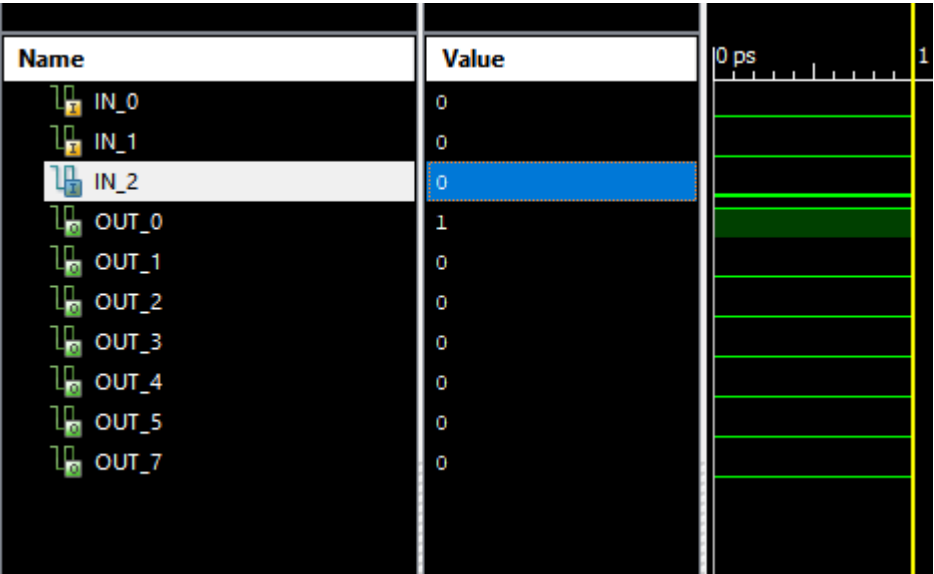


Рис. 3: Запуск симуляції та перевірка

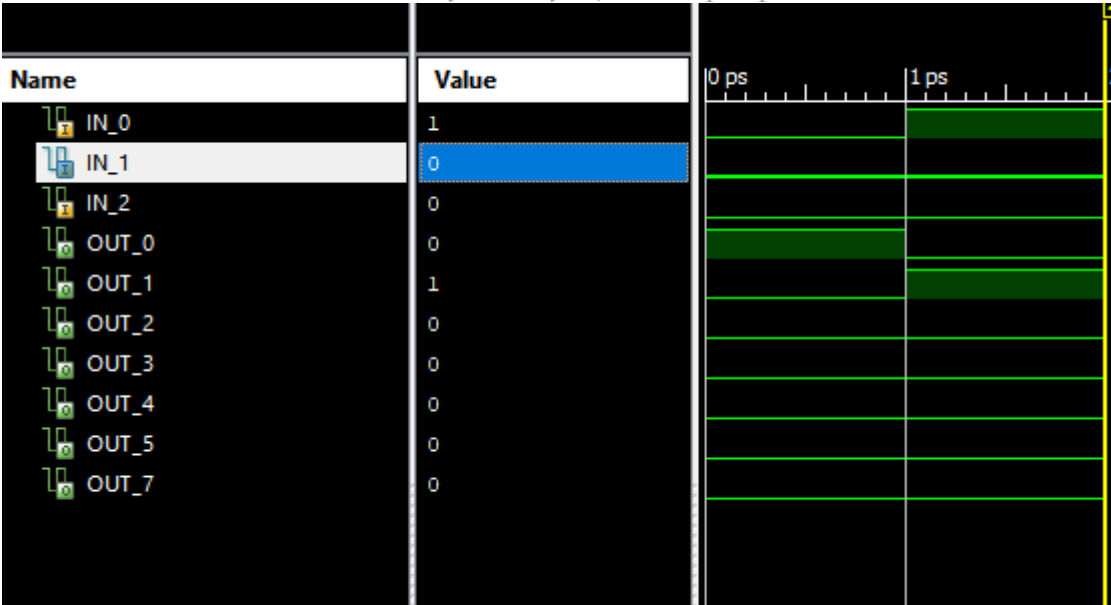


Рис. 4: Наступна симуляція

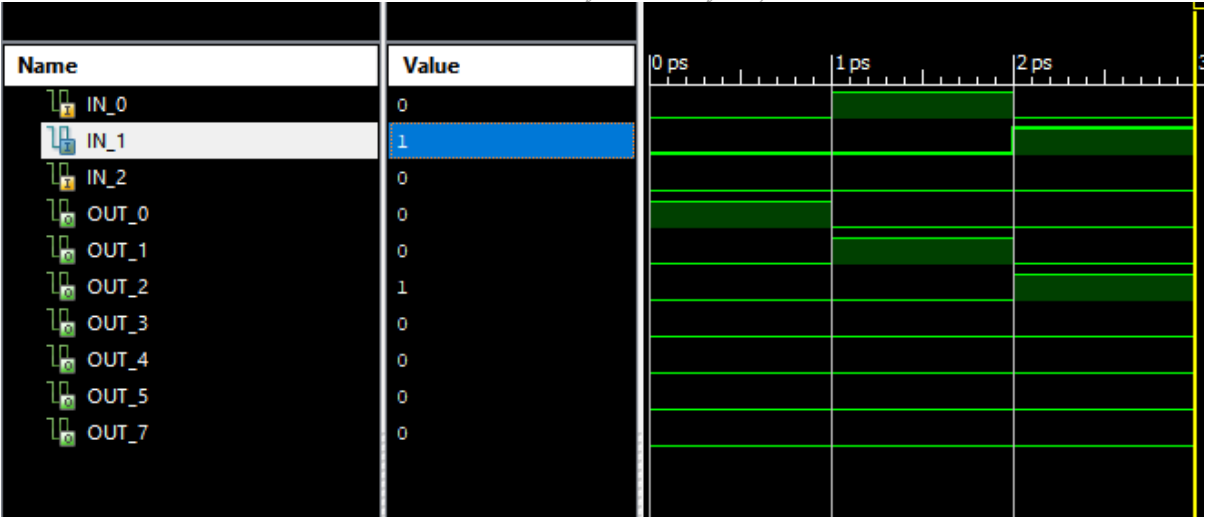


Рис. 5: Наступна симуляція

Кінцевий результат має наступний вигляд:

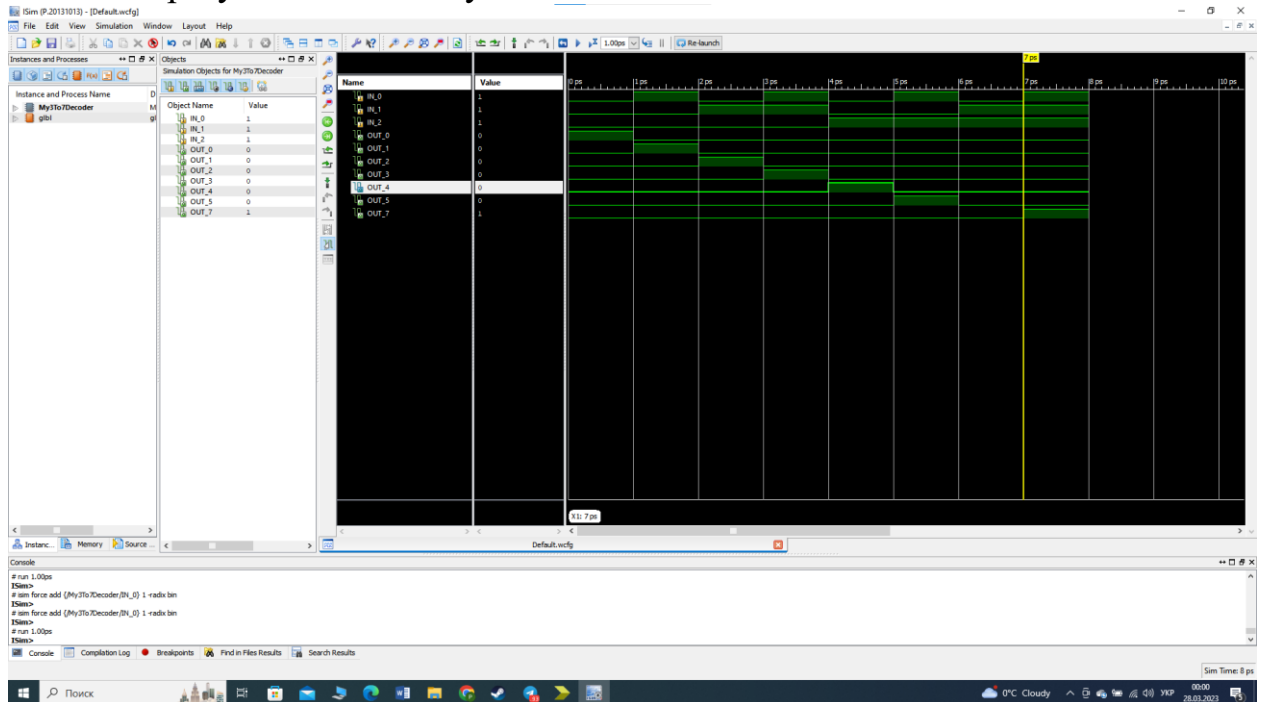


Рис. 6: Результат симуляція

Пізніше, після всіх перевірок на правильність коду та схеми, згідно методичних вказівок, було створено конфігураційний файл, і запущено в послідовності процеси, які успішно виконались:

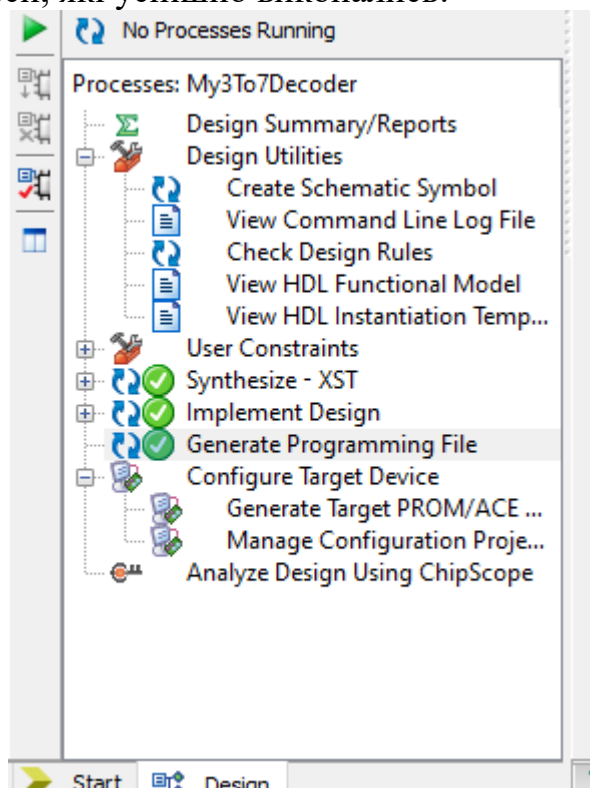


Рис. 7: Правильно виконані процеси

Висновок: У ході виконання цієї лабораторної роботи я створив дешифратор з трьома входами та сімома виходами, а також отримав досвід роботи з програмним середовищем Xilinx ISE.

