

## Exercício de Verilog

### Exercício 1)

Para facilitar a apresentação da linguagem Verilog aos alunos, nessa seção há alguns trechos de código de exemplo.

Dessa forma, crie um arquivo `counter.v` para o módulo contador, com o seguinte código:

```
module counter(clock, clear, out);
input          clear;
input          clock;
output reg [1:0] out;

always @(posedge clock)
begin
    if(clear == 1)
        out <= 2'b00;
    else
        out <= out + 1'b1;
end
endmodule
```

Depois, crie um arquivo `testbench.v` para o módulo que servirá de testbench.

```
`include "counter.v"
module testbench;

reg          clock = 0;
reg          clear = 0;
wire [1:0] out;

always #1 clock = !clock;

initial $dumpfile("testbench.vcd");
initial $dumpvars(0, testbench);

counter c(clock, clear, out);

initial begin
    //These events must be in chronological order.
    # 5  clear = 1;
    # 1  clear = 0;
    # 20 $finish;
end
endmodule
```

Compile os módulos utilizando o iverilog:

```
iverilog testbench.v
```

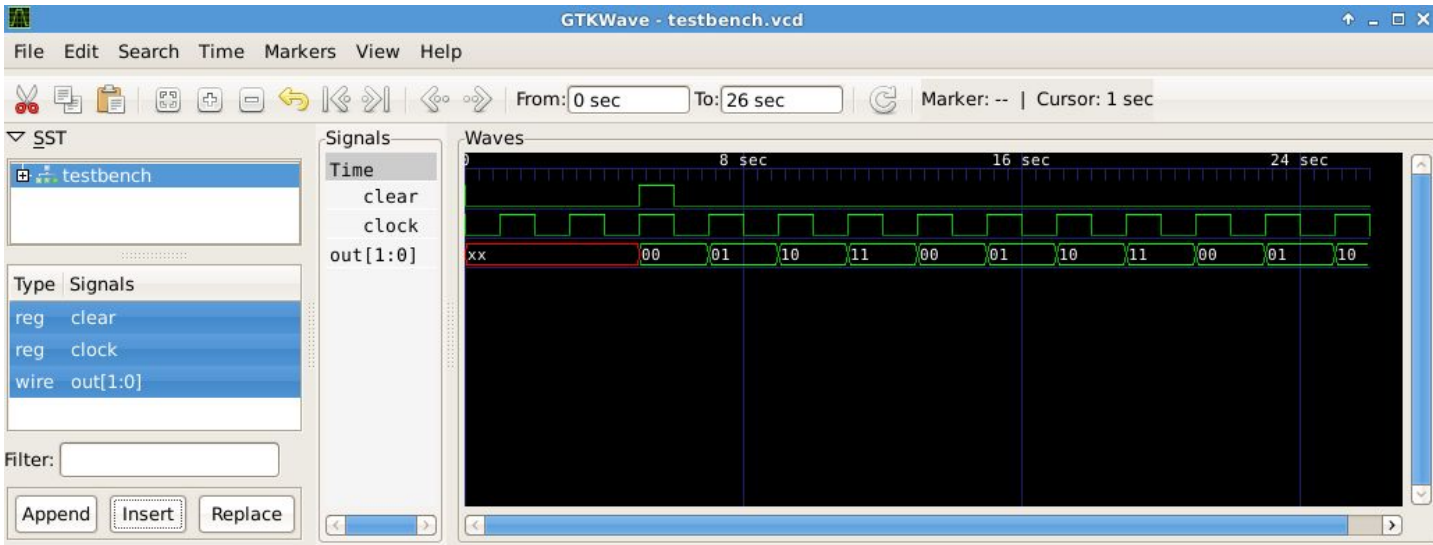
Execute o programa gerado utilizando o aplicativo vvp:

```
vvp a.out
```

Utilize o GTKwave para visualizar a forma de onda das saídas do seu programa:

```
gtkwave testbench.vcd
```

A saída será a seguinte:



Faça vários testes no seu contador para entender o funcionamento dos sinais ao longo do tempo.

Exercício 2)

Tente desenvolver um módulo ALU e proponha um testbench parecido com o do exercício 1.

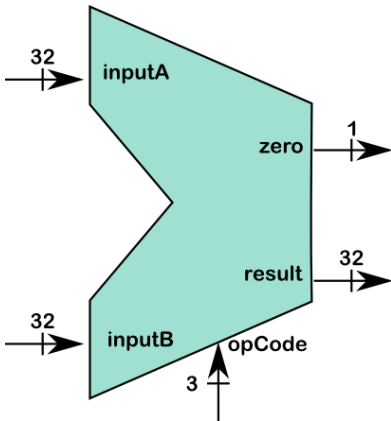


Figura 1: Representação da unidade lógica aritmética.

Nome do sinal	Tamanho	Tipo	Descrição
inputA	32 bits	Input	Operando 1 da operação
inputB	32 bits	Input	Operando 2 da operação
opCode	3 bits	Input	Seletor da operação a ser realizada
zero	1 bit	Output	Se a operação realizada resultar em zero, esse sinal será ligado em 1 caso contrário será 0.
result	32 bits	Output	Resultado da operação executada na ULA.

Tabela 1: Descrição da interface da ULA.

Operação (opCode)	Mnemônico	Descrição
000	ADD	Adição
001	SUB	Subtração
010	AND	Operação de AND Lógico
011	OR	Operação de OR Lógico
100	XOR	Operação de XOR Lógico
101	NOP	Nenhuma operação
110	NOP	Nenhuma operação
111	NOP	Nenhuma operação

Tabela 2: Descrição das operações da ULA.