

Modul Logika Informatika
MATA KULIAH
LOGIKA INFORMATIKA

Identitas Mata Kuliah

Program Studi : Teknik Informatika
Mata Kuliah / Kode : Logika Informatika / TPLB22
Jumlah SKS : 3 SKS
Prasyarat : --
Deskripsi Mata Kuliah : Mata kuliah ini membahas tentang proposisi, kata hubung kalimat, nilai kebenaran dari proposisi tautologi, ekuivalen, kontradiksi, kuantor dan validasi pembuktian, konsep dasar digital, operasi bilangan, gerbang logika, penyederhanaan rangkaian logika dan fungsi logika kombinasi.
Capaian Pembelajaran : Setelah pembelajaran, mahasiswa mampu memahami cara pengambilan keputusan berdasarkan logika matematika.
Penyusun : Ahmad Musyafa, M.Kom (Ketua)
Ir. Surip Widodo, M.I.T (Anggota 1)
Fajar Agung Nugroho, M.Kom (Anggota 2)

Ketua Program Studi Ketua Team Teaching

Achmad Hindasyah, M.Si Ahmad Musyafa, M.Kom
NIDN. 0419067102 NIDN. 0425018609

Kata Pengantar

Untuk meningkatkan kemampuan dan pengetahuan mahasiswa Program Studi S1 Teknik Informatika di bidang ilmu komputer dan kemajuan teknologi maka disajikan materi tentang **Logika Informatika**, karena materi ini adalah dasar dari alur logika pada komputer dengan mempelajari bahasa mesin (*engine language*) yang terdiri dari bilangan biner, yang berarti Nol adalah bernilai (False) dan Satu adalah bernilai (True), atau Nol adalah (Mati) dan Satu adalah (Hidup).

Mata kuliah **Logika Informatika** mempelajari tentang proposisi, kata hubung kalimat, nilai kebenaran dari proposisi tautologi, ekuivalen, kontradiksi, kuantor dan validasi pembuktian, konsep dasar digital, operasi bilangan, gerbang logika, penyederhanaan rangkaian logika dan fungsi logika kombinasi. Modul atau bahan ajar ini disusun untuk mempermudah mahasiswa dalam mempelajari mata kuliah Logika Informatika.

PERTEMUAN 17

FUNGSI LOGIKA KOMBINASI

DECODER ENCODER MULTIPLEXER

DEMULTIPLEXER

A. TUJUAN PEMBELAJARAN

Pada bab ini akan dijelaskan mengenai Decoder Encoder Multiflexer dan Demultiplexer:

B. URAIAN MATERI

➤ Materi

- Decoder
- Encoder
- Multiplexer
- Demultiplexer

➤ Defenisi

Decoder adalah Suatu rangkaian logika yang mengubah suatu kode input biner N bit menjadi M buah len-len output sedemikian rupa sehingga tiap-tiap len output hanya akan diaktifkan oleh salah satu dari kemungkinan kombinasi-kombinasi input.

Encoder merupakan lawan dari proses decoder yaitu memiliki sejumlah len-len input , hanya satudiantaranya yang akan diaktifkan pada suatu saat tertentu , dan menghasilkan suatu kode output N-bit, tergantung kepada input mana yang diaktifkan

Multiplexer atau selector data adalah suatu rangkaian logika yang menerima beberpa input data dan untuk suatu saat tertentu hanya mengijjinkan satu dari data input tersebut untuk lewat mencapai ouput, yang dikontrol oleh input-input select.

Demultiplexer melakukan operasi sebaliknya dari Multiplexer, yaitu mengambil Satu input tunggal dan mendistribusikannya ke beberapa output.

1. Decoder

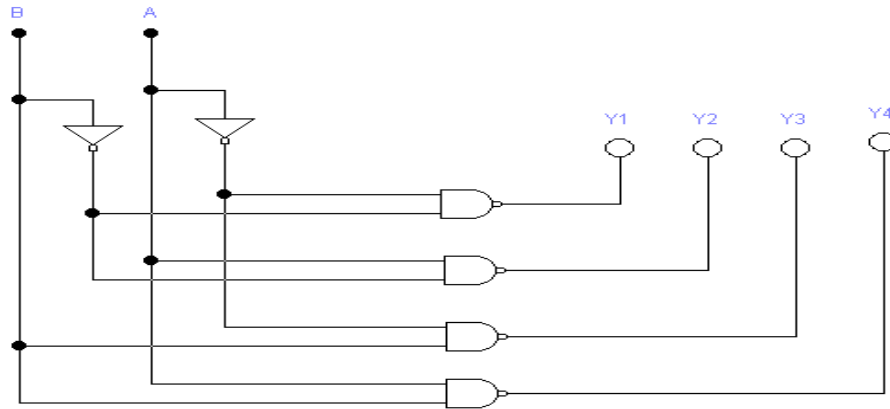
Perhatikan truth table berikut ini, output $Y_0 = 0$ Jika input $A=0$ dan $B=0$. Untuk kondisi tersebut hanya ada satu kemungkinan, demikian juga halnya Jika input $A=1$, input $B=0$, maka hanya output Y_1 yang sama dengan 0 dan demikian seterusnya untuk kombinasi input yang lainnya. Output ($Y_0 - Y_3$) dapat dibuat aktif high seperti terlihat pada tabelberikut

1.1. Truth table

1.1 Truth table

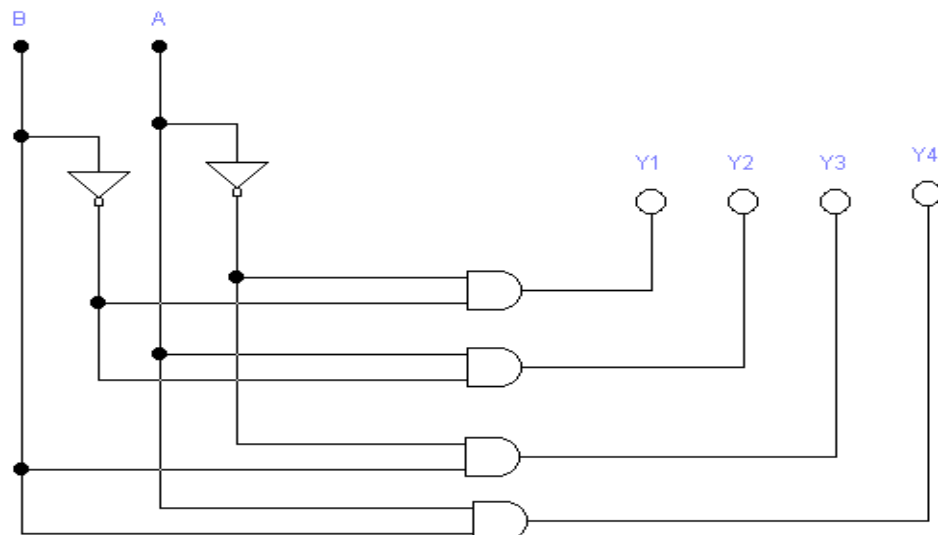
INPUT		OUTPUT			
B	A	Y0	Y1	Y2	Y3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

Gambar Rangkaian dasar Decoder

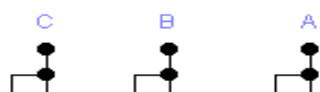


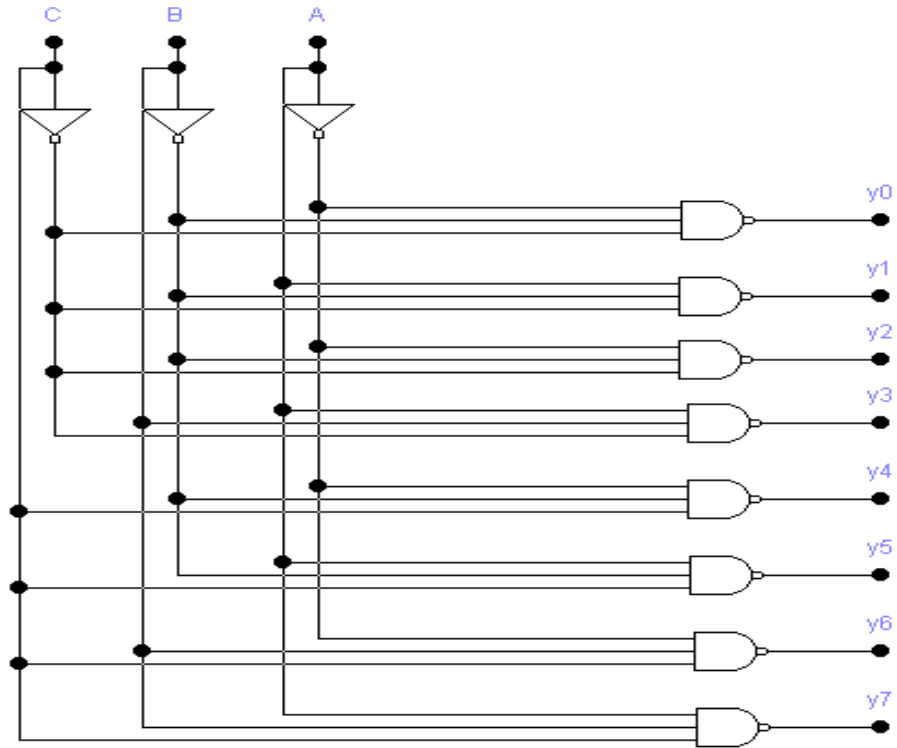
Output (Y0 – Y3) dapat dibuat aktif high seperti terlihat pada table berikut

INPUT		OUTPUT			
B	A	Y0	Y1	Y2	Y3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

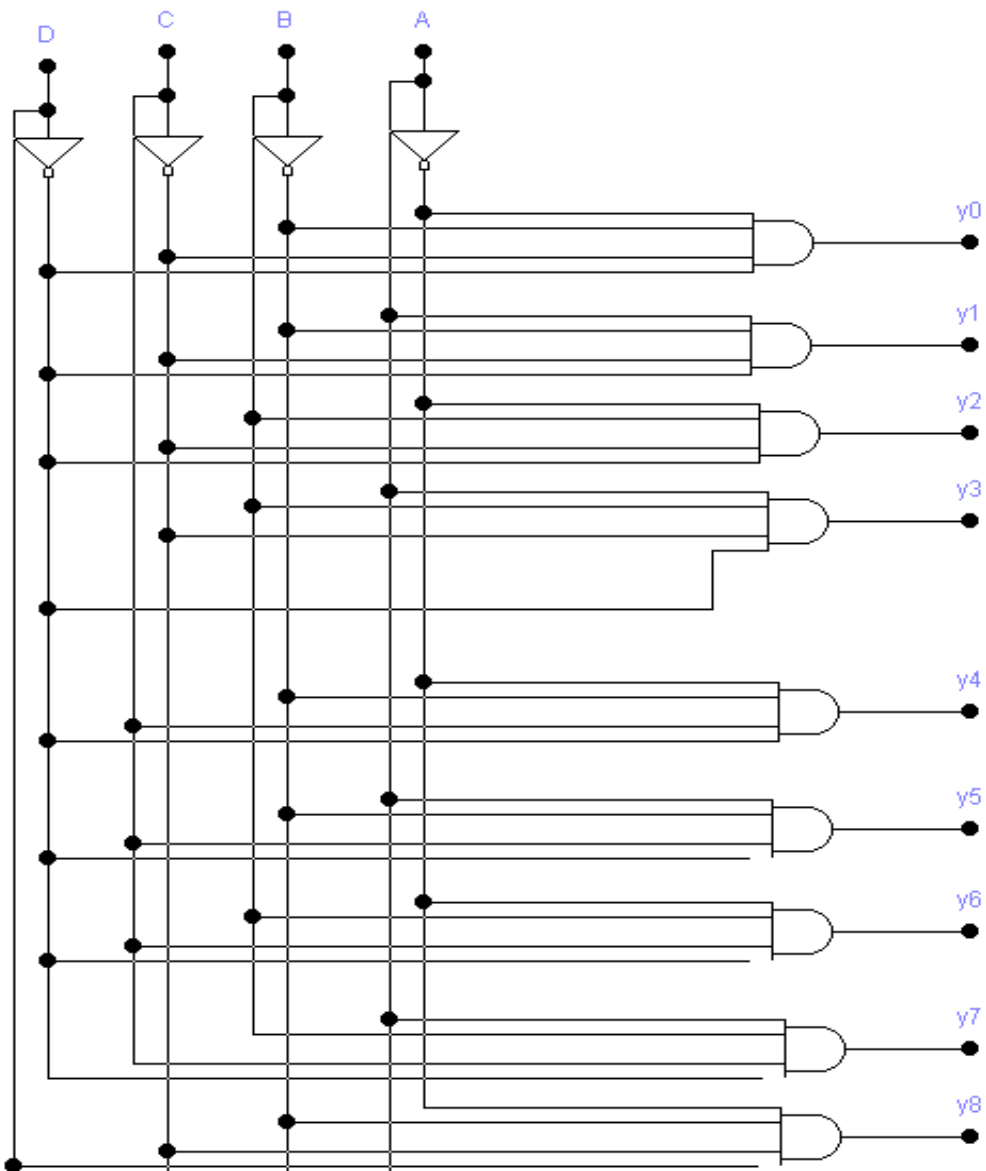


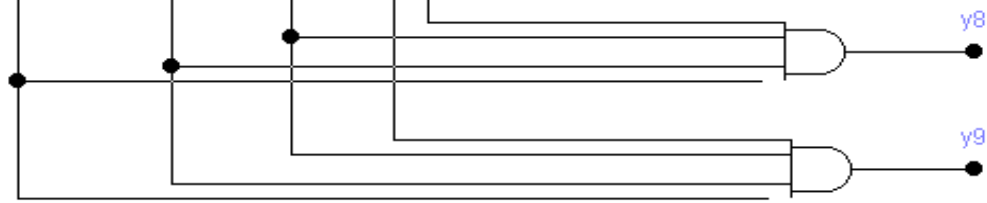
Decoder dari 3 line ke 8 line





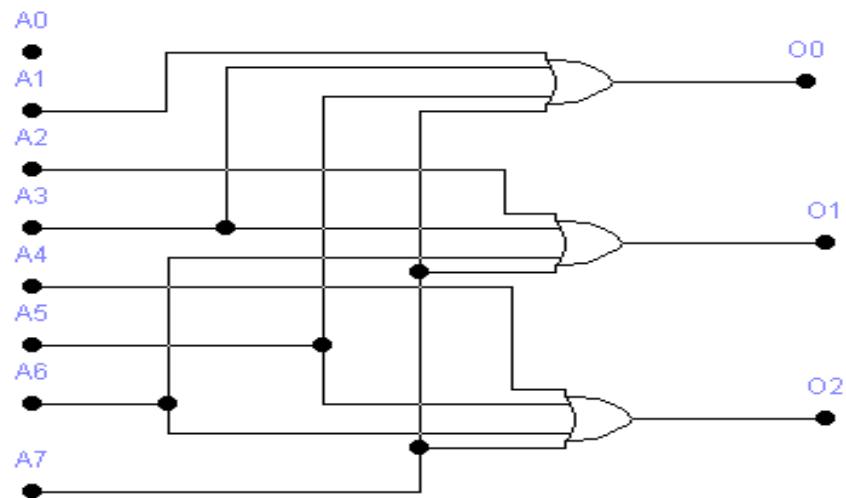
Decoder BCD ke Decimal



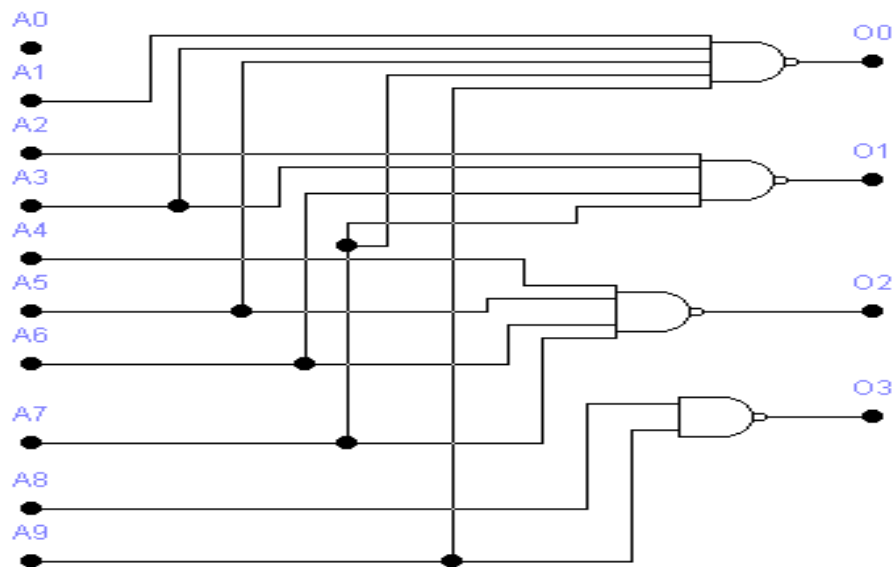


2. Encoder

2.1 Rangkaian dasar encoder

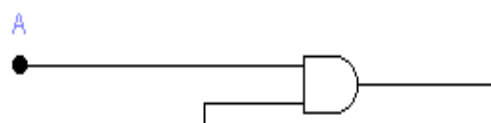


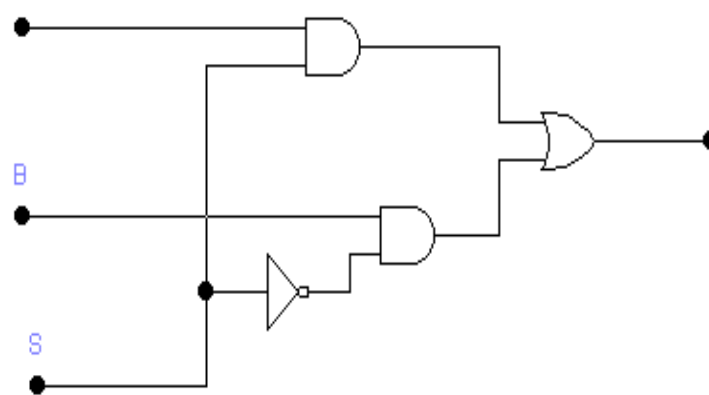
2.2 Encoder Switch decimal ke BCD



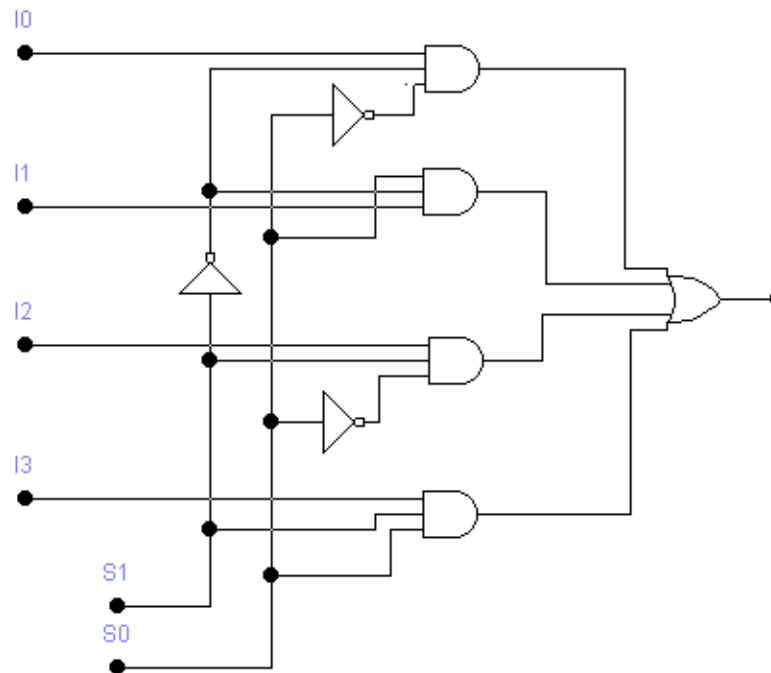
3. Multiplexer

3.1 Rangkaian Multiplexer 2 Chanel



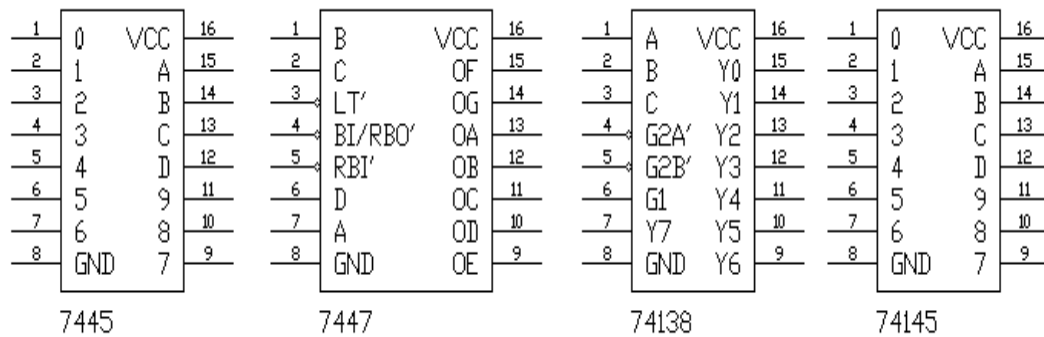


3.2 Rangkaian Multiplexer 4 Chanel

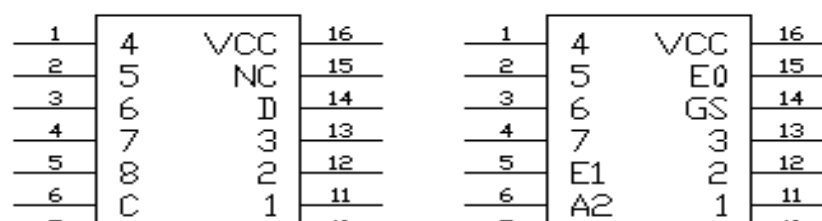


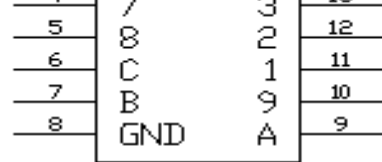
4. Pin Diagram IC

4.1 Decoder

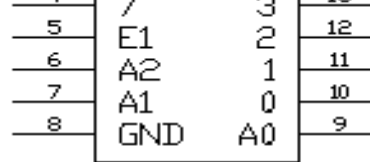


4.2 Pin Diagram IC Encoder



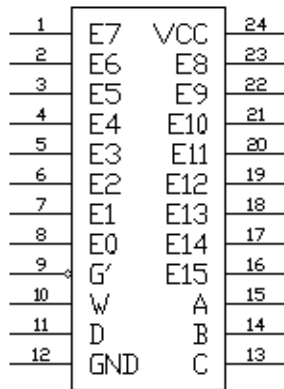


74147

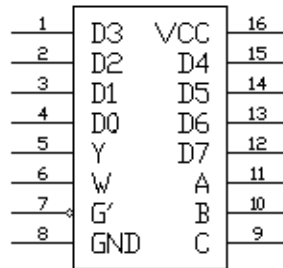


74148

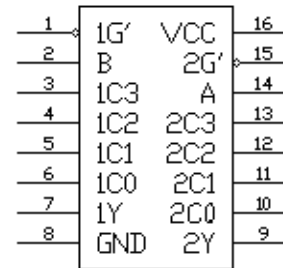
4.3 Pin Diagram IC Multiplexer



74150

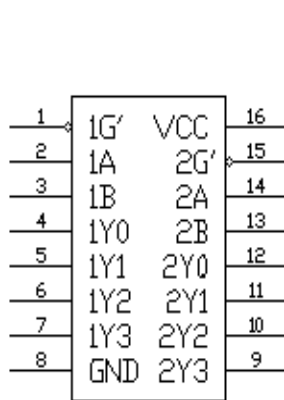


74151

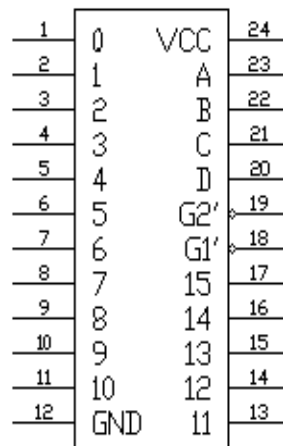


74153

4.4 Pin Diagram IC Demultiplexer



74139

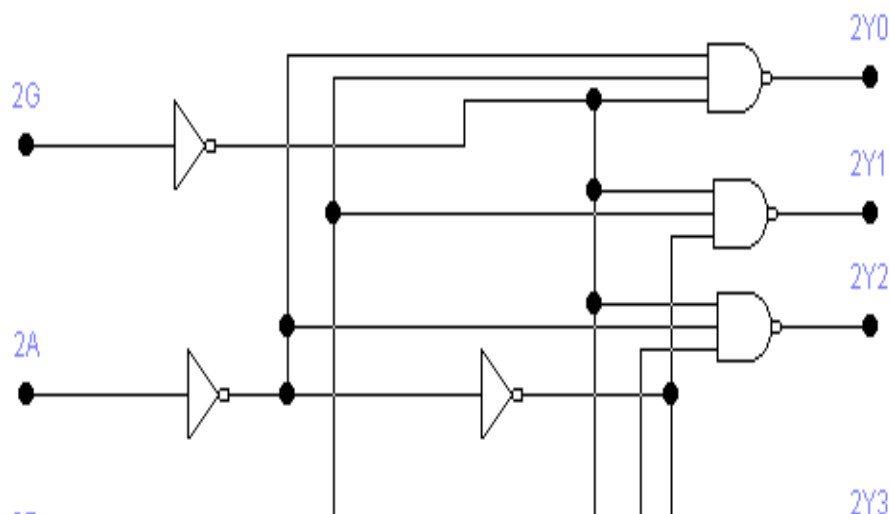


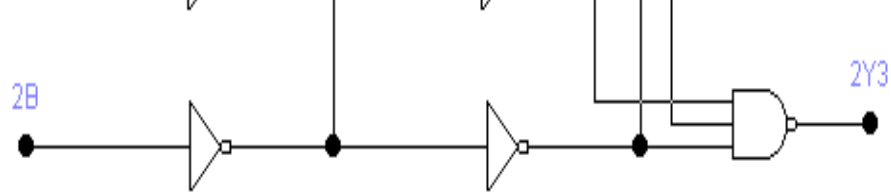
74154



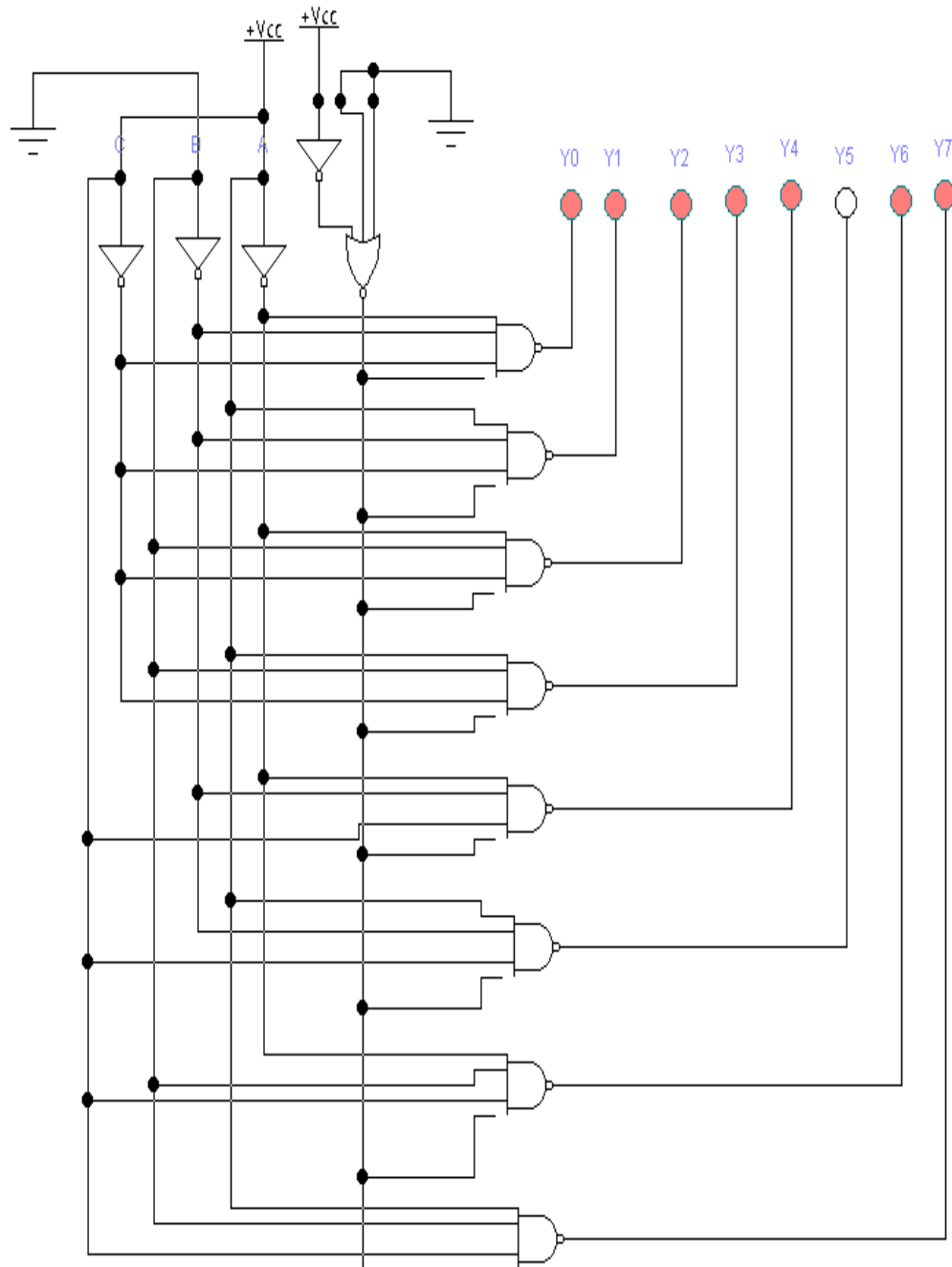
74155

5. Rangkaian dasar Decoder / Demultiplexer (IC 74 S 139)

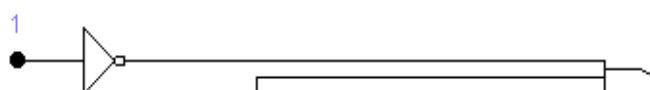


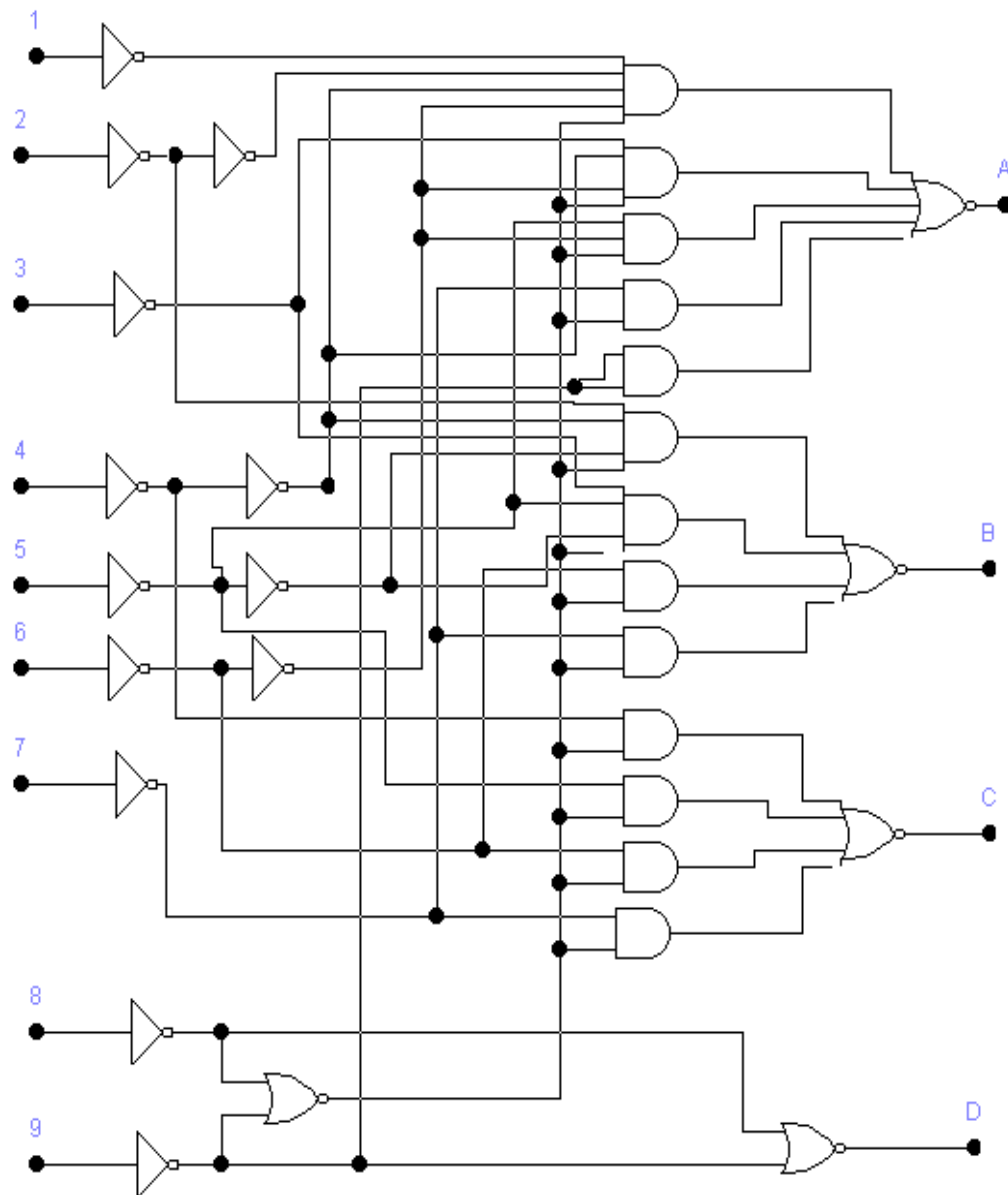


6. Rangkaian Ekuivalen IC 74 LS 139



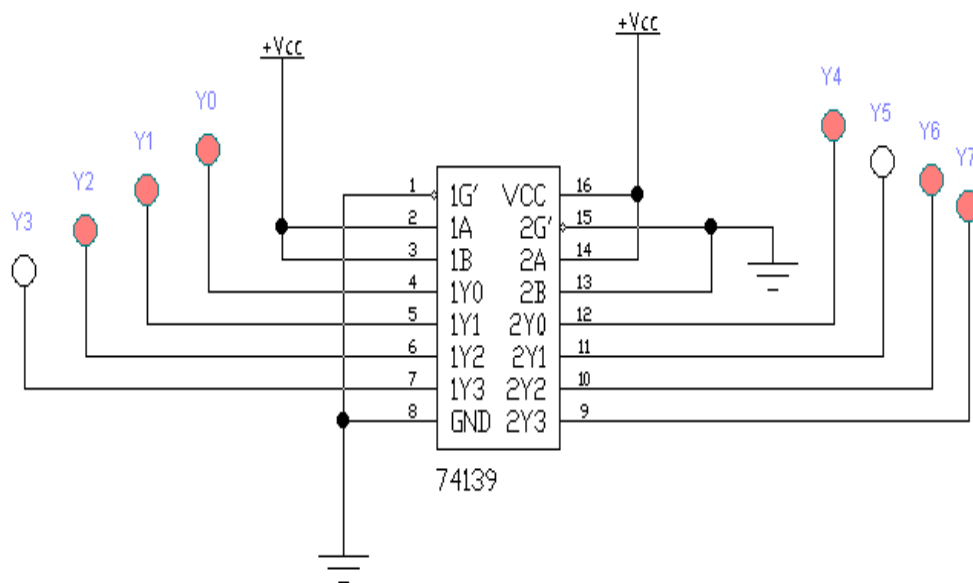
7. Rangkaian Ekuivalen Periority Encoder (IC 74 LS 147)



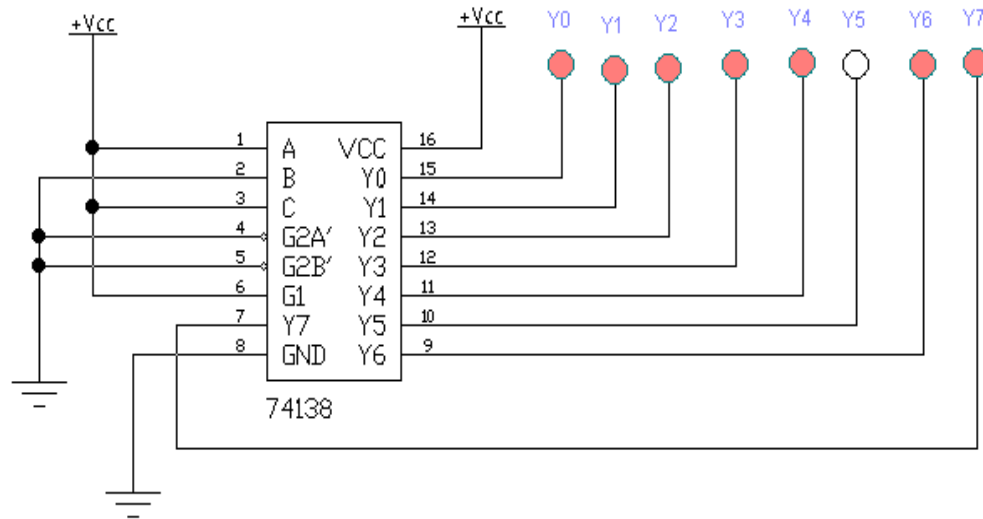


8. Rangkaian Aplikasi

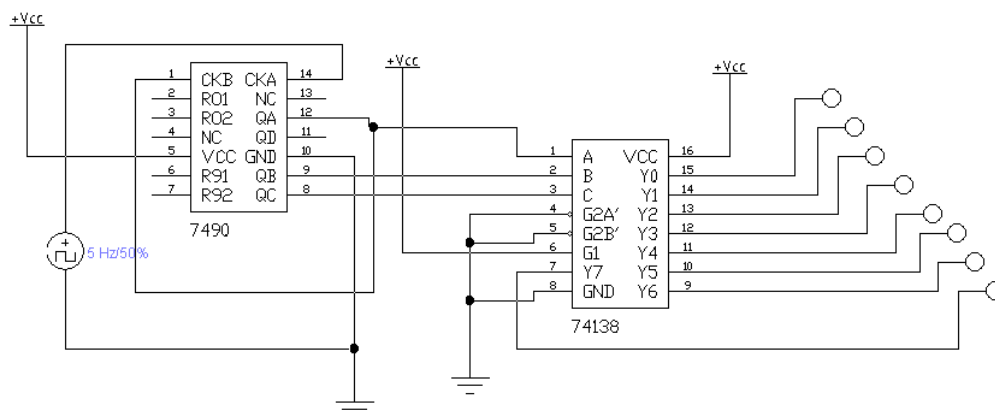
8.1 Rangkaian IC decoder menggunakan IC 74 LS 139



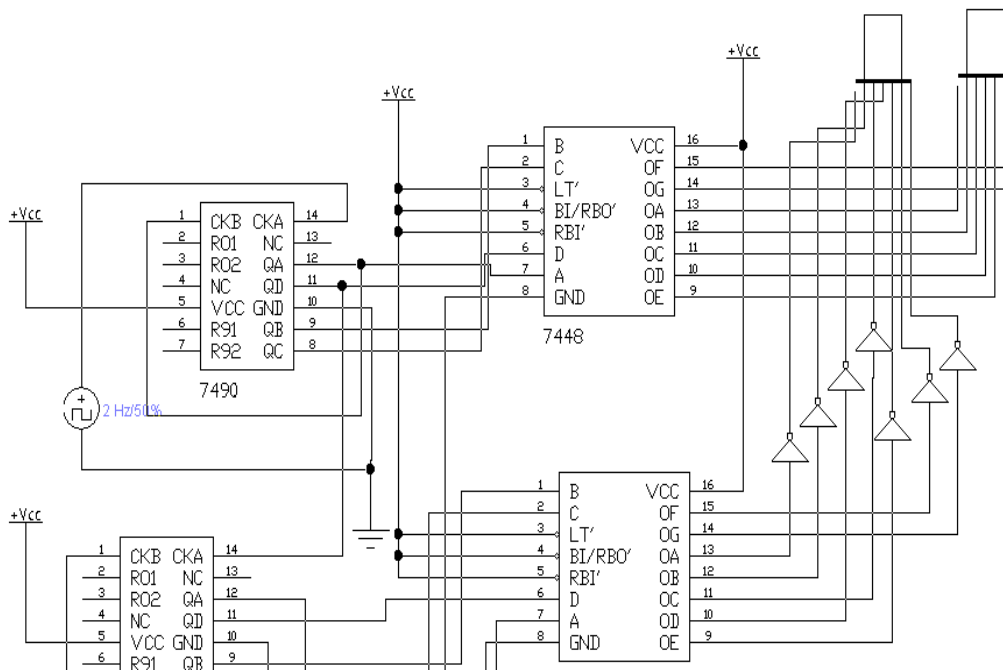
8.2 Rangkaian IC decoder menggunakan IC 74 LS 138

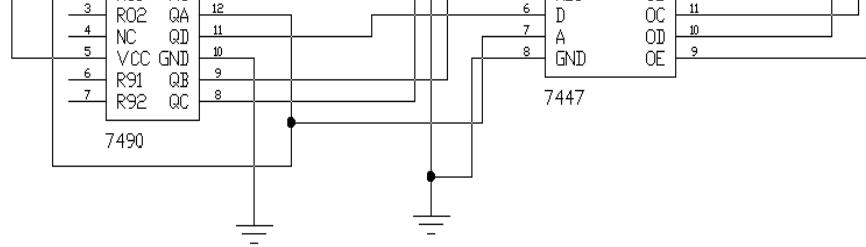


8.3 Menghubungkan rangkaian Counter dengan Decoder



8.4 Rangkaian Counter dengan Output Display 7 Segment





C. SOAL LATIHAN/TUGAS

D. DAFTAR PUSTAKA

Buku

1. Drs. Toto' Bara Setiawan, M.Si, *Diktat kuliah Logika Matematika*, Pendidikan matematika, Universitas Negeri Jember, 2007.
2. Rinaldi Munir, *Matematika Diskrit*, Edisi Ketiga, Informatika, Bandung, 2005.
3. Jong Jeng Siang, *Matematika Diskrit dan Aplikasinya pada Ilmu Komputer*, Andi Offset, Yogyakarta, 2004.
4. Kenneth H. Rosen, *Discrete Mathematics and Application to Computer Science 5th Edition*, Mc Graw-Hill, 2003.

Link and Sites:
