

Digital IC Design HW4

工科系 108 級 E94041107 鄧有敦

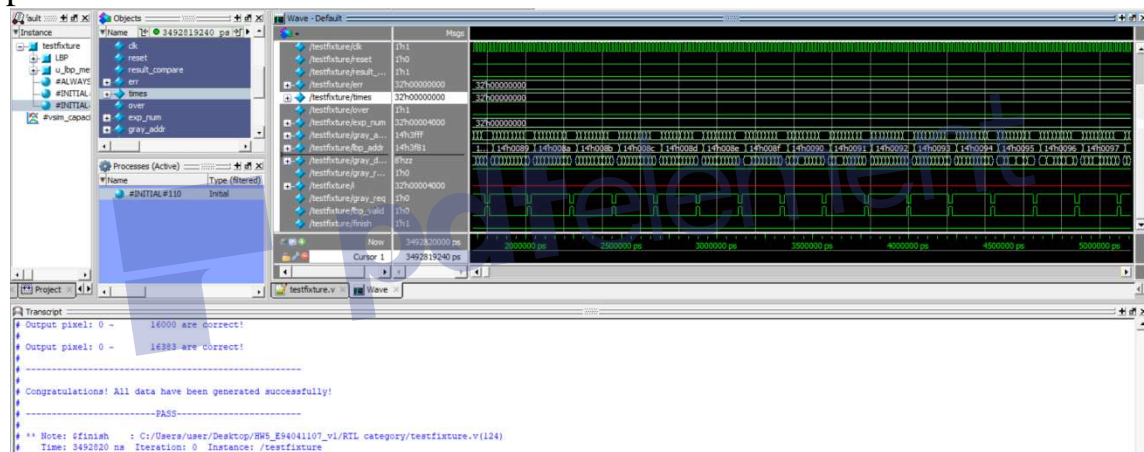
電路設計

此電路設計的發想，是以成本考量作為出發點，所以僅會暫存一筆資料，而當其他筆資料輸入做LBP運算時，並不存取，而是直接比較並存入lbp_data中，但如此一來每次皆必須讀取九筆資料，運算時間會拉長，所以我用組合電路的方式把一些比較的數字先行算好，當正緣時脈觸發時，便將值傳入，如此一來大大降低critical path。

狀態機設計：

狀態	功能
READ	讀取九筆資料 並做比較(gray_req==1)
OUT	輸出lbp_data (lbp_valid==1)
FIN	完成運算後之狀態 (finish==1)

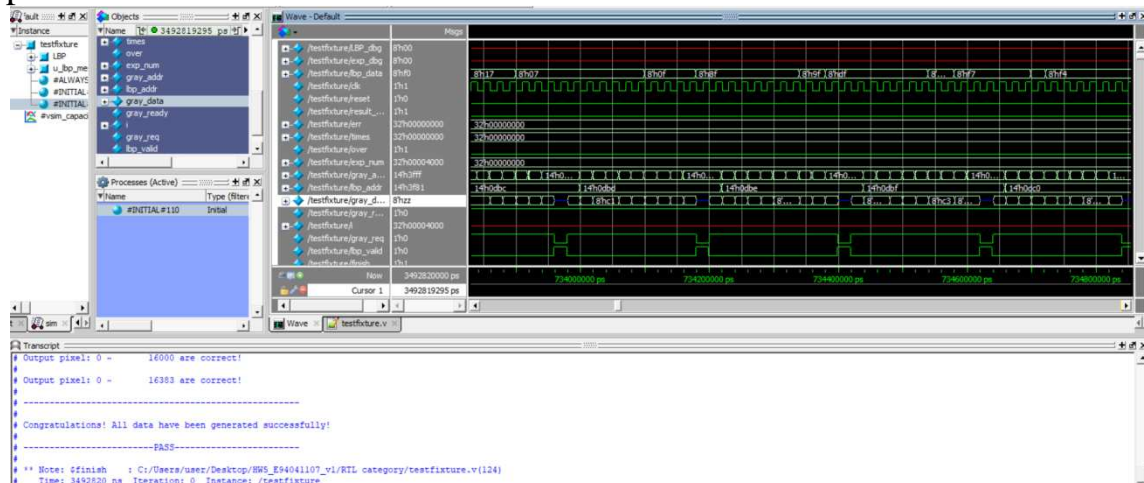
pre-sim:



min CYCLE: 20

```
`define CYCLE 20
```

post-sim:



Flow Summary

Flow Summary	
Flow Status	Successful - Wed Jan 09 15:13:15 2019
Quartus II Version	10.0 Build 262 08/18/2010 SP 1 SJ Full Version
Revision Name	LBP
Top-level Entity Name	LBP
Family	Cyclone II
Device	EP2C70F896C8
Timing Models	Final
Met timing requirements	Yes
Total logic elements	99 / 68,416 (< 1 %)
Total combinational functions	87 / 68,416 (< 1 %)
Dedicated logic registers	65 / 68,416 (< 1 %)
Total registers	65
Total pins	50 / 622 (8 %)
Total virtual pins	0
Total memory bits	0 / 1,152,000 (0 %)
Embedded Multiplier 9-bit elements	0 / 300 (0 %)
Total PLLs	0 / 4 (0 %)

Performance = (Total logic elements + total memory bit
+ 9**embedded multiplier 9-bit element*) × (total simulation time in
ns)=99*3492820=345,789,180

自行產生pattern：

因為LBP這套演算法，極有可能配上鏡頭，放入FPGA或MCU之類的嵌入式系統中，該系統中若想取得影像是無法用外部函式庫的，所以我用最純的C語言標準函式庫，讀圖檔與產生.dat檔，完全可以套用在任何平台，寫lbp.c & loadbmp.h。

