

# 引導實驗三：數位錄音機與相關的信號處理系統

大學部數位電路實驗室

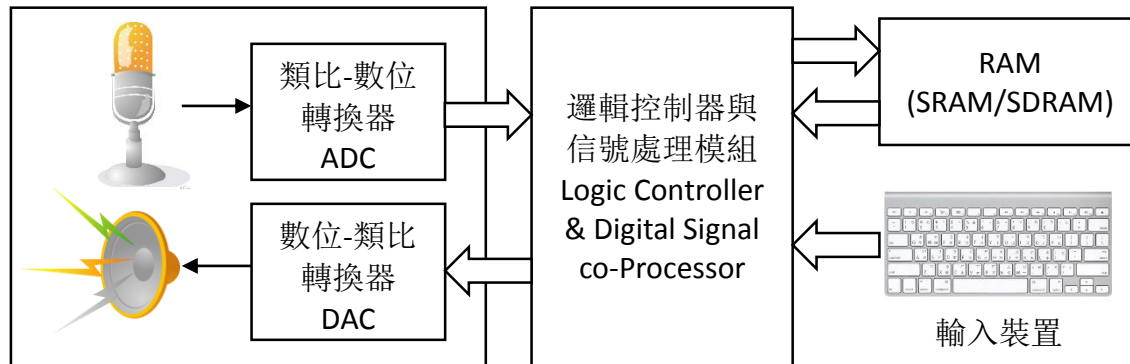
## 實驗目的

1. 藉由類比-數位轉換器(ADC)與數位-類比轉換器(DAC)的使用，學習數位系統與類比系統間的整合的原理。
2. 熟悉數位系統中的重要記憶元件-隨機存取記憶體(RAM)的使用。
3. 藉由基本數位信號處理模組的實作，了解數位信號處理電路設計的基本概念。
4. 訓練閱讀數位積體電路的技術資料(datasheets)的能力。

## 系統描述與要求

本實驗要求各組利用麥克風與電腦喇叭連接 FPGA 板的 Audio CODEC 模組(內含 ADC 與 DAC)，串接 FPGA，並對 SRAM/SDRAM 模組進行存取，以實作出一個數位錄音機的系統。

一個基本的數位錄音機系統，各模組的方塊圖如下圖一所示：



圖一、系統方塊圖。

各組所完成的系統，必須至少具有下列功能：

1. 具備錄音、播放、暫停、停止播放等功能。
2. 取樣頻率至少為 32kHz，每個取樣至少為 16 bits。
3. 可以錄製的時間至少為 32 秒，並且可以正常播放。
4. 具備快速播放(2, 3, 4, 5, 6, 7, 8 倍速)以及慢速播放(1/2, 1/3, 1/4, 1/5, 1/6, 1/7, 1/8 倍速，且須含內插信號功能(0 次內插與 1 次內插皆要支援)。
5. 須以容易了解的方式顯示目前秒數與系統狀態。

各組可以考慮其他各種和數位錄音機有關的進階功能，但請先與助教討論確認。

本實驗對於 FPGA 資源的使用上限 (對基本功能而言)：2500 Logic Elements；不得使用乘法器。

## 實驗注意事項

---

1. 請務必先研讀實驗室提供的手冊與 datasheet 中，有關於 SRAM 以及 Audio CODEC 模組的功能，然後才開始進行本實驗系統的開發。
2. 如果貴組的系統有支援某些特殊的信號處理功能，請務必在結報中介紹相關原理，以及參考資料。
3. 本實驗使用的 ADC 與 DAC 均為實驗板上所附有的模組，無須增添其他的 ADC 或 DAC。