

UNIVERSIDAD DE GRANADA.

**ESCUELA TECNICA SUPERIOR DE
INGENIERIAS INFORMATICA Y DE
TELECOMUNICACIÓN.**



**Departamento de Ingeniería de Computadores,
Automática y Robótica.**

**TECNOLOGÍA Y ORGANIZACIÓN DE
COMPUTADORES.**

**PRÁCTICA 1.
ANÁLISIS Y DISEÑO DE CIRCUITOS
COMBINACIONALES CON PUERTAS LÓGICAS**

1º GRADO EN INGENIERÍA INFORMÁTICA.

PRÁCTICA 1. INSTRUCCIONES

ANÁLISIS Y DISEÑO DE CIRCUITOS COMBINACIONALES CON PUERTAS LÓGICAS.

Objetivos:

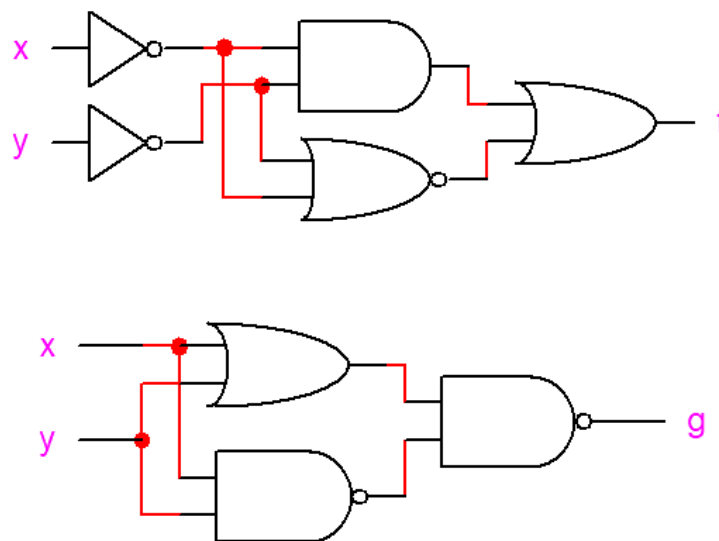
- *Estudiar el funcionamiento de circuitos combinacionales sencillos.*
- *Poner en práctica métodos de simplificación de funciones de conmutación.*
- *Implementar funciones de conmutación con diferentes tipos de puertas lógicas.*

Material necesario para el desarrollo de la práctica:

- *Guion de prácticas disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>03.-PRACTICAS>PRACTICA_1>PRACTICA_1_TOC.PDF.*
- *Material del Tema 3º disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>01.-TEORIA y PROBLEMAS>TEMA_3>03.-TEMA_3_TOC_SISTEMAS_COMBINACIONALES.PDF. Apartado 3.2.-Análisis de Circuitos Combinacionales y 3.3.-Diseño de Sistemas Combinacionales, diapositivas 7 a 18 (ambas inclusive).*
- *Seminario 5. Guía de Trabajo Autónomo. disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>02.-SEMINARIOS>SEMINARIO_5>05.-SEMINARIO_5_TOC_SIMULADOR_ENTRENADOR_LOGICO_GUIA.*
- *Software Simulador Lógico LogicWorks.*
- *Entrenador Lógico SIDAC DET 2020.*

1. Análisis de un sistema combinacional.

Analice los circuitos de la figura mediante su implementación en el simulador lógico. Obtenga experimentalmente las expresiones algebraicas y las tablas de verdad de las funciones de conmutación f y g resultantes en la simulación. Minimícelas y obtenga la expresión algebraica mínima de las funciones en un circuito combinacional equivalente mínimo en forma AND/OR y NAND/NAND. Implemente estos circuitos equivalentes mínimos en el simulador y compruebe que las funciones f y g resultantes en cada caso son iguales a las de los circuitos originales de la figura.



2. Diseño de un sistema combinacional.

El objetivo de esta práctica es el diseño de un circuito lógico combinacional partiendo del enunciado de un problema, modelando el mismo mediante funciones de conmutación y realizando sus tablas de verdad, simplificación e implementación de diferentes formas equivalentes entre si y con la misma funcionalidad. El enunciado del problema es el siguiente:

"Un jurado consta de dos miembros (miembro 1 y miembro 2) que deben evaluar el examen de un candidato. Para indicar su valoración cada miembro dispone de dos botones: pulsando uno se da un voto positivo (P) (+1), pulsando el otro se da un voto negativo (N) (-1) y si se pulsan los dos a la vez o no se pulsa ninguno, se da un voto neutro (0). Por tanto, el sistema tiene cuatro entradas en total (P_1 , N_1 , P_2 y N_2) las cuales valdrán 1 cuando el correspondiente botón está pulsado y 0 en

caso contrario. Para que el candidato apruebe el examen la suma total de los votos del jurado debe ser mayor o igual a cero. Además, para que la salida del sistema sea considerada, al menos uno de los miembros debe haberse pronunciado pulsando al menos un botón, por tanto, la salida del circuito cuando todas las entradas son 0 es indiferente."

Implemente un circuito lógico mínimo que calcule la función que permita determinar si un candidato aprueba (1) o suspende (0) tomando como entradas los cuatro pulsadores de que dispone el tribunal y generando la siguiente salida:

- Si $\text{votos} \geq 0$ y $P_1N_1P_2N_2 \neq 0000$, salida = 1
- Si $\text{votos} < 0$ y $P_1N_1P_2N_2 \neq 0000$, salida = 0
- Si $P_1N_1P_2N_2 = 0000$, salida = 1 ó 0

Para implementarlo, realice la tabla de verdad de la función, minimícela e implemente dicha función empleando:

- a) Síntesis AND/OR. Mediante el simulador lógico.
- b) Síntesis NAND/NAND. Mediante el entrenador lógico.

Emplee en cada caso las puertas lógicas de que dispone el simulador y/o entrenador de prácticas, haciendo las transformaciones y/o agrupaciones de puertas que estime oportunas en caso de no disponer de las puertas lógicas que resulten de la minimización de la función que representa al problema.