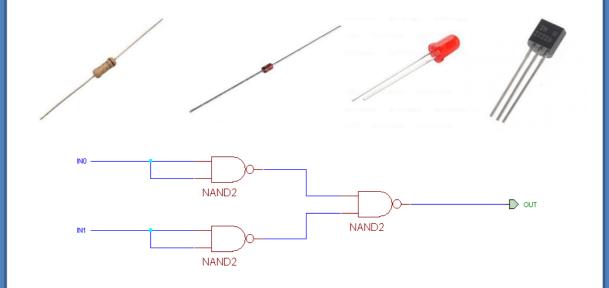
JAIME RODRIGO ROLDÁN CORCELLES

PRÁCTICAS DE FUNDAMENTOS DE ELECTRÓNICA



PRÁCTICAS DE FUNDAMENTOS DE ELECTRÓNICA.

Primera edición, Octubre de 2013

© Autor, Editor e Ilustrador: Alberto Daza Márquez

I.S.B.N. 13: 978-84-695-8851-2

I.S.B.N. 10: 84-695-8851-6

Depósito Legal: MA-1990-2013

ÍNDICE.

,				
PRACTICA 5.	CIRCUITO COMBINAC	CIONAL DECODII	FICADOR 7	SEGMENTOS

Parte 1. Desarrollo de la Práctica.	2
1.1. DISEÑO DE UN CONVERTIDOR BCD – 7 SEGMENTOS.	2
1.2. Implementación y Animación del Convertidor BCD – 7 Segmentos	8
1.3. SIMULACIÓN DEL CONVERTIDOR BCD – 7 SEGMENTOS	9
1.4. Creación del Bloque Funcional Convertidor BCD – 7 Segmentos	9

Práctica 5. Circuito Combinacional Decodificador 7 Segmentos.

Documentación.

La **documentación** debe conservarse como material de la asignatura para el alumno y en ella se deben anotar las soluciones obtenidas para que el alumno tenga una copia de los resultados obtenidos.

El objetivo de esta práctica consiste en el diseño y simulación de los circuitos propuestos mediante la herramienta *Deeds-DcS (Digital Circuit Simulator)*. Los diseños se recogerán en las hojas del enunciado, que serán entregadas antes de acceder al laboratorio el día que esté señalado como corrección de esta práctica. Asimismo, antes de la fecha indicada al efecto, deben subirse al Campus Virtual los ficheros del proyecto en un único archivo .zip. Además, se incluirán en dicho archivo .ZIP este documento PDF, con todos sus campos de formulario debidamente cumplimentados

La **revisión del diseño y simulación** de los circuitos se realizará **en el laboratorio** el último día de prácticas junto con la revisión de la práctica 6.

Parte 1. Desarrollo de la Práctica.

Material Necesario

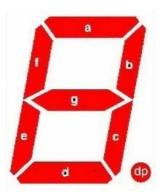
- Ordenador Personal
- Deeds-DcS (Digital Circuit Simulator)

Objetivos

- Conocer el manejo del entorno de diseño digital Deeds-DcS para realizar el diseño y la simulación de circuitos combinacionales basados en bloques funcionales.
- Introducir técnicas de diseño modular para la implementación de metodologías de diseño "top-down" y "botton-up".
- Poner en práctica los conocimientos teóricos para la transformación de funciones combinacionales aplicando el álgebra de Boole, implementando las mismas con diferentes estrategias.

1.1. Diseño de un Convertidor BCD - 7 Segmentos.

Un display 7-Segmentos es un dispositivo electrónico utilizado para mostrar caracteres alfanuméricos construidos a partir de 7 segmentos luminosos. En el siguiente dibujo podemos observar el orden de estos segmentos.



Son necesarias, por tanto, 8 señales binarias distintas para iluminar cada uno de los 7 segmentos y el punto decimal. Por tanto, el <u>objetivo</u> será diseñar un convertidor de una entrada, correspondiente a un dígito BCD, a una salida de 7 segmentos más el punto decimal (8 señales), que permita controlar un display. Será necesario <u>realizar el diseño utilizando el mínimo número de puertas lógicas y bloques funcionales, disponibles en la librería de Deeds, <u>así como realizar un bloque funcional</u> que pueda ser incluido en el diseño de otro circuito o práctica.</u>

Para realizar este diseño se impondrán una serie de condiciones, que se detallan a continuación:

- Las <u>combinaciones</u> a utilizar para la decodificación de BCD a 7 segmentos corresponderán únicamente a las <u>cifras del 0 al 9. Para el resto de combinaciones de entrada, el valor de salida no estará definido</u>.
- El punto decimal siempre estará apagado.
- Cada segmento se simplificará y se implementará por separado de distinta forma, dependiendo del DNI de cada alumno: Se sumarán todas las cifras del DNI, se dividirá el resultado por 7, y el resto de dicha división entera (operación "mod", que dará un número entre 0 y 6) nos servirá para escoger una línea de la tabla que se muestra seguidamente, la cual nos dará la forma de implementar cada segmento del display.

Ejemplo:

DNI =77228554; Suma =7 + 7 + 2 + 2 + 8 + 5 + 5 + 4 = 40; 40 mod 7 = 5

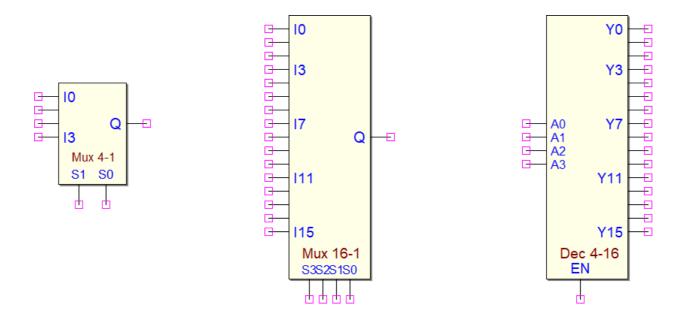
Escogemos la fila 1 de las 7 posibilidades expuestas en la siguiente tabla:

SEGMENTO DEL DISPLAY

		Α	В	С	D	E	F	G
	0	SM	PM	NAND	NOR	MUX4-1	MUX16-1	DEC 4-16
D N	1	PM	NAND	NOR	MUX4-1	MUX16-1	DEC 4-16	SM
_	2	NAND	NOR	MUX4-1	MUX16-1	DEC 4-16	SM	PM
≥	3	NOR	MUX4-1	MUX16-1	DEC 4-16	SM	PM	NAND
d 0	4	MUX4-1	MUX16-1	DEC 4-16	SM	PM	NAND	NOR
7	5	MUX16-1	DEC 4-16	<mark>SM</mark>	<mark>PM</mark>	NAND	NOR	MUX4-1
-	6	DEC 4-16	SM	PM	NAND	NOR	MUX4-1	MUX16-1

Leyenda → **Forma de implementar el segmento indicado**:

- **SM** → Suma Mínima de Productos. El circuito se implementará usando la mínima cantidad de inversores y puertas AND y OR de cualquier número de entradas.
- PM → Producto Mínimo de Sumas. El circuito se implementará usando la mínima cantidad de inversores y puertas AND y OR de cualquier número de entradas.
- NAND → El circuito se implementará usando la mínima cantidad de puertas NAND de cualquier número de entradas.
- NOR → El circuito se implementará usando la mínima cantidad de puertas NOR de cualquier número de entradas.
- MUX4-1 → El circuito se implementará usando la mínima cantidad de Multiplexores de 4 a 1.
- MUX16-1 → El circuito se implementará usando únicamente 1 Multiplexor de 16 a 1.
- **DEC 4-16** → El circuito se implementará usando únicamente 1 Decodificador de 4 bits a 16 y 1 puerta lógica OR con el número de entradas necesarias (según caso).



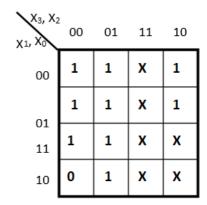
(De izquierda a derecha: Multiplexor de 4 a 1, Multiplexor de 16 a 1, y Decodificador de 4 bits a 16)

<u>Nota</u>: La señal "EN" del decodificador es una señal de habilitación o "Enable", que deberá estar a "1" lógico para que funcione correctamente el bloque. Los bits etiquetados con el subíndice 0, corresponden a los bits menos significativos en todos los dispositivos, tanto en las señales de entrada, de salida y de control.

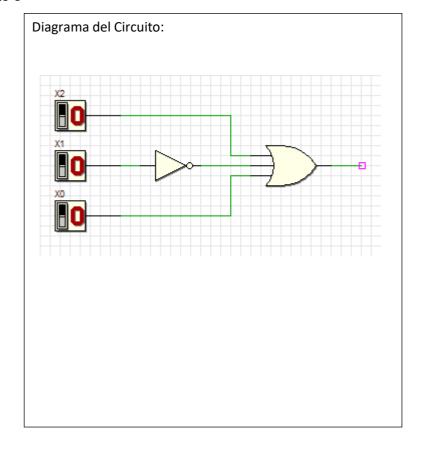
Tabla de Verdad Decodificador 7 Segmentos:

X ₃	X ₂	X ₁	X ₀	Α	В	С	D	Е	F	G	DP
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1	0
0	0	1	1	1	1	1	1	0	0	1	0
0	1	0	0	0	1	1	0	0	1	1	0
0	1	0	1	1	0	1	1	0	1	1	0
0	1	1	0	1	0	1	1	1	1	1	0
0	1	1	1	1	1	1	0	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1	0
1	0	0	1	1	1	1	1	0	1	1	0
1	0	1	0	X	X	X	X	X	X	X	0
1	0	1	1	X	X	X	X	X	X	X	0
1	1	0	0	X	X	X	X	X	X	X	0
1	1	0	1	X	X	X	X	X	X	X	0
1	1	1	0	X	X	X	X	X	X	X	0
1	1	1	1	X	X	X	X	X	X	X	0

• SM (Suma Mínima) → Segmento C



Función Lógica:	
$\overline{X1} + X0 + X2$	
	•
	•



• PM (Producto Mínimo) → Segmento D

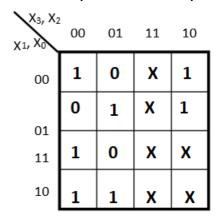


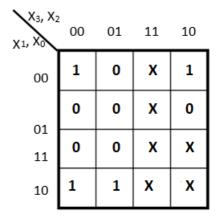
Diagrama	del Circuito	:			
X3			1	>	

Función Lógica:

$$(X3 + X2 + X1 + \overline{X0}) * (\overline{X2} + X1 + X0)$$

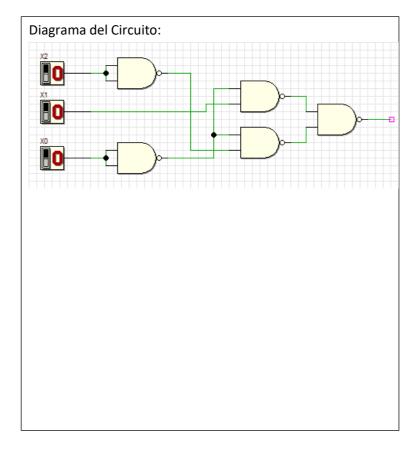
$$* (\overline{X2} + \overline{X1} + \overline{X0})$$

• NAND → Segmento E



Función Lógica:

$$(\overline{X2}*\overline{X0} + X1*\overline{X0})$$



NOR → Segmento F

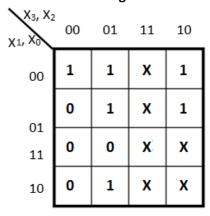


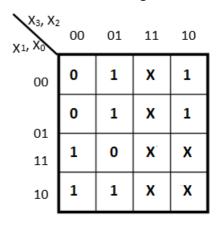
Diagrama del Circuito:	
x3	
	T

Función Lógica:

$(X3 + X2 + \overline{X0}) * (\overline{X}$	$\overline{1} + X2) * (\overline{X1} + \overline{X0})$

•••••	•••••	

• MUX4-1 → Segmento G



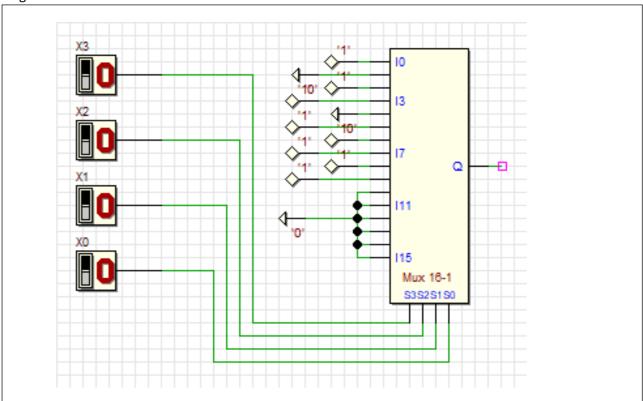
Función Lógica:

$$X3 + \overline{X2} * X1 + X2 * \overline{\overline{X1}} + X1 * \overline{X0}$$

Diagrama del Circu	10 13 Mux 41 S1 S0	
11	10 13 Mux 4-1 S1 S0	10 Q E 13 Mux 4-1 S1 S0

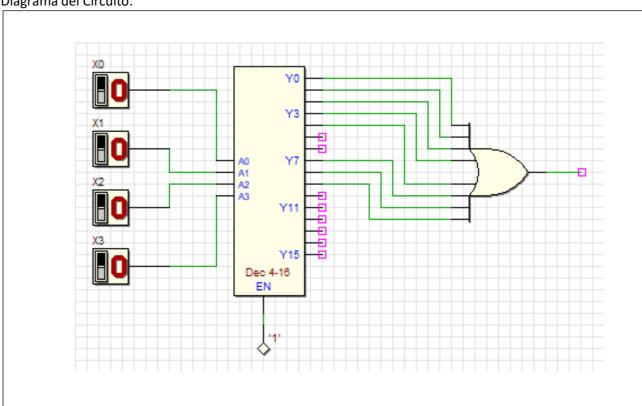
MUX16-1 \rightarrow Segmento A

Diagrama del Circuito:



DEC4-16 → **Segmento** B

Diagrama del Circuito:



1.2. Implementación y Animación del Convertidor BCD – 7 Segmentos

Incluye los diseños realizados para cada uno de los segmentos en un circuito utilizando la herramienta de diseño Deeds-DcS (Digital Circuit Simulator).

Además de las puertas lógicas y componentes adecuados para implementar cada segmento, será necesario añadir al circuito los siguientes componentes:

1.- Constantes a "0" y "1" lógico. A través del uso de los componentes de entrada "LOW LEVEL" y "HIGH LEVEL" podemos generar estos valores lógicos, respectivamente, necesarios para construir diferentes partes de nuestro circuito.



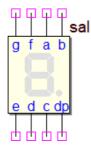
2.- Para definir las entradas del circuito, se pueden utilizar interruptores de entrada o generadores de reloj. Será necesario añadir los correspondientes componentes para cada una de las cuatro señales de entrada, X_3 , X_2 , X_1 y X_0 .



(Interruptor de Entrada a la izquierda, y Generador de Reloj a la derecha)

En caso de utilizar Generadores de Reloj, configura los periodos de los relojes de cada señal de entrada de la siguiente manera: X0 = 100ms; X1 = 200ms; X2 = 400ms y X3 = 800ms.

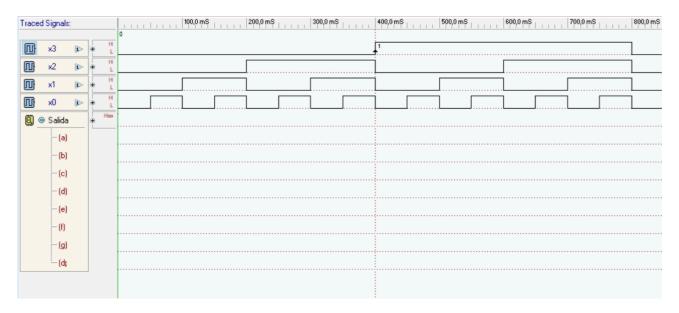
3.- Para mostrar la salida del circuito, se debe utilizar un display de siete segmentos de un dígito sin decodificador:



Una vez conectados todos los componentes del circuito, realiza la **animación** del mismo para comprobar la salida generada para cada una de las combinaciones posibles de las señales de entrada. Si has utilizado Interruptores de Entrada, la animación se realizará de forma **manual**, mientras que si has utilizado **Generadores de Reloj**, la animación se realizará de forma **automática** controlando la **velocidad** de la misma con el campo de **frecuencia del reloj de animación**. Se recomienda una frecuencia de animación de 0,5 Hz ó 1 Hz como mucho.

1.3. Simulación del Convertidor BCD – 7 Segmentos

Realiza una simulación temporal del circuito. Captura una imagen en la que se vea la tabla de verdad completa, e incluyela en la documentación a entregar. Copia los resultados obtenidos en la siguiente gráfica.

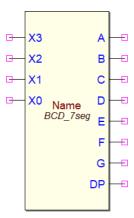


1.4. Creación del Bloque Funcional Convertidor BCD - 7 Segmentos

Finalmente, crea un nuevo bloque con Deeds sustituyendo los componentes de entrada y salida por **Pines de Entrada y Salida de Bloques**, respectivamente. De esta forma, el bloque del decodificador BCD-7segmentos, podrá ser reutilizado en otros diseños mediante la metodología top-down.



(Pin de Entrada de Bloque a la izquierda y Pin de salida de Bloque a la derecha)



(Bloque funcional correspondiente al Convertidor BCD – 7 segmentos)