

ANTES DE CONTINUAR LEIA ATENTAMENTE O BLOCO DE INSTRUÇÕES ABAIXO.

1. Lembre-se de preencher seu nome no cabeçalho da tarefa.
2. Leia atentamente todos os itens da tarefa.
3. Leia atentamente mais uma vez.
4. TODA CONDIÇÃO DE MEDIDA DEVERÁ TER SIDO SIMULADA, OU SEJA, PARA CADA MONTAGEM HÁ UMA SIMULAÇÃO PRÉVIA ASSOCIADA.

JFET: Aplicação de Resistor Controlado por Tensão

rodrigo.toledo@cear.ufpb.br

rsmarinho@cear.ufpb.br

1 Objetivos

Analisar o comportamento de um filtro passa-baixa com frequência de corte controlada por tensão, usando um transistor JFET. O dispositivo utilizado será o BF245C.

2 Preâmbulo

Essa tarefa é dividida em duas partes, na primeira parte o aluno deve simular o filtro passa baixa utilizando o JFET através de programas SPICE para obter a sua frequência de corte, na segunda parte o aluno deve montar o filtro passa baixa e obter a frequência de corte através de medições.

3 Materiais

3.1 Parte 1 – Simulação

Para realizar a primeira parte, o aluno deve ter instalado no seu computador uma das duas versões do PSpice:

- **Orcad PSpice Designer Lite 17.2 - 2016:** Pode-se obter através do link: <https://www.orcad.com/resources/download-orcad-lite>, você receberá o software por e-mail depois de preencher o formulário. Essa versão do PSpice já tem o modelo do BF245C. Caso precise de ajuda para instalação dessa versão, recomenda-se a este guia retirado da internet https://www.flowcad.de/AN/FlowCAD_AN_Quick_Start_PSpice_172_Lite.pdf.

- **PSpice Schematics Evaluation Version 9.1- Web Update 1:** Pode-se obter através do link: <https://drive.google.com/file/d/0Bxz7aETUH0paU3pP0X1FMW10U1U/view?usp=sharing> (UTILIZE O EMAIL DO CEAR!!!). Nesta versão do software, não há o dispositivo que será utilizado, assim, consulte o material de ajuda para instalar e incluir o transistor que será utilizado. Para os mais experientes, segue o modelo:

.model BF245C NJF(Beta=1.5m Betatce=-.5 Rd=1 Rs=1 Lambda=3.8m Vto=-3.099 Vtotc=-2.5m Is=33.57f Isr=322.4f N=1 Nr=2 Xti=3 Alpha=311.7u Vk=243.6 Cgd=3.35p M=.3622 Pb=1 Fc=.5 Cgs=3.736p Kf=13.56E-18 Af=1)

3.2 Parte 2 – Laboratório

Na segunda parte, você deverá efetuar a montagem e análise do circuito com os seguintes materiais:

- UM JFET BF245C;
- UM capacitor eletrolítico de 470nF;
- Fonte de tensão DC, Multímetro, Gerador de Funções, Osciloscópio;
- Protoboard, cabos e jumpers.

4 Embasamento Teórico

Nas seções a seguir, estudaremos de forma rápida os conceitos básicos necessários para realização desse experimento.

4.1 Um pouco sobre transistores FET

Transistores de efeito de campo (*FET - Field Effect Transistors*) possuem esse nome pois eles alteram a condutância de um canal semiconductor através de um campo elétrico aplicado ao mesmo. Os dispositivos FETs foram os primeiros transistores a serem inventados. Em 1925, J.E. Lilienfield patenteou um dispositivo onde a corrente entre dois terminais de uma barra semicondutora era controlada pela tensão aplicada a um terceiro terminal. Apesar de ter sido o primeiro a ser inventado, não era possível fabricá-lo com a tecnologia da época. Apenas após a invenção do transistor bipolar, em 1948, se tornou possível a fabricação de dispositivos FETs. De fato, processos tecnológicos oriundos da fabricação de transistores bipolares tornou possível a construção prática de dispositivos FET, entre 1960 e 1965.

Em transistores a efeito de campo, existe ou forma-se um canal, cuja condutância é controlada por um campo elétrico transversal produzido por um terminal conhecido como porta.

Quando o campo elétrico age de forma a aumentar a condutância do canal, dizemos que o FET é de enriquecimento, caso contrário o FET será de depleção.

Primeiramente, faremos um estudo qualitativo do *MOSFET (Metal Oxide Field Effect Transistor)* de enriquecimento (o que aprendemos na sala de aula) e depois do *JFET (Junction Field Effect Transistor)* (o que vamos utilizar nesse experimento), ambos tipo N. Na figura 1, observa-se a seção transversal de um MOSFET de enriquecimento.

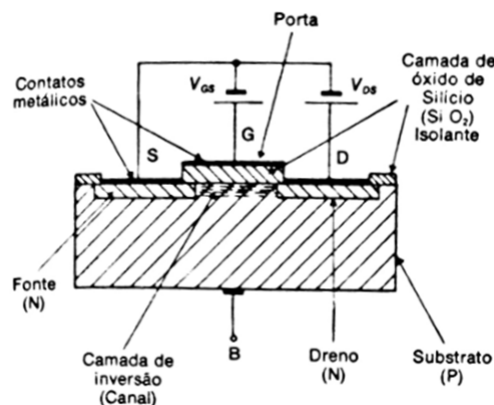


Figura 1: Seção transversal de um MOSFET de enriquecimento.

Fonte: [1]

Em um MOSFET de enriquecimento, não há canal para tensão $V_{GS} = 0V$ pois sendo o substrato do tipo P e o Dreno e Fonte do tipo N, conectando a Fonte no substrato e aplicando uma tensão V_{DS} positiva, estaríamos polarizando uma junção PN reversamente e assim não teríamos condução. Para que haja condução, devemos aumentar a tensão V_{GS} , para que assim, o campo elétrico gerado por ela, atraia os portadores minoritários do substrato (elétrons). O canal será formado quando essa tensão for tal que a região do canal seja invertida com relação a concentração de portadores majoritários e minoritários, tendo assim elétrons livres para que possa haver condução, essa tensão de limiar é apresentada as vezes por V_{TH} . Ao aplicar uma tensão V_{DS} positiva, não estamos mais polarizando inversamente um diodo e sim polarizando uma barra de semiconductor tipo N, sendo assim análogo a polarizar um resistor. Ao aumentar a tensão V_{GS} , aumentamos a condutividade dessa barra, pois haverá mais elétrons livres.

Na figura 2, observa-se a seção transversal de um JFET tipo N, perceba que existe apenas um semiconductor tipo N entre o Dreno e Fonte do dispositivo, assim, para $V_{GS} = 0V$, temos um canal já formado e aplicando uma tensão V_{DS} positiva, haverá corrente!

Agora, perceba que ao aplicar uma tensão V_{GS} positiva, estaríamos polarizando diretamente uma junção PN e teríamos um elevado nível de corrente percorrendo a porta, por isso, aplicações do JFET tipo N, utilizam tensões negativas para V_{GS} .

Ao aumentarmos a tensão V_{GS} (em módulo, lembre-se que a tensão aqui é negativa), estaremos aumentando a tensão reversa de uma junção PN, fazendo assim com que a as regiões de depleção entre a porta e canal aumente.

Perceba que aumentando a região de depleção, diminuimos a condutância do canal (Sabendo que $R = \rho \times L/A$, aumentar a região de depleção é o mesmo do que diminuir a área de condução, diminuindo a área de condução, aumentamos a resistência, ou seja, diminuimos a condutividade). Esse é o efeito que vamos usar nesse experimento.

Aumentando ainda mais V_{GS} em módulo, haverá um momento onde a região de depleção será tão grande que a região de depleção superior, tocará a região inferior e lembrando que não há portadores livres nessa região, a condutividade se aproximará de zero. A tensão em que isso ocorre, é conhecida como tensão de corte ou estrangulamento (V_{PO}).

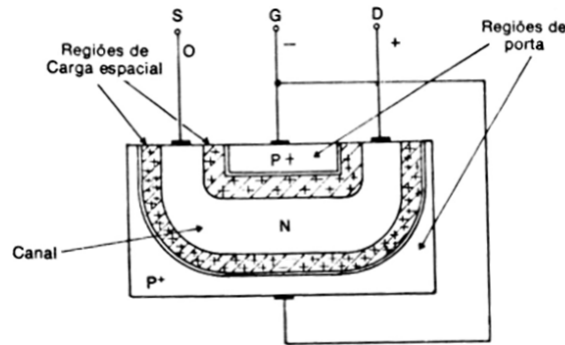


Figura 2: Seção transversal de um JFET.

Fonte: [1]

[1] - Laboratório de Dispositivos Eletrônicos, Fernandes, Luiz Eduardo Penna/ Loureiro, Hélio Albuquerque.

4.2 Filtros Passa-Baixa

Um filtro passa-baixa é caracterizado por uma frequência de corte f_c , onde idealmente, sinais com frequências abaixo de f_c não são alteradas "passam" e sinais acima de f_c tem uma atenuação infinita "não-passam". Na prática, sinais com frequência maior do que a frequência de corte sofre uma atenuação finita. Um exemplo de um filtro passa-baixa simples é apresentado na figura 3

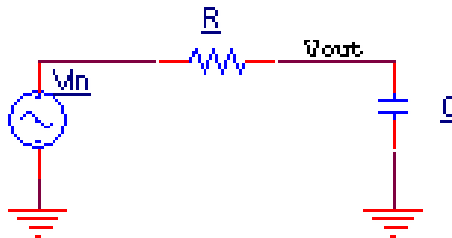


Figura 3: Filtro Passa-Baixa RC.

Fonte: Autoria Própria.

Primeiramente, vamos encontrar a função de transferência $\frac{V_{OUT}}{V_{IN}}$, considerando que o sinal de entrada é uma senoide, a impedância do capacitor é igual a $\frac{1}{j2\pi fC}$, assim o cálculo da função de transferência é simplesmente um divisor de tensão e temos finalmente a equação dada em 1.

$$\frac{V_{OUT}}{V_{IN}} = \frac{1}{1 + j2\pi fRC} \quad (1)$$

A resposta em frequência para essa função de transferência é a amplitude e a fase para toda faixa de frequência a ser analisada, isso é equivalente a fazer uma simulação AC Sweep.

A frequência de corte é dada pela frequência onde a potência absorvida pela saída é metade daquela fornecida pela fonte de entrada. Perceba, que a equação 1 tem relações entre tensões e não de potências, assim, devemos saber a relação de tensão para quando a potência cai pela metade:

$$P_{IN} = (V_{IN})^2/R \quad (2)$$

$$P_{OUT} = (V_{OUT})^2 / R \quad (3)$$

$$\frac{P_{OUT}}{P_{IN}} = \frac{(V_{OUT})^2}{(V_{IN})^2} = 0,5 \quad (4)$$

$$V_{OUT} = \frac{V_{IN}}{\sqrt{2}} \approx 0,707V_{IN} \quad (5)$$

Perceba que a relação encontrada em 5 é dada para a frequência dada na equação 6.

$$f_c = \frac{1}{2\pi RC} \quad (6)$$

Na nossa aplicação, R é dado pela barra semicondutora do transistor e variando a resistência da mesma através da porta, varia-se a frequência de corte.

Utilizando o PSpice 17.2, pode-se encontrar a frequência de corte fazendo uma simulação AC Sweep, onde a frequência é variada em uma certa faixa.

Para fazer uma simulação AC Sweep, primeiro montamos o esquemático como na figura 4, perceba que nesse exemplo, temos $R = 150\Omega$ e $C = 470\text{nF}$. Em uma simulação AC Sweep, devemos adicionar uma fonte V_{AC} para representar nosso V_{IN} . Com esses valores, a frequência de corte será $f_c = \frac{1}{2\pi \times 150 \times 470 \times 10^{-9}} = 2,257\text{kHz}$.

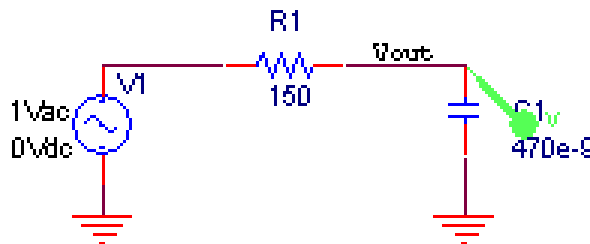


Figura 4: Esquemático para simulação AC Sweep.
Fonte: Autoria Própria.

Para verificarmos a frequência de corte em um gráfico, devemos definir a faixa de frequência de forma com que inclua essa frequência de corte. Como ilustrado na figura 5, definimos a simulação de 1Hz a 100kHz, em escala logarítmica com 100 pontos por década.

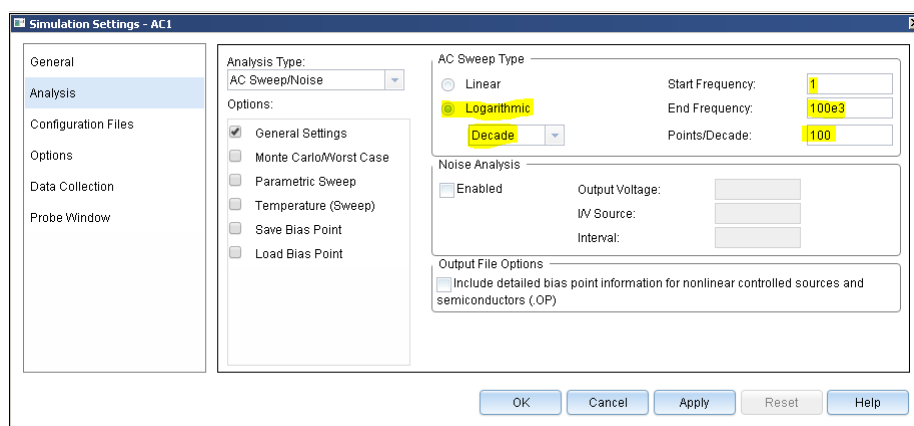


Figura 5: Parâmetros para simulação AC Sweep.
Fonte: Autoria Própria.

Como $V_{IN} = 1V$, devemos procurar a tensão $V_{OUT} = 0,707V$ e verificar a frequência em que isso ocorre. Como ilustrado na figura 6, obtivemos exatamente a frequência calculada previamente em $V_{OUT} = 0,707V$.

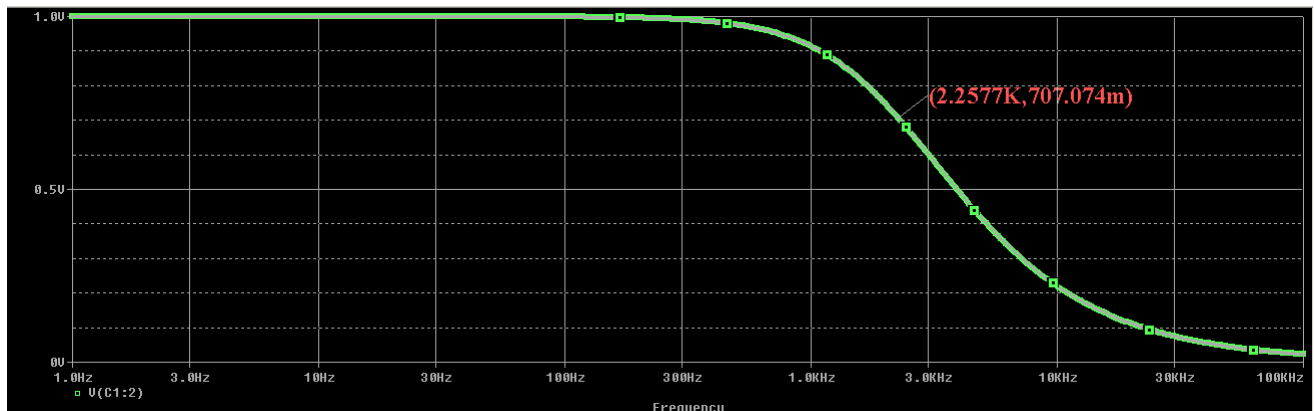


Figura 6: Resultado da simulação AC Sweep.
Fonte: Autoria Própria.

4.3 Sinal Chirp ou Sinal Sweep de Frequência

Sinais de modulação de frequência têm sua frequência alterada ao longo do tempo, o sinal chirp é um sinal onde a frequência é alterada de forma linear ou logarítmica ao longo do tempo, um exemplo de um sinal modulado em frequência é ilustrado na figura 7.

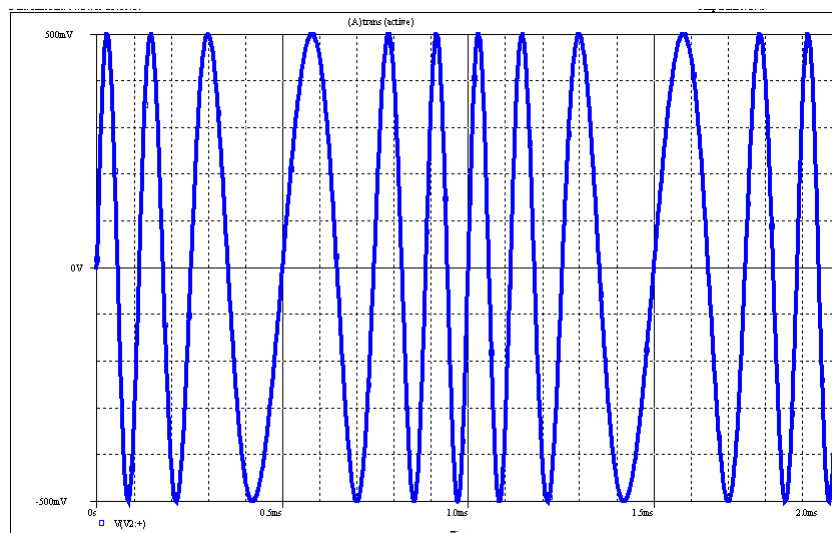


Figura 7: Sinal Modulado em Frequência.
Fonte: Autoria Própria.

Utilizaremos o sinal chirp para que possamos encontrar a frequência de corte do filtro RC, como podemos observar, a frequência varia com o tempo! Então como vamos determinar a frequência em tempo instantâneo?

Para um sweep de frequência linear, a frequência varia linearmente com o tempo, então um gráfico esperado da frequência é mostrado na figura 8.

Assim, para achar a frequência instantânea em um dado tempo, simplesmente encontramos a equação da reta, como na equação 7, onde $freq(0)$ é a frequência inicial (*Start Frequency*), $freq(\Delta t)$ (*Stop Frequency*) é a frequência final e Δt é o intervalo de tempo do sweep (*Sweep Time*).

$$freq(t) = \frac{freq(\Delta t) - freq(0)}{\Delta t} \times t + freq(0) \quad (7)$$

Para um sweep logarítmico, temos o gráfico ilustrado na figura 9.

Assim, para achar a relação da frequência pelo tempo, devemos deixar o eixo da frequência em escala logarítmica e assim encontrar a equação da reta, na figura 10 observa-se o gráfico com o eixo "y" em escala logarítmica e podemos encontrar a equação da reta de acordo com a equação 8.

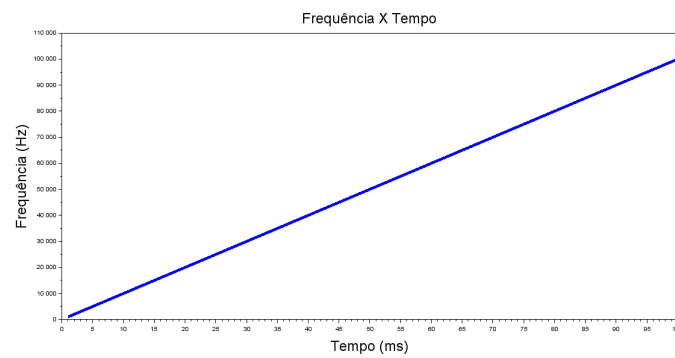


Figura 8: Variação Linear da Frequência pelo Tempo.
Fonte: Autoria Própria.

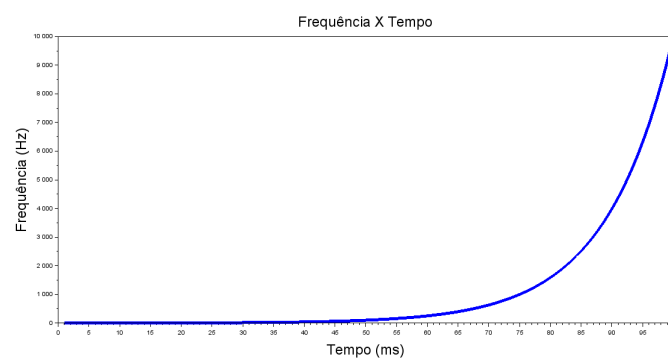


Figura 9: Variação Logarítmica da Frequência pelo Tempo.
Fonte: Autoria Própria.

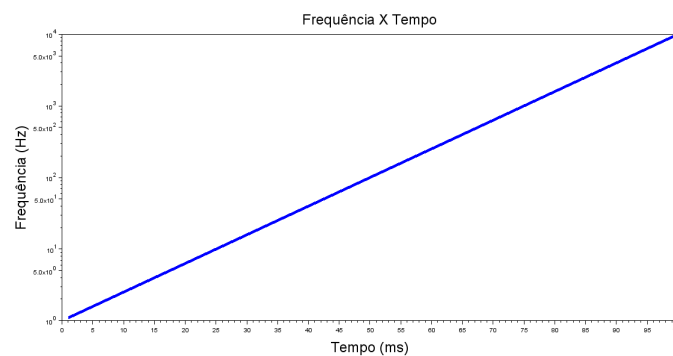


Figura 10: Variação Logarítmica da Frequência pelo Tempo com o Eixo Y em Escala Logarítmica.
Fonte: Autoria Própria.

$$\log_{10}(freq(t)) = \frac{\log_{10}(freq(\Delta t)) - \log_{10}(freq(0))}{\Delta t} \times t + \log_{10}(freq(0)) \quad (8)$$

Utilizaremos esse resultado na hora do experimento.

5 Simulações

As simulações mostradas nesse guia foram realizadas utilizando o PSpice da versão 17.2, porém, uma vez incluído o modelo do transistor BF245C, é fácil reproduzi-la na versão 9.1. Primeiramente, monte o esquemático de acordo

com a figura 11. Perceba que foi adicionado uma resistência de 50 Ohms em série com a fonte de entrada, isso é porque o gerador de funções do LEAD têm uma resistência interna de 50Ω.

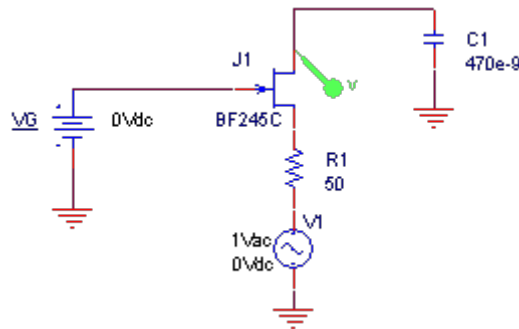


Figura 11: Esquemático de Simulação do filtro PB controlado por tensão.
Fonte: Autoria Própria.

Agora, como foi feito para achar a frequência de corte com o filtro passa baixa RC, ache a frequência de corte para $V_G = 0, -1, -2$ e -3 depois, preencha na tabela 1. Para cada frequência de corte, encontre a resistência do transistor JFET (R_{DS}), sabendo que você pode encontrá-la de acordo com a equação 9, use os valores calculados para preencher a tabela. Perceba que a resistência dada na equação do filtro é igual a $R_{DS} + 50\Omega$, e a resistência que queremos é apenas a do transistor, por isso tem o -50 na equação 9.

$$R_{DS}(\Omega) = \frac{1}{2\pi \times 470 \times 10^{-6} \times f_c} - 50 \quad (9)$$

Tabela 1: Tabela oriunda dos resultados de simulação

$V_G(V)$	0	-1	-2	-3
$f_c(\text{Hz})$				
$R_{DS}(\Omega)$				

6 Montagem

- Lembrem-se, V1 é o gerador de funções e a resistência de 50 ohms é a resistência interna dele, não é necessário incluir um resistor de 50 ohms!.
- Lembrem-se de olhar o datasheet para saber onde fica a fonte, o dreno e a porta do BF245C!.
- Testem o funcionamento do BF245C, colocando o multímetro em teste de continuidade, as conexões Porta-Dreno, Porta-Fonte, Dreno-Fonte e Fonte-Dreno devem apresentar continuidade, enquanto que Dreno-Porta e Fonte Porta não devem apresentar continuidade.

Antes de montar o circuito, vamos gerar o sinal chirp. O sinal irá variar de 100 Hz até 10 KHz em 1 segundo.

6.1 Gerando o sinal chirp no gerador de funções

- Selecione a função Sine e coloque $500mV_{pp}$, utilizando o teclado numérico, digite 500 e depois aperte em mVpp como ilustrado na figura 12.
- Aperte o botão Sweep e em seguida aperte o botão Linear/Log para que o Log fique selecionado, como na figura 13.
- Também como na figura 13, coloque 100Hz como Start Frequency.



Figura 12: Configurando o Gerador de Funções - Passo 1.
Fonte: Autoria Própria.

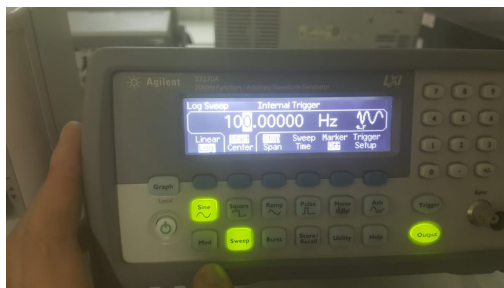


Figura 13: Configurando o Gerador de Funções - Passo 2.
Fonte: Autoria Própria.

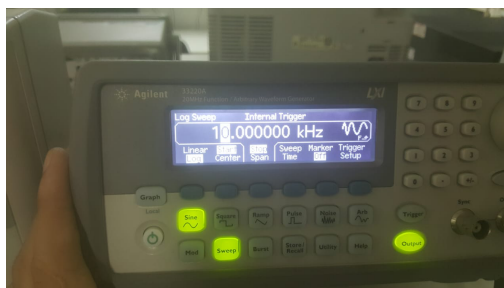


Figura 14: Configurando o Gerador de Funções - Passo 3.
Fonte: Autoria Própria.

- Como ilustrado na figura 14, coloque 10kHz para Stop Frequency.
- Agora, coloque 1 segundo para Sweep Time, como ilustrado na figura 15.



Figura 15: Configurando o Gerador de Funções - Passo 4.
Fonte: Autoria Própria.

Agora, para verificar o sinal no osciloscópio, não clique no botão "AutoScale" porque não será esse sinal que queremos. Aperte de qualquer jeito se você quiser ver como o sinal é mostrado.

O sinal que queremos ver, tem um período de 1 segundo, já que ele varia da frequência inicial a final nesse tempo, então no osciloscópio, se você colocar 500 ms por divisão, e já que o osciloscópio tem 10 divisões, o osciloscópio terá uma faixa de 5 segundos e assim você observará 5 repetições do sinal.

6.2 Configurando o osciloscópio

- Primeiramente, coloque as pontas de prova que serão utilizadas em acoplamento AC, isso fará com que os valores DC sejam desconsiderados. Para fazer isso, clique no número 1 ou 2 da ponta de prova a ser utilizada, você verá que uma das opções que aparece é Acoplamento CC, altere essa opção para acoplamento AC.
- Sugere-se colocar 200 mV por divisão nas escalas verticais para cada ponta, assim poderemos observar bem o sinal, você pode escolher outra escala caso deseje.
- Coloque 500 ms por divisão na escala horizontal, lembrem-se 1 segundo é o período do nosso sinal, se você for mudá-la, faça bem as contas.

Agora conecte a ponta de prova do osciloscópio diretamente no cabo do gerador de sinais, você deverá observar uma forma de onda similar a da figura 16, observe o sinal amarelo!

Salve a forma de onda em um pendrive para usá-la no seu relatório!

6.3 Montagem do circuito

- Utilizando a protoboard, monte o circuito de acordo com a figura 11, sabendo que V1 é o gerador de funções e o resistor de 50 ohms é sua impedância interna.
- Após configurar as duas pontas de prova do osciloscópio, use uma para medir a entrada do circuito e outra para medir a saída.
- Utilize a fonte DC para alimentar a porta do transistor, inverta a polaridade colocando o positivo no terra e o negativo na porta, primeiramente deixe em 0 V.

Finalmente, calcule a frequência de corte para $V_G = 0, -1, -2$ e -3 (veja a próxima seção) e utilizando a equação 9, calcule a resistência do transistor para cada tensão de porta e complete a tabela 2. Compare com os valores encontrados na tabela 1.

Caso a resistência não tenha aumentado com o módulo da tensão V_{GS} , alguma coisa deve estar errada, caso os valores tenham ficado distantes dos simulados, não se preocupem, um erro de até 30% é aceitável.

Para cada tensão de porta, salve em um pendrive a forma de onda correspondente para que você inclua no seu relatório.

Tabela 2: Tabela oriunda dos resultados experimentais

$V_G(V)$	0	-1	-2	-3
$f_c(Hz)$				
$R_{DS}(\Omega)$				

6.4 Como calcular a frequência de corte em um sinal chirp?

Para medir a frequência de corte do sinal chirp, devemos procurar o tempo em que o sinal decresce 0,707 do seu valor inicial e incluí-lo na equação 10. Usando a equação 8 para nossa aplicação chegamos na equação 10.

$$freq(t) = 10^{2 \times t + 2} \quad (10)$$

Para encontrar esse tempo, devemos fazer como está ilustrado na figura 16, você deve colocar um cursor do eixo x no início do sinal (na figura, X1 = -120 ms), depois coloque um cursor do eixo y no valor tensão máxima do sinal (na figura, Y1 = 347,5 mV), agora, para encontrarmos a frequência de corte, precisamos calcular a tensão que isso acontece, sendo, assim $347,5mV \times 0,707 = 245,7mV$. Agora coloque o outro cursor y nesse valor (na figura, Y2

= 245 mV, nem sempre você conseguirá deixar no valor exato) e por fim, coloque o outro cursor x no tempo em que temos essa tensão (na figura, X2 = 380 ms). O tempo que você procura então é o ΔX , na figura esse tempo é igual a 500 ms. Para calcular a frequência de corte agora, usaremos a equação 10.

$$f_c = \text{freq}(500\text{ms}) = 10^{2 \times 0,5 + 2} = 1\text{kHz}. \quad (11)$$

Repita esse processo para cada tensão de porta, sabendo que você deverá encontrar o tempo correto e aplicar na equação 10.

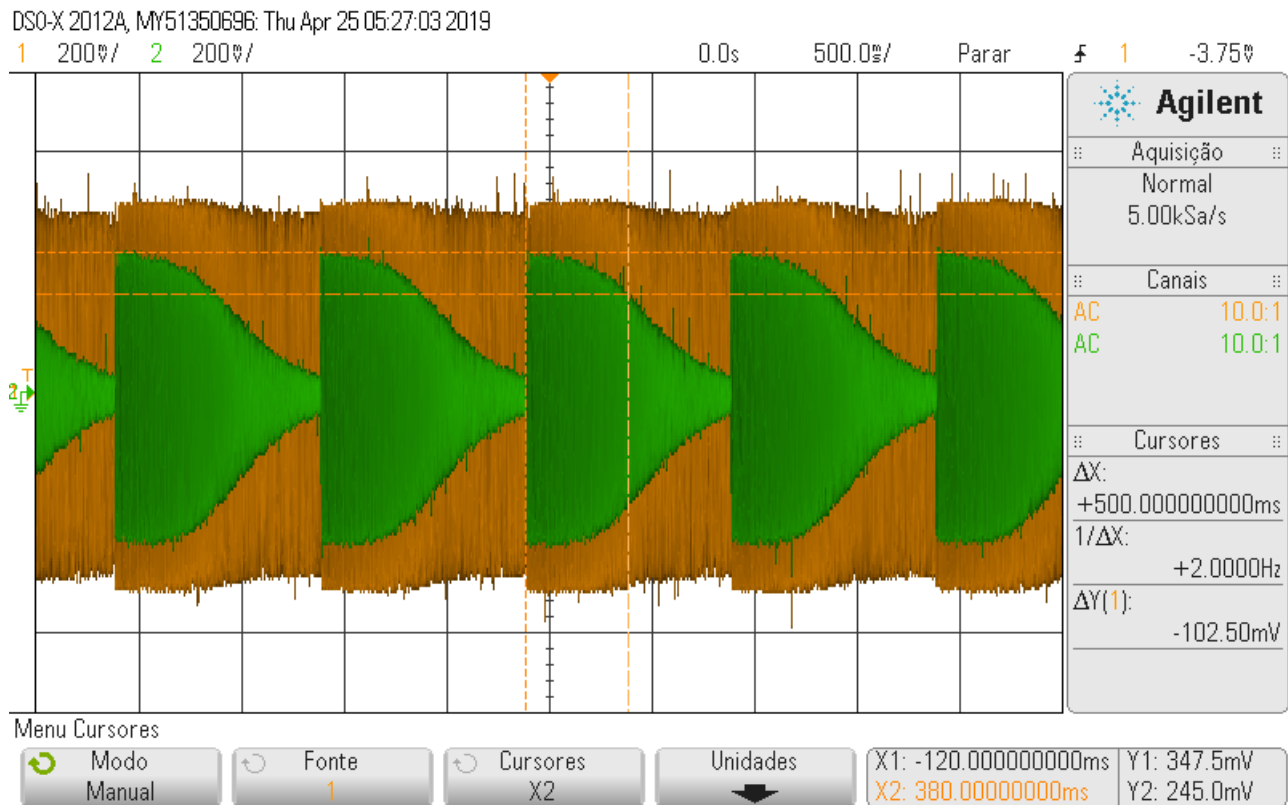


Figura 16: Obtendo a frequência de corte a partir do osciloscópio.

Fonte: Autoria Própria.

6.5 Algumas Dicas

Para que seu valor medido se aproxime do simulado, há algumas artificações que você pode usar:

- Meça o valor da capacitância, assim como os resistores, a capacitância de um capacitor também tem uma faixa de tolerância;
- Não visualize a tensão V_G direto da fonte DC, use um multímetro para medir a tensão exata que você está colocando no seu circuito;
- Por fim, refaça as simulações com os valores corrigidos.