



# UMCS

UNIWERSYTET MARII CURIE-SKŁODOWSKIEJ  
W LUBLINIE

Wydział Matematyki, Fizyki i Informatyki

Kierunek: Matematyka

Specjalność: Informatyczna

Rafał Szczerski

nr albumu: 2524659

## **Równoległe algorytmy mnożenia macierzy**

Parallel matrix multiplication algorithms

Praca licencjacka

napisana w Zakładzie Informatyki

pod kierunkiem dr Beaty Byliny

**Lublin rok 2015**

# Spis treści

<b>1</b>	<b>Wstęp</b>	<b>3</b>
<b>2</b>	<b>Wiadomości wstępne</b>	<b>4</b>
2.1	Ustalenia terminologiczne . . . . .	4
2.2	Klasyfikacja algorytmów . . . . .	6
2.3	Architektury równoległe . . . . .	7
2.4	Reprezentacja algorytmów . . . . .	9
2.5	Ocena algorytmów . . . . .	11
2.5.1	Przyspieszenie . . . . .	12
2.5.2	Koszt . . . . .	13
2.5.3	Efektywność . . . . .	14
2.5.4	Prawo Amdahla . . . . .	14
2.5.5	Prawo Gustafsona i Barsisa . . . . .	15
2.5.6	Miara Karpa-Flatta . . . . .	16
2.6	Teoretyczne modele obliczeń . . . . .	18
2.6.1	Model RAM . . . . .	18
2.6.2	Model PRAM . . . . .	19
2.6.3	Model sieciowy . . . . .	21
<b>3</b>	<b>Klasyczne algorytmy mnożenia macierzy</b>	<b>24</b>
3.1	Algorytm naiwny . . . . .	24
3.2	Algorytm „dziel i rządź” . . . . .	25
3.3	Algorytm Strassena . . . . .	25
3.4	Algorytm Strassena-Winograda . . . . .	25
<b>4</b>	<b>Równoległe algorytmy mnożenia macierzy</b>	<b>27</b>
4.1	Algorytm w modelu PRAM . . . . .	27
4.2	Algorytmy w modelu sieciowym . . . . .	27

# Rozdział 1

## Wstęp

# Rozdział 2

## Wiadomości wstępne

### 2.1 Ustalenia terminologiczne

**Definicja 2.1** (Zbiór przechodni). Zbiór  $A$  nazywamy **przechodnim**, wtedy i tylko wtedy, gdy  $\forall x (x \in A \wedge y \in x \implies y \in A)$ .

**Definicja 2.2** (Domknięcie przechodnie zbioru). Domknięciem przechodnim zbioru  $X$  nazywamy najmniejszy w sensie inkluzji zbiór przechodni, który zawiera  $X$ .

**Definicja 2.3** (Graf skierowany (DG)). Powiedzmy, że:

1.  $V \neq \emptyset$  jest zbiorem
2.  $E \subseteq V \times V$

Grafem skierowanym  $G$  nazwiemy dwójkę  $(V, E)$ .

**Definicja 2.4** (Acykliczny graf skierowany (DAG)). Acyklicznym grafem skierowanym nazywamy graf skierowany nie zawierający cykli.

**Definicja 2.5** (Domknięcie przechodnie grafu). Niech  $G = (V, A)$  będzie grafem skierowanym. Graf skierowany  $G^+ = (V, A^+)$  nazywamy **domknięciem przechodnim** grafu  $G$ , gdy  $A^+$  jest zbiorem wszystkich takich par  $(a, b)$  wierzchołków zbioru  $V$ , że w grafie  $G$  istnieje droga z  $a$  do  $b$ .

**Definicja 2.6** (Graf zależności). Niech dane będą zbiór  $S \neq \emptyset$ , relacja przechodnia  $R \subseteq S \times S$ . **Grafem zależnościami** nazywamy graf  $G = (S, T)$  i  $T \subseteq R$ , gdzie  $R$  jest przechodnim domknięciem  $T$ .

**Definicja 2.7** (Ścieżka). **Ścieżką** łączącą  $v_0$  z  $v_n$  o długości  $n$  nazywamy ciąg wierzchołków  $(v_0, v_1, \dots, v_n)$  taki, że dla każdego  $k \in \{0, 1, \dots, n-1\}$  istnieje krawędź z  $v_k$  do  $v_{k+1}$ .

**Definicja 2.8** (Droga). **Drogą** w grafie  $G$  nazywamy ścieżkę, której wierzchołki są różne.

**Definicja 2.9** (Długość drogi). **Długością** drogi w grafie  $G$  nazywamy liczbę krawędzi, które zawiera droga.

**Definicja 2.10** (Cykl). Drogę zamkniętą długości co najmniej 1 z ciągiem wierzchołków  $x_1 x_2 \dots x_n x_1$  nazywamy **cyklem**, jeśli wszystkie wierzchołki  $x_1, x_2 \dots x_n$  są różne.

**Definicja 2.11** (Stopień wierzchołka). **Stopień**  $d_G(v)$  **wierzchołka**  $v$  definiujemy jako liczbę incydentnych z  $v$  krawędzi. Każdemu wierzchołkowi  $v$  grafu skierowanego  $G$  możemy przypisać stopień wyjściowy (ang. *indegree*)  $d_G^+(v)$  i stopień wejściowy (ang. *outdegree*)  $d_G^-(v)$ :

$$d_G^+(v) = \#\{w \mid (v, w) \in E\}$$

$$d_G^-(v) = \#\{w \mid (w, v) \in E\}$$

**Definicja 2.12** (Macierz). Niech  $\mathbb{K}$  będzie ciałem. Macierzą o  $m$  wierszach i  $n$  kolumnach i wartościach w  $\mathbb{K}$  (krótko: macierzą  $m \times n$ ) nazywamy każde odwzorowanie  $A : \{1, \dots, m\} \times \{1, \dots, n\} \rightarrow \mathbb{K}, (i, j) \mapsto A_{ij}$

## 2.2 Klasyfikacja algorytmów

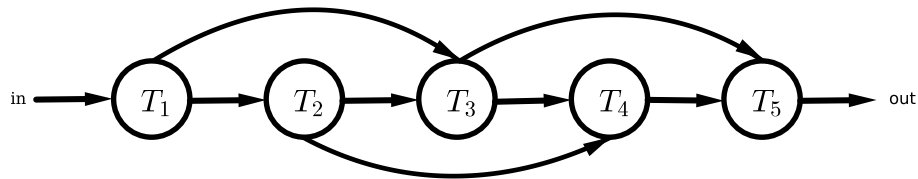
**Definicja 2.13** (Algorytm). Zbiór jednoznacznie określonych reguł lub zadań obliczeniowych prowadzących w skończonej ilości kroków do rozwiązania pewnego problemu [1].

Określone w ten sposób zadania obliczeniowe są z reguły względem siebie niezależne. Pewne z zadań mogą być wykonywane równolegle, inne muszą być wykonywane sekwencyjnie, jedno po drugim. Wobec tego algorytm może być określony częściowo równolegle, częściowo sekwencyjnie.

Podstawowymi elementami określającymi dowolny algorytm są:

1. zadania do wykonania,
2. zależności pomiędzy zadaniami polegające na określeniu czy dane wyjściowe któregoś z zadań nie są danymi wejściowymi dla innego zadania,
3. zbiór danych wejściowych wymaganych przez algorytm,
4. zbiór danych wyjściowych otrzymywanych po wykonaniu algorytmu.

**Definicja 2.14** (Algorytm sekwencyjny). **Algorytm sekwencyjny** (rys. 2.1) jest ciągiem dokładnie sprecyzowanych zadań obliczeniowych  $T_i$ ,  $i \in \mathbb{N}$  rozwiązujących dany problem, tj. wyznaczających dane wyjściowe na podstawie danych wejściowych. Zakłada się, że w algorytmie sekwencyjnym zadania wykonywane są przez jeden procesor.

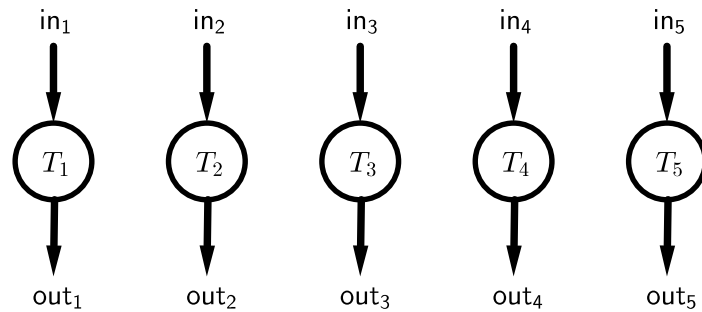


Rysunek 2.1: Algorytm sekwencyjny

W celu rozwiązania problemu za pomocą większej liczby procesorów należy go zdekomponować na podproblemy, które mogą być rozwiązane równolegle. Każdy z podproblemów rozwiązywany jest przez odrębny algorytm będący składową algorytmu równoległego.

**Definicja 2.15** (Równoległość). **Równoległość** w odniesieniu do oprogramowania jest to symultaniczny transfer, występowanie albo przetwarzanie poszczególnych części pewnej całości, takich jak bity składające się na znak albo znaki pewnego słowa, używając osobnych urządzeń dla ich różnych części [1].

**Definicja 2.16** (Algorytm równoległy). **Algorytmem równoległym** (rys. 2.2) nazywamy każdy algorytm, w którym spośród określonych w nim zadań  $T_1, T_2, \dots, T_n$  co najmniej dwa zadania  $T_i, T_j, i \neq j$  dzięki ich wzajemnej niezależności, mogą być wykonane równocześnie [2].



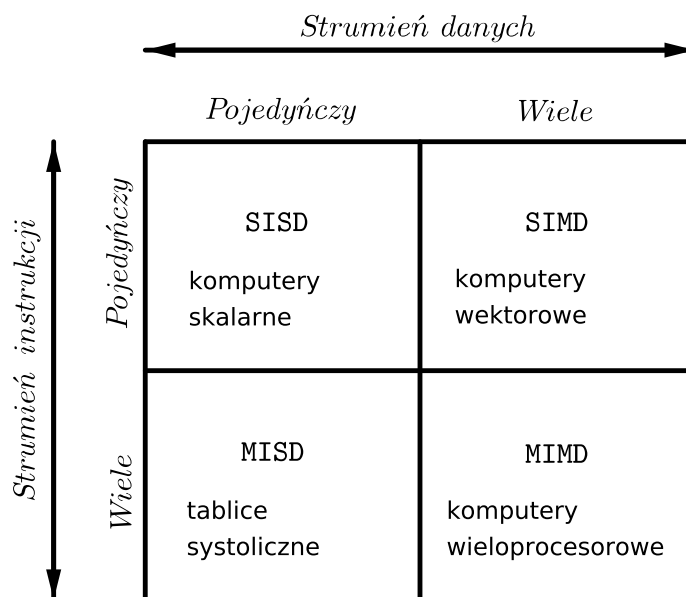
Rysunek 2.2: Algorytm równoległy

## 2.3 Architektury równoległe

**Definicja 2.17** (Architektura równoległa). **Architektura równoległa** jest to architektura wieloprocessorowa, na której można wykonywać przetwarzanie równoległe [1].

Algorytmy równoległe i architektury równoległe są ze sobą blisko spokrewnione. Równoległość może być zaimplementowana na wielu poziomach używając technik sprzętowych i programowych.

1. Równoległość na poziomie danych (*Data-level parallelism*), gdzie pracujemy na wielu bitach danych lub na wielu danych jednocześnie.
2. Równoległość na poziomie instrukcji (*Instruction-level parallelism*, ILP), gdzie jednocześnie procesor może wykonać więcej niż jedną instrukcję.
3. Równoległość na poziomie wątków (*Thread-level parallelism*, TLP). Wątek jest częścią programu, która współdzieli zasoby procesora z innymi wątkami. W TLP wiele programowych wątków jest uruchamianych jednocześnie na jednym bądź wielu procesorach.
4. Równoległość na poziomie procesów (*Process-level parallelism*). Proces to program, który jest uruchomiany na komputerze. Rezerwuje on własne zasoby komputera, takie jak przestrzeń pamięciową i rejestry.[2]



Rysunek 2.3: Klasyfikacja Flynna

**Przykład 2.1.** Prostim przykładem algorytmu równoległego jest serwer sieciowy, który każde zapytanie przychodzące przetwarza niezależnie od innych zapytań. Innym przykładem są wielozadaniowe systemy operacyjne radzące sobie z jednoczesną obsługą kilku uruchomionych programów.

### Klasyfikacja Flynna

Architektury komputerowe można podzielić na klasy ze względu na liczbę równoległe wykonywanych instrukcji oraz dostępnych strumieni danych. Klasyfikację taką (rys. 2.3) zaproponował Michael J. Flynn w 1966 roku i przyjęła ona swoją nazwę od jego nazwiska (rys. 2.3).

**SISD.** Klasa SISD (ang. *Single Instruction, Single Data*) odnosi się do komputerów wykonujących pojedynczy strumieniem instrukcji i przetwarzających pojedynczy strumień danych. Są to komputery całkowicie sekwencyjne, które nie wykonują żadnych obliczeń równoległych.

**SIMD.** Klasa SIMD (ang. *Single Instruction, Multiple Data*) odnosi się do komputerów obsługujących pojedynczy strumień instrukcji i przetwarzających wiele strumieni danych. Na różnych zbiorach danych wykonywane są te same operacje. Jako przykład takiej architektury warto wymienić przede wszystkim wczesne komputery macierzowe (nazywane niekiedy wektorowymi) ze wspólną



pamięcią i macierzą jednostek przetwarzających nadzorowanych przez jednostkę sterującą takie jak komputer ILLIAC IV wykorzystywany przez NASA w latach '70.

**MISD.** Klasa MISD (ang. *Multiple Instruction, Single Data*) odnosi się do komputerów wykonujących jednocześnie wiele instrukcji przetwarzających jeden wspólny strumień danych. Przykładem takiej architektury jest tablica systoliczna<sup>1</sup>. Tablica systoliczna jest to układ prostych jednostek przetwarzających połączonych w sieć z sąsiadującymi jednostkami, które synchronicznie wykonują pewne elementarne operacje obliczeniowe.

**MIMD.** Klasa MIMD (ang. *Multiple Instruction, Multiple Data*) odnosi się do komputerów równolegle wykonujących wiele instrukcji z których każda przetwarza własny strumień danych. Do tej kategorii zaliczają się multiprocesory<sup>2</sup> (większość współczesnych komputerów PC) i multikomputery<sup>3</sup>.

Większość obecnie używanych komputerów równoległych to klastry o architekturze mieszanej. Klaster jest układem niezależnych jednostek obliczeniowych (węzły) połączonych szybką siecią komunikacyjną.[3].

## 2.4 Reprezentacja algorytmów

Wiele obliczeń możemy reprezentować za pomocą acyklicznych grafów skierowanych. Każde wejście jest oznaczane przez węzeł bez dochodzących do niego łuków. Operacje oznaczamy przez węzły do których wchodzi łuki z innych węzłów oznaczających argumenty (operandy). Stopień wejściowy dowolnego węzła wynosi co najwyżej 2. Węzeł, którego stopień wyjściowy jest równy 0 oznacza wyjście. Zakładamy, że każdy węzeł przedstawia operację, która wymaga jednej jednostki czasu wykonania.

Za pomocą acyklicznych grafów skierowanych możemy analizować zachowanie równoległych algorytmów przy założeniu, że każdy z procesorów ma dostęp do danych obliczonych przez inny procesor bez dodatkowych narzutów.

---

<sup>1</sup>Nazwa pochodzi od skurczu mięśni serca przez analogię „pompowania” danych do jednostek przetwarzających na wzór krwi w naczyniach krwionośnych.

<sup>2</sup>Komputery z wieloma jednostkami centralnymi przyłączonymi do pamięci współdzielonej (ang. *shared memory*.)

<sup>3</sup>Wiele komputerów połączonych siecią, każdy z własną przestrzenią adresową.

Implementacja algorytmu polega na *planowaniu* wykonania każdego węzła na wybranym procesorze.

Powiedzmy, że dla danych  $p$  procesorów, chcemy przyporządkować każdemu węzłowi  $i$  parę  $(j_i, t_i)$ , gdzie  $j_i \leq p$  oznacza indeks procesora, zaś  $t_i$  jednostkę czasu, taką że zachodzą poniższe warunki:

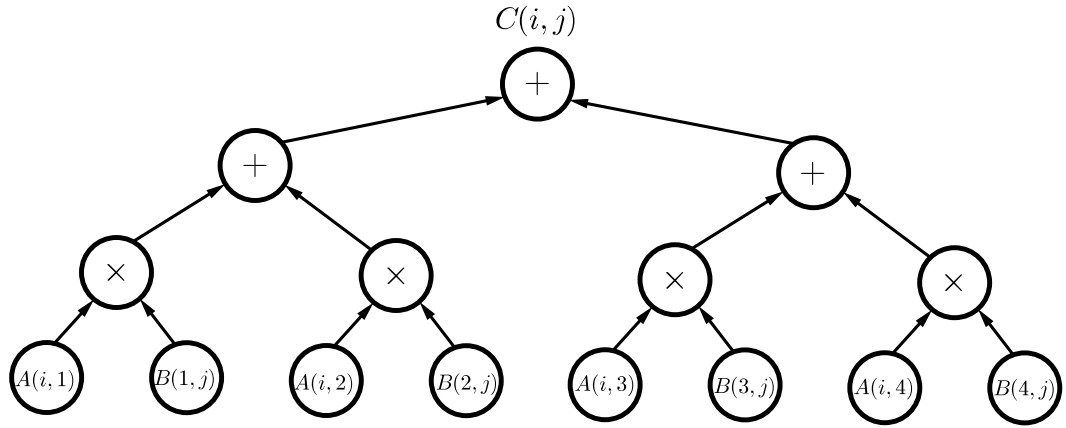
1. Jeśli  $t_i = t_k$  dla pewnego  $i \neq k$ , to  $j_i \neq j_k$ . Oznacza to, że każdy procesor może wykonać pojedynczą operację podczas każdej jednostki czasu.
2. Jeśli  $(i, k)$  jest łukiem grafu, to  $t_k \geq t_i + 1$ . Oznacza to, że operacja, którą przedstawia węzeł  $k$  powinna być zaplanowana po wykonaniu operacji przedstawionej przez węzeł  $i$ .

Przyjmuje się, że czas  $t_i$  węzła wejściowego  $i$  wynosi 0 oraz żaden procesor nie jest przyporządkowany do tego węzła.

**Definicja 2.18** (Plan). Ciąg  $\{(j_i, t_i) | i \in N\}$  nazywamy **planem** równoległego wykonania DAG przez  $p$  procesorów, gdzie  $N$  oznacza zbiór węzłów DAG.

Dla dowolnego planu, odpowiadający mu czas wykonania (złożoność czasowa) algorytmu jest określony przez  $\max_{i \in N} t_i$ . Złożoność równoległa DAG'a jest określona przez  $T_p(n) = \min \{\max_{i \in N} t_i\}$ , gdzie minimum bierzemy po wszystkich planach, które używają  $p$  procesorów.

**Przykład 2.2.** Niech  $\mathbf{A}, \mathbf{B} \in \mathbb{R}^{n \times n}$ . Rozważmy standardowy algorytm obliczający iloczyn macierzy  $AB = C$ . Każdy  $C(i, j)$  obliczamy za pomocą wyrażenia  $C(i, j) = \sum_{l=1}^n A(i, l)B(l, j)$ . Odpowiadający obliczeniu DAG dla  $n = 4$  przedstawia rys. 2.4. Mając  $n^3$  procesorów, operacje mogą być zaplanowane poziom po poziomie, używając  $n$  procesorów do obliczenia każdego z elementów macierzy wynikowej  $C$ . Stąd widać, że możemy zaplanować DAG do obliczenia o złożoności  $O(\log n)$



Rysunek 2.4: Standardowy iloczyn macierzowy

## 2.5 Ocena algorytmów

### Złożoność czasowa algorytmów sekwencyjnych

Ograniczenia zasobów (np. czasu i przestrzeni) wymagane przez algorytmy sekwencyjne mierzymy jako funkcję rozmiaru danych wejściowych  $T(n)$ , tzw. złożoność czasową. Ograniczenia te wyrażamy asymptotycznie używając notacji:

1.  $T(n) = O(f(n))$ , jeśli istnieje dodatnie stałe  $c$  i  $n_0$  takie, że  $\forall n \geq n_0 : (T(n) \leq cf(n))$
2.  $T(n) = \Omega(f(n))$ , jeśli istnieje dodatnie stałe  $c$  i  $n_0$  takie, że  $\forall n \geq n_0 : (T(n) \geq cf(n))$
3.  $T(n) = \Theta(f(n))$ , jeśli  $T(n) = O(f(n))$  i  $T(n) = \Omega(f(n))$

Czas działania algorytmu sekwencyjnego szacuje się przez liczbę operacji podstawowych wymaganych przez algorytm jako funkcję ilości danych wejściowych.

### Złożoność czasowa algorytmów równoległych

**Definicja 2.19** (Pesymistyczna złożoność obliczeniowa[4]). Załóżmy że algorytm równoległy  $R$  rozwiązuje problem  $P$  o rozmiarze  $n$ . **Pesymityczną złożonością czasową algorytmu  $R$**  nazywamy funkcję:

$$(2.1) \quad T_p(n) = \sup_{d \in D_n} \{t(p, d)\},$$

gdzie  $t(p, d)$  oznacza liczbę kroków obliczeniowych (operacji dominujących) wykonanych dla zestawu danych  $d$  od momentu rozpoczęcia obliczeń algorytmu  $R$  przez pierwszy procesor do chwili zakończenia obliczeń przez wszystkie procesory,  $p$  – liczbę procesorów,  $D_n$  – zbiór wszystkich zestawów danych wejściowych  $d$  o rozmiarze  $n$ .

### 2.5.1 Przyspieszenie

Potencjalną korzyść z równoległego wykonania zadania obliczeniowego możemy zmierzyć licząc czas jaki zajmuje wykonanie go na jednym procesorze i porównanie wyniku z wykonaniem tego samego zadania równolegle na  $N$  procesorach.

**Definicja 2.20** (Przyspieszenie bezwzględne[4]). Niech  $P$  będzie pewnym zadaniem obliczeniowym,  $n$  – rozmiarem danych wejściowych. Wówczas

$$(2.2) \quad S_p(n) = \frac{T^*(n)}{T_p(n)(N)}$$

gdzie  $T^*(n)$  jest pesymistyczną złożonością czasową najszybszego znanego algorytmu sekwencyjnego  $R_s$  rozwiązującego problem  $P$  na jednym procesorze,  $T_n(N)$  jest pesymistyczną złożonością algorytmu  $R$ , gdzie  $R$  jest równoległą wersją algorytmu  $R_s$ . Wyrażenie 2.2 nazywamy **przyspieszeniem bezwzględnym** algorytmu  $R$ .

*Wniosek 2.1.* Zgodnie z definicją 2.19 przez  $T_1(n)$  rozumiemy złożoność algorytmu równoległego  $R$  wykonywanego przy użyciu jednego procesora. Jeśli algorytm  $R$  nie jest najlepszą równoległą wersją znanego algorytmu sekwencyjnego, to równość  $T_1(n) = T^*(n)$  nie zachodzi.

*Uwaga 2.1.* Maksymalną wartością przyspieszenia  $S(p, n)$  jest  $p$ , ponieważ używając  $p$  procesorów można przyspieszyć obliczenia najlepszego algorytmu sekwencyjnego co najwyżej  $p$  razy. Zwykle uzyskiwane przyspieszenie jest mniejsze niż  $p$ . Przyczyną tego może być niewystarczający stopień zrównoleglenia problemu  $P$ , opóźnienia w komunikacji między procesami lub narzut czasu wykonania spowodowane synchronizacją procesów.

*Uwaga 2.2.* Istnieją problemy dla których najlepszy znany algorytm sekwencyjny  $R_s$  nie może zostać zrównoleglony. Wówczas równoległe rozwiązanie problemu w postaci pewnego algorytmu  $R$  działa na innej zasadzie. Wówczas pomocne w ocenie korzyści z jest posługiwanie się *przyspieszeniem względnym*.

**Definicja 2.21** (Przyspieszenie bezwzględne[4]). Niech  $P$  będzie pewnym zadaniem obliczeniowym,  $n$  – rozmiarem danych wejściowych. Wówczas

$$(2.3) \quad S_p(n) = \frac{T_1(n)}{T_p(n)(N)}$$

gdzie  $T_1(n)$  jest pesymistyczną złożonością czasową algorytmu równoległego  $R$  rozwiązującego problem  $P$  na jednym procesorze,  $T_n(N)$  jest pesymistyczną złożonością algorytmu  $R$  wykonanego na  $n$  procesorach. Wyrażenie 2.2 nazywamy **przyspieszeniem względnym** algorytmu  $R$ .

### 2.5.2 Koszt

**Definicja 2.22** (Koszt algorytmu[4]). Niech  $T_p(n)$  będzie pędzie pesymistyczną złożonością obliczeniową algorytmu  $R$  dla  $p$  procesorów. Wówczas funkcję

$$(2.4) \quad C_p(n) = pT_p(n)$$

nazywamy kosztem algorytmu  $R$  dla  $p$  procesorów.

W myśl definicji 2.19 koszt algorytmu możemy rozumieć przez analogię do liczby operacji dominujących wykonanych łącznie przez wszystkie procesory.

*Wniosek 2.2.* Łatwo widać, że koszt osiąga minimalną wartość  $C_1(n) = T^*(n)$  dla najlepszego znanego algorytmu sekwencyjnego. Stąd koszt algorytmu równoległego  $R$  jest minimalny wtedy i tylko wtedy, gdy wykonywane są w nim tylko te operacje, które są wykonywane w najlepszym algorytmie sekwencyjnym  $R_s$ .

*Uwaga 2.3.* W praktyce uzyskanie równości kosztów  $pT_p(n) = T^*(n)$  wymaga minimalizacji komunikacji między procesorami lub uruchomienia algorytmów na architekturach w których komunikacja odbywa się na tyle szybko, że jej dodatkowe koszty są pomijalne. Różnicę między kosztem wykonania algorytmu równoległego a kosztem wykonania najlepszego algorytmu sekwencyjnego nazywamy *kosztem organizacji obliczeń równoległych*.

**Definicja 2.23** (Koszt organizacji obliczeń). Różnicę

$$(2.5) \quad C_p^O(n) = C_p(n) - T^*(n) = pT_p(n) - T^*(n)$$

nazywamy kosztem organizacji obliczeń równoległych algorytmu  $R$  dla problemu  $P$  o rozmiarze  $n$

### 2.5.3 Efektywność

**Definicja 2.24** (Efektywność[4]). Niech  $T_p(n)$  będzie pesymistyczną złożonością czasową algorytmu  $R$  dla  $p$  procesorów i problemu  $R$  o rozmiarze  $n$ . Wówczas mamy

$$(2.6) \quad E_p(n) = \frac{T_1(n)}{pT_p(n)} = \frac{T_1(n)}{C_p(n)} = \frac{S_p(n)}{p}$$

Funkcję  $E_p(n)$  nazywamy efektywnością wykorzystania procesorów algorytmu  $R$ .

### 2.5.4 Prawo Amdahla

W złożoności  $T_p(n)$  można wyróżnić operacje obliczeniowe, które muszą być wykonane sekwencyjnie,  $T_1^s(n)$ , oraz obliczenia, które mogą być wykonane równoległe,  $T_1^r(n)$ . Inaczej:

$$(2.7) \quad T_1(n) = T_1^s(n) + T_1^r(n)$$

Zakładając, że obliczenia  $T^r(n)$  da się równomiernie rozdzielić między  $p$  procesorami, przyspieszenie  $S(p, n)$  wynosi wówczas

$$(2.8) \quad S_p(n) = \frac{T_1(n)}{T_p(n)} \leq \frac{T_1^s(n) + T_1^r(n)}{T_1^s(n) + T_1^r(n)/p + T_p^o(n)}$$

gdzie  $T_p^o(n)$  jest złożonością dodatkową wynikającą z organizacji obliczeń równoległych.

Rozważmy teraz algorytm sekwencyjny o złożoności  $T_1(n)$  rozwiązujący zadany problem  $P$  o ustalonym rozmiarze  $n$ . Niech  $s$  oznacza część operacji algorytmu, która musi być wykonana sekwencyjnie, zaś  $r$  część operacji, która może być wykonana równoległe. Oznaczmy:  $T^s(n) = sT_1(n)$ ,  $T^r(n) = rT_1(n)$ , gdzie  $s + r = 1$ .

Przyspieszenie algorytmu uzyskane po jego zrównolegleniu można wyznaczyć upraszczając wzór (2.8) przez pominięcie złożoności  $T_p^o(n)$ . Mamy wówczas:

$$\begin{aligned}
(2.9) \quad S_p(n) &= \frac{T_1(n)}{T_p(n)} \leq \\
&\leq \frac{T_1^s(n) + T_1^r(n)}{T_1^s(n) + T_1^r(n)/p + T_p^o(n)} \leq \\
&\leq \frac{sT_1(n) + rT_1(n)}{sT_1(n) + rT_1(n)/p} = \frac{s+r}{s+r/p} = \frac{1}{s+r/p} = \\
&= \left( s + \frac{1-s}{p} \right)^{-1}
\end{aligned}$$

gdzie  $s$  – część obliczeń w algorytmie które muszą być wykonane sekwencyjnie;  
 $p$  – liczba procesorów.

Otrzymany wzór (2.9) nazywamy **prawem Amdahla**.

**Definicja 2.25** (Prawo Amdahla[5]). Niech  $s$  będzie częścią operacji w algorytmie  $R$ , która musi być wykonana sekwencyjnie, taką że  $0 \leq s \leq 1$ . Wówczas maksymalne przyspieszenie  $\Psi$  osiągalne przez komputer równoległy z  $p$  procesorami wykonujący algorytm  $R$  spełnia nierówność:

$$(2.10) \quad \Psi_p(n) \leq \frac{1}{s + (1-s)/p}$$

*Uwaga 2.4.* Nierówność z definicji 2.25 służy do wyznaczania górnego ograniczenia przyspieszenia będącego funkcją wielkości  $s$  oraz liczby procesorów  $p$  przy ustalonym rozmiarze problemu  $n$ .

*Wniosek 2.3.* Przechodząc z wyrażeniem (2.9) do granicy  $p \rightarrow \infty$  mamy  $\lim_{p \rightarrow \infty} \frac{1}{s + (1-s)/p} = \frac{1}{s}$ . Widać, że maksymalne przyspieszenie  $S_p(n)$ , jakie można osiągnąć nie zależy od liczby użytych procesorów  $p$ , ale od ilości obliczeń sekwencyjnych  $s$  (pomijając dodatkowe koszty organizacji obliczeń).

### 2.5.5 Prawo Gustafsona i Barsisa

Niech  $p$  oznacza liczbę procesorów,  $\sigma$  – część czasu obliczeń algorytmu równoległego przypadającą na wykonanie obliczeń w sposób sekwencyjny, a  $\rho$  – część czasu obliczeń algorytmu równoległego przypadającą na wykonywanie obliczeń w sposób równoległy takie, że  $\sigma + \rho = 1$ . Czas wykonania tego samego algorytmu w hipotetycznym komputerze sekwencyjnym jest proporcjonalny do sumy  $\sigma + p\rho$ , gdzie wyrażenie  $p\rho$  odpowiada czasowi wykonania części równoległej obliczeń przez jeden procesor. Przyspieszenie, które zostałoby uzyskane, gdyby obliczenia równoległe zostały przeprowadzone w komputerze sekwencyjnym

wyraża się przez:

$$(2.11) \quad \Psi_p(n) \leq \frac{\sigma + p\rho}{\sigma + \rho} = \sigma + p\rho = \sigma + p(1 - \sigma) = p + (1 - p)\sigma$$

Wzór (2.11) jest znany jako **prawo Gustafsona i Barsisa**.

**Definicja 2.26** (Prawo Gustafsona i Barsisa[5]). Dla danego algorytmu  $R$  rozwiązującego problem  $P$  ustalonego rozmiaru  $n$  na  $p$  procesorach oznaczmy przez  $\sigma$  część całkowitego czasu wykonania algorytmu. Wówczas maksymalne przyspieszenie  $\Psi$  algorytmu  $R$  spełnia nierówność:

$$\Psi_p(n) \leq p + (1 - p)\sigma$$

*Uwaga 2.5.* Prawo Gustafsona i Barsisa określa tzw. **skalowane przyspieszenie**, ponieważ wraz ze zmianą liczby procesorów skaluje się odpowiednio rozmiar problemu, tak aby utrzymać stały czas obliczeń równoległych (z założenia  $\sigma + \rho = 1$ [4]).

### 2.5.6 Miara Karpa-Flatta

Przyspieszenia uzyskiwane ze wzorów (2.9) i (2.11) nie uwzględniają złożoności  $T_p^O(n)$  związanej z prowadzeniem obliczeń i dlatego ich wartości są większe niż uzyskiwane doświadczalnie.

Zgodnie z wyrażeniem 2.8 czas wykonywania algorytmu równoległego jest równy:

$$(2.12) \quad T_p(n) = T_1^s(n) + T_p^O(n) + \frac{T_1^r(n)}{p}$$

Jeśli przez  $f$  oznaczmy część operacji algorytmu, których nie można zrównoleglić (część *inherentnie sekwencyjną*) oraz złożoność dodatkową wynikającą z organizacji obliczeń, to mamy:

$$(2.13) \quad f = \frac{T_1^s(n) + T_p^O(n)}{T_1(n)}$$

Z (2.12) i (2.13):

$$(2.14) \quad T_p(n) = T_1^s(n) + T_p^O(n) + \frac{T_1^r(n)}{p} = fT_1(n) + \frac{(1 - f)T_1(n)}{p}$$

Dzieląc obie strony równania przez  $T_1(n)$  otrzymujemy



$$(2.15) \quad f = \frac{\frac{1}{S_p(n)} - \frac{1}{p}}{1 - \frac{1}{p}}$$

Wyrażenie (2.15) nazywamy **miarą Karpa-Flatta**.

**Definicja 2.27** (Miara Karpa-Flatta). Dla danego algorytmu równoległego  $R$  rozwiązującego problem  $P$  o rozmiarze  $n$  przy pomocy  $p > 1$  procesorów, doświadczalnie wyznaczona część sekwencyjna obliczeń  $f$  można wyraża się przez

$$(2.16) \quad f = \frac{1/S_p(n) - 1/p}{1 - 1/p}$$

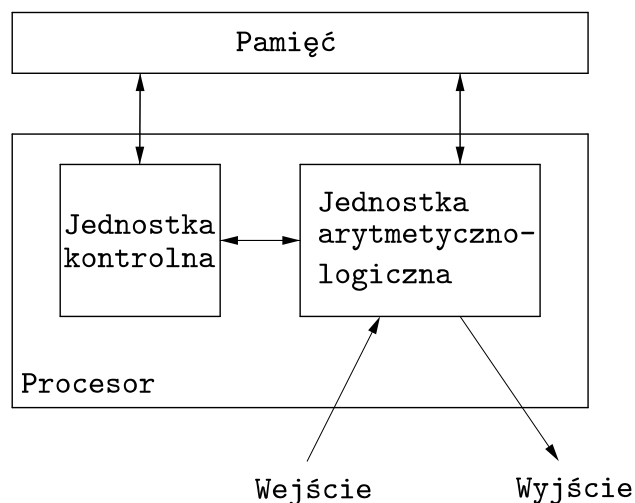
## 2.6 Teoretyczne modele obliczeń

### 2.6.1 Model RAM

Nim przejdziemy do omówienia modeli obliczeń równoległych zajmiemy się omówieniem modelu RAM.

Model RAM (*Random Access Machine*) odpowiada rozważaniom zawartym w 2.5. Zakłada on:

1. Istnienie pewnego procesora wyposażonego w:
  - (a) skończoną listę instrukcji, które może on realizować.
  - (b) pewną liczbę rejestrów arytmetycznych procesora  $R_1, R_2, \dots, R_n$ ,  $n > 1$  które mogą przechowywać dowolne skończone liczby w zapisie binarnym.
  - (c) specjalny rejestr sterujący  $L$  zwany licznikiem programu.
2. Istnienie pamięci złożonej z potencjalnie nieskończonej liczby komórek  $M_i$ ,  $i = 1, 2, 3, \dots$  (Rys. 2.5) w których można przechowywać dowolną skończoną liczbę w zapisie binarnym.
3. Stały czas zapisu i odczytu wartości do/z komórki pamięci (inaczej *dostęp swobodny*).



Rysunek 2.5: Model obliczeń sekwencyjnych RAM – architektura Von Neumanna

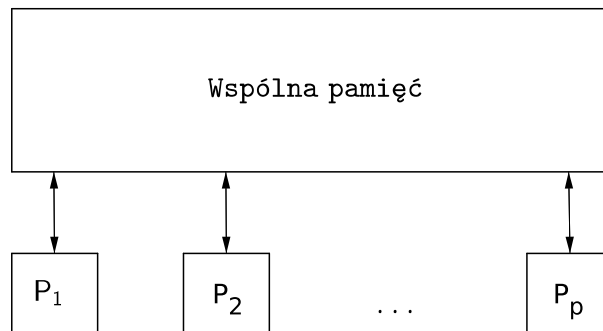
Tabela 2.1: Przykładowa lista instrukcji procesora[4]

Instrukcja	Argument	Znaczenie
LOAD	$k, a$	$R_k := w(a)$
STORE	$k, b$	$M_{w(b)} := R_k$
ADD	$k, c$	$R_k := R_k + w(c)$
SUB	$k, c$	$R_k := R_k - w(c)$
MULT	$k, c$	$R_k := R_k \times w(c)$
DIV	$k, c$	$R_k := \lfloor R_k / w(c) \rfloor$
JUMP	$i$	$L := i$
JPOS	$k, i$	if $R_k > 0$ then $L := i$ else $L := L + 1$
JZERO	$k, i$	if $R_k == 0$ then $L := i$ else $L := L + 1$
JNEG	$k, i$	if $R_k < 0$ then $L := i$ else $L := L + 1$
READ	$k$	Wczytaj daną z urządzenia zewnętrznego do rejestru $R_k$
WRITE	$k$	Wydrukuj daną z rejestru $R_k$
HALT		Zakończ obliczenie

### 2.6.2 Model PRAM

Model wspólnej pamięci składa się z pewnej liczby procesorów, z których każdy posiada własną pamięć i może lokalnie wykonywać programy. Wszystkie procesory mogą komunikować się za pomocą wspólnej globalnej pamięci (rys. 2.6).

Każdemu procesorowi przyporządkowana jest niepowtarzająca się liczba naturalna. Jest to lokalnie dostępny indeks, numer procesora lub jego identyfikator.



Rysunek 2.6: Model wspólnej pamięci

W modelu wspólnej pamięci wyróżniamy dwa podstawowe tryby operacji.

**Tryb synchroniczny.** Wszystkie procesory działają synchronicznie według wspólnego zegara. Model ten nazywamy równoległą maszyną o dostępie swobodnym (PRAM, parallel random-access machine).

**Tryb asynchroniczny.** Każdy procesor pracuje według osobnego zegara. W tym trybie programista jest odpowiedzialny za odpowiednią synchronizację procesorów, jeśli zachodzi taka potrzeba. Dokładniej mówiąc, jeśli procesor ma pobrać dane, to odpowiedzialnością programisty jest upewnienie się, że odpowiednie dane są już uzyskane, ponieważ wartości wspólnych zmiennych są określane dynamicznie w trakcie wykonania programu na różnych procesorach.

Ponieważ każdy procesor może uruchomić swój program lokalnie, ten model jest typu MIMD w klasyfikacji Flynna. Znaczy to tyle, że każdy procesor może wykonać pewną instrukcję lub operację na danych niezależnie od tych wykonanych na jakimkolwiek innym procesorze w trakcie danej jednostki czasu.

Dla danego algorytmu, rozmiar danych wymienionych pomiędzy pamięcią globalną i pamięcią lokalną różnych procesorów wyraża rozmiar **komunikacji** wymaganej przez algorytm.

Możemy wyróżnić kilka wariantów modelu PRAM w zależności od wymagań jakie postawimy odnośnie jednoczesnego dostępu kilku procesorów do tego samego adresu w pamięci globalnej.

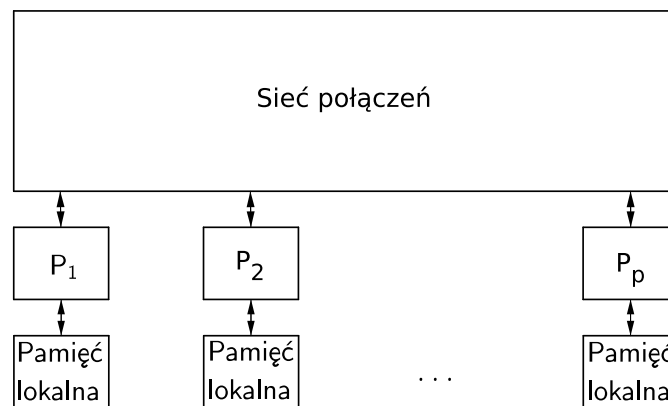
- **EREW** – algorytmy z wyłącznym odczytem i wyłącznym zapisem; nie pozwala na jednoczesny zapis do pamięci
- **CREW** – algorytmy z jednoczesnym odczytem i wyłącznym zapisem; pozwala na jednoczesny dostęp do pamięci dla instrukcji odczytu
- **CRCW** – algorytmy z jednoczesnym odczytem i jednoczesnym zapisem;
- **ERCW** – algorytmy z wyłącznym odczytem i jednoczesnym zapisem.

Jeśli nie poczyni się żadnych dodatkowych założeń, to nie jest jasno określone, co zostanie zapisane w komórce pamięci w wyniku jednoczesnego zapisywania do niej przez wiele procesorów w algorytmie typu CRCW. W literaturze można spotkać wiele typów maszyny PRAM, które różnią się sposobami rozwiązywania konfliktów zapisu. Można wśród nich wyróżnić[6]:

1. jednolity (ang. common) – procesory muszą zapisać do tej samej komórki pamięci jednolitą wartość
2. dowolny (ang. arbitrary) – zapamiętywana jest dowolna wartość z wartości zapisywanych do tej samej komórki pamięci
3. priorytetowy (ang. priority) – zapamiętywana jest wartość zapisywana przez procesor o najmniejszym numerze
4. (ang. combining) – zapamiętywana jest wartość jest pewną, jednak ściśle określoną kombinacją zapisywanych wartości

### 2.6.3 Model sieciowy

Sposób łączenia układu procesorów w sieć nazywamy topologią sieci. Topologię sieci modelować jako graf  $G = (N, E)$ , gdzie każdy węzeł  $i \in N$  oznacza procesor, a każda krawędź  $(i, j) \in E$  – dwukierunkową komunikację między procesorami  $i$  i  $j$ . Przyjmujemy, że każdy procesor ma swoją lokalną pamięć i nie ma żadnej pamięci współdzielonej przez procesory (rys. 2.7). Tak jak w przypadku modelu z pamięcią wspólną, operacje w sieci mogą być synchroniczne lub asynchroniczne.



Rysunek 2.7: Model wspólnej pamięci

W opisie algorytmów dla modelu sieciowego potrzebujemy zdefiniować dwie instrukcje do opisanie komunikacji między procesorami.

1.  $\text{send}(X, i)$
2.  $\text{receive}(X, j)$

Procesor  $P$  wykonujący instrukcję **send** wysyła kopię  $X$  do procesora  $P_i$ , następnie natychmiast przechodzi do wykonywania kolejnej instrukcji.

Procesor  $P$  wykonujący instrukcję **receive** zatrzymuje wykonanie programu aż do chwili, gdy otrzyma dane z procesora  $P_j$ , a następnie przechowuje dane w  $Y$  i kontynuuje wykonanie programu.

Procesory pracujące w sieci asynchronicznej zarządzają swoimi zadaniami przez wymianę komunikatów. Schemat taki nazywamy modelem wymiany komunikatów. Procesory te niekoniecznie muszą być ze sobą sąsiadujące.

Charakteryzuje ją kilka parametrów:

1. średnica – maksymalna odległość (krawędziowa) między dowolną parą węzłów; im mniejsza, tym lepiej.
2. maksymalny stopień wierzchołka – maksymalna liczba łączy do dane procesora
3. szerokość połowienia sieci – minimalna liczba krawędzi, które muszą zostać usunięte, aby podzielić ją na dwie równe podsieci
4. spójność krawędziowa – minimalna liczba krawędzi, które muszą ulec awarii, aby sieć stała się niespójna
5. koszt sieci – koszt wykonania, zarządzania i utrzymania połączeń między procesorami; w najprostrzym przypadku mierzony liczbą krawędzi

**Przykład 2.3** (Sieć liniowa). Model składa się z  $p$  procesorów  $P_1, P_2, \dots, P_p$  połączonych ze sobą w ciąg, tzn. procesor  $P_i$  połączony jest z procesorem  $P_{i-1}$  i  $P_{i+1}$ , o ile takie istnieją. Średnica takiej sieci wynosi  $p - 1$ , jej maksymalny stopień wynosi 2.

**Przykład 2.4** (Torus). Siecią w topologii torusa nazywamy sieć liniowa z połączonymi końcami.

**Przykład 2.5.** Sieć dwuwymiarowa Dwuwymiarowa sieć jest dwuwymiarową wersją sieci liniowej. Składa się ona z  $p = m^2$  procesorów ułożonych w siatkę  $m \times m$  taką, że procesor  $P_{i,j}$  jest połączony z procesorem  $P_{i\pm 1,j}$  i  $P_{i,j\pm 1}$ . Średnica takiej sieci złożonej z  $p = m^2$  procesorów wynosi  $\sqrt{p}$  a jej maksymalny stopień 4

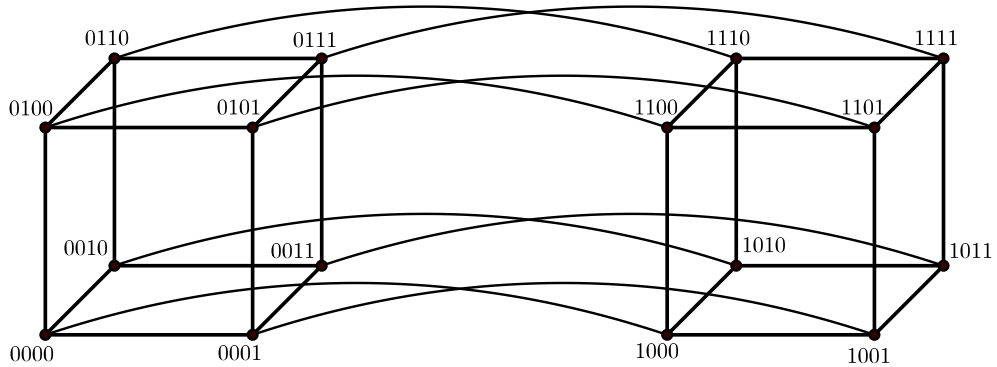
**Definicja 2.28.** Kostka Boola

Niech  $i_{d-1}i_{d-2} \dots i_0$ , gdzie  $0 \leq i \leq p-1$  będzie binarną reprezentacją  $i$ . Wówczas procesor  $i$  jest połączony z procesorem  $P_{i^{(j)}}$ , gdzie  $i^{(j)} = i_{d-1} \dots \bar{i}_j \dots i_0$  i  $\bar{i}_j = 1 - i_j$ . Innymi słowy, dwa procesory są ze sobą połączone wtedy i tylko wtedy, gdy ich wskaźniki różnią się tylko jednym bitem.

**Przykład 2.6.** Sieć hipersześcienna Sieć w topologii hipersześcianu składa się z  $p = 2^d$  procesorów połączonych w  $d$ -wymiarową kostkę Boola.

Hipersześciennian ma strukturę rekursywną. Kostkę  $d$ -wymiarową możemy rozszerzyć do  $d+1$  wymiarów przez połączenie poszczególnych procesorów do  $d$ -wymiarowych kostek.

Średnica  $d$ -wymiarowego hipersześcianu wynosi  $d = \log p$ . Jest tak ponieważ odległość w grafie między dwoma procesorami  $P_i$  i  $P_j$  jest równa liczbie pozycji bitów, którymi wskaźniki  $i$  i  $j$  różnią się między sobą. Stąd jest ona mniejsza lub równa  $d$ , a ponadto odległość między  $P_0$  a  $P_{2^d-1}$  wynosi  $d$ . Każdy węzeł jest stopnia  $d = \log p$ .



Rysunek 2.8: Sieć w topologii hipersześcianu

## Rozdział 3

# Klasyczne algorytmy mnożenia macierzy

W swojej pracy „*Gaussian Elimination is not Optimal*” z 1969 roku VOLKER STRASSEN pokazał rekursywny algorytm mnożenia macierzy kwadratowych wymiaru  $m2^k$  o złożoności  $\mathcal{O}(n^{2.81})$ [7]. W przypadku macierzy  $2 \times 2$  oznaczało to, że mnożenie można wykonać już za pomocą 7 mnożeń i 18 dodawań. Algorytm za sprawą SHMUELA WINOGRADA został zoptymalizowany[8][9] do najczęściej implementowanej dzisiaj postaci algorytmu STRASSENA-WINOGRADA (implementacja zawiera się na przykład w bibliotece GEMMW[10]). W przypadku macierzy  $2 \times 2$  wykonuje on 7 operacji mnożenia i 15 dodawań[11].

### 3.1 Algorytm naiwny

Niech  $\mathbf{A}, \mathbf{B} \in \mathbb{R}^{n \times n}$ . Rozważmy algorytm sekwencyjny wyznaczania macierzy  $\mathbf{C} = \mathbf{AB}$  o złożoności  $\mathcal{O}(n^3)$ .



## 3.2 Algorytm „dziel i rządź”

Dla danych macierzy wejściowych  $\mathbf{A}, \mathbf{B} \in \mathbb{R}^{n \times n}$  oraz macierzy wyjściowej  $\mathbf{C} \in \mathbb{R}^{n \times n}$  mamy:

$$\mathbf{A} = \begin{bmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{bmatrix} \quad \mathbf{B} = \begin{bmatrix} B_{11} & B_{12} \\ B_{21} & B_{22} \end{bmatrix} \quad \mathbf{C} = \begin{bmatrix} C_{11} & C_{12} \\ C_{21} & C_{22} \end{bmatrix}$$

gdzie

$$(3.1) \quad \begin{bmatrix} C_{11} & C_{12} \\ C_{21} & C_{22} \end{bmatrix} = \begin{bmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{bmatrix} \begin{bmatrix} B_{11} & B_{12} \\ B_{21} & B_{22} \end{bmatrix}$$

(3.1) możemy wyrazić inaczej:

$$(3.2) \quad \begin{aligned} C_{11} &= A_{11}B_{11} + A_{12}B_{21} \\ C_{12} &= A_{11}B_{12} + A_{12}B_{22} \\ C_{21} &= A_{21}B_{11} + A_{22}B_{21} \\ C_{22} &= A_{21}B_{12} + A_{22}B_{22} \end{aligned}$$

Z powyższych konstatacji nasuwa się łatwy algorytm rekurencyjny.

## 3.3 Algorytm Strassena

Niech  $A$  i  $B$  będą macierzami  $m2^k \times m2^k$ . Definiując następujące macierze pomocnicze

$$\begin{aligned} H_1 &= (A_{11} + A_{22})(B_{11} + B_{22}) & H_2 &= (A_{21} + A_{22})B_{11} \\ H_3 &= A_{11}(B_{12} + B_{22}) & H_4 &= A_{22}(B_{21} + A_{11}) \\ H_5 &= (A_{11} + A_{12})B_{22} & H_6 &= (A_{21} + A_{11})(B_{11} + B_{12}) \\ H_7 &= (A_{12} - A_{22})(B_{21} + B_{22}) \end{aligned}$$

otrzymujemy

$$(3.3) \quad C = \begin{bmatrix} H_1 + H_4 - H_5 + H_7 & H_3 + H_5 \\ H_2 + H_4 & H_1 + H_3 - H_2 + H_6 \end{bmatrix}$$

## 3.4 Algorytm Strassena-Winograda

Dla danych macierzy wejściowych  $\mathbf{A}, \mathbf{B}$  oraz macierzy wyjściowej  $\mathbf{C}$  mamy

$$\mathbf{A} = \begin{bmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{bmatrix} \quad \mathbf{B} = \begin{bmatrix} B_{11} & B_{12} \\ B_{21} & B_{22} \end{bmatrix} \quad \mathbf{C} = \begin{bmatrix} C_{11} & C_{12} \\ C_{21} & C_{22} \end{bmatrix}$$

Następnie ustalmy odpowiednio po siedem kombinacji liniowych  $T_i$ ,  $S_i$ ,  $i \in \{1, 2, \dots, 7\}$  dla każdej z podmacierzy  $\mathbf{A}$  i  $\mathbf{B}$ .

$$\begin{array}{ll}
T_0 = A_{11} & S_0 = B_{11} \\
T_1 = A_{12} & S_1 = B_{21} \\
T_2 = A_{21} + A_{22} & S_2 = B_{12} + B_{11} \\
T_3 = T_2 - A_{12} & S_3 = B_{22} - S_2 \\
T_4 = A_{11} - A_{21} & S_4 = B_{22} - B_{12} \\
T_5 = A_{12} + T_3 & S_5 = B_{22} \\
T_6 = A_{22} & S_6 = S_3 - B_{21}
\end{array}$$

oraz

$$\begin{array}{ll}
Q_0 = T_0 S_0 & U_1 = Q_0 + Q_3 \\
Q_1 = T_1 S_1 & U_2 = U_1 + Q_4 \\
Q_2 = T_2 S_2 & U_3 = U_1 + Q_2 \\
Q_3 = T_3 S_3 & C_{11} = Q_0 + Q_1 \\
Q_4 = T_4 S_4 & C_{12} = U_3 + Q_5 \\
Q_5 = T_5 S_5 & C_{21} = U_2 - Q_6 \\
Q_6 = T_6 S_6 & C_{22} = U_2 + Q_2
\end{array}$$

Jest to jeden krok metody Strassena-Winograda. Algorytm jest rekursywny ponieważ może być użyty ponownie dla wyznaczenia  $Q_i$ ,  $i \in \{0, 1, \dots, 6\}$

W praktyce stosuje się tylko kilka kroków algorytmu Strassena-Winegrada[11]. Złożoność obliczeniową  $O(n^{w_0})$  algorytmu oznacza, że jego wykonanie zatrzymuje się po osiągnięciu macierzy wymiaru  $1 \times 1$ .

## Rozdział 4

# Równoległe algorytmy mnożenia macierzy

### 4.1 Algorytm w modelu PRAM

### 4.2 Algorytmy w modelu sieciowym

# Bibliografia

- [1] Ed J. Radatz. *Standards Coordinating Committee 10, Terms and Definitions. The IEEE Standard Dictionary of Electrical and Electronics Terms*. IEEE, 1996.
- [2] Fayez Gebali. *Algorithms and Parallel Computing*. Wiley Publishing, 1st edition, 2011.
- [3] Krzysztof Ostrowski and Piotr Byszewski. *Komputery macierzowe*. 2006.
- [4] Zbigniew Czech. *Wprowadzenie do obliczeń równoległych*. Wydawnictwo Naukowe PWN, Warszawa, 2013.
- [5] Michael J. Quinn. *Parallel Programming in C with MPI and OpenMP*. McGraw-Hill Education Group, 2003.
- [6] Cormen Thomas H., Leiserson Charles E., Rivest Roland L., and Stein Clifford. *Wprowadzenie do algorytmów*. WNT, 2001.
- [7] Volker Strassen. Gaussian elimination is not optimal. *Numerische Mathematik*, 13:354–356, 1969.
- [8] Shmuel Winograd. On multiplication of  $2 \times 2$  matrices. *Linear Algebra and its Applications*, 4:381–388, 1971.
- [9] Jacques Loeckx, editor. *Automata, Languages and Programming, 2nd Colloquium, University of Saarbrücken, July 29 - August 2, 1974, Proceedings*, volume 14 of *Lecture Notes in Computer Science*. Springer, 1974.
- [10] Craig C. Douglas, Michael Heroux, Gordon Slishman, Roger M. Smith, and Roger M. Gommw: A portable level 3 blas winograd variant of strassen’s matrix-matrix multiply algorithm, 1994.
- [11] Grey Ballard, James Demmel, Olga Holtz, Benjamin Lipshitz, and Oded Schwartz. Communication-optimal parallel algorithm for strassen’s matrix multiplication. *CoRR*, abs/1202.3173, 2012.