



Universidad Distrital Francisco José de Caldas

MCIC - NFASIS EN INGENIERÍA DE SOFTWARE. SEMESTRE ACADÉMICO I, 2020
Facultad: Ingeniería. Sede Sabio Caldas

ASIGNATURA: PATRONES Y ARQUITECTURAS DE SOFTWARE¹

Nombres y apellidos: _____

Código: _____ Calificación: _____

(Tiempo permitido: DOS horas)

NOTA: A la luz de la lectura Software Architecture de Stephen B. Seidman responda las preguntas aquí formuladas²

Un subsistema basado en un estilo arquitectónico Pipe & Filter denominado M presenta la configuración arquitectónica ilustrada en la Figura 1:

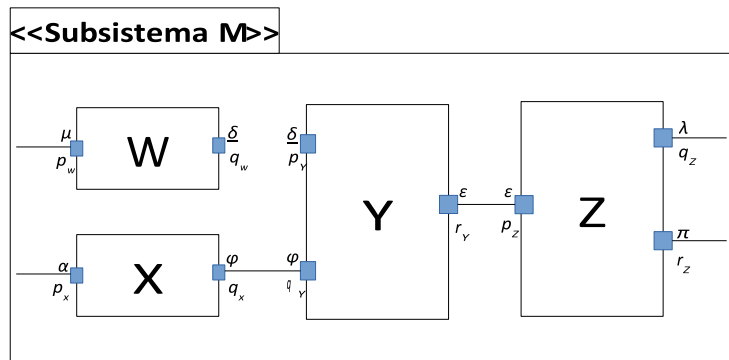


Figura 1: Configuración arquitectónica del subsistema M.

1. (1/5) A la luz del esquema en lenguaje Z presentado en la Figura 109.11 y la configuración arquitectónica del subsistema M antes presentado, responda lo siguiente:

¹ PROFESOR HENRY ALBERTO DIOSA

² Puede usar sus notas personales y la lectura original si lo desea.

$$\text{node-parent}(W) = \text{node-parent}(Z) = 2$$

20200813T8

$$\text{label}(Y, p_Y) = \text{label}(Z, p_Z) =$$

El conjunto de slots de M es :

2. (1/5) En concordancia con las restricciones propuestas para configuraciones arquitectónicas Pipe & Filter, muestre uno de los casos que evidencie el cumplimiento de la invariante siguiente:

$\forall s, t \in \text{dom label. label}(s) = \text{label}(t) \Rightarrow \text{port-attr}(\text{second}(s)).\text{dir} \neq \text{port-attr}(\text{second}(t)).\text{dir}$ en la configuración arquitectónica propuesta para el subsistema M. Explique la intencionalidad de esta invariante.

3. (1/5) En concordancia con la parte declarativa y predicativa del esquema ASDL_Setting presentado en la lectura:

$\forall n \in \text{dom node-parent} . \text{node-parent}(n) \in \text{Collection} \wedge p \in \text{interfaces}(\text{node-parent}(n)) \Rightarrow (n, p) \in \text{dom slot-attr} \wedge \text{slot-attr}(n, p) = \text{port-attr}(p)$

Muestre uno de los casos que evidencie el cumplimiento de esta invariante para la configuración arquitectónica del subsistema M.

4. (1/5) A la luz de los esquemas en lenguaje Z presentados en la Figura 109.13 y suponiendo que se encapsula a M tal como lo presenta la Figura 2.

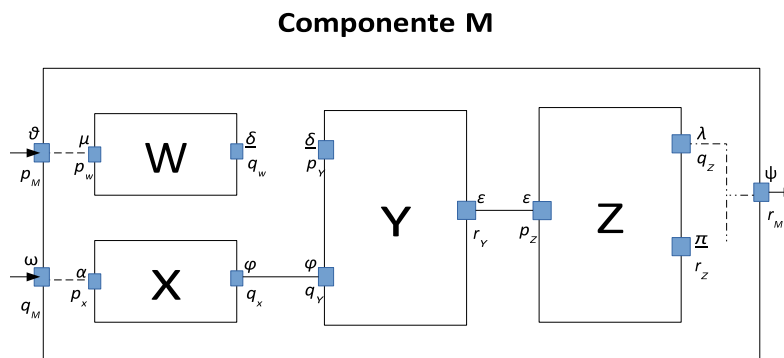


Figura 2: M encapsulado.

$$\text{connect}(W, p_w) = \text{connect}(Z, q_z) =$$

Si $p \in \text{connect}(Z, r_z)$. A $q \neq \emptyset$ equivale $\text{slot-attr}(Z, r_z).\text{dir}$. (Sustente usando la invariante propuesta en la parte predicativa del esquema ASDL Unit).

Si $p \in \text{connect}(X, p_x)$. A $q \neq \emptyset$ equivale $\text{slot-attr}(X, p_x).\text{dir}$. (Sustente usando la invariante propuesta en la parte predicativa del esquema ASDL Unit).

5. (1/5) ¿Cuál función de la parte declarativa del esquema ASDL_UNIT permite modelar el comportamiento de los puertos? Especifique uno de dichos comportamientos para la configuración arquitectónica del componente M usando la expresión formal correspondiente.

1. A la luz del esquema en lenguaje Z presentado en la Figura 109.11 y la configuración arquitectónica del subsistema M antes presentado, responda lo siguiente

- $\text{node-parent}(W) = ?$ $\text{label}(Y, P_Y) = ?$

- $\text{node-parent}(Z) = ?$ $\text{label}(Z, P_Z) = ?$

Partiendo del esquema **ASDE**-setting tenemos que:
 $\rightarrow \text{node-parent} : \text{Nodes} \rightarrow \text{Templates}$

donde W es un nodo y $\text{Templates} = \{ \text{filterf}, \text{split}, \text{merge} \}$

- $\text{node-parent}(W) = \text{filterf}$

- $\text{node-parent}(Z) = \text{merge}$

Por otro lado; $\text{label} : \text{Nodes} \times \text{Ports} \rightarrow \text{Labels}$

que representa la relación entre los "slot" y su "label"

- $\text{label}(Y, P_Y) = \delta$

- $\text{label}(Z, P_Z) = \varepsilon$

- El conjunto de "slots" de M es:

$\text{Slots} : IF(\text{Nodes} \times \text{Ports})$

$$\text{slots} = \{ (W, P_W), (W, Q_W), (X, P_X), (X, Q_X), (Y, P_Y), (Y, Q_Y), (Y, R_Y), (Z, P_Z), (Z, Q_Z), (Z, R_Z) \}$$

2. En concordancia con las restricciones propuestas para la configuración arquitectónica Pipe & Filter, muestre uno de los casos que evidencie el cumplimiento de la invariante siguiente:

$$\forall s, t \text{ dom label. label}(s) = \text{label}(t) \Rightarrow \text{port-attr}(\text{second}(s))_{\text{dir}} \neq \text{port-attr}(\text{second}(t))_{\text{dir}}$$

en la configuración arquitectónica propuesta para el subistema H. Explique la intencionalidad de esta invariante.

• partiendo de que $\forall s, t \text{ dom label. label}(s) = \text{label}(t)$

se seleccionan s y t donde sus label sean iguales

$$s = (Y, r_y) \text{ y } t = (Z, p_z)$$

$$\{ \text{label}: \text{Nodes} \times \text{Ports} \rightarrow \text{Label} \}$$

$$\text{label}(Y, r_y) = \text{label}(Z, p_z) = E$$

• $\text{port-attr}(\text{second}(s))_{\text{dir}} \neq \text{port-attr}(\text{second}(t))_{\text{dir}}$

$$\text{second}(s) = \text{second}(Y, r_y) = r_y; \quad \text{second}(t) = \text{second}(Z, p_z) = p_z$$

$$\text{port-attr}(r_y)_{\text{dir}} = \text{out}$$

$$\text{port-attr}(p_z)_{\text{dir}} = \text{in}$$

lo anterior comprueba que:

$$\text{port-attr}(r_y)_{\text{dir}} \neq \text{port-attr}(p_z)_{\text{dir}}$$

$$\left\{ \begin{array}{l} \text{port-attr}: \text{Ports} \rightarrow \text{Indices} \rightarrow \text{Attributes} \\ \text{Attributes} = \{ \text{in}, \text{out}, \text{float} \} \\ \text{Indices} = \{ \text{dir}, \text{Type} \} \end{array} \right.$$

La intencionalidad de esta invariante es que dos "slot" con el mismo "label" (están comunicados) sus puertos relacionados deben tener direccionalidad opuesta.

3. En concordancia con la parte declarativa y predictiva del esquema ASDG-Settings presentado en la lectura:

$\forall n \in \text{dom node-parent}, \text{node-parent}(n) \in \text{Collection} \wedge \text{PE interfaces}(\text{node-parent}(n))$
 $\Rightarrow (n, p) \in \text{dom slot-attr} \wedge \text{slot-attr}(n, p) = \text{port-attr}(p)$

Muestre uno de los casos que evidencie el cumplimiento de esta invariante para la configuración arquitectónica del subsistema M.

Del subsistema M seleccionamos un nodo $n = Y$

$\text{node-parent}(n) = \text{node-parent}(Y)$

$\text{node-parent}(Y) = \text{merge}$

como merge es una plantilla "Template" y una Colección "Collection" es una plantilla podemos concluir que

- $\text{node-parent}(Y) \in \text{Collection}$

$\text{PE interfaces}(\text{node-parent}(n))$

$\text{node-parent}(Y) = \text{merge}$

- $\text{interfaces}(\text{node-parent}(Y)) = \{P_Y, Q_Y, R_Y\}$

Del conjunto de puertos obtenidos al aplicar la función interfaces escogemos P_Y para continuar la comprobación: $p = P_Y$

$\Rightarrow (Y, P_Y) \in \text{dom slot-attr} \wedge \text{slot-attr}(Y, P_Y) = \text{port-attr}(P_Y)$

$\text{dom slot-attr} = \text{Nodes} \times \text{Ports} \Rightarrow$

• $(Y, P_Y) \in \text{dom slot-attr}$

• $\text{slot-attr}(Y, P_Y)_{\text{dir}} = \text{in}$

• $\text{port-attr}(P_Y)_{\text{dir}} = \text{in}$

$\text{slot-attr} : \text{Nodes} \times \text{Ports} \rightarrow \text{Indices} \rightarrow \text{Attributes}$

\rightarrow Para pipe & filter el único tipo de dato 'Type' es float por lo cual no es tenido en cuenta
 $\text{Attributes} = \{ \text{in}, \text{out} \}$

\rightarrow Esta invariante muestra que se mantiene la direccionalidad entre de un puerto con su "slot".

4. A la luz de los esquemas en lenguaje Z presentados en la figura 109.13 y suponiendo que se encapsula a M tal como presenta la figura 2.

- $connect(W, P_W) = P_M$

- $connect(Z, q_Z) = r_M$

$\left\{ \begin{array}{l} - connect: Nodes \times Ports \rightarrow Ports \\ \text{(representa la relación de un} \\ \text{"slot" con un "virtual-port")}\end{array} \right.$

• Si $p \in connect(Z, r_Z)$ a que equivale $slot-attr(Z, r_Z)dir$ sustente su respuesta usando la invariante propuesta en la parte predicativa del esquema ~~ASD~~-Unit

→ ~~ADLS~~-Unit propone que:

$$\forall p \in virtual-ports. \{ interface-attr(p)dir \} = \{ slot-attr(s)dir : p \in connect(s) \}$$

Del esquema de la figura 2 tenemos que:

$$virtual-ports = \{ p_M, q_M, r_M \}$$

$$\text{Si } p \in connect(Z, r_Z) \Rightarrow p = connect(Z, r_Z) = r_M$$

$$\text{y } s = (Z, r_Z)$$

$$\bullet \{ interface-attr(r_M)dir \} = \{ slot-attr(Z, r_Z)dir \}$$

$$\bullet \{ interface-attr(r_M)dir \} = out \quad \left\{ \begin{array}{l} - interface-attr: Ports \rightarrow Indices \rightarrow Attributes \\ - slot-attr: Nodes \times Port \rightarrow Indices \rightarrow Attributes \end{array} \right.$$

$$= \{ slot-attr(Z, r_Z)dir \} = out$$

→ Esta invariante muestra que la direccionalidad en un puerto virtual y un 'slot' con el que se conecta son la misma. donde el puerto-virtual es r_M y el 'slot' es (Z, r_Z)

• Si $p \in connect(X, p_X)$ a que equivale $slot-attr(X, p_X)dir$

$$virtual-ports = \{ p_M, q_M, r_M \}$$

$$\text{Si } p \in connect(X, p_X) \Rightarrow p = connect(X, p_X) = q_M \text{ y } s = (X, p_X)$$

$$\{ interface-attr(q_M)dir \} = \{ slot-attr(X, p_X) \}$$

$$\{ interface-attr(q_M)dir \} = in = \{ slot-attr(X, p_X) \}$$

Esto muestra la invariante de direccionalidad en un "virtual-port" y el "slot" al que conecta. Donde el "virtual-port" es q_M y el "slot" es (X, p_X) .

5. ¿Cual función de la parte declarativa de ASDL-UNIT permite modelar el comportamiento de los puertos? Especifique uno de dichos comportamientos para la configuración arquitectónica del componente M usando la expresión formal correspondiente.

La función que permite modelar comportamiento de los puertos en ASDL-Unit es `virtual-port-descr`

`virtual-port-descr`; Ports \leftrightarrow Interpretations

- Para esto se va a representar el comportamiento del puerto r_M

$\text{virtual-port-desc}(r_M) = *((q_2 ? x \rightarrow r_M ! x \rightarrow \text{SKIP}) [] (r_2 ? x \rightarrow r_M ! x \rightarrow \text{SKIP}))$

esta expresión representa un merge.