



## Universidad Distrital Francisco José de Caldas

MCIC - NFASIS EN INGENIERÍA DE SOFTWARE. SEMESTRE ACADÉMICO I, 2020  
Facultad: Ingeniería. Sede Sabio Caldas

ASIGNATURA: PATRONES Y ARQUITECTURAS DE SOFTWARE<sup>1</sup>

Nombres y apellidos: \_\_\_\_\_

Código: \_\_\_\_\_ Calificación: \_\_\_\_\_

(Tiempo permitido: DOS horas)

NOTA: A la luz de la lectura Software Architecture de Stephen B. Seidman responda las preguntas aquí formuladas<sup>2</sup>

Un subsistema basado en un estilo arquitectónico Pipe & Filter denominado M presenta la configuración arquitectónica ilustrada en la Figura 1:

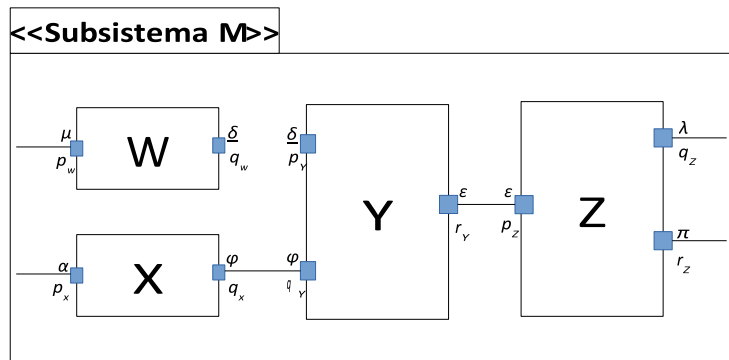


Figura 1: Configuración arquitectónica del subsistema M.

1. (1/5) A la luz del esquema en lenguaje Z presentado en la Figura 109.11 y la configuración arquitectónica del subsistema M antes presentado, responda lo siguiente:

<sup>1</sup> PROFESOR HENRY ALBERTO DIOSA

<sup>2</sup> Puede usar sus notas personales y la lectura original si lo desea.

node-parent(W) = node-parent(Z) = 2

20200813T8

label(Y, p<sub>Y</sub>) = label(Z, p<sub>Z</sub>) =

El conjunto de slots de M es :

2. (1/5) En concordancia con las restricciones propuestas para configuraciones arquitectónicas Pipe & Filter, muestre uno de los casos que evidencie el cumplimiento de la invariante siguiente:

$\forall s, t \in \text{dom label. label}(s) = \text{label}(t) \Rightarrow \text{port-attr}(\text{second}(s)).\text{dir} \neq \text{port-attr}(\text{second}(t)).\text{dir}$  en la configuración arquitectónica propuesta para el subsistema M. Explique la intencionalidad de esta invariante.

3. (1/5) En concordancia con la parte declarativa y predicativa del esquema ASDL\_Setting presentado en la lectura:

$\forall n \in \text{dom node-parent} . \text{node-parent}(n) \in \text{Collection} \wedge p \in \text{interfaces}(\text{node-parent}(n)) \Rightarrow (n, p) \in \text{dom slot-attr} \wedge \text{slot-attr}(n, p) = \text{port-attr}(p)$

Muestre uno de los casos que evidencie el cumplimiento de esta invariante para la configuración arquitectónica del subsistema M.

4. (1/5) A la luz de los esquemas en lenguaje Z presentados en la Figura 109.13 y suponiendo que se encapsula a M tal como lo presenta la Figura 2.

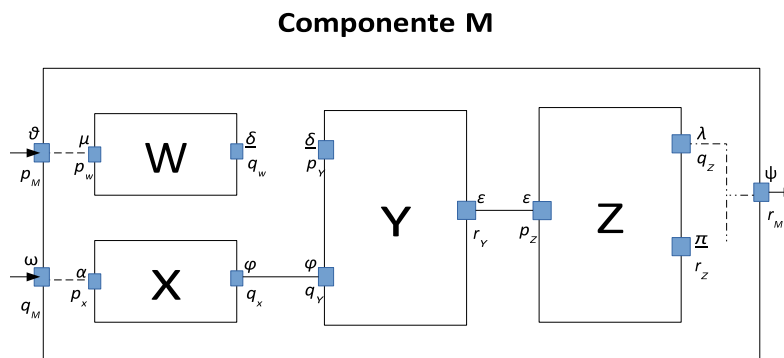


Figura 2: M encapsulado.

connect(W, p<sub>w</sub>) = connect(Z, q<sub>z</sub>) =

Si  $p \in \text{connect}(Z, r_z)$ . A  $q \in \emptyset$  equivale  $\text{slot-attr}(Z, r_z).\text{dir}$ . (Sustente usando la invariante propuesta en la parte predicativa del esquema ASDL Unit).

Si  $p \in \text{connect}(X, p_x)$ . A  $q \in \emptyset$  equivale  $\text{slot-attr}(X, p_x).\text{dir}$ . (Sustente usando la invariante propuesta en la parte predicativa del esquema ASDL Unit).

5. (1/5) ¿Cuál función de la parte declarativa del esquema ASDL\_UNIT permite modelar el comportamiento de los puertos? Especifique uno de dichos comportamientos para la configuración arquitectónica del componente M usando la expresión formal correspondiente.

$$= 4.3 / 5.0$$

1. A la luz del esquema en lenguaje Z presentado en la Figura 109.11 y la configuración arquitectónica del subsistema M antes presentado, responda lo siguiente

•  $\text{node-parent}(W) = ?$        $\text{label}(Y, P_y) = ?$

•  $\text{node-parent}(Z) = ?$        $\text{label}(Z, P_z) = ?$

Partiendo del esquema ASDE-setting tenemos que:  
 $\rightarrow \text{node-parent} : \text{Nodes} \rightarrow \text{Templates}$

donde W es un nodo y  $\text{Templates} = \{ \text{filterf}, \text{split}, \text{merge} \}$

•  $\text{node-parent}(W) = \text{filterf}$  ✓

•  $\text{node-parent}(Z) = \text{merge}$  ✗

Por otro lado;  $\text{label} : \text{Nodes} \times \text{Ports} \rightarrow \text{Labels}$

que representa la relación entre los "slot" y su "label"

•  $\text{label}(Y, P_y) = \delta$  ✓

•  $\text{label}(Z, P_z) = \varepsilon$  ✓

• El conjunto de "slots" de M es:

$\text{Slots} : IF(\text{Nodes} \times \text{Ports})$

$\text{slots} = \{ (W, P_w), (W, q_w), (X, P_x), (X, q_x), (Y, P_y), (Y, q_y), (Y, r_y), (Z, P_z), (Z, q_z), (Z, r_z) \}$  ✓



2. En concordancia con las restricciones propuestas para la configuración arquitectónica Pipe & Filter, muestre uno de los casos que evidencie el cumplimiento de la invariante siguiente:

$\forall s, t \text{ dom label. label}(s) = \text{label}(t) \Rightarrow \text{port-attr}(\text{second}(s))_{\text{dir}} \neq \text{port-attr}(\text{second}(t))_{\text{dir}}$   
 en la configuración arquitectónica propuesta para el subistema M.  
 Explique la intencionalidad de esta invariante.

• partiendo de que  $\forall s, t \text{ dom label. label}(s) = \text{label}(t)$

se seleccionan  $s$  y  $t$  donde sus label sean iguales

$s = (Y, r_y)$  y  $t = (Z, p_z)$   $\{ \text{label: Nodos} \times \text{Ports} \rightarrow \text{Label} \}$   
 $\text{label}(Y, r_y) = \text{label}(Z, p_z) = E$

•  $\text{port-attr}(\text{second}(s))_{\text{dir}} \neq \text{port-attr}(\text{second}(t))_{\text{dir}}$

$\text{second}(s) = \text{second}(Y, r_y) = r_y$ ;  $\text{second}(t) = \text{second}(Z, p_z) = p_z$

-  $\text{port-attr}(r_y)_{\text{dir}} = \text{out}$

-  $\text{port-attr}(p_z)_{\text{dir}} = \text{in}$

lo anterior comprueba que:

$\text{port-attr}(r_y)_{\text{dir}} \neq \text{port-attr}(p_z)_{\text{dir}}$

$\left\{ \begin{array}{l} \text{Port-attr: Ports} \rightarrow \text{Indices} \rightarrow \text{Attributes} \\ \text{Attributes} = \{ \text{in, out, float} \} \\ \text{Indices} = \{ \text{dir, Type} \} \end{array} \right.$

1.0 / 5.0

La intencionalidad de esta invariante es que dos "slot" con el mismo "label" (están comunicados) sus puertos relacionados deben tener direccionalidad opuesta.

3. En concordancia con la parte declarativa y predictiva del esquema ASDG-Settings presentado en la lectura:

$\forall n \in \text{dom node-parent}, \text{node-parent}(n) \in \text{Collection} \wedge \text{PE interfaces}(\text{node-parent}(n))$   
 $\Rightarrow (n, p) \in \text{dom slot-attr} \wedge \text{slot-attr}(n, p) = \text{port-attr}(p)$

Muestre uno de los casos que evidencie el cumplimiento de esta invariante para la configuración arquitectónica del subsistema M.

Del subsistema M seleccionamos un nodo  $n = y$

$\text{node-parent}(n) = \text{node-parent}(y)$

$\text{node-parent}(y) = \text{merge}$

como merge es una plantilla "Template" y una Colección "Collection" es una plantilla podemos concluir que

-  $\text{node-parent}(y) \in \text{Collection}$

$\text{PE interfaces}(\text{node-parent}(n))$

$\text{node-parent}(y) = \text{merge}$

-  $\text{interfaces}(\text{node-parent}(y)) = \{p_y, q_y, r_y\}$

Del conjunto de puertos obtenidos al aplicar la función interfaces escogemos  $p_y$  para continuar la comprobación:  $p = p_y$

$\Rightarrow (y, p_y) \in \text{dom slot-attr} \wedge \text{slot-attr}(y, p_y) = \text{port-attr}(p_y)$

$\text{dom slot-attr} = \text{Nodes} \times \text{Ports} \Rightarrow$

•  $(y, p_y) \in \text{dom slot-attr}$

•  $\text{slot-attr}(y, p_y)_{\text{dir}} = \text{in}$

•  $\text{port-attr}(p_y)_{\text{dir}} = \text{in}$

$\text{slot-attr} : \text{Nodes} \times \text{Ports} \rightarrow \text{Indices} \rightarrow \text{Attributes}$

$\rightarrow$  Para pipe & filter el único tipo de dato 'Type' es float por lo cual no es tenido en cuenta  
 $\text{Attributes} = \{ \text{in}, \text{out} \}$

$\rightarrow$  Esta invariante muestra que se mantiene la direccionalidad entre de un puerto con su "slot".

1.0/5.0



4. A la luz de los esquemas en lenguaje  $Z$  presentados en la figura 109.13 y suponiendo que se encapsula a  $M$  tal como presenta la figura 2.

1.0/5.0

$$\bullet \text{ connect}(W, P_W) = P_M$$

$$\bullet \text{ connect}(Z, q_Z) = r_M$$

$\left\{ \begin{array}{l} - \text{Connect} : \text{Nodes} \times \text{Ports} \rightarrow \text{FFPorts} \\ \text{(representa la relación de un "slot" con un "virtual-port")} \end{array} \right.$

$\bullet$  Si  $p \in \text{connect}(Z, r_Z)$  a que equivale  $\text{slot-attr}(Z, r_Z) \text{ dir}$  sustente su respuesta usando la invariante propuesta en la parte predicativa del esquema ~~ASD~~-Unit

$\rightarrow$  ~~ADLS~~-Unit propone que:

$\forall p \in \text{virtual-ports}, \{ \text{interface-attr}(P) \text{ dir} \} = \{ \text{slot-attr}(S) \text{ dir} : P \in \text{connect}(S) \}$

Del esquema de la figura 2 tenemos que:

$$\text{virtual-ports} = \{ P_M, q_M, r_M \}$$

$$\text{Si } P \in \text{connect}(Z, r_Z) \Rightarrow P = \text{connect}(Z, r_Z) = r_M$$

$$\text{y } S = (Z, r_Z)$$

$$\bullet \{ \text{interface-attr}(r_M) \text{ dir} \} = \{ \text{slot-attr}(Z, r_Z) \text{ dir} \}$$

$$\bullet \{ \text{interface-attr}(r_M) \text{ dir} \} = \text{out} \quad \left\{ \begin{array}{l} - \text{interface-attr} : \text{Ports} \rightarrow \text{Indices} \rightarrow \text{Attributes} \\ - \text{slot-attr} : \text{Nodes} \times \text{Port} \rightarrow \text{Indices} \rightarrow \text{Attributes} \end{array} \right.$$

$$= \{ \text{slot-attr}(Z, r_Z) \text{ dir} \} = \text{out}$$

$\rightarrow$  Esta invariante muestra que la direccionalidad en un puerto virtual y un 'slot' con el que se conecta son la misma. donde el puerto-virtual es  $r_M$  y el 'slot' es  $(Z, r_Z)$

$\bullet$  Si  $P \in \text{connect}(X, P_X)$  a que equivale  $\text{slot-attr}(X, P_X) \text{ dir}$   
 $\text{virtual-Ports} = \{ P_M, q_M, r_M \}$

$$\text{Si } P \in \text{connect}(X, P_X) \Rightarrow P = \text{connect}(X, P_X) = q_M \text{ y } S = (X, P_X)$$

$$\{ \text{interface-attr}(q_M) \text{ dir} \} = \{ \text{slot-attr}(X, P_X) \text{ dir} \}$$

$$\{ \text{interface-attr}(q_M) \text{ dir} \} = \text{in} = \{ \text{slot-attr}(X, P_X) \text{ dir} \}$$

Esto muestra la invariante de direccionalidad en un "virtual-port" y el "slot" al que conecta. Donde el "virtual-port" es  $q_M$  y el "slot" es  $(X, P_X)$ .

5. ¿Cual funcion de la parte declarativa de ASDL-UNIT permite modelar el comportamiento de los puertos? Especifique uno de dichos comportamientos para la configuracion arquitectonica del componente M usando la expresion formal correspondiente.

La funcion que permite modelar comportamiento de los puertos en ASDL-Unit es virtual-port-desc

virtual-port-desc : Ports  $\rightarrow$  Interpretations

- Para esto se va a representar el comportamiento del puerto  $\pi_M$

$\text{virtual-port-desc}(\pi_M) = *((q_2 ? x \rightarrow \pi_M ! x \rightarrow \text{skip}) [] (r_2 ? x \rightarrow \pi_M ! x \rightarrow \text{skip}))$

esta expresion representa un merge.



0.5  
5.0