**我是谁**

各位老师好！我叫吴万强，目前是西南民族大学电子与通信工程在读研究生，本科期间我获得过两次优秀共青团员称号及“蓝桥杯”软件类省赛三等奖，硕士期间获得过一等奖学金一次、二等奖学金两次，校优秀研究生称号及“研电赛”西南赛区二等奖。硕士期间我发表了两篇学术论文，一篇发表在英文期刊，一篇发表在中文核心期刊。

**为什么胜任**

从去年以来国内外在芯片行业发生的事情，让我不论是从行业前景，还是工作机会等等因素上认定要进入芯片开发这个行业。硕士期间我的主要项目经历及实习经历大都是与之相关的。

**研一**的时候主要工作是学习基本课程，**研一上**我申请了校研究生创新型科研项目，做时钟驯服系统中滤波及控制算法的研究，在这个项目中我主要是在控制算法上采取了创新应用，研究对比了传统PID控制算法和神经网络整定PID控制算法，经过仿真验证得到的是神经网络整定PID控制算法具有更好的控制效果，并且在参数调整时具有较强的自适应性，最终将这个研究成果总结为一篇论文发表在英文期刊。

**研一下**，我作为队长与两位同学一起参加了第十四届研电赛，做的项目是：基于SOPC的非侵入式负荷监测装置，在这个项目中我主要负责识别模型建立，SOPC系统设计；

SOPC系统设计：使用Xilinx FPGA实现各数据采集、处理模块逻辑设计，利用仿真和逻辑综合进行功能验证；然后，将设计的数字逻辑部分进行AXI4\_Lite接口的IP封装；在VIVADO下建立Block Design程序，将SOPC系统的各个功能模块进行连接，导出顶层文件并生成BIT文件。

识别模型建立主要是使用FPGA驱动高精度ADC采样几种具有代表性的负荷稳态下的信号特征，结合特征提取算法构建特征值数据库，在MATLAB中利用神经网络工具箱建立负荷识别模型，并使用前面的数据库进行模型训练和验证，最后将训练好的模型导出。最终我们的参数作品获得了西南赛区二等奖，并且我将整个项目汇总为一篇论文发表在中文核心期刊。

**研二期间**，主要在大唐电信成都分公司实习做FPGA开发，期间我的主要职责是根据产品需求完成各个模块的逻辑设计和测试代码设计，并使用Intel FPGA进行验证，设计完成后进行自测和系统联测，最后撰写产品硬件开发文档。

实习期间我参与了一个项目：时频一体化设备OUT32输出盘设计；在这个项目中我主要做的是产品功能分析，模块划分，并使用Intel FPGA完成板卡从背板接收相关频率信号、32路频率输出、E1编码、与单片机通信等模块的逻辑设计和测试，经过自测和系统联测这个板卡符合超高精度时钟服务器的精度要求。

**为什么我来面试**

虽然我的经验对于从事芯片开发这个工作可能还有很多不足之处，但是我的热情和从事这个行业的动力依然促使着我学习更多的知识来不断的提升自己，比如我平时会一些学脚本语言以及芯片验证方面的知识，以拓展我在芯片这个领域的认识和能力，使我能在芯片这个行业更好的走下去。

个人信息-需求分析-匹配岗位特征-逻辑事例论证-礼貌自信-反复练习