**个人信息**

姓名：吴万强

手机号：15038294486

邮箱：[wanqiangwu@qq.com](mailto:wanqiangwu@qq.com)

现居城市：成都

毕业时间：2021-07

学校：西南民族大学

专业：电子与通信工程

学历：研究生

**专业技能**

1. 熟练使用Verilog HDL进行RTL开发
2. 熟悉SystemVerilog及C语言，了解UVM开发流程
3. 熟练使用Vivado、Quartus、Questasim进行代码调测
4. 熟练使用MATLAB进行算法设计及仿真
5. 能使用Python编写简单脚本
6. 能进行Linux基本操作，了解shell脚本编写方法
7. 熟练使用Microsoft Office相关软件
8. 拥有计算机二级C语言证书

**实习经历**

大唐电信(成都)信息技术有限公司 2019.07-2020.05

职位类别：实习FPGA工程师

工作描述：

1. 根据产品功能要求，利用Verilog HDL设计实现各个模块功能，设计完成后根据设计编写测试代码，利用Quartus II及Modelsim仿真工具进行仿真测试并进一步完善产品设计代码；
2. 对负责产品进行自测，并配合部门同事对负责的产品进行系统级联测；
3. 撰写产品硬件设计相关文档。

**项目经验**

项目名称：基于SOPC的非侵入式负荷监测系统 2019.03-2019.06

项目职责：建立识别模型，SOPC系统设计

主要内容： SOPC系统设计：完成FPGA端各数据采集、处理模块电路设计，利用仿真和逻辑综合进行时序检查和功能验证；然后，将设计的数字逻辑部分进行AXI4\_Lite接口的IP封装；在VIVADO下建立Block Design程序，将SOPC系统的各个功能模块进行连接，导出顶层文件并生成BIT文件；建立识别模型：首先，使用FPGA驱动高精度ADC采样了三种具有代表性的负荷稳态下的信号特征，并结合负荷特征参数提取算法构建负荷特征值数据库。其次，在MATLAB中利用神经网络建立了负荷识别和分解算法模型，使用该数据库对设计的算法模型进行训练和验证，训练完成导出训练好的识别模型。

项目名称：时频同步一体化设备OUT32M盘设计 2019.09-2020.01

项目职责：硬件设计与测试

主要内容：分析板卡功能要求，进行各功能模块划分，使用Intel FPGA完成板卡从背板接收相关频率信号、32路频率信号输出、E1编码、与单片机通信等功能模块的代码编写与测试。

**科研成果**

[1] Wanqiang Wu, Liangfu Peng, Gui Gan. Oven Controlled Crystal Oscillator Control Based on BP Neural Network Tuning PID[J]. Frontiers in Signal Processing, 2020, 4(1):22-29.

[2] 吴万强, 彭良福, 甘桂, 王逸凡. 基于SOPC的实验室负荷智能监测装置[J]. 实验室研究与探索, 2020,39(6):83-88．

**荣誉奖励**

获研电赛西南赛区二等奖

获“蓝桥杯”软件类省赛三等奖

获优秀研究生一次

获二等奖学金两次

获优秀共青团员两次

**教育经历**

2018年9月至今 | 西南民族大学 | 硕士

2014年9月-2018年6月 | 郑州工业应用技术学院 | 本科

本科专业：通信工程

本科专业课程：数字电路、模拟电路、电路分析、信号与系统、数字信号处理、通信原理、电子设计自动化、信息论与编码、移动通信、计算机网络、光纤通信、C语言程序设计、单片机原理及应用

硕士专业：电子与通信工程

硕士专业课程：UNIX\LINUX环境高级编程、可编程逻辑器件原理及应用、电子设计自动化技术应用、微处理器系统结构与嵌入式系统设计、混合信号电路设计、信号检测与估计、面对对象的程序设计

**自我评价**

我最大的特点就是踏实，对待任何事物比较认真，适应力强，责任心和团队合作意识较强；工作和学习态度积极，非常愿意虚心请教。