

ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์
มหาวิทยาลัยขอนแก่น

AEL-08 วงจร Op-Amp (1)

วัตถุประสงค์ของการทดลอง

1. ศึกษาการใช้ op-amp เพื่อขยายสัญญาณ.
2. ศึกษาวงจร integrator และ differentiator.

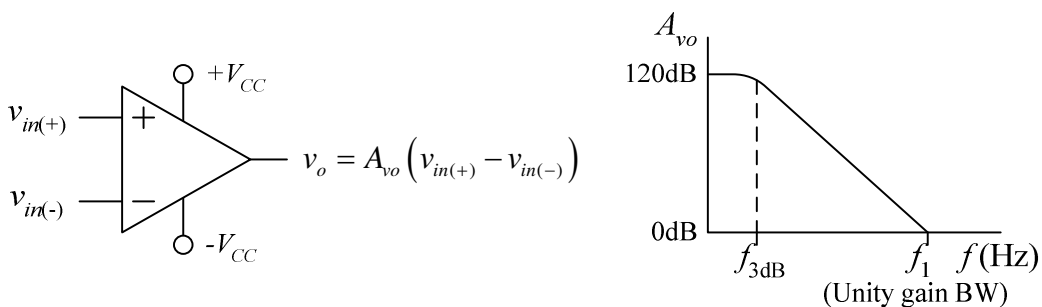
Op-amp หรือ operational amplifier เป็นวงจรขยายที่ใช้กันทั่วไป เนื่องจากการนำ op-amp ไปใช้งานทำได้ง่ายมาก โดยต่ออุปกรณ์เพิ่มอีกไม่กี่ตัว และสามารถคำนวณความสัมพันธ์ระหว่าง input และ output ได้ค่อนข้างแม่นยำ. ภายในตัว op-amp ประกอบด้วยวงจรทรานซิสเตอร์ที่ซับซ้อน เพื่อให้ได้พื้นฐานการทำงานของวงจรโดยรวม เป็น voltage-controlled voltage source ที่มีอัตราขยายแรงดันและ input impedance สูงมาก.

ในสมัยก่อน op-amp ได้ถูกใช้ในคอมพิวเตอร์ที่เรียกว่า analog computer ซึ่งมีความสามารถในการคำนวณพื้นฐาน และแก้สมการอนุพันธ์แบบเป็นเชิงเส้น และไม่เป็นเชิงเส้นได้ โดยใช้ระดับแรงดันแทนค่าตัวเลข. คำว่า operational amplifier มาจากความสามารถในการคำนวณทางคณิตศาสตร์นี้เอง. ในปัจจุบัน analog computer ถูกแทนที่ด้วย digital computer ซึ่งมีความยืดหยุ่นในแก้ปัญหา มากกว่า และราคาถูกกว่า.

Op-amp มีให้เลือกใช้หลายแบบ. Op-amp ที่มีวงจรทางด้าน input ใช้ทรานซิสเตอร์แบบ JFET หรือ MOSFET จะมี input impedance สูงมาก. ถ้าทางด้าน input ของ op-amp ใช้ทรานซิสเตอร์แบบ BJT จะมีกระแส input ไหลด้วย. กระแส input นี้โดยทั่วไปมีค่าน้อย อยู่ในย่านของ μA หรือ nA . Op-amp สามารถขยายสัญญาณได้ทั้งไฟตรงและไฟสลับ. ย่านความถี่ของการขยายสัญญาณไฟสลับ มีให้เลือกหลากหลาย. Op-amp บางตัวถูกออกแบบให้ขับโหลดที่กินกระแสสูง เช่น ลำโพงหรือมอเตอร์ ได้โดยตรง.

8.1. สัญลักษณ์และการทำงานเบื้องต้นของ Op-Amp

รูปที่ 8.1 แสดงสัญลักษณ์ของ op-amp. ด้าน input จะมี 2 ขา คือ $v_{in(+)}$ และ $v_{in(-)}$. ทางด้าน output แรงดัน $v_o = A_{vo}(v_{in(+)} - v_{in(-)})$ โดยที่ A_{vo} เป็นอัตราขยายแรงดันของ op-amp (open-loop voltage gain). ดังนั้น พื้นฐานการทำงานของ op-amp จึงเป็นวงจร voltage controlled voltage source. ค่า A_{vo} โดยทั่วไปเป็นค่าที่ใหญ่มาก เช่น $> 10,000$ เท่า (80dB). บางตัวมีค่า A_{vo} สูงถึง 12,000,000 เท่า.



รูปที่ 8.1 สัญลักษณ์และอัตราขยายแรงดัน A_{vo} ของ op-amp.

A_{vo} ที่ความถี่สูงจะมีค่าลดลงตามความถี่. f_{3dB} ของ op-amp จะมีค่าอยู่ในช่วงน้อยกว่า 10 Hz เล็กน้อยถึงมากกว่า 200 Hz. โดยทั่วไป ค่า bandwidth ที่ใช้บ่อยสำหรับ op-amp ไม่ได้เป็น 3dB bandwidth แต่จะเป็นค่า unity gain bandwidth (ความถี่ที่ A_{vo} ลดลงเป็น 1 เท่าหรือ 0 dB) ซึ่งจะมีค่ามากกว่า 0.5 MHz โดยประมาณ.

ค่า input impedance ระหว่างขา input ทั้งสองมีค่าสูงมาก คือ มากกว่า 300k Ω สำหรับ op-amp ที่สร้างมาจาก BJT ถึงมากกว่า 100 M Ω สำหรับ op-amp ที่สร้างมาจาก JFET หรือ MOSFET. ส่วน output impedance ของ op-amp (ซึ่งยังไม่มีกรป้อนกลับสัญญาณ) จะอยู่ในช่วง $> 20\Omega$.

ตัวถังของ op-amp มีหลายแบบ เช่น dual-in-line package (DIP) 8 ขาหรือ 14 ขา, TO-220 (ตัวถังแบบเดียวกันกับ 7805), ตัวถังแบบกลม, surface mount, ฯลฯ. ตัวถังที่มีจำนวนขาอาจบรรจุ op-amp ไว้ภายในมากกว่าหนึ่งตัว. Op-amp บางเบอร์จะมีขาอื่น ๆ นอกเหนือจากขาที่แสดงไว้ในรูปที่ 8.1 เช่น ขา null-offset สำหรับปรับให้ v_o เป็น 0 V เมื่อ v_i เป็น 0 V, ขา frequency compensation สำหรับต่อตัวเก็บประจุเพิ่มเติม เพื่อให้ได้ความสัมพันธ์ระหว่าง A_{vo} กับความถี่ปรับเปลี่ยนได้บ้างตามที่ต้องการ.

8.2. การใช้ op-amp ขยายสัญญาณ

การใช้ op-amp เพื่อขยายสัญญาณ จะต้องต่อวงจรให้มีการป้อนกลับแบบลบ (negative feedback) คือ นำแรงดัน v_o บางส่วน(หรือทั้งหมด)จาก output ต่อไปยังขา input(-) ของ op-amp. ถึงแม้ว่าการต่อแบบนี้จะทำให้อัตราขยายแรงดันของวงจรโดยรวมลดลง แต่สามารถกำหนดอัตราขยายแรงดันของวงจรขยายโดยรวมได้อย่างแม่นยำ. นอกจากนี้ ยังทำให้ input impedance ของวงจรโดยรวมสูงขึ้นจากเดิม และ output impedance ของวงจรขยายโดยรวมมีค่าต่ำลง.

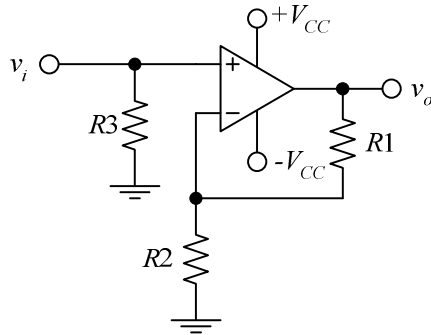
เนื่องจากอัตราขยายแรงดัน A_{vo} ของ op-amp มีค่าสูงมาก การป้อนกลับแบบลบจะทำให้แรงดันที่ขา input(+) และ input(-) ใกล้เคียงกันมาก. ในการวิเคราะห์วงจร เราจึงประมาณให้แรงดันที่ขาทั้งสองมีค่าเท่ากันเลย หรือเสมือนลัดวงจรเข้าหากัน (virtual short circuit) แต่ไม่ได้เป็นการลัดวงจรกันจริง เป็นเพียงที่แรงดันที่ขาทั้งสองประมาณเท่ากันเนื่องมาจากการป้อนกลับแบบลบที่มีค่า A_{vo} สูงมาก.

ตัวอย่างวงจรขยายสัญญาณที่ใช้ op-amp ซึ่งมีการป้อนกลับสัญญาณแบบลบ ได้แสดงไว้ในรูปที่ 8.2. รูปที่ 8.2 ก เป็นวงจรขยายสัญญาณแบบไม่กลับขั้ว (non-inverting amplifier) และรูปที่ 8.2 ข เป็นวงจรขยายสัญญาณแบบกลับขั้วสัญญาณ (inverting amplifier).

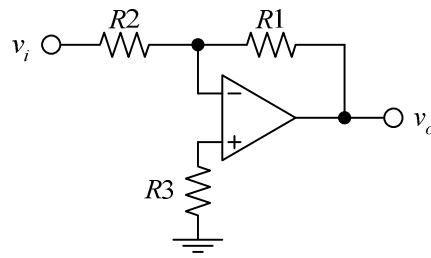
ในรูปที่ 8.2 ก สัญญาณ input จะเข้าที่ขา input(+). การป้อนกลับสัญญาณแบบลบกระทำโดยการต่อวงจรแบ่งแรงดันซึ่งมี R_1 และ R_2 . แรงดันคร่อม R_2 ถูกป้อนเข้าไปที่ขา input(-). ถ้าสมมติให้ A_{vo} ของ op-amp ใหญ่มากๆ อัตราขยายแรงดันของวงจรโดยรวมจะเท่ากับ

$$A_v = \frac{v_o}{v_i} = \frac{R_1}{R_2} + 1$$

ซึ่งไม่ขึ้นอยู่กับ A_{vo} เลย.



ก) Non-inverting amplifier.



ข) Inverting amplifier.

รูปที่ 8.2 ตัวอย่างวงจรขยายสัญญาณที่ใช้ op-amp ซึ่งมีการป้อนกลับแบบลบ.

ในทางทฤษฎีค่า A_v จะขึ้นอยู่กับค่าอัตราส่วนของ $R1$ และ $R2$ ไม่ได้ขึ้นอยู่กับค่าของตัวใดตัวหนึ่ง. ดังนั้น ถ้า $R1/R2$ เป็น $100k\Omega/10k\Omega$ หรือ $10\Omega/1\Omega$ มีผลเท่ากันในสมการหา A_v . แต่ในทางปฏิบัติ เราต้องคำนึงถึงความสามารถของ op-amp ในการจ่ายกระแส output ด้วย ซึ่งโดยทั่วไปจะจ่ายกระแสได้ไม่เกิน 15 mA สำหรับ op-amp ขนาดเล็ก. กระแส output เกินกว่านี้ จะทำให้แรงดัน v_o ถูกขลิบ. ถ้าเลือกค่าความต้านทานต่ำเกินไป เช่น $10\Omega/1\Omega$ จะทำให้ op-amp จ่ายกระแสไม่ไหว. ดังนั้นการเลือกค่า $R1/R2$ เป็น $10\Omega/1\Omega$ จึงไม่เหมาะสม. ในทางตรงกันข้าม ถ้าเลือกค่าความต้านทานสูงเกินไป เช่น $10M\Omega/1M\Omega$ กระแสไบอัสที่อินพุตอาจทำให้ v_o ไม่เป็น 0 V ทั้งๆที่ v_i เป็น 0 V. ค่าความต้านทานที่เหมาะสมจะอยู่ในช่วงต่อไปนี้อยู่ที่ $1k\Omega < R1+R2 < 100k\Omega$ โดยประมาณ (ซึ่งอาจเลยช่วงนี้ได้อีกไม่มากนัก).

$R3$ ที่ต่อในวงจรทำหน้าที่ให้ขา input(+) ต่อดึงกราวด์. ดังนั้นเมื่อโหนด v_i ไม่ได้ต่อกับแหล่งกำเนิดสัญญาณ (ถูกปล่อยลอยไว้เฉยๆ) จะเสมือนว่า v_i เป็น 0 V. การปล่อยขา input(+) ของ op-amp ลอยไว้เฉยๆ โดยไม่ได้ต่อ $R3$ จะทำให้วงจร input ของ op-amp ด้านที่ปล่อยลอยนี้ไม่ทำงาน และ v_o จะมีค่าสูงสุดหรือต่ำสุด คือ $+V_{CC}$ หรือ $-V_{CC}$ โดยประมาณ ขึ้นอยู่กับวงจรภายในตัว op-amp. เราจึงไม่ควรปล่อยขา input(+) ลอยไว้เฉยๆ. เนื่องจากค่า $R3$ มีผลต่อ input impedance ของวงจรขยายโดยรวม ถ้าค่า $R3$ เล็กเกินไป จะทำให้ input impedance มีค่าต่ำเกินไปด้วย. แต่ถ้าค่า $R3$ ใหญ่เกินไป จะทำให้แรงดัน v_o ไม่เป็น 0 V เมื่อ input ของวงจรขยายถูกปล่อยลอยไว้เฉยๆ.

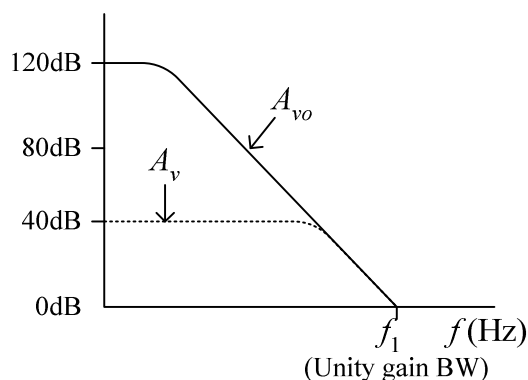
ในรูปที่ 8.2 ข สัญญาณ input จะถูกป้อนเข้าที่ตัวต้านทาน $R2$ ซึ่งมีอีกด้านหนึ่งต่ออยู่กับขา input(-) ของ op-amp. เนื่องจากการต่อขา input(+) ลงกราวด์ผ่านทาง $R3$ ซึ่งทำให้ขา input(+) มีแรงดันเป็น 0 V และการป้อนกลับสัญญาณแบบลบผ่านทาง $R1$ จึงทำให้แรงดันที่ขา input(-) เท่ากับแรงดันที่ขา input(+) คือ 0 V ไปด้วย. ดังนั้น input resistance ของวงจรขยายโดยรวม จะเท่ากับ $R2$ นี้. อัตราขยายแรงดันของวงจรขยายโดยรวมจะเท่ากับ

$$A_v = \frac{v_o}{v_i} = -\frac{R1}{R2}$$

ซึ่งไม่ขึ้นอยู่กับ A_{vo} เลย. แรงดัน v_i และ v_o มีเฟสต่างกันอยู่ 180 องศา.

การเลือกค่า R_3 สำหรับวงจรขยายแบบกลับขั้วนี้ เรามักจะใช้ค่า $R_1//R_2$ เป็นค่าของ R_3 เนื่องจากเราต้องการให้ความต้านทานที่มองออกจากขา input(-) เท่ากับความต้านทานที่มองออกจากขา input(+) ซึ่งจะทำให้ v_o ใกล้เคียงกับ 0 V มากที่สุดเมื่อ $v_i = 0$ V. ถ้า $R_1//R_2 \gg 0 \Omega$ การใช้ R_3 เป็น 0Ω อาจจะทำให้ได้ v_o แตกต่างไปจาก 0 V ได้มากทั้งที่ $v_i = 0$ V โดยเฉพาะเมื่ออัตราขยายแรงดันของวงจรสูง เนื่องจากแรงดันไบอัสที่ขา input ทั้งสองของ op-amp ไม่เท่ากัน.

เมื่อเปรียบเทียบการตอบสนองความถี่ของวงจรขยายโดยรวมกับ A_{vo} ของ op-amp จะได้เส้นกราฟดังแสดงในรูปที่ 8.3. ในรูปนี้ สมมติให้ A_v ของวงจรขยายโดยรวมมีค่าเท่ากับ 40 dB หรือ 100 เท่า. ที่ความถี่ต่ำอัตราขยาย A_v จะประมาณคงที่ที่ 100 เท่า. แต่ที่ความถี่สูง เส้นกราฟของอัตราขยาย A_v จะเข้าสู่เส้นกราฟของ A_{vo} .

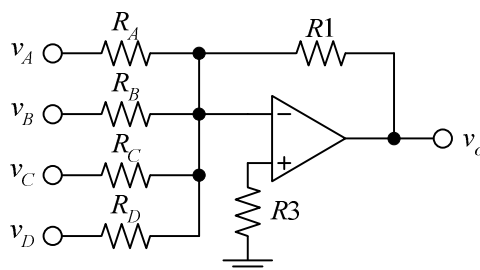


รูปที่ 8.3 การตอบสนองความถี่ของวงจรขยายที่มีป้อนกลับเทียบกับ A_{vo} ของ op-amp.

8.3. วงจรรวมสัญญาณ (Summing Amplifier)

เราสามารถต่อวงจรขยายแบบกลับขั้ว ให้เป็นวงจรรวมสัญญาณได้ ดังแสดงในรูปที่ 8.4. แรงดัน v_o สามารถหาได้จาก

$$v_o = -\frac{R_1}{R_A} v_A - \frac{R_1}{R_B} v_B - \frac{R_1}{R_C} v_C - \frac{R_1}{R_D} v_D$$



รูปที่ 8.4 วงจรรวมสัญญาณ.

โดยที่ input impedance ของ v_A , v_B , v_C , และ v_D จะเท่ากับ R_A , R_B , R_C , และ R_D ตามลำดับ.

8.4. วงจร Integrator

เราสามารถต่อวงจรขยายแบบกลับขั้ว ให้เป็นวงจรที่สามารถ integrate สัญญาณได้ ดังแสดงในรูปที่

8.5. แรงดัน v_o สามารถหาได้จาก $v_o = -\frac{1}{RC} \int v_i d\tau + V_C(0)$ โดยที่ $V_C(0)$ เป็นแรงดันคร่อมตัวเก็บประจุ

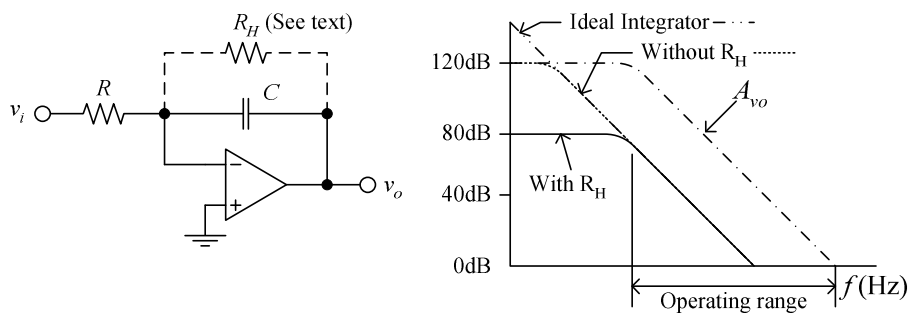
ที่เวลา 0 วินาที. ค่า input impedance ของวงจร integrator นี้จะเท่ากับ R .

การต่อวงจรนี้ในทางปฏิบัติต้องระวังอัตราขยายที่ความถี่ต่ำ ซึ่งมีค่าสูงมาก. ถ้าปล่อยวงจรทิ้งไว้เฉยๆ สักครู่หนึ่ง แรงดัน v_o จะมีค่าสูงสุดหรือต่ำสุดไปเลย เนื่องจากความไม่สมดุลเพียงเล็กน้อยที่เกิดขึ้นในวงจรถูกสะสมเพิ่มขึ้นเรื่อยๆ. ปัญหาดังกล่าวสามารถลดลงได้โดยการลดอัตราขยายที่ความถี่ต่ำลงบ้าง โดยการต่อความต้านทานค่าสูง (R_H) ขนานกับตัวเก็บประจุ โดยจะต้องเลือกค่า R_H ไม่ให้มีผลกระทบกับย่านความถี่ที่ใช้งาน.

ใน frequency domain ถ้าไม่คิด R_H จะได้อัตราขยายแรงดันของวงจรเท่ากับ

$$A_v(f) = \frac{V_o}{V_i} = -\frac{1}{j2\pi fC} = \frac{-1}{j2\pi fCR} = \frac{1}{2\pi fCR} \angle 90^\circ.$$

อัตราขยายของวงจรนี้จะลดลงตามความถี่ที่เพิ่มขึ้น ดังแสดงในกราฟของรูปที่ 8.5.



รูปที่ 8.5 วงจร integrator.

8.5. วงจร Differentiator

เราสามารถต่อวงจรขยายแบบกลับขั้ว ให้เป็นวงจรที่สามารถ differentiate สัญญาณได้ ดังแสดงใน

รูปที่ 8.6. แรงดัน v_o สามารถหาได้จาก $v_o = -RC \frac{dv_i}{dt}$. ค่า input impedance ของวงจรนี้จะเท่ากับ

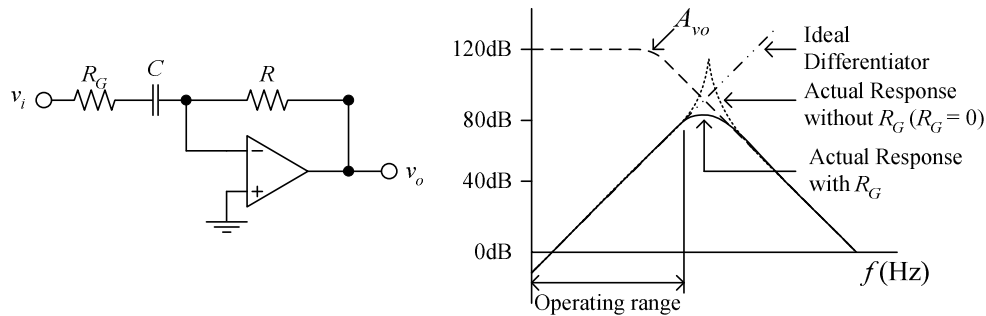
impedance ของตัวเก็บประจุ C ซึ่งมีค่าลดลงตามความถี่.

วงจรนี้มีผลตอบสนองความถี่ดังต่อไปนี้

$$A_v = \frac{V_o}{V_i} = -\frac{R}{\frac{1}{j2\pi fC}} = -j2\pi fCR = 2\pi fCR \angle -90^\circ$$

วงจรจะมีอัตราขยายเพิ่มขึ้นตามความถี่. ดังนั้น วงจรจะไวต่อสัญญาณรบกวนที่ความถี่สูงได้ ซึ่งสามารถแก้ไขได้โดยต่อตัวต้านทานอนุกรมไว้กับตัวเก็บประจุ เพื่อลดอัตราขยายแรงดันที่ความถี่สูงลง โดยที่จะต้องเลือกค่าความต้านทานให้มีผลกระทบน้อยที่ความถี่ใช้งาน.

ในทางปฏิบัติจะมีการต่อ R_G อนุกรมกับ C ด้วย เพื่อให้การตอบสนองความถี่ของวงจรนี้ ไม่เป็นลักษณะที่โด่งแหลมขึ้นไป ในช่วงความถี่ที่อัตราขยายของวงจรเริ่มเข้าสู่อัตราขยายแบบ open-loop.



รูปที่ 8.6 วงจร differentiator.

8.6. อุปกรณ์ที่ใช้ในการทดลอง

Op-amp เบอร์ LM741	1 ตัว
R 1/4W 5% 10 Ω , 100 Ω , 2k Ω ค่าละ	1 ตัว
R 1/4W 5% 10k Ω , 18k Ω , 100k Ω ค่าละ	1 ตัว
R 1/4W 5% 1k Ω , 20k Ω	2 ตัว
C 0.1 μ F	1 ตัว
แหล่งจ่ายแรงดัน	1 เครื่อง
Digital Multimeters	2 ตัว
Oscilloscope	1 เครื่อง
Function generator	1 เครื่อง

8.7. การทดลอง

8.7.1. วงจรขยายแบบไม่กลับขั้ว (Non-Inverting Amplifier)

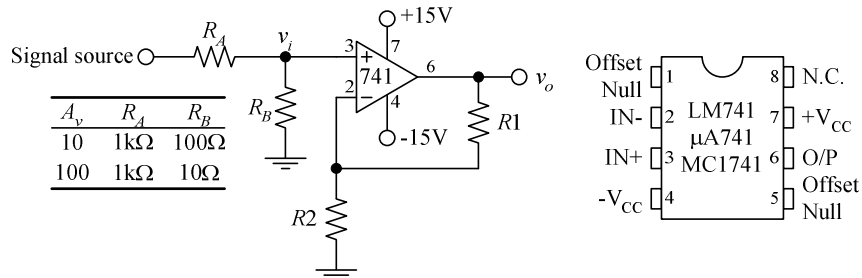
ต่อวงจรตามรูปที่ 8.7 และเลือกค่าความต้านทานต่างๆ ตามตารางที่ 8.1. ตัวต้านทาน R_A และ R_B ต่อไว้เพื่อลดขนาดของแรงดัน input (v_i) ให้เหมาะสมที่จะใช้กับวงจร เพื่อไม่ให้แรงดัน output (v_o) ใหญ่เกินไปจนถูกขลิบ. ส่วนตัวต้านทาน R_1 และ R_2 เป็นตัวที่กำหนดอัตราขยายแรงดันที่ต้องการ. วัดค่าแรงดันที่อยู่ในตารางที่ 8.1 เพื่อทดสอบกับค่าจากทฤษฎี.

ในการวัดแรงดัน v_{odc} เมื่อแรงดัน v_i เป็น 0 V ให้ต่อ v_i ลง ground แล้วใช้มัลติมิเตอร์วัดแรงดันไฟตรงที่ output.

ในการวัดอัตราขยายแรงดันไฟฟ้ากระแสตรง ให้ใช้แรงดัน 5V เป็น signal source. ใช้มัลติมิเตอร์วัดแรงดันไฟตรงที่ input และ output.

ในการวัดอัตราขยายไฟฟ้ากระแสสลับที่ความถี่ 100 Hz ให้ใช้ function generator เป็น signal source. ปรับขนาดของสัญญาณจาก function generator เพื่อให้ได้ขนาดของสัญญาณ v_i ประมาณ 100 mV_{pp}. ใช้ออสซิลโลสโคปวัดแรงดัน input และ output.

ส่วนการวัดความถี่ f_{3dB} ให้ปรับแรงดัน input เพื่อให้แรงดัน output มีขนาดตามที่กำหนดในคอลัมน์ซ้ายมือสุดของตารางที่ 8.1 (ใช้ v_i ประมาณ 100 mV_{pp} ก็ได้) เพื่อหลีกเลี่ยงผลจาก slew rate ของ op-amp และให้เพิ่มความถี่จนกระทั่งอัตราขยายแรงดันลดลงเหลือ 0.707 เท่าของที่ความถี่ 100 Hz. ใช้ ออสซิลโลสโคปวัดแรงดัน input และ output เพื่อคำนวณหาอัตราขยาย.



รูปที่ 8.7 วงจรขยายแบบไม่กลับขั้ว.

ตารางที่ 8.1 ผลการทดลองของข้อ 8.7.1.

A_v ที่ต้องการ (โดยประมาณ)	ค่า R	v_{odc} (V) เมื่อ $v_i = 0$ V	A_{vdc}^*	A_v ที่ 100 Hz	f_{H3dB} (Hz)
10 เท่า	$R_1 = 18$ k Ω $R_2 = 2$ k Ω $R_A = 1$ k Ω $R_B = 100$ Ω		$V_o =$ _____ V $V_i =$ _____ V $A_v =$ _____	$v_o =$ _____ V _{pp} $v_i =$ _____ V _{pp} $A_v =$ _____	$(v_o < 1V_{pp})^{**}$
100 เท่า	$R_1 = 100$ k Ω $R_2 = 1$ k Ω $R_A = 1$ k Ω $R_B = 10$ Ω		$V_o =$ _____ V $V_i =$ _____ V $A_v =$ _____	$v_o =$ _____ V _{pp} $v_i =$ _____ V _{pp} $A_v =$ _____	$(v_o < 10V_{pp})^{**}$

*ใช้แรงดัน 5V เป็น signal source.

**หลีกเลี่ยงผลจาก slew rate ของ op-amp.

ในรายงานให้อภิปรายเปรียบเทียบอัตราขยายที่ได้จากทฤษฎีและที่ได้จากการทดลอง. นอกจากนี้ให้อภิปรายเปรียบเทียบค่าของ f_{3dB} ของวงจรที่มีอัตราขยาย 10 เท่าและ 100 เท่า ว่าต่างกัน 10 เท่าตามทฤษฎีหรือไม่.

8.7.2. วงจรขยายแบบกลับขั้ว (Inverting Amplifier)

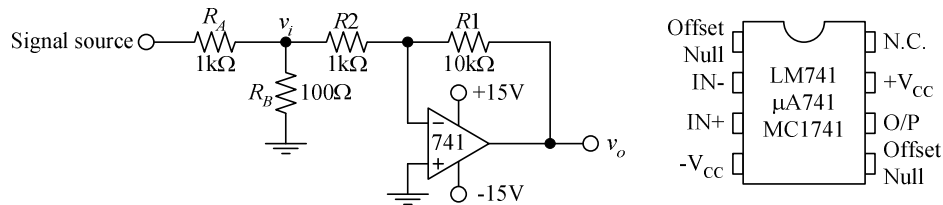
ต่อวงจรตามรูปที่ 8.8 และเลือกค่าความต้านทานต่างๆ ตามตารางที่ 8.2. ตัวต้านทาน R_A และ R_B ต่อไว้เพื่อลดขนาดของแรงดัน input (v_i) ให้เหมาะสมที่จะใช้กับวงจร เพื่อไม่ให้แรงดัน output (v_o) ใหญ่เกินไปจนถูกขลิบ. ส่วนตัวต้านทาน R_1 และ R_2 เป็นตัวที่กำหนดอัตราขยายแรงดันที่ต้องการ. วัดค่าแรงดันที่อยู่ในตารางที่ 8.2 เพื่อทดสอบกับค่าจากทฤษฎี.

ในการวัดแรงดัน v_{odc} เมื่อแรงดัน v_i เป็น 0 V ให้ต่อ v_i ลง ground แล้วใช้มัลติมิเตอร์วัดแรงดันไฟตรงที่ output.

ในการวัดอัตราขยายแรงดันไฟฟ้ากระแสตรง ให้ใช้แรงดัน 5V เป็น signal source. ใช้มัลติมิเตอร์วัดแรงดันไฟตรงที่ input และ output.

ในการวัดอัตราขยายไฟฟ้ากระแสกลับที่ความถี่ 100 Hz ให้ใช้ function generator เป็น signal source. ปรับขนาดของสัญญาณจาก function generator เพื่อให้ได้ขนาดของสัญญาณ v_i ประมาณ 100 mV_{pp}. ใช้ออสซิลโลสโคปวัดแรงดัน input และ output.

ส่วนการวัดความถี่ f_{3dB} ให้ปรับแรงดัน input เพื่อให้แรงดัน output มีขนาดตามที่กำหนดในคอลัมน์ซ้ายมือสุดของตารางที่ 8.2 (ใช้ v_i ประมาณ 100 mV_{pp} ก็ได้) เพื่อหลีกเลี่ยงผลจาก slew rate ของ op-amp และให้เพิ่มความถี่จนกระทั่งอัตราขยายแรงดันลดลงเหลือ 0.707 เท่าของที่ความถี่ 100 Hz. ใช้ออสซิลโลสโคปวัดแรงดัน input และ output เพื่อคำนวณหาอัตราขยาย.



รูปที่ 8.8 วงจรขยายแบบกลับขั้ว.

ตารางที่ 8.2 ผลการทดลองของข้อ 8.7.2.

A_v ที่ต้องการ (โดยประมาณ)	ค่า R	v_{odc} (V) เมื่อ $v_i = 0$ V	A_{vdc}^*	A_v ที่ 100 Hz	f_{3dB} (Hz)
-10 เท่า	$R_1 = 10 \text{ k}\Omega$ $R_2 = 1 \text{ k}\Omega$ $R_A = 1 \text{ k}\Omega$ $R_B = 100 \Omega$		$V_o = \underline{\hspace{2cm}}$ V $V_i = \underline{\hspace{2cm}}$ V $A_v = \underline{\hspace{2cm}}$	$v_o = \underline{\hspace{2cm}}$ V _{pp} $v_i = \underline{\hspace{2cm}}$ V _{pp} $A_v = \underline{\hspace{2cm}}$	 ($v_o < 1V_{pp}$)**

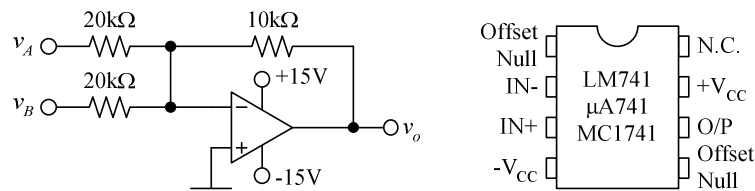
*ใช้แรงดัน 5V เป็น signal source.

**หลีกเลี่ยงผลจาก slew rate ของ op-amp.

ในรายงานให้อภิปรายเปรียบเทียบอัตราขยายที่ได้จากทฤษฎีและที่ได้จากการทดลอง. นอกจากนี้ให้อภิปรายเปรียบเทียบค่าของ f_{3dB} ของวงจรนี้ เทียบกับวงจรขยายแบบไม่กลับขั้วที่มีอัตราขยาย +10 เท่า ว่ามีผลใกล้เคียงกันหรือต่างกันอย่างไร.

8.7.3. วงจร Summing Amplifier

ต่อวงจร summing amplifier ตามรูปที่ 8.9. ป้อนแรงดันไฟฟ้ากระแสตรงที่ v_A และ v_B ดังแสดงไว้ในตารางที่ 8.3. บันทึกแรงดัน v_o ที่ได้ในตารางที่ 8.3 นี้ด้วย.



รูปที่ 8.9 วงจร summing amplifier.

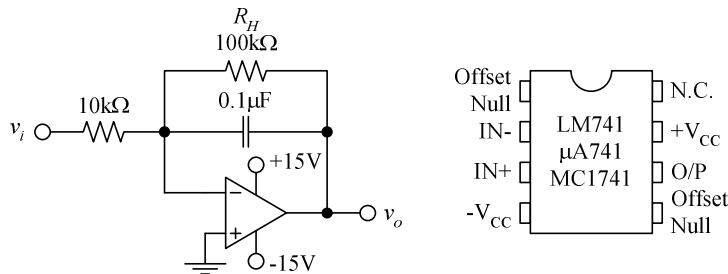
ในรายงานให้อภิปรายผลการทดลองเทียบกับค่าทางทฤษฎี.

ตารางที่ 8.3 ผลการทดลองของข้อ 8.7.3.

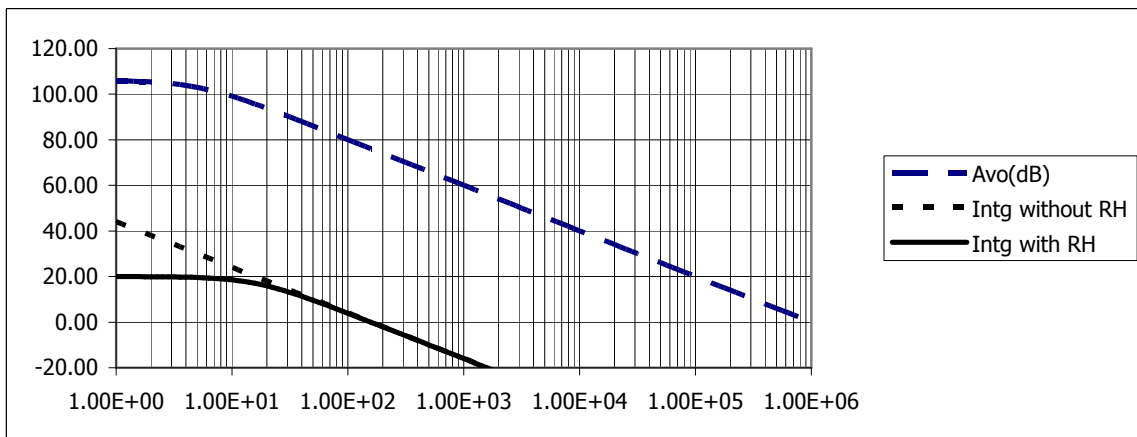
v_A	v_B	v_o (V)
15V	-15V	
15V	0V	
ใช้ supply 5V วัดได้ _____ V	-15V	

8.7.4. วงจร Integrator

ต่อวงจร integrator ตามรูปที่ 8.10. ค่า R_H ที่ใช้ในวงจรนี้จะเท่ากับ 100 k Ω . ถ้าไม่มีตัวต้านทาน R_H ตัวนี้ วงจรจะมีอัตราขยายแรงดันไฟฟ้ากระแสตรงสูงมาก ซึ่งเมื่อรวมกับผลของ output offset voltage ที่ไม่เท่ากับศูนย์แล้ว จะทำให้แรงดันเอาต์พุตมีขนาดใหญ่ขึ้นเรื่อยๆ จนกระทั่งไปสู่ที่แรงดันใกล้เคียงกับแรงดันของแหล่งจ่ายไฟด้านใดด้านหนึ่ง. วงจร integrator นี้จะมีการตอบสนองความถี่ดังรูปที่ 8.11.



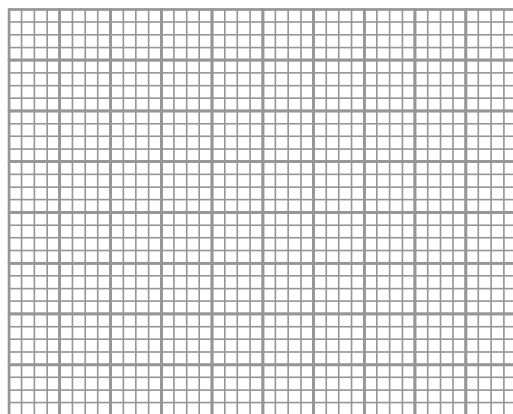
รูปที่ 8.10 วงจร integrator.



รูปที่ 8.11 การตอบสนองความถี่ของวงจร integrator ในรูปที่ 8.10.

ป้อนสัญญาณสี่เหลี่ยมความถี่ 100 Hz ขนาด 5 V_{pp} เข้าที่ input ของวงจร. บันทึกขนาดของสัญญาณ v_o และรูปร่างอย่างคร่าวๆ ในพื้นที่ของรูปที่ 8.12. แล้วเปลี่ยนความถี่เป็น 1 kHz ขนาด 5 V_{pp} เท่าเดิม เข้าที่ input ของวงจร. บันทึกขนาดของสัญญาณ v_o และรูปร่างอย่างคร่าวๆ ในพื้นที่ของรูปที่ 8.13.

ในรายงานให้อภิปรายผลการทดลองเปรียบเทียบแรงดัน v_o ที่ความถี่ 100 Hz และ 1 kHz.

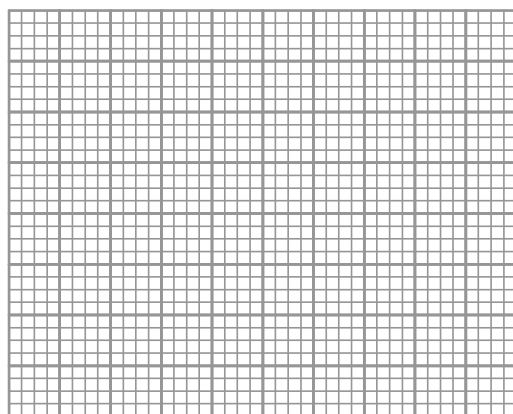


100 Hz

CH1: _____ V/div

CH2: _____ V/div

Time: _____ s/div

รูปที่ 8.12 พื้นที่บันทึกสัญญาณ v_o ที่ความถี่ 100 Hz.

1 kHz

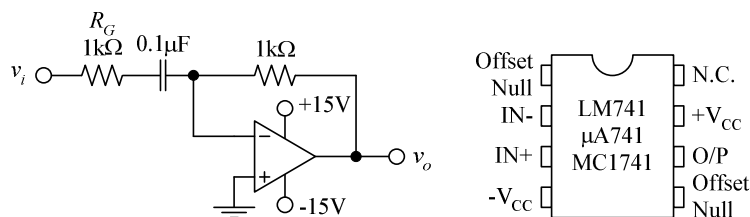
CH1: _____ V/div

CH2: _____ V/div

Time: _____ s/div

รูปที่ 8.13 พื้นที่บันทึกสัญญาณ v_o ที่ความถี่ 1 kHz.**8.7.5. วงจร Differentiator**

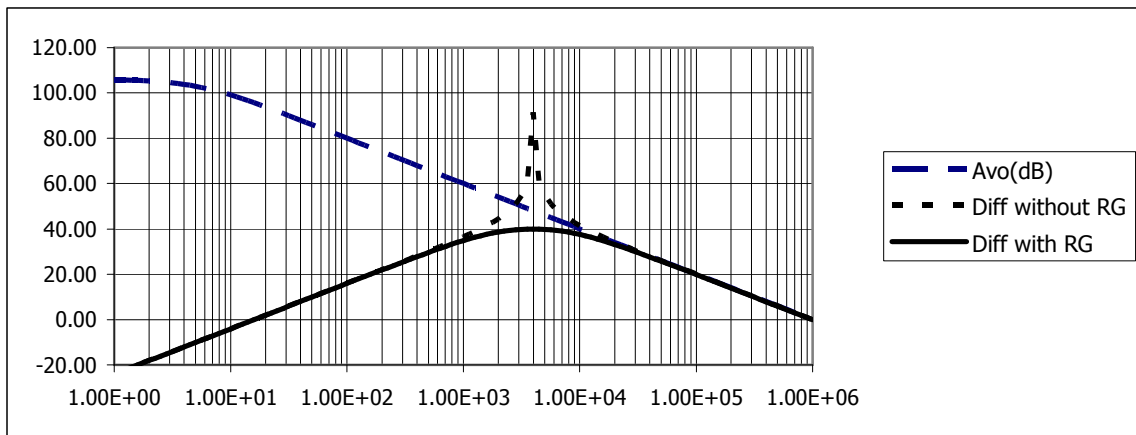
ต่อวงจร differentiator ตามรูปที่ 8.14. ค่า R_G ที่ใช้คือ $1\text{k}\Omega$ จะทำให้ได้การตอบสนองความถี่ดังแสดงในรูปที่ 8.15.



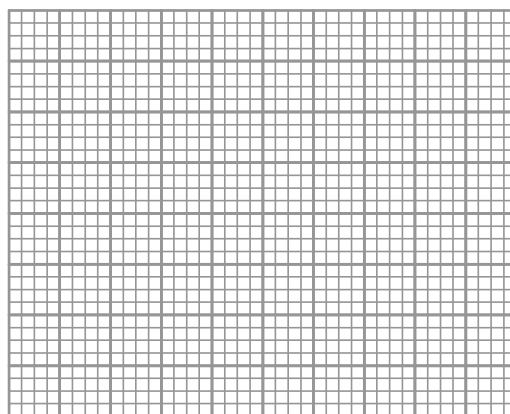
รูปที่ 8.14 วงจร differentiator.

ป้อนสัญญาณสามเหลี่ยมความถี่ 100 Hz ขนาด 10 V_{pp} เข้าที่ input ของวงจร. บันทึกขนาดของสัญญาณ v_o และรูปร่างอย่างคร่าวๆ ในพื้นที่ของรูปที่ 8.16. แล้วเปลี่ยนความถี่เป็น 1 kHz ขนาด 10 V_{pp} เท่าเดิม เข้าที่ input ของวงจร. บันทึกขนาดของสัญญาณ v_o และรูปร่างอย่างคร่าวๆ ในพื้นที่ของรูปที่ 8.17.

ในรายงานให้อภิปรายผลการทดลองเปรียบเทียบแรงดัน v_o ที่ความถี่ 100 Hz และ 1 kHz.



รูปที่ 8.15 การตอบสนองความถี่ของวงจร differentiator ในรูปที่ 8.14.



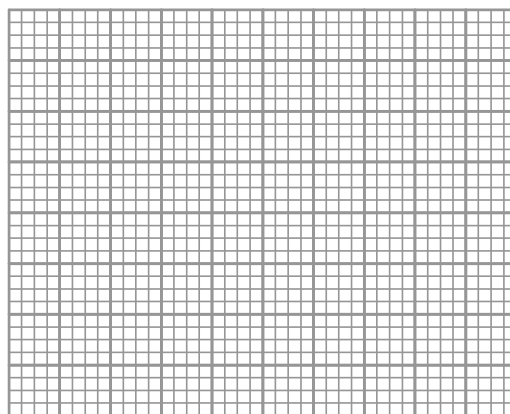
100 Hz

CH1: _____ V/div

CH2: _____ V/div

Time: _____ s/div

รูปที่ 8.16 พื้นที่บันทึกสัญญาณ v_o ที่ความถี่ 100 Hz.



1 kHz

CH1: _____ V/div

CH2: _____ V/div

Time: _____ s/div

รูปที่ 8.17 พื้นที่บันทึกสัญญาณ v_o ที่ความถี่ 1 kHz.

8.8. สรุปสิ่งที่ได้เรียนรู้

ให้สรุปสิ่งที่เรียนรู้ทั้งหมดจากการทดลองแยกเป็นอีกหัวข้อหนึ่งในท้ายรายงาน โดยสรุปเรียงตามลำดับเรื่องที่ทดลอง.