

**Prüfungsklausur Digitaltechnik und Rechnersysteme**

für die Bachelor-Prüfung im Sommersemester 2021

.....

.....

.....

 letzter Prüfungsversuch**Hinweise für alle Aufgaben**

Lassen Sie bitte die Aufgabenblätter zusammengeheftet und führen Sie die Rechnungen auf dem dafür vorgesehenen Platz im Aufgabentext durch. Falls dieser Platz nicht ausreicht, können Sie zusätzliche Blätter erhalten (bitte dann entsprechend referenzieren).

**Zugelassene Hilfsmittel**

- Handgeschriebene Formelsammlung max. ein DIN A4 Blatt, beidseitig
- Referenzblatt »MIPS32 Befehlssatz (Auszug) und Register«
- nicht-programmierbarer Taschenrechner

**Bearbeitungszeit:** 60 Minuten**Maximalpunktzahl:** 60**Erreichte Punkte:**

1	2	3	4	5	$\Sigma$

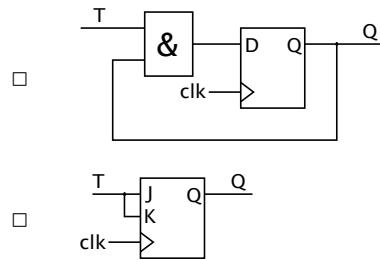
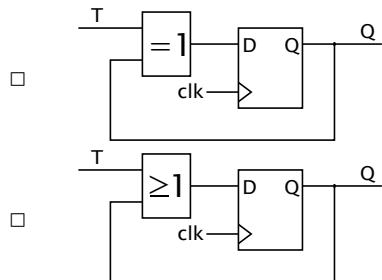
### Aufgabe 1: Verständnisfragen (10 Punkte)

Alle Aufgabenteile können unabhängig voneinander gelöst werden!

a) Welche der folgenden Terme sind in konjunktiver Normalform?

- $(a + b)(b + c + d).$
- $b + f + g.$
- $d(r + x) + d.$
- $dfg + f + g.$
- $(a + x)(a + x + y)y.$

b) Ein Toggle Flipflop ist ein Flipflop, welches seinen Ausgangswert invertiert, wenn der Toggle-Eingang  $T$  während der Taktflanke den Wert '1' hat. Ist der Toggle-Eingang '0', so behält das Flipflop seinen Wert. Welche der folgenden Schaltungen realisiert ein Toggle-Flipflop?



c) Zeichnen Sie das Blockschaltbild eines synchronen Moore-Zustandsautomaten mit den Blöcken *Zustandsübergangs-funktion (ZÜF)*, *Speicher (S)* und *Ausgangsfunktion (AF)* für ein *Eingangssignal (E)* und ein *Ausgangssignal (A)* sowie dem aktuellen Zustand  $q^t$  und Folgezustand  $q^{t+1}$ .

d) Ermitteln Sie die Binärdarstellung der Zahl  $-5$  in Zweierkomplement-Kodierung. Verwenden Sie hierzu eine Wortbreite von 4 Bit.

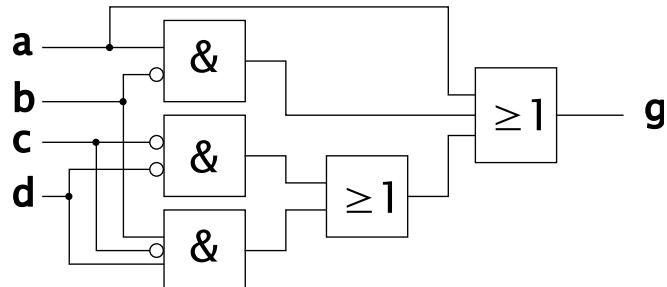
$$-5_{10} = \dots$$

e) Bestimmen Sie die Primimplikanten und deren Typ (KPI: Kernprimimplikant, API: Absolut eliminierbarer Primimplikant, REPI: Relativ eliminierbarer Primimplikant) des folgenden KV-Diagramms.

$f(a, b, c, d)$ :			
	$b$		
		$d$	
	0	1	0
0	1	5	4
	0	1	1
2	3	7	6
	1	1	0
10	11	15	14
	0	0	0
8	9	13	12

**Aufgabe 2: Schaltungsvereinfachung und -analyse (12 Punkte)**

Gegeben ist das folgende Schaltbild einer kombinatorischen Schaltung:



- a) Geben Sie die zugehörige Boolesche Funktion  $g(a, b, c, d)$  an.

$$g(a, b, c, d) = \dots$$

- b) Vereinfachen Sie die Funktion mit dem folgendem KV-Diagramm.

$g(a, b, c, d)$		b	
		d	
		0	1
		2	3
a	c	10	11
		8	9
		13	12
		15	14

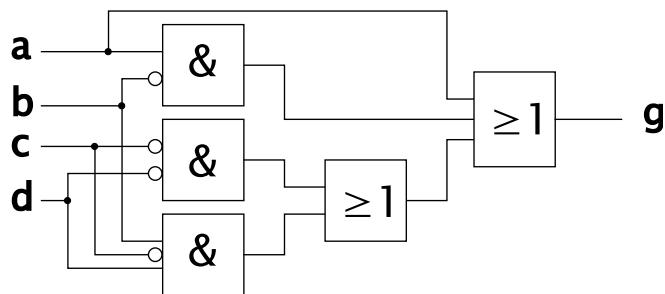
$$g(a, b, c, d) = \dots$$

- c) Vereinfachen Sie die Funktion mit Hilfe der Booleschen Algebra.

$$g(a, b, c, d) = \dots$$

d) Zeichnen Sie das Schaltbild der vereinfachten Schaltung.

e) Bestimmen Sie die Laufzeiten aller Pfade und tragen Sie diese in das Schaltbild ein. Hierbei soll angenommen werden, dass die Verzögerungszeit der Gatter mit **zwei Eingängen** 1 ns und die mit **drei Eingängen** 2 ns beträgt. Die Verzögerungszeit von invertierenden Eingängen soll vernachlässigt werden. Markieren Sie außerdem den kritischen Pfad.

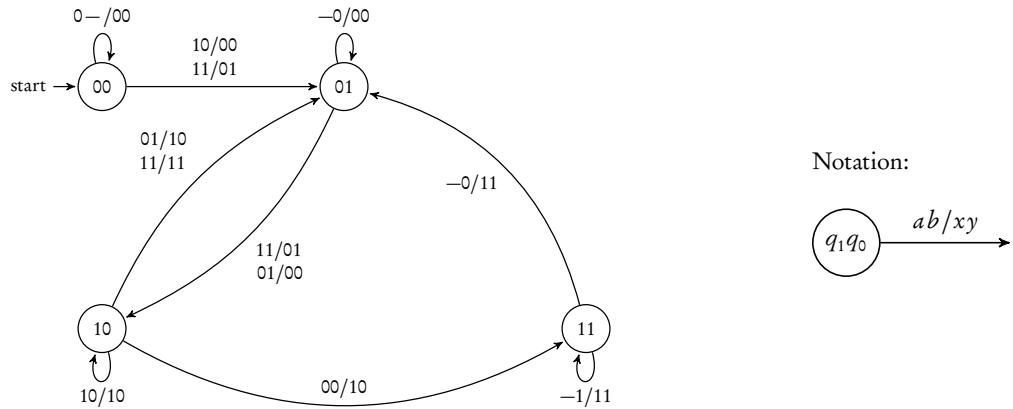


f) Welche Gesamtaufzeit hat die Schaltung?

$$t_{p,d} = \dots$$

### Aufgabe 3: Schaltwerkssynthese (13 Punkte)

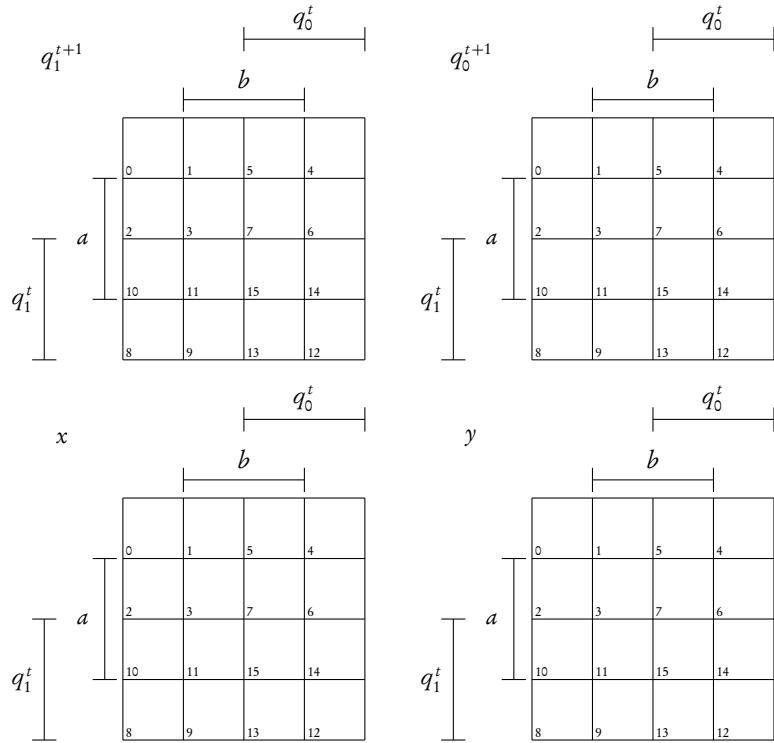
Im Folgenden soll ein Automat betrachtet werden, welcher durch das nachstehende Zustandsdiagramm definiert ist. Entwerfen Sie den Automaten als synchrones Schaltwerk.



- a) Ergänzen Sie die folgende Zustandsübergangs- und Ausgangstabelle:

$q_1^t$	$q_0^t$	$a$	$b$	$q_1^{t+1}$	$q_0^{t+1}$	$x$	$y$
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

b) Ermitteln Sie die dazugehörigen Zustandsübergangs- sowie Ausgangsfunktionen als minimale DNF. Verwenden Sie hierzu folgende Variablenanordnung in den KV-Diagrammen.



$$q_1^{t+1} = \dots$$

$$q_0^{t+1} = \dots$$

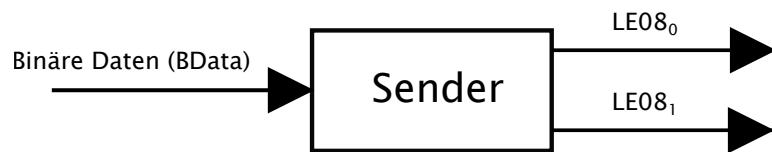
$$x = \dots$$

$$y = \dots$$

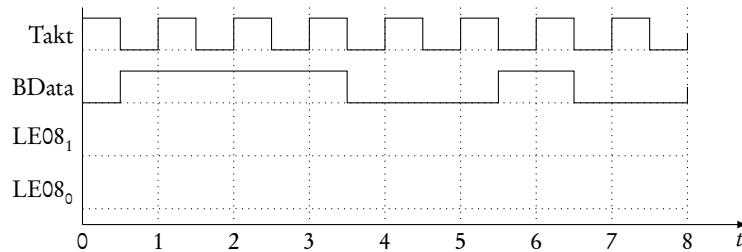
#### Aufgabe 4: Kommunikationsprotokoll (10 Punkte)

Die Aufgabenteile a) und b) können unabhängig voneinander gelöst werden!

In Kommunikationsprotokollen werden häufig spezielle Kodierungsvarianten definiert. Bei der LE08-Kodierung wird ein Bit auf die beiden Bits  $LE08_1$  und  $LE08_0$  abgebildet. Für eine logische '0' wird immer eine "01" gesendet ( $LE08_1 = 0$  und  $LE08_0 = 1$ ). Für die erste '1' nach einer '0' wird immer eine "11" gesendet, danach immer im Wechsel "00", "11", "00", "11", etc. Die nachfolgende Abbildung zeigt das Blockschaltbild für den Sender einer solchen Kodierung. Er besitzt einen binären Dateneingang (BData) und die beiden Ausgänge  $LE08_1$  und  $LE08_0$ . Die Eingangsdaten (BData) werden mit steigender Taktflanke übernommen.

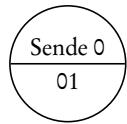
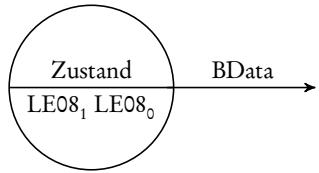


- a) Vervollständigen Sie den Signalverlauf des unten angegebenen Timing-Diagrams.



b) Entwerfen Sie das Zustandsdiagramm für den Sender mit dem sich die LE08-Kodierung aus den binären Daten realisieren lässt als Moore-Automat. Beginnen Sie mit dem vorgegebenen Zustand »Sende 0«.

Notation:



### Aufgabe 5: MIPS Assembler (15 Punkte)

Gegeben ist das folgende MIPS32 Programm, welches an den angegebenen Adressen (Byte-Adressen) im Programmspeicher steht.

Adresse	Befehlswort
0x3000	ori \$t0,\$zero,0
0x3004	ori \$t1,\$zero,2
0x3008	addi \$t0,\$t0,1
0x300c	slt \$t2,\$t0,\$t1
0x3010	bgtz \$t2,-2
0x3014	ori \$t0,\$zero,0

Simulieren Sie die ersten 9 Takte der Programmausführung und geben Sie für jeden Takt den Inhalt des aktuellen Programmzählers (PC) sowie den Inhalt der Register \$t0-\$t2 nach der Ausführung der Anweisung an. Registerinhalte die (noch) unbekannt sind markieren Sie bitte mit einem »--«.

Takt	PC	\$t0	\$t1	\$t2
1	0x3000	0	-	-
2	--	--	--	--
3	--	--	--	--
4	--	--	--	--
5	--	--	--	--
6	--	--	--	--
7	--	--	--	--
8	--	--	--	--
9	--	--	--	--