

Вопросы к экзамену по курсу архитектуры процессоров

1. Алгоритмы деления. Алгоритм Ньютона-Рафсона, вывод формулы.
2. Алгоритмы деления. Алгоритм с вычитанием, деление в столбик.
3. Сопроцессор VFPU для Allegrex. Особенности регистрового файла, инструкции префикса.
4. Правила спаривания инструкций. Архитектура Пентиум I.
5. Кэш данных. Ассоциативность кэша. Архитектура Пентиум I.
6. Механизм предсказания ветвлений. Архитектура Пентиум I.
7. Оптимизация кеша данных. Архитектура Пентиум I.
8. Стадии конвейера. Архитектура Пентиум II.
9. Механизм предсказания ветвлений. Архитектура Пентиум II.
10. Особенности выполнения в не исходном порядке. Архитектура Пентиум II.
11. Оптимизации декодера. Архитектура Пентиум II.
12. Регистры процессора Пентиум I.
13. Режимы адресации. Архитектура Пентиум I.
14. Представление данных в процессоре с плавающей точкой. Архитектура Пентиум I.
15. Регистровая организация процессора с плавающей точкой. Архитектура Пентиум I.
16. Команды умножения и деления и подготовки делимого. Архитектура Пентиум I.
17. Логические и сдвиговые команды. Архитектура Пентиум I.
18. Команды обработки цепочек. Архитектура Пентиум I.
19. Типы арифметики — с переполнением и насыщением. Примеры.
20. Инструкции умножения, умножения и сложения. Архитектура MMX.
21. Инструкции упаковки, распаковки. Архитектура MMX.
22. Инструкции пересылки данных. Архитектура SSE (Пентиум III).
23. Инструкция перемешивания. Архитектура SSE (Пентиум III).
24. Инструкции управления кешем. Архитектура SSE (Пентиум III).
25. Новые типы данных и примеры инструкций с ними. Архитектура SSE2 (Пентиум IV).
26. Типы данных для процессора AMD K6-3Dnow! и примеры инструкций с ними.
27. Вычисление $\frac{1}{b}$. Архитектура AMD K6-3Dnow!.
28. Архитектура ARM. Типы арифметики, особенности инструкций.