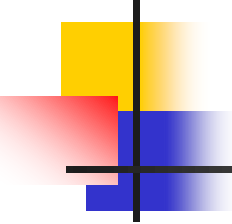


计算机组成原理

(期中考卷讲解)



厦门大学信息学院软件工程系 曾文华
2021年6月11日



期中考卷——选择题

1、冯·诺依曼计算机工作方式的基本特点是_____ **B** _____。

A. 多指令流单数据流

B. 按地址访问并顺序执行指令

C. 堆栈操作

D. 存储器按内容选择地址



期中考卷——选择题

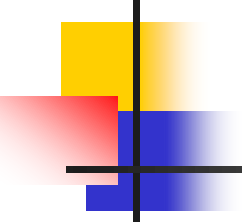
2、在三种集中式总线控制中，__**C**__方式响应时间最快。

A. 链式查询

B. 计数器定时查询

C. 独立请求

D. 链式查询和独立请求

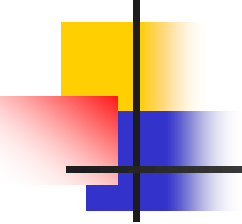


期中考卷——选择题

3、不同的信号共用一组信号线，分时传送，这种总线传输方式是___**D**___传输。

A. 猝发 **B.** 并行

C. 串行 **D.** 复用



期中考卷——选择题

4、一个**512**×**16**位的存储器，其地址线和数据线的总和是**B**。

A. 512

B. 25

$$2^9=512$$

C. 16

D. 9

$$9+16=25$$



期中考卷——选择题

5、主存储器和**CPU**之间增加**Cache**的目的是___**A**___。

A. 解决**CPU**和主存之间的速度匹配问题

B. 扩大主存储器的容量

C. 扩大**CPU**中通用寄存器的数量

D. 既扩大主存容量又扩大 **CPU**通用寄存器数量



期中考卷——选择题

6、在**Cache**的地址映射中，若主存中的任一块均可映射到**Cache**内的任意一块的位置上，则这种方法称为___**A**___。

A. 全相联映射

B. 直接映射

C. 组相联映射

D. 混合映射



期中考卷——选择题

7、在程序的执行过程中，**Cache**与主存的地址映射是由____**C**____。

A. 操作系统来管理的

B. 程序员调度的

C. 硬件自动完成的

D. 编译器完成的



期中考卷——选择题

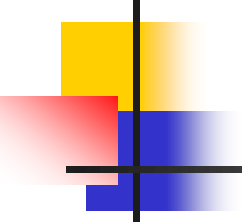
8、在虚拟存储器中，当程序正在执行时，由___**D**___ 完成地址映射。

A. 程序员

B. 编译器

C. Cache控制器

D. 操作系统



期中考卷——选择题

9、相联存储器是按___**C**___进行寻址的存储器。

A. 地址指定方式

B. 堆栈存取方式

C. 内容指定方式

D. 地址指定与堆栈存取方式结合



期中考卷——选择题

10、I/O与主机交换信息的方式中，中断方式的特点是___**C**___。

- A. CPU与设备串行工作，**传送**与主程序串行工作
- B. CPU与设备串行工作，**传送**与主程序并行工作
- C. CPU与设备并行工作，传送与主程序串行工作**
- D. CPU与设备并行工作，**传送**与主程序并行工作



中断程序与主程序



期中考卷——选择题

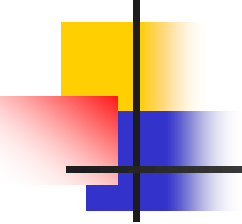
11、在**DMA**方式中，周期窃取是窃取一个___**A**___。

A. 存取周期

B. 指令周期

C. CPU周期

D. 总线周期



期中考卷——选择题

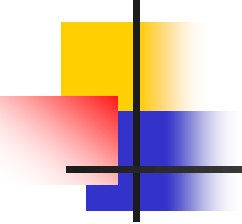
12、采用**DMA**方式传送数据时，每传送一个数据要占用一个___**D**___的时间。

A. 指令周期

B. 机器周期

C. **CPU**周期

D. 存储周期



期中考卷——选择题

13、对真值0表示形式唯一的机器数是__**C**__。

A. 原码

B. 反码

C. 补码和移码

D. 以上都不对



期中考卷——选择题

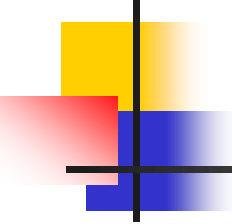
14、在定点补码运算器中，若采用双符号位，当___**B**___时表示结果溢出。

A. 双符号位相同

B. 双符号位不同

C. 双符号位均为**1**

D. 双符号位均为**0**



期中考卷——选择题

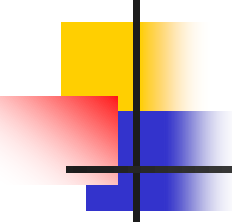
15、长度相同但格式不同的**2**种浮点数，假设前者阶码长、尾数短，后者阶码短、尾数长，其他规定均相同，则它们可表示的数的范围和精度为___**B**___。

A. 两者可表示的数的范围和精度相同

B. 前者可表示的数的范围大但精度低

C. 后者可表示的数的范围大且精度高

D. 前者可表示的数的范围大且精度高



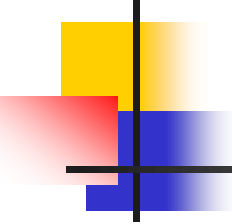
期中考卷——填空题

- 1、汇编语言是一种面向机器的语言，用汇编语言编制的程序执行速度比高级语言快。



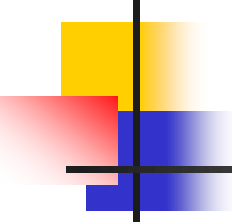
期中考卷——填空题

2、层次化存储器结构设计的依据是程序访问的局部性原理。



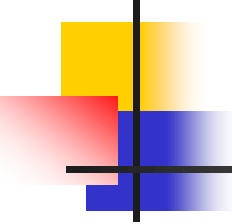
期中考卷——填空题

3、为了提高存储器的带宽，可以通过调整主存的结构来实现，通常有两种提高存储器访存速度的结构，分别是： 单体多字系统 结构、 多体并行系统 结构。



期中考卷——填空题

4、在虚拟存储器系统中，**CPU**根据指令生成的地址是__逻辑地址（虚拟地址）__，经过转换后的地址是__物理地址（实际地址）__。



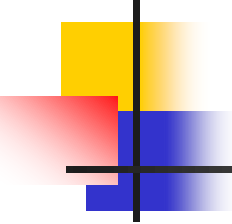
期中考卷——填空题

5、Mask ROM也称为掩模式只读存储器。



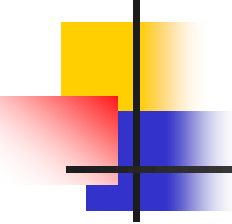
期中考卷——填空题

6、EEPROM(E²PROM) 也称为电可擦除可编程只读存储器。



期中考卷——填空题

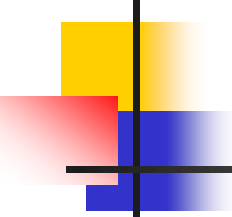
7、**CAM**又称为相联存储器。



期中考卷——填空题

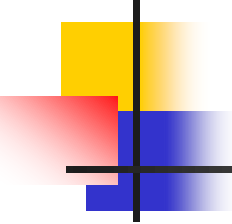
8、将一个十进制数 $x = -8192$ 表示成补码，至少用__**14**__位二进制代码表示？

$$2^{13}=8192$$



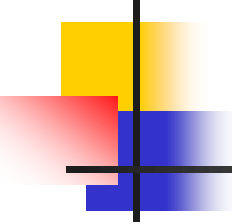
期中考卷——判断题

1、计算机速度完全取决于主频。（ × ）



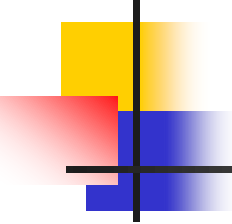
期中考卷——判断题

2、连接计算机与计算机之间的总线属于系统总线。（ × ）



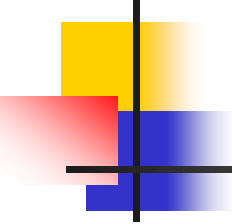
期中考卷——判断题

3、三种集中式总线控制（链式查询、计数器定时查询、独立请求）
中，链式查询方式对电路故障最敏感。（ ☒ ）



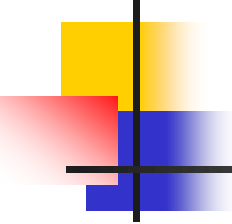
期中考卷——判断题

4、闪速存储器是一种高密度、非易失性的读/写半导体存储器。（☒）



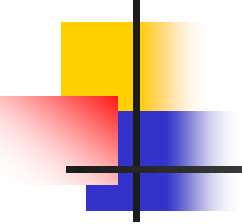
期中考卷——判断题

5、**DRAM**的刷新是采用“读出”方式进行刷新。（**√**）



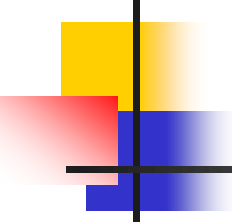
期中考卷——判断题

6、计算机系统中的存储系统是指主存和辅存。（ ☒ ）



期中考卷——判断题

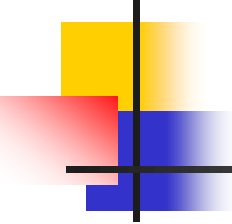
7、程序中断方式和**DMA**方式中都有中断请求，但目的不同。（ ☒ ）



期中考卷——判断题

8、一个更高级的中断请求一定可以中断另一个中断处理程序的执行。

(**×**)



期中考卷——判断题

9、在浮点机中，尾数的第一位为1时，即为规格化数形式。（ × ）



最高有效位

期中考卷——判断题

10、任何十进制小数都可以用二进制表示。（ × ）

精确表示

$0.3(\text{十进制}) = 0.0100110011001100\dots(\text{二进制})$



期中考卷——名词解释

1、PCI: 外围部件互联

Peripheral Component Interconnect



期中考卷——名词解释

2、AGP: 加速图形接口

Accelerate Graphical Port



期中考卷——名词解释

3、USB: 通用串行总线

Universal Serial Bus



期中考卷——名词解释

4、EEPROM: 电可擦除可编程只读存储器

Electrically Erasable Programmable Read Only Memory

E²PROM

E²PROM



期中考卷——名词解释

5、SDRAM: 同步动态随机存储器

Synchronous Dynamic Random Access Memory



期中考卷——名词解释

6、ALU: 算术逻辑单元

Arithmetic and Logic Unit



期中考卷——名词解释

7、MIPS: 每秒百万条指令

Million Instructions Per Second



期中考卷——名词解释

8、FLOPS: 每秒浮点运算次数

FLoating point Operation Per Second



期中考卷——名词解释

9、LRU: 近期最少使用算法

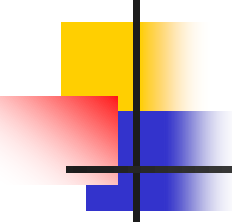
Least Recently Used



期中考卷——名词解释

10、CRC: 循环冗余校验码

Cyclic Redundancy Check

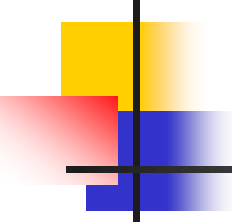


期中考卷——问答题

1、冯·诺依曼计算机的特点是什么？（3分）

答：

- （1）** 计算机由五大部件组成；
- （2）** 指令和数据以同等地位存于存储器，可按地址寻访；
- （3）** 指令和数据用二进制表示；
- （4）** 指令由操作码和地址码组成；
- （5）** 存储程序；
- （6）** 以运算器为中心。

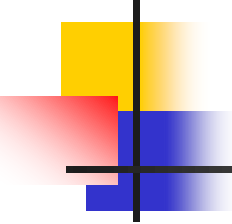


期中考卷——问答题

2、请比较主存储器、辅助存储器、高速缓冲存储器、控制存储器、虚拟存储器。（3分）

答：

- ① 主存又称为内存，直接与CPU交换信息；
- ② 辅存又称为外部存储器，可作为主存的后备存储器，不直接与CPU交换信息；
- ③ 缓存是为了解决主存与CPU的速度匹配、提高访存速度的一种存储器；
- ④ 控存是微程序控制器中用来存放微指令的存储器；
- ⑤ 虚存是为了解决扩大主存容量和地址分配问题，把主存和辅存统一成一个整体。



期中考卷——问答题

3、I/O与主机交换信息有哪几种控制方式？各有何特点？（3分）

答：

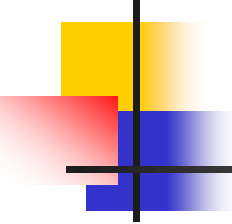
（1）三种方式：程序查询方式；程序中断方式；DMA方式。

（2）

①程序查询方式：其特点是主机与I/O串行工作。

②程序中断方式：其特点是主机与I/O并行工作。

③DMA方式：其特点是主机与I/O并行工作，主存和I/O之间有一条直接数据通路。



期中考卷——问答题

4、CPU响应中断的条件是什么？CPU什么时候响应中断？（3分）

答：

- （1）CPU响应中断的条件是：允许中断触发器必须为1；中断源提出请求，又未被屏蔽，并排上队。**
- （2）CPU在每条指令执行周期结束时刻要向所有中断源发中断查询信号，此时若条件满足，即可响应中断。**

期中考卷——问答题

5、计算机的浮点数的尾数分别采用原码、补码和反码表示，如何判断该尾数是否为规格化形式？（3分）

答：

（1）在浮点机中，机器数采用原码时，不论尾数的符号是0或1，只需第一数值位为1，即为规格化形式。

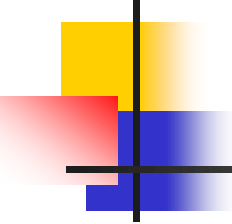
最高有效位



（2）机器数采用补码或反码时，尾数的符号位与第一位数值位不同即为规格化形式。

最高有效位





期中考卷——设计题

1、（8分） 设机器字长为**16**位，写出下列各种情况下它能表示的数的范围（十进制表示）。假设定点数采用一位符号位。

（1） 无符号数

（2） 原码表示的定点小数

（3） 补码表示的定点小数

（4） 原码表示的定点整数

（5） 补码表示的定点整数

（6） 假设浮点数阶码为**5**位（含**1**位符号位）、尾数为**11**位（含**1**位符号位），分别写出其对应的正数和负数范围

（7） 浮点数格式同**（6）**，机器数采用原码规格化形式，分别写出其对应的正数和负数范围

（8） 浮点数格式同**（6）**，机器数采用补码规格化形式，分别写出其对应的正数和负数范围



期中考卷——设计题

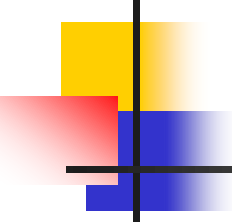
机器字长为16位

答：

(1) 无符号数：

0 ~ 65535

(00.....00 ~ 11.....11)



期中考卷——设计题

机器字长为16位

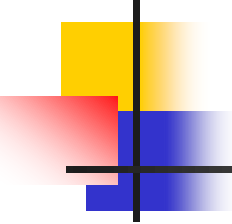
答：

(1) 无符号数：

0 ~ 65535 (**00.....00 ~ 11.....11**)

(2) 原码表示的定点小数：

-32767/32768 ~ + 32767/32768 (**1.1.....11 ~ 0.1.....11**)



期中考卷——设计题

机器字长为16位

答：

(1) 无符号数：

0 ~ 65535 (**00.....00 ~ 11.....11**)

(2) 原码表示的定点小数：

-32767/32768 ~ + 32767/32768 (**1.1.....11 ~ 0.1.....11**)

(3) 补码表示的定点小数：

-1 ~ + 32767/32768 (**1.00....00 ~ 0.1.....11**)



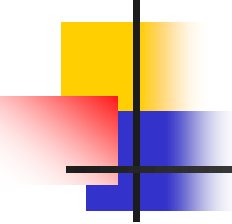
期中考卷——设计题

机器字长为16位

(4) 原码表示的定点整数:

-32767 ~ + 32767

(1,1.....11 ~ 0,1.....11)



期中考卷——设计题

机器字长为16位

(4) 原码表示的定点整数:

-32767 ~ + 32767

(1,1.....11 ~ 0,1.....11)

(5) 补码表示的定点整数:

-32768 ~ + 3276

(1,0.....00 ~ 0,1.....11)

期中考卷——设计题

机器字长为16位

(4) 原码表示的定点整数:

-32767 ~ + 32767 (**1,1.....11 ~ 0,1.....11**)

(5) 补码表示的定点整数:

-32768 ~ + 3276 (**1,0.....00 ~ 0,1.....11**)

(6) 假设浮点数阶码为5位 (含1位符号位)、尾数为11位 (含1位符号位), 分别写出其对应的正数和负数范围:

浮点数 (正数): $2^{-15} \times 2^{-10} \sim 2^{15} \times (1 - 2^{-10})$

(**1,1111 0.0.....01 ~ 0,1111 0.1.....11**)

期中考卷——设计题

机器字长为16位

(4) 原码表示的定点整数:

-32767 ~ + 32767 (**1,1.....11 ~ 0,1.....11**)

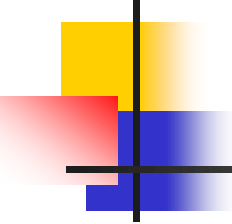
(5) 补码表示的定点整数:

-32768 ~ + 3276 (**1,0.....00 ~ 0,1.....11**)

(6) 假设浮点数阶码为5位 (含1位符号位)、尾数为11位 (含1位符号位), 分别写出其对应的正数和负数范围:

浮点数 (正数): $2^{-15} \times 2^{-10} \sim 2^{15} \times (1 - 2^{-10})$
(**1,1111 0.0.....01 ~ 0,1111 0.1.....11**)

浮点数 (负数): $-2^{15} \times (1 - 2^{-10}) \sim -2^{-15} \times 2^{-10}$
(**0,1111 1.1.....11 ~ 1,1111 1.0.....01**)



期中考卷——设计题

机器字长为**16位**

(7) 浮点数格式同(6)，机器数采用原码规格化形式，分别写出其对应的正数和负数范围：

原码表示的规格化浮点数（正数）： $2^{-15} \times 2^{-1} \sim 2^{15} \times (1 - 2^{-10})$
(**1,1111 0.1.....00** \sim **0,1111 0.1.....11**)

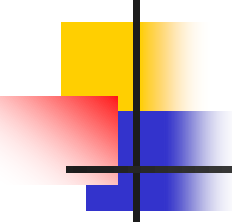
期中考卷——设计题

机器字长为16位

(7) 浮点数格式同(6)，机器数采用原码规格化形式，分别写出其对应的正数和负数范围：

原码表示的规格化浮点数（正数）： $2^{-15} \times 2^{-1} \sim 2^{15} \times (1 - 2^{-10})$
(**1,1111 0.1.....00** \sim **0,1111 0.1.....11**)

原码表示的规格化浮点数（负数）： $-2^{15} \times (1 - 2^{-10}) \sim -2^{-15} \times 2^{-1}$
(**0,1111 1.1.....11** \sim **1,1111 1.1.....00**)



期中考卷——设计题

机器字长为16位

(8) 浮点数格式同(6)，机器数采用补码规格化形式，分别写出其对应的正数和负数范围：

补码表示的规格化浮点数（正数）： $2^{-16} \times 2^{-1} \sim 2^{15} \times (1 - 2^{-10})$
(1,0000 0.10.....00 \sim 0,1111 0.11.....11)

期中考卷——设计题

机器字长为16位

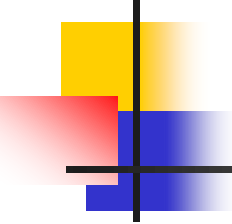
(8) 浮点数格式同(6)，机器数采用补码规格化形式，分别写出其对应的正数和负数范围：

补码表示的规格化浮点数（正数）： $2^{-16} \times 2^{-1} \sim 2^{15} \times (1 - 2^{-10})$
(**1,0000 0.10.....00** \sim **0,1111 0.11.....11**)

补码表示的规格化浮点数（负数）： $-2^{15} \sim -2^{-16} \times (2^{-1} + 2^{-10})$

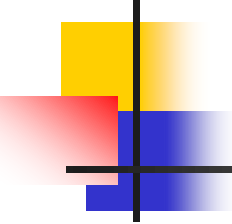
(**0,1111 1.00.....00** \sim **1,0000 1.01.....11**)

($2^{15} \times (-1)$ \sim $2^{-16} \times [-(2^{-1} + 2^{-10})]$)



期中考卷——设计题

2、(10分) 已知 $x = 2^{-011} \times (-0.100010)$, $y = 2^{-010} \times (-0.011111)$, 计算 $[x+y]_{\text{补}}$ 和 $[x-y]_{\text{补}}$ 。



期中考卷——设计题

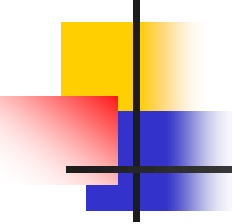
答:

$$x = 2^{-011} \times (-0.100010)$$

$$y = 2^{-010} \times (-0.011111)$$

$$[x]_{\text{补}} = 11,101 ; 11.011110$$

$$[y]_{\text{补}} = 11,110 ; 11.100001$$



期中考卷——设计题

答:

$$x = 2^{-011} \times (-0.100010)$$

$$y = 2^{-010} \times (-0.011111)$$

$$[x]_{\text{补}} = 11,101 ; 11.011110$$

$$[y]_{\text{补}} = 11,110 ; 11.100001$$

(1) 对阶

$$[x]_{\text{补}} = 11,110 ; 11.101111$$

(小阶向大阶对齐, x 向 y 对齐, $-011=-3$ 向 $-010=-2$ 对齐, 右移1位)

期中考卷——设计题

$$\begin{array}{r} 11.101111 \\ + 11.100001 \\ \hline \end{array}$$

$$11.010000$$

$$\begin{array}{r} 11.101111 \\ + 00.011111 \\ \hline \end{array}$$

$$00.001110$$

答:

$$x = 2^{-011} \times (-0.100010)$$

$$y = 2^{-010} \times (-0.011111)$$

$$[x]_{\text{补}} = 11,101 ; 11.011110 \quad [y]_{\text{补}} = 11,110 ; 11.100001$$

(1) 对阶

$$[x]_{\text{补}} = 11,110 ; 11.101111$$

(小阶向大阶对齐, x 向 y 对齐, $-011=-3$ 向 $-010=-2$ 对齐, 右移1位)

(2) 尾数求和

$$[-y]_{\text{补}} = [y]_{\text{补}} \text{取反加1} = 00.011110 \text{ 末位加1} = 00.011111$$

$$[x]_{\text{补}} + [y]_{\text{补}} = 11,110 ; 11.010000$$

$$[x]_{\text{补}} - [y]_{\text{补}} = [x]_{\text{补}} + [-y]_{\text{补}} = 11,110 ; 00.001110$$

期中考卷——设计题

$$\begin{array}{r} 11.101111 \\ + 11.100001 \\ \hline \end{array}$$

$$11.010000$$

$$\begin{array}{r} 11.101111 \\ + 00.011111 \\ \hline \end{array}$$

$$00.001110$$

答:

$$x = 2^{-011} \times (-0.100010)$$

$$y = 2^{-010} \times (-0.011111)$$

$$[x]_{\text{补}} = 11,101 ; 11.011110$$

$$[y]_{\text{补}} = 11,110 ; 11.100001$$

(1) 对阶

$$[x]_{\text{补}} = 11,110 ; 11.101111$$

(小阶向大阶对齐, x 向 y 对齐, $-011=-3$ 向 $-010=-2$ 对齐, 右移1位)

(2) 尾数求和

$$[-y]_{\text{补}} = [y]_{\text{补}} \text{取反加} 1 = 00.011110 \text{ 末位加} 1 = 00.011111$$

$$[x]_{\text{补}} + [y]_{\text{补}} = 11,110 ; 11.010000$$

$$[x]_{\text{补}} - [y]_{\text{补}} = [x]_{\text{补}} + [-y]_{\text{补}} = 11,110 ; 00.001110$$

(3) 规格化

$$[x]_{\text{补}} + [y]_{\text{补}} = 11,110 ; 11.010000$$

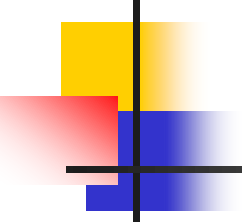
已经是规格化数

$$[x]_{\text{补}} - [y]_{\text{补}} = 11,110 ; 00.001110$$

非规格化数, 且绝对值 <0.5 , 需要左规,

左移2次, 阶码减2

$$[x]_{\text{补}} - [y]_{\text{补}} = 11,100 ; 00.111000$$



期中考卷——设计题

$$x = 2^{-011} \times (-0.100010)$$

$$y = 2^{-010} \times (-0.011111)$$

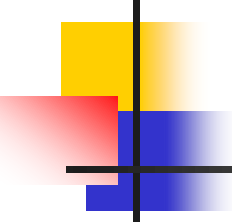
$$x = (-34/64) * 2^{-3} = -34/512$$

$$y = (-31/64) * 2^{-2} = -62/512$$

$$x + y = -96/512 = -48/64 * 2^{-2} = 11,110; 11.010000$$

$$x - y = 28/512 = 56/64 * 2^{-4} = 11,100; 00.111000$$

验证：这一步不需要写出！



期中考卷——设计题

- 3、（10分）** 设某计算机采用直接映射**Cache**，已知主存容量为**4MB**，**Cache**容量为**4KB**，字块长度为**8**个字，每个字**32**位。要求：
- （1）** 画出反映主存与**Cache**映射关系的主存地址各字段分配框图，并说明每个字段的名称及位数。
 - （2）** 设**Cache**初态为空，若**CPU**依次从主存第**0**，**1**，**...**，**99**号单元读出**100**个字（主存一次读出一个字），并重复按此次序读**10**次，问命中率是多少？
 - （3）** 如果**Cache**的存取时间是**50ns**，主存的存取时间是**500ns**，根据（2）求出的命中率，求平均存取时间。
 - （4）** 计算**Cache**-主存系统的效率。

期中考卷——设计题

解：

- (1) 根据字块长度为8个字、每个字32位，可确定主存字块内地址为5位（3位+2位）
根据Cache容量为4KB，确定Cache字块地址为7位（12位-5位）
根据主存容量4MB，确定主存字块标记为10位（22位-7位-5位）

主存字块标记 10位	Cache字块地址 7位	字块内地址 5位
---------------	-----------------	-------------

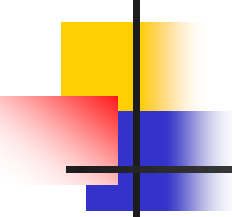
$$2^3=8$$

$$\begin{aligned} 32\text{位}&=4\text{B} \\ 2^2&=4 \end{aligned}$$

$$2^{12}=4\text{KB}$$

$$2^{22}=4\text{MB}$$

直接映射



期中考卷——设计题

解：

- (1) 根据字块长度为8个字、每个字32位，可确定主存字块内地址为5位（3位+2位）
根据Cache容量为4KB，确定Cache字块地址为7位（12位-5位）
根据主存容量4MB，确定主存字块标记为10位（22位-7位-5位）

主存字块标记 10位	Cache字块地址 7位	字块内地址 5位
---------------	-----------------	-------------

- (2) 因为Cache初态为空，且块长为8，因此CPU每读100个字时，共有13次未命中（即读第0、8、16、...、96号单元时未命中），以后9次重复读这100个字时均命中，故命中率为：

$$h = (100 \times 10 - 13) / (100 \times 10) = 98.7\%$$

期中考卷——设计题

解：

- (1) 根据字块长度为8个字、每个字32位，可确定主存字块内地址为5位（3位+2位）
根据Cache容量为4KB，确定Cache字块地址为7位（12位-5位）
根据主存容量4MB，确定主存字块标记为10位（22位-7位-5位）

主存字块标记 10位	Cache字块地址 7位	字块内地址 5位
---------------	-----------------	-------------

- (2) 因为Cache初态为空，且块长为8，因此CPU每读100个字时，共有13次未命中（即读第0、8、16、...、96号单元时未命中），以后9次重复读这100个字时均命中，故命中率为：

$$h = (100 * 10 - 13) / (100 * 10) = 98.7\%$$

- (3) 平均存取时间 (t_a) $= ht_c + (1-h)t_m$
 $= 98.7\% * 50ns + (1-98.7\%) * 500ns = 55.85ns$

期中考卷——设计题

解：

- (1) 根据字块长度为8个字、每个字32位，可确定主存字块内地址为5位（3位+2位）
根据Cache容量为4KB，确定Cache字块地址为7位（12位-5位）
根据主存容量4MB，确定主存字块标记为10位（22位-7位-5位）

主存字块标记 10位	Cache字块地址 7位	字块内地址 5位
---------------	-----------------	-------------

- (2) 因为Cache初态为空，且块长为8，因此CPU每读100个字时，共有13次未命中（即读第0、8、16、...、96号单元时未命中），以后9次重复读这100个字时均命中，故命中率为：

$$h = (100 \times 10 - 13) / (100 \times 10) = 98.7\%$$

- (3) 平均存取时间 (t_a) $= ht_c + (1-h)t_m$
 $= 98.7\% \times 50ns + (1-98.7\%) \times 500ns = 55.85ns$

- (4) Cache-主存系统的效率 (e) $= t_c / (ht_c + (1-h) \times t_m) = 50ns / 55.85ns = 89.5\%$

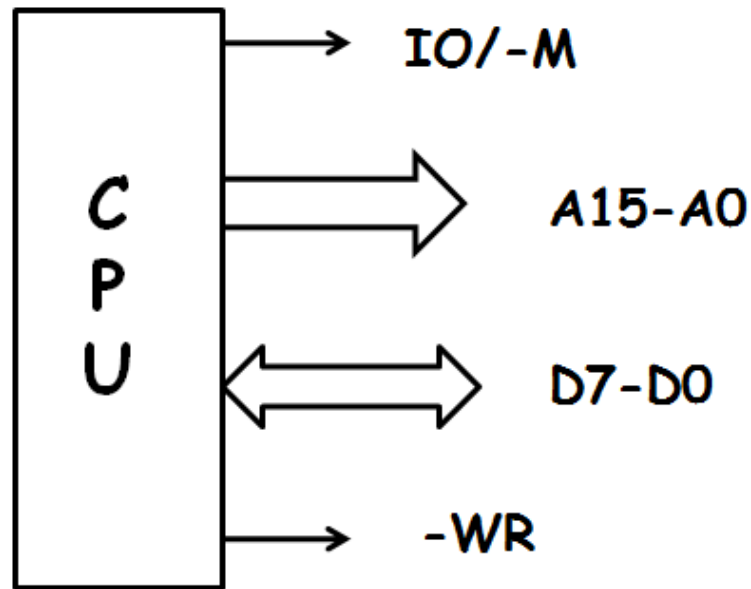
期中考卷——设计题

4、（12分）已知某CPU共有16根地址线、8根数据线，并用IO/-M作为访问存储器与I/O的控制线（高电平访问I/O，低电平访问存储器），用-WR作为读/写控制信号（高电平为读，低电平为写）。现有2KX8位的ROM存储器、8KX8位的RAM存储器、4KX4位的RAM存储器若干片，并行I/O接口8255芯片1片、串行I/O接口8251芯片1片，3-8译码器（74LS138）、各种门电路芯片若干。要求存储器芯片地址空间分配为：最大4K地址空间为系统程序区；相邻的4K地址空间为系统程序工作区；最小16K地址空间为用户程序区。并要求该CPU连接1片8255芯片（I/O地址为8000H-8003H）、1片8251芯片（I/O地址为A000H-A001H）。请完整地画出CPU与存储器芯片以及I/O接口芯片的连接图。

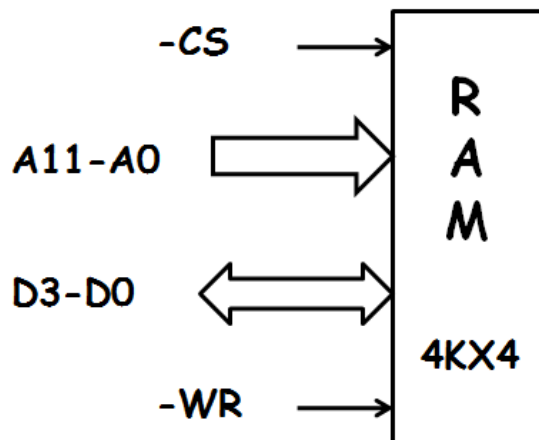
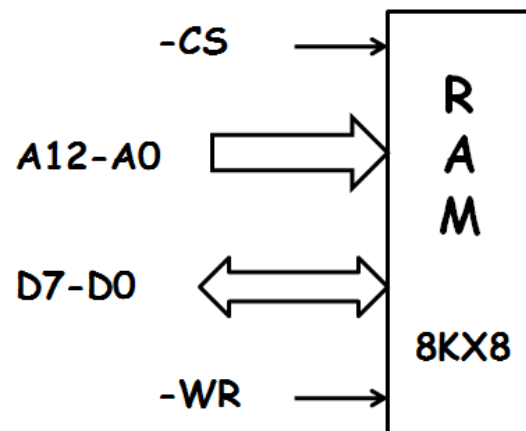
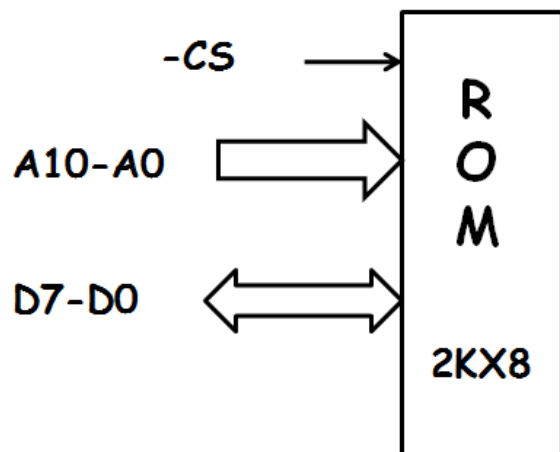
注：8255芯片有8根数据线、2根地址线、片选线（-CS）、读写控制线（-WR）等；8251芯片有8根数据线、1根地址线、片选线（-CS）、读写控制线（-WR）等。

CPU共有**16**根地址线、**8**根数据线，并用**IO/-M**作为访问存储器与**I/O**的控制线（高电平访问**I/O**，低电平访问存储器），用**-WR**作为读/写控制信号（高电平为读，低电平为写）

根据题目有：

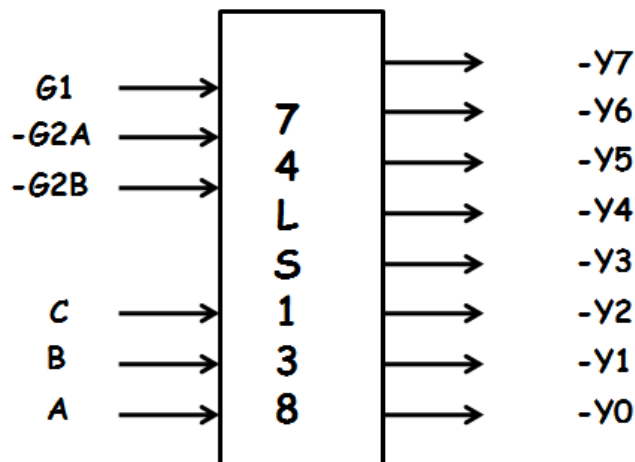
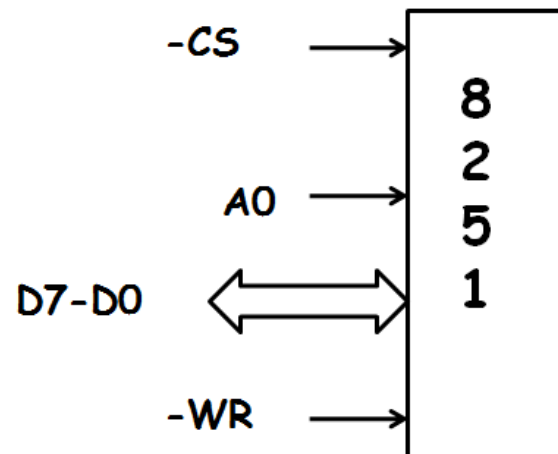
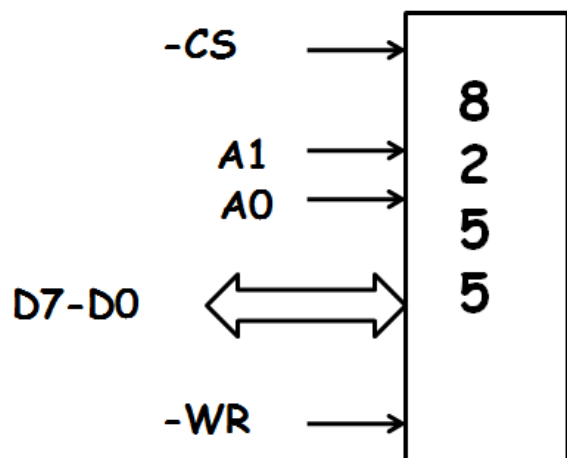


2KX8位的ROM存储器、8KX8位的RAM存储器、4KX4位的RAM存储器若干片



并行I/O接口8255芯片1片、串行I/O接口8251芯片1片，3-8译码器（74LS138）、各种门电路芯片若干

8255芯片有8根数据线、2根地址线、片选线（-CS）、读写控制线（-WR）等；
8251芯片有8根数据线、1根地址线、片选线（-CS）、读写控制线（-WR）等



要求存储器芯片地址空间分配为：最大**4K**地址空间为系统程序区；相邻的**4K**地址空间为系统程序工作区；最小**16K**地址空间为用户程序区。

答：

根据主存地址空间分配，最大**4K**地址空间为系统程序区，选用**2片****2KX8**位的**ROM**存储器；相邻的**4K**地址空间为系统程序工作区，选用**2片****4KX4**位的**RAM**存储器；最小**16K**地址空间为用户程序区，选用**2片****8KX8**位的**RAM**存储器。则有如下的地址分配：

2K

A15A14A13
111
111

A12A11
11
11

A10 ~ A0
0000000000
1111111111

F800H-FFFFH

最大**4K**

系统程序区

2K

111
111

10
10

0000000000
1111111111

F000H-F7FFH

相邻的**4K**

系统程序工作区

4K

A15A14A13
111
111

A12
0
0

A11 ~ A0
0000000000
1111111111

E000H-EFFFH

8K

A15A14A13
001
001

A12 ~ A0
0000000000
1111111111

2000H-3FFFH

用户程序区

8K

000
000

0000000000
1111111111

0000H-1FFFH

最小**16K**

要求该CPU连接1片8255芯片（I/O地址为8000H-8003H）、1片8251芯片（I/O地址为A000H-A001H）

又根据8255芯片的I/O地址为8000H-8003H、8251芯片的I/O地址为A000H-A001H，有如下的地址分配：

A15A14A13

A12 ~ A2

A1 ~ A0

100

000000000000

00

8000-8003H

8255

100

000000000000

11

A15A14A13

A12 ~ A1

A0

101

000000000000

0

A000-A001H

8251

101

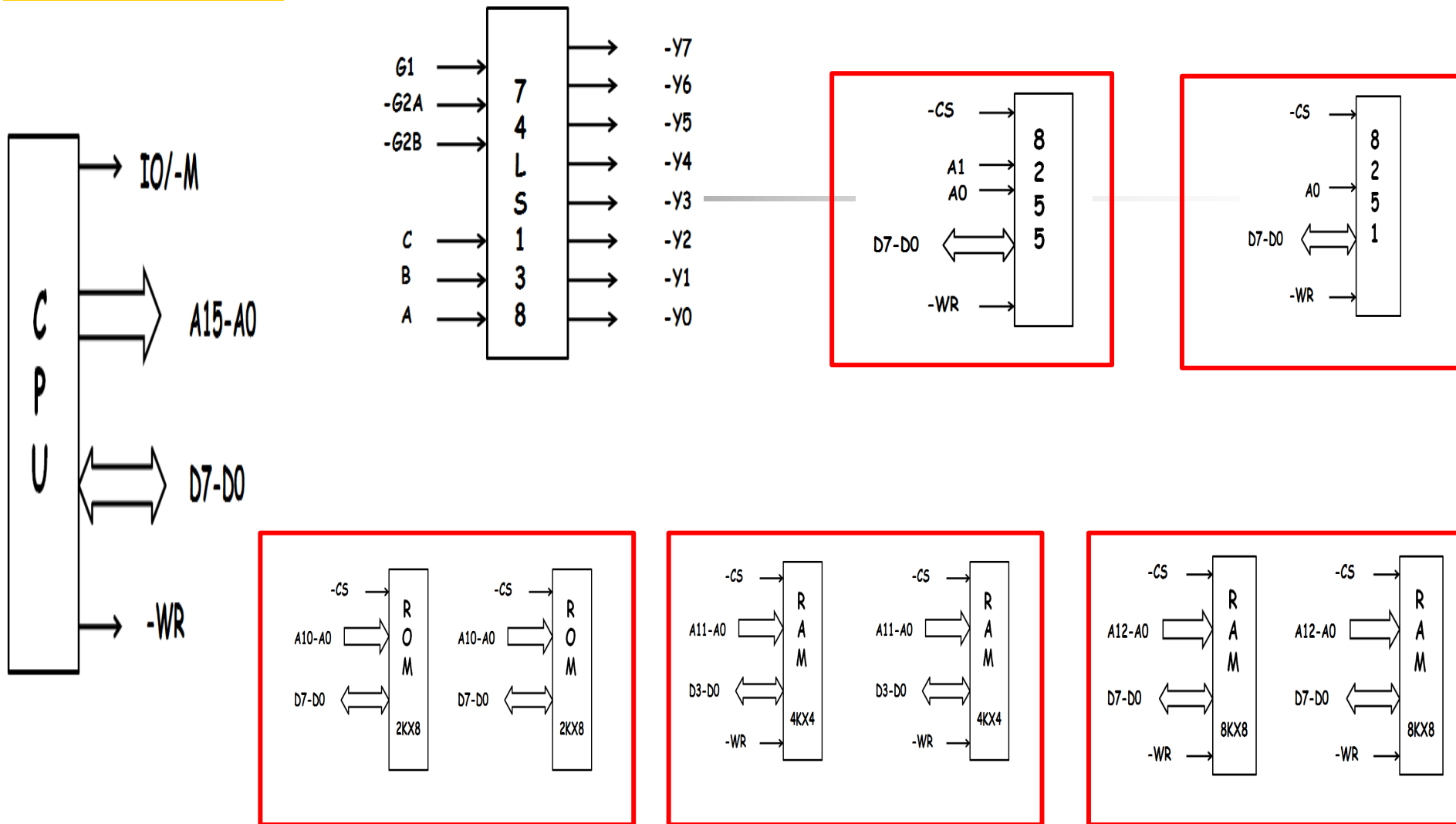
000000000000

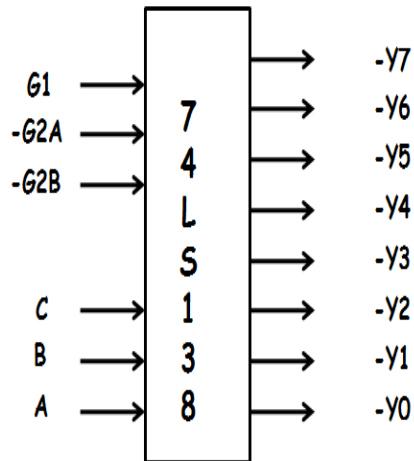
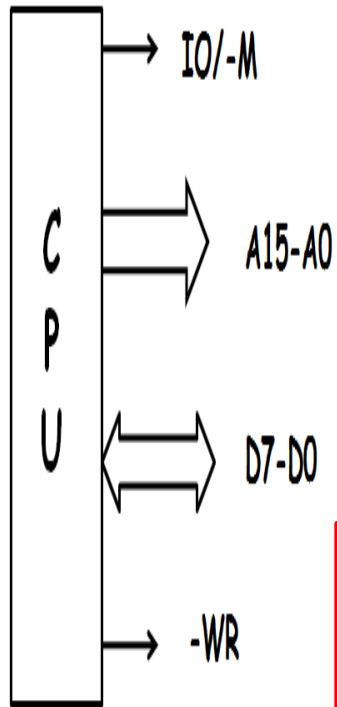
1

4个

2个

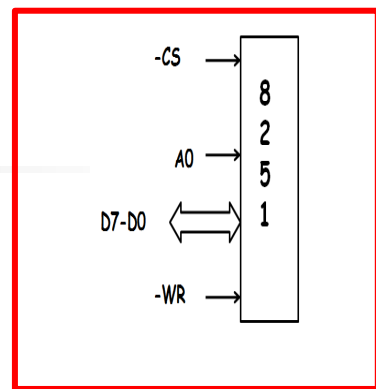
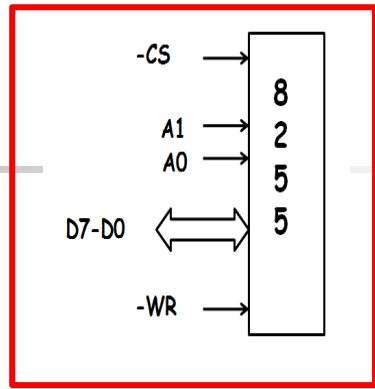
开始画图:





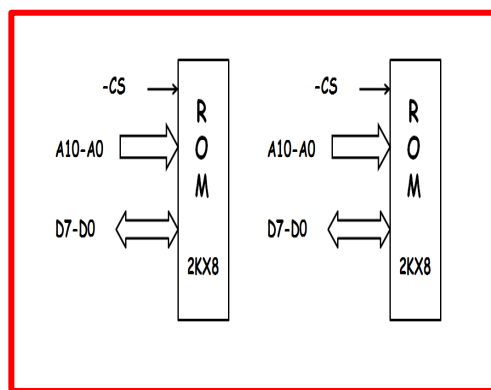
A1-A0 D7-D0 -WR

直接连CPU



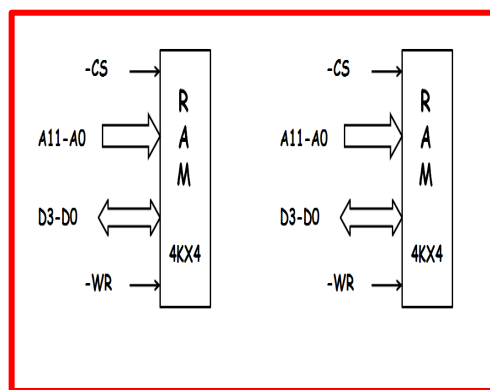
A0 D7-D0 -WR

直接连CPU



A10-A0 D7-D0

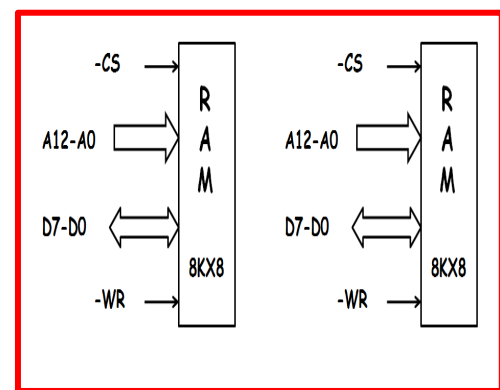
直接连CPU



A11-A0 D3-D0 D7-D4

-WR

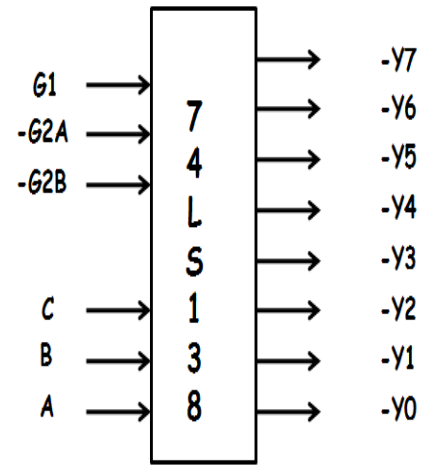
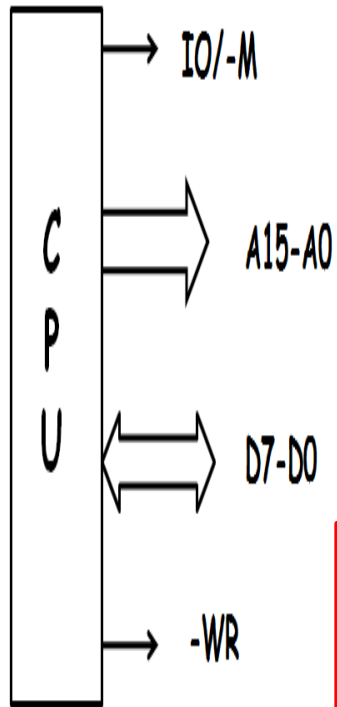
直接连CPU



A12-A0 D7-D0

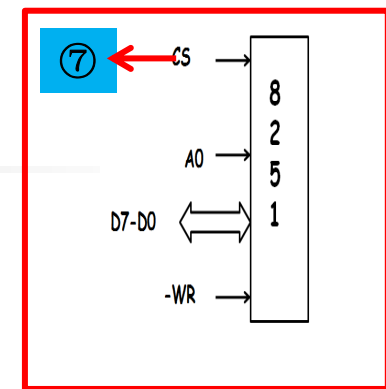
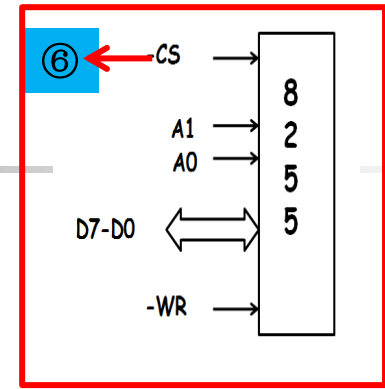
-WR

直接连CPU

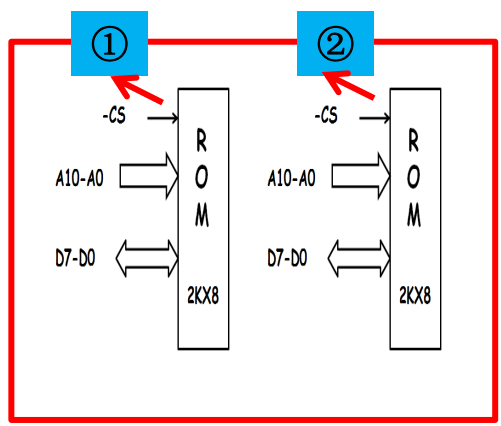


A1-A0 D7-D0 -WR

直接连CPU

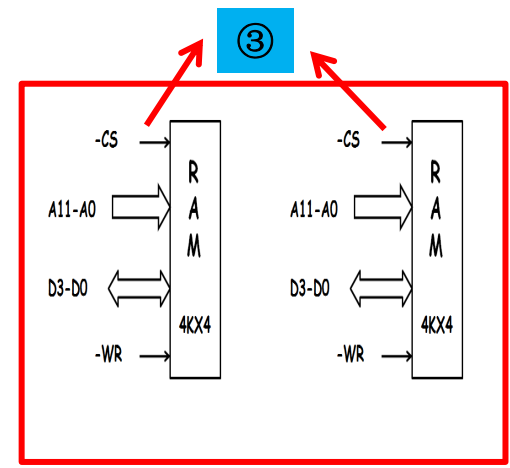


A0 D7-D0 -WR



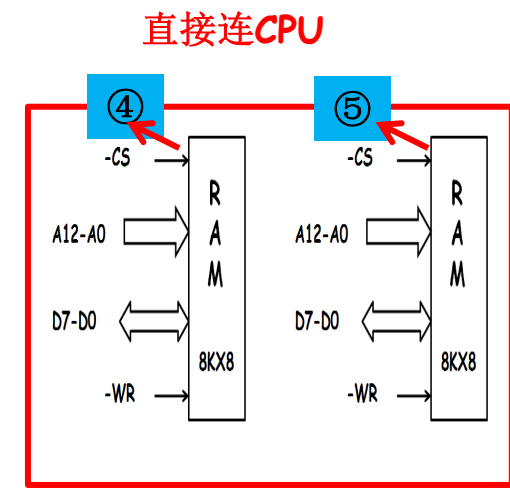
A10-A0 D7-D0

直接连CPU



A11-A0 D3-D0 D7-D4 -WR

直接连CPU

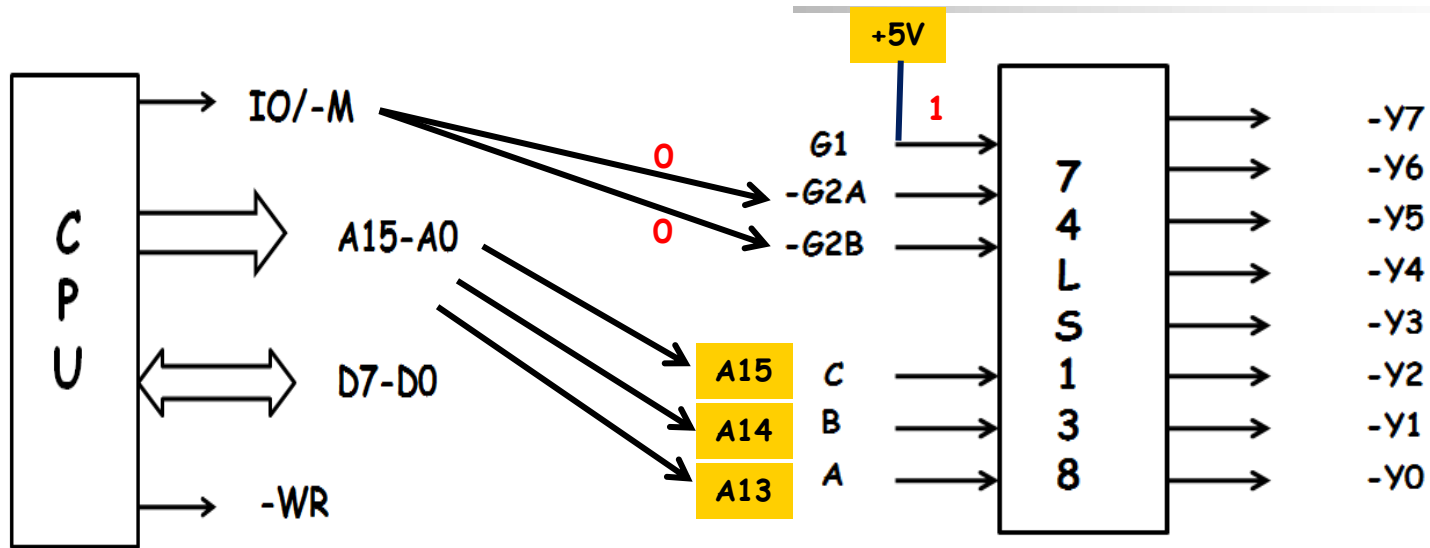


A12-A0 D7-D0 -WR

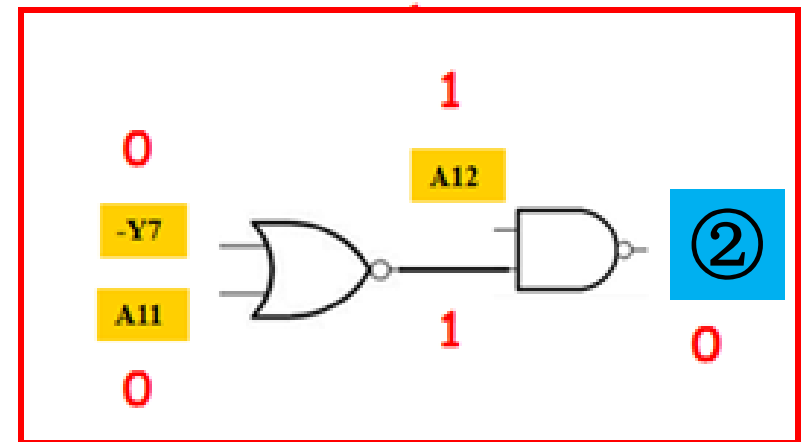
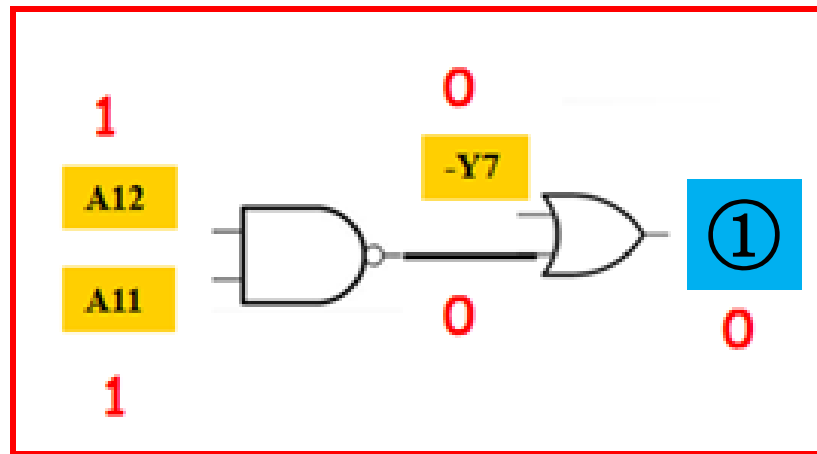
直接连CPU

直接连CPU

CPU与3-8译码器的连接



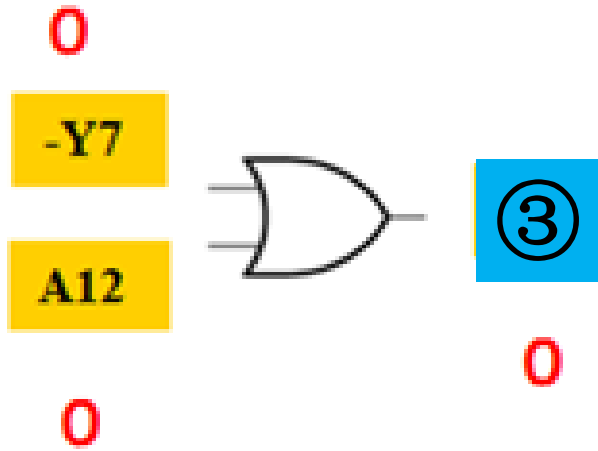
①和②片选信号的产生



2K	A15A14A13	A12A11	A10 ~ A0	F800H-FFFFH
	111	11	000000000000	
	111	11	111111111111	

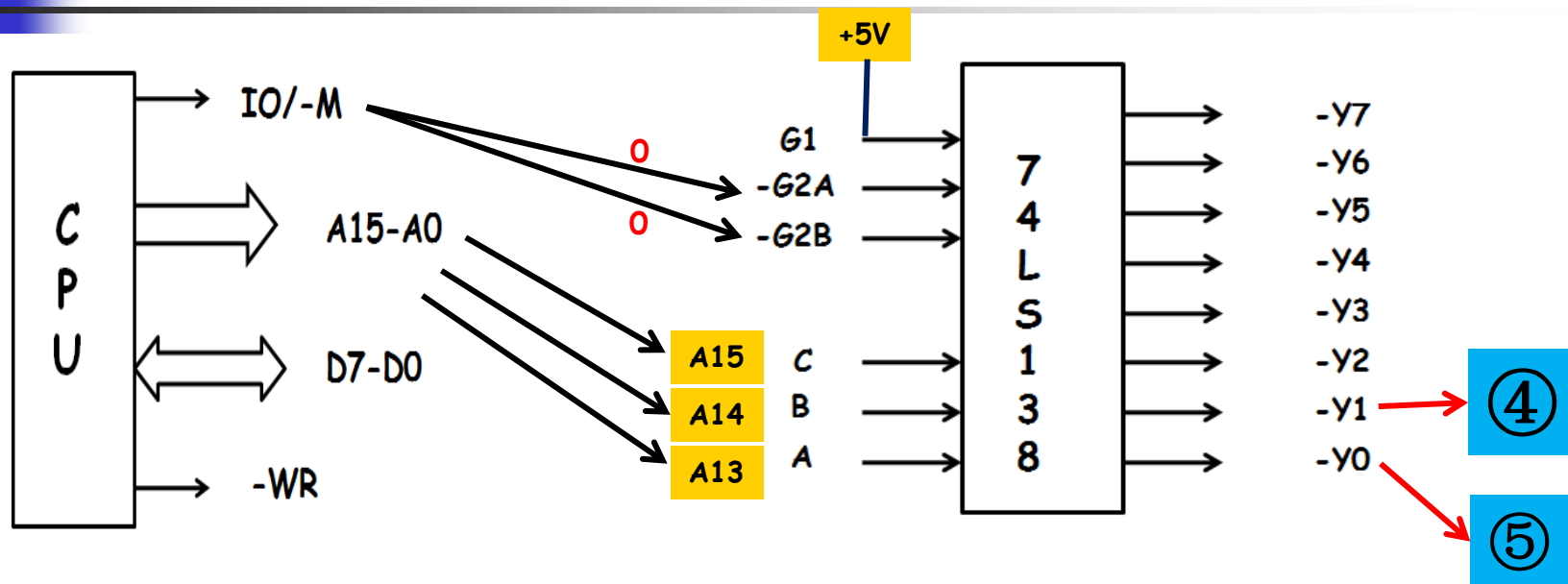
2K	111	10	000000000000	F000H-F7FFH
	111	10	111111111111	

③片选信号的产生



4K	A15A14A13	A12	A11 ~ A0	E000H-EFFFH
	111	0	000000000000	
	111	0	111111111111	

④和⑤片选信号的产生



8K

$A_{15}A_{14}A_{13}$

001
001

$A_{12} \sim A_0$

000000000000
111111111111

2000H-3FFFH

8K

000
000

000000000000
111111111111

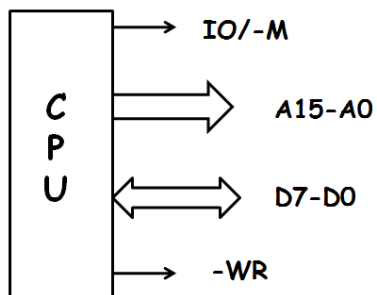
0000H-1FFFH

用户程序区

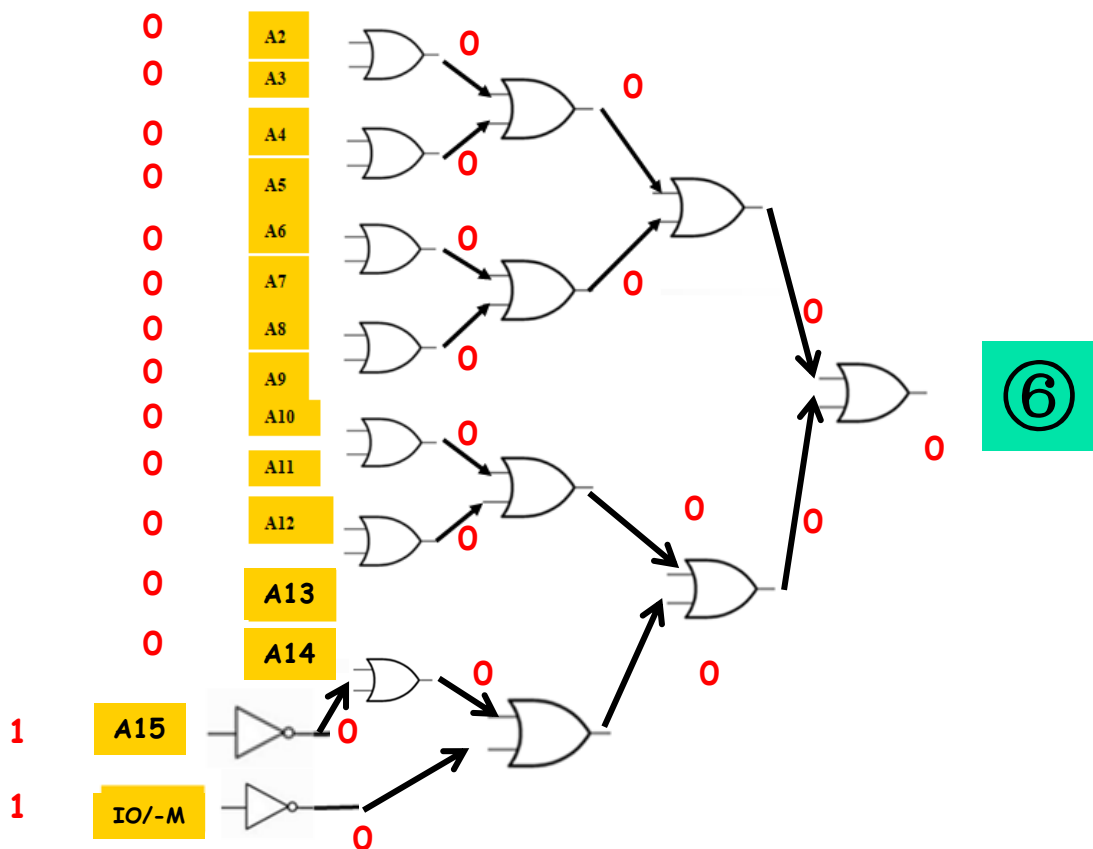
最小16K

⑥片选信号的产生

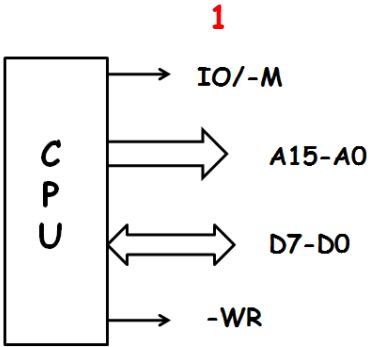
1



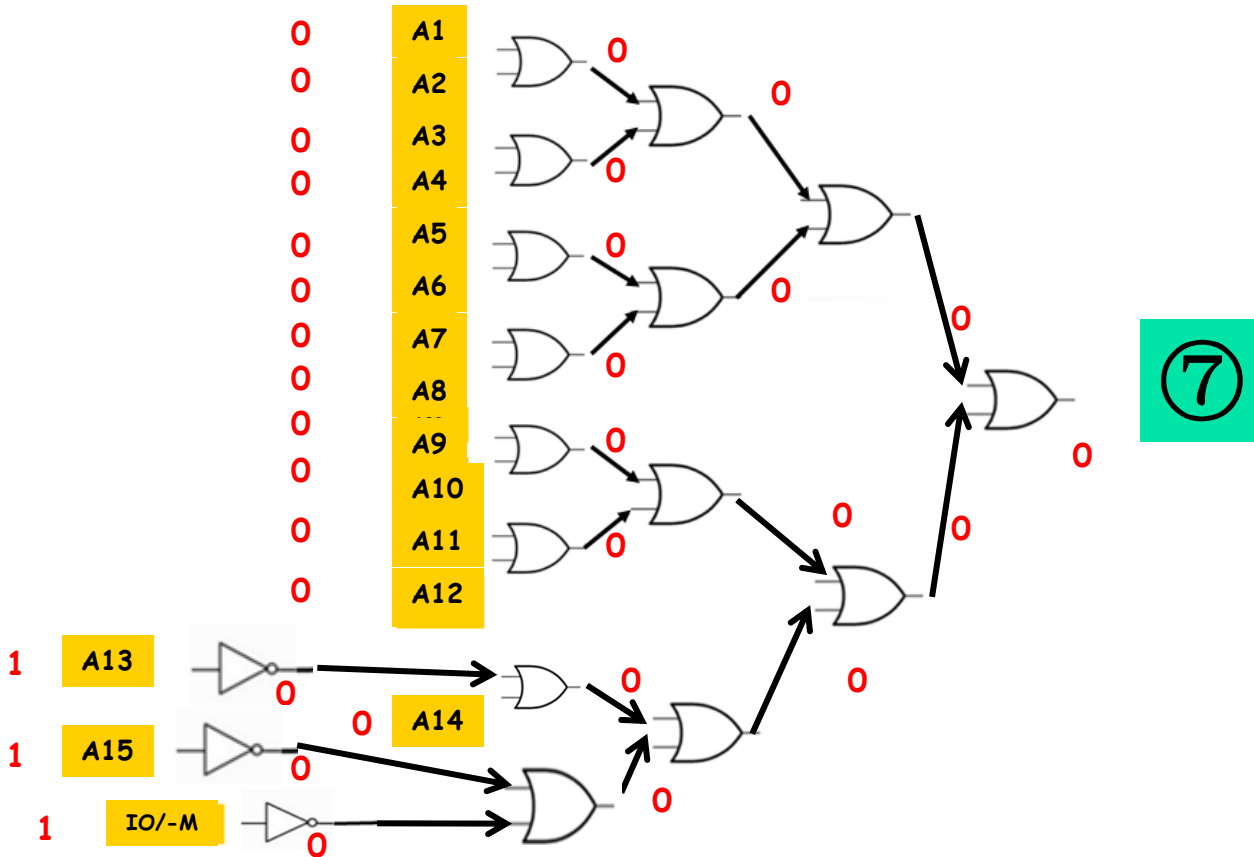
	A15A14A13	A12 ~ A2	A1 ~ A0		
4↑	100	000000000000	00	8000-8003H	8255
	100	000000000000	11		



⑦片选信号的产生



	A15A14A13	A12 ~ A1	A0		
2↑	101	000000000000	0	A000-A001H	8251
	101	000000000000	1		





The End

Thanks