光集積回路の研究開発における、高速化、小型化、低コスト化、低消費電力化という課題の解決策として、シリコンフォトニクス (Silicon Photonics、 以下、SiPh) 集積回路が期待されています。

光集積回路の製造に際して、SiPh 集積回路と光ファイバの光結合方法として採用されている、グレーティングカプラを用いた表面結合方式に注目して本研究をおこないました。

右下の図のように

決まった角度でしか光を透過しないため、アライメント工程に大きなコストがかかります。

アライメントというのが、光入力に必要な光ファイバと、SiPh 集積回路を結合する際の位置決めである。

GC を用いたアライメントは、初期の位置決めに加え、入射角度と偏波面の調整を必要とし、その自由度の多さから、アライメント工数の増大を招き、ひいてはコスト上昇の要因となっている。

本研究では、グレーティングカプラを用いた表面結合による光ファイバ実装時のアライメントの工程に注目し、アライメントに費やされる時間の短縮を検討することで、時間的なコストを大幅に下げることの可能性を示す。

以上の課題を解決するために、アライメントにホログラムを用いることを考えました。

電磁場シミュレーションで様々なパターンのホログラムから像を生成し、光ファイバの角度や位置のずれによって形状を変化させ、画像認識を行うことで、位置ずれの大きさや角度の検出を素早く行うことが出来れば、アライメントの時間短縮につながると考えました。

本研究では前述のアライメント工程における、画像認識に有用なホログラムの結像パターンの検討を行いました。

1 光の向きに対して垂直方向に並べた反射型グレーティング

2 光の向きに対して平行に並べた反射型グレーティング

3 　1 を 45 度回転させたグレーティング

4 　1 を 60 度回転させたグレーティング

5 1 と2 を交差させたもの

6 3 と1 を 135 度回転させたグレーティングを交差させたもの

7 4 と1 を 120 度回転させたグレーティングを交差させたもの

8 1 を 10 度回転させたグレーティングと 170 度回転させたグレーティングを交差させたもの

9 1 と7 を組み合わせたもの

10 フレネルレンズの理論を応用したグレーティング

結論として、本研究で検討を行った結像パターンでは正確な画像認識は難しいと考えました。

ですが、さらなる検討を行い、像に明瞭さを与えることで画像認識に足る結像パターンを得ることが出来ると考えられます。

そのための基礎データの取得としては価値のある検討を行えたと思います。

また、実際にアライメントの作業行っていないことから、アライメントの時間短縮の可能性の検討としては不十分であると考えられ、さらなる検討が必要であると考えられます。

電子回路と光回路の融合には、大きな課題がある。まず、その寸法が大きく異なる。最先端の電子回路デバイスは10-8 m程度であるのに対し、典型的な光デバイスである石英系光導波路の最小寸法は10-5 m程度と、1000倍程度の違いがある。これまで電子デバイスは低価格化、低電力化のために小型化を進めてきたが、コアとクラッドの屈折率差で光閉じ込めを実現している光デバイスは、原理的にこれ以上の小型化が困難で、石英系光導波路ベースの光デバイスでは抜本的な小型化は難しい。

寸法差は融合デバイスとして電子部品と光部品のアンバランスとなるばかりでなく、デバイス製造にも深刻な影響を及ぼす。加工寸法が1000倍異なるデバイスを同一プロセスで製造することはできず、電子デバイスと光デバイスは別々の工程で作製される。電気実装と光実装の2種類の実装組立工程が必要で、コスト削減に大きな障壁となりうる。

これら、寸法と製造工程の課題を解決する光デバイスとして、シリコンフォトニクス(以下、SiPh)が注目されている。SiPh集積回路は、光回路ではあるものの、そのクラッド(酸化シリコン)とコア(シリコン)の屈折率差が極めて大きく、結果として最小寸法を10-7 ｍまで小さくすることが可能である。電子デバイスと同程度の寸法にすることが可能であることに加え、主な材料がシリコンと酸化シリコンであることから、従来のCMOS-LSI (Complementary Metal-Oxide Semiconductor Large-Scale Integration)工場で製造できる可能性があり、製造工程の面でも可能性を秘めている。