Störarme und EMV-gerechte Gestaltung von HF-Leiterplatten, Teil 1

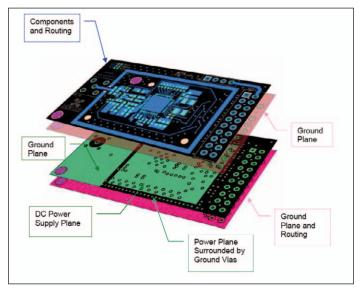
Dieser zweiteilige Beitrag stellt Richtlinien für das Design von **HF-Leiterplatten** vor. Ziel ist es, dem **Entwickler Erfolg** versprechende und Zeit sparende Techniken zu vermitteln, um hohe Störresistenz sowie geringste Störaussendungen sicherzustellen und zudem eine unkomplizierte Schaltungsoptimierung zu ermöglichen.

Der vorliegende Teil 1 behandelt die allgemeinen Grundlagen, während Teil 2 in der nächsten Ausgabe speziell das Vorgehen bei Empfängern, Oszillatoren, Sendern und Transceivern unter die Lupe nimmt.

Vier- und Zweilagen-Platinen

Semtech bietet sowohl Vier- als auch Zweilagen-Referenzdesigns für ihre RF-IC-Familien an. Das obige Bild zeigt ein typisches Vierlagen-Design. Der Vorteil gegenüber zwei Lagen besteht in erster Linie darin, dass eine breit verteilte HF-Entkopplung der Versorgung leicht erreichbar ist durch eine

Quelle:
Semtech Application Note AN
1200.04
RF Design Guidelines:
PCB Layout and Circuit
Optimization
frei übersetzt von FS



mögliche Massefläche (Ground Plane) über der DC-Power-Fläche. Neben dieser Ground Plane, die elektrisch zum HF-Teil hin abschirmt, wirkt in die andere Richtung die Massefläche des Stromversorgungsteils elektrisch schirmend. Diesen Sandwich-Aufbau lässt die Grafik gut erkennen. Im Zweilagen-Konzept ist eine solche konsequente Schirmung nicht möglich.

Liegt eine vorgeschriebene Power-Massefläche zwischen zwei mit Masse verbundenen Schichten oder Flächen, dann entsteht eine kalkulierbare Koppelkapazität zwischen Versorgungsteil und Masse. Die elektrische Abschirmwirkung ist sehr gut. Zusätzlich ist es möglich, die Massefläche der Stromversorgung sehr induktionsarm auszuführen, sodass mögliche HF-Einkopplungen keine störenden Spannungen bzw. Ströme bewirken können.

Die Power Plane sollte von einer Masseleitung umgeben sein. Per Vias sollten die Massegebiete gutleitend und induktivitätsarm verbunden werden. Dies verhindert jede elektrische Störemission vom Board aus und schirmt es gleichzeitig gut gegen äußere elektrische Felder ab. Bei der im obigen Bild gezeigten Gestal-

tung wurde die wirksame Power Plane zudem noch möglichst nur unter der letzten Stufe des Sender-Anpassnetzwerks angeordnet, sodass der Sender selbst vor einer möglichen Beeinträchtigung durch parasitäre Kopplung weitestgehend geschützt ist.

Ein Vierlagen- oder Multilayer-PCB-Layout ist in aller Regel unvermeidbar, wenn zusätzlich noch ein HF-Leistungsverstärker erforderlich wird. Dann nämlich wird dessen Stromversorgung die kritischste Baugruppe bezüglich Störbeeinflussung darstellen. Nur ein Multilayer-Konzept macht hier eine separate und niederinduktive Power Supply Plane für den Leistungsverstärker möglich und sichert somit die Durchsetzung einer kontinuierlichen Grounding-Strategie. Als Alternative sind separate Masseflächen für HF- und DC-Power-Teil möglich, die man an einem gemeinsamen Punkt ("Sternpunkt") verbindet. Diese Technik der "Sternpunkterdung" ist aus der NF-Technik gut bekannt. Der beste "Sternpunkt" ist meist der möglichst kurze und gutleitende Anschluss des Lade- oder Entkoppelkondensators in der Stromversorgung. Dennoch ist hier Sorgfalt angebracht, um abzusichern, dass kein Rückstrompfad unter sensible HF-Schaltungsteile gelegt wird. Während eine gemeinsame niederinduktive Massefläche grundsätzlich eine robuste praktische Lösung darstellt, gibt es hier keine allgemeine Regel, und die richtige Stromversorgungs- und Grounding-Philosophie hängt immer von der speziellen Applikation ab.

Ein weiterer Vorteil des Vierlagen-Design ist, dass für eine übliche Platinenstärke von 1,6 mm (0,063 inch) der Abstand zwischen PCB-Komponentenund Verbindungsschicht sowie erster Massefläche die Einführung von Microstrip-Leitungen

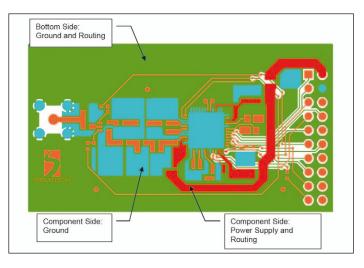


Bild 1: Ein typisches Zweilagen-Referenzdesign

24 hf-praxis 10/2015

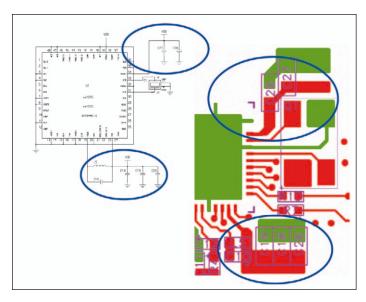


Bild 2: Schaltkreisentkopplung und Stromschleifenminimierung

begünstigt. Genauso wie das HF-Leitungs-Routing auf der Schicht zwischen den Masseflächen oder sorgfältig entkoppelten Power Planes zur optimalen Signalübertragung beiträgt, kann diese Stripline-Technik angewandt werden, um die optimalen Wellenwiderstände und somit Reflexionsfreiheit und bestmögliche Anpassung zu erhalten.

Zweilagen-Designs erfordern typischerweise ein wenig mehr Sorgfalt beim PCB-Routing, können aber in einfacheren Konzepten erfolgreich angewandt werden, wie beispielsweise nach Bild 1. Die Stromversorgungsleitungen sollten so breit als möglich ausgeführt werden. Auch beim Zweilagen-Konzept sind relativ große Masseflächen oft noch gut realisierbar. Wo immer die Möglichkeit besteht, sollte man die Oberseite der Platine so gestalten, dass auf der Unterseite eine solide Ground Plane für den HF-Teil angelegt werden kann.

Um Microstrip/Stripline-Übertragungsleitungen zu ermöglichen, sollte die Stärke der Leiterplatte 0,8 bis 1 mm (0,031 bis 0,039 inch) nicht überschreiten, da sonst die Breite der Leitung kritisch (zu groß) wird. PCBs dieser Stärke sind auf eine bestimmte Größe begrenzt, da sonst zu instabil. Kurze Leitungslängen sind also oft anzustreben.

Stromschleifen und Entkopplung

Masseschleifen befördern unerwünschte, störende Stromflüsse und sind daher allgemein beim PCB-Layout zu vermeiden. Man erkennt diese Stromschleifen an geschlossenen freiliegenden (ausgeätzten) Gebieten innerhalb der Massefläche. Mit einem Schlitz zum nächstliegenden Rand der Platine hin wird der Stromfluss durch diese Schleife unterbrochen. Man muss darauf achten, dass beim Einbau der Platine nicht etwa eine äußere Verbindung wieder zustande kommt. Sind Stromschleifen unvermeidbar, sollte man sie kurz und induktionsarm halten, denn im Endeffekt störend sind nicht die Ströme, sondern die über der Scheife abfallenden Differenzspannungen. So überlagern sich beispielsweise Wechselanteile im DC-Versorgungsstrom mit dem Signal.

Weitere mögliche Verkopplungen lassen sich dadurch verhindern, dass jede Schaltungsstufe ihren eigenen Entkoppelkondensator erhält. Hierbei kommt es besonders darauf an, dass jeder dieser Kondensatoren seine eigene Via-Verbindung nach Masse besitzt. Grundsätzlich sollten sich verschiedene Komponenten nicht Vias teilen müssen.

Bild 2 bringt Beispiele für Entkopplungen mit zwei bzw. drei parallelen Bypass-Kondensatoren und minimierten Stromschleifen. Die Stromversorgungs-Pins wurden so eng wie möglich mit den Kapazitäten versehen. Diese wiederum haben eine breite und somit induktivitätsarme Verbindung über mehrere Vias zur Haupt-Massefläche hin. L5 und C10 bilden einen Resonanzkreis für die LO-Frequenz.

Durch das Minimieren bzw. Vermeiden von Masseschleifen und konsequentes Entkoppeln der Stromversorgungs-Pins ist es möglich, zu verhindern, dass Störungen von störenden Stufen oder Baugruppen, wie Stromversorgung, digitale Stufen, PLL-Synthesizer oder Referenzoszillatoren, in empfindliche Schaltungsteile, wie LNA oder VCO, eingekoppelt werden.

Parasiten der Platine

Ein Punkt, der beim Platinen-Design oft übersehen wird, ist das elektrische Verhalten des PCB-Materials, der Komponentenanschlüsse und der Vias. Die elektrischen Kennwerte der Platine haben bei höheren Frequenzen einen signifikanten Einfluss auf die Leistungsfähigkeit des gesamten Produkts. Dieses Problem der "PCB Parasitics" zeigt sich beispielsweise bei der Gestaltung von Signalpfaden, deren elektrisches Verhalten das Isoliermaterial der Platine über sein Dielektrikum mitbestimmt. Denn das Dielektrikum beeinflusst die Kapazität zwischen einer Leitung und der unten liegenden Massefläche.

Ebenfalls oft übersehen bzw. als parasitäre Komponente nicht wahrgenommen wird ein Via, besonders wenn es dazu dient, eine PCB-Schicht mit einer anderen zu verbinden. Bild 3 zeigt ein Standard PCB Through-Hole Via und bringt die Faustformeln zur Bestimmung von parasitärer Induktivität und Kapazität. Diese bilden einen Parallelschwingkreis. Ein typisches Via für 1,6 mm dickes PCB-Material hat 1,2 nH und 0,5 pF. Störende Effekte können minimiert werden, wenn die Via-Abmessungen kleiner als 1/30 der Wellenlänge des Signals sind.

Manchmal können die physikalischen Eigenschaften des PCBs vorteilhaft beim Design ausgenutzt werden. Beispielsweise ist eine kleine, direkt auf der Platine realisierte Induktivität kostengünstiger und oft stabiler als ein extra Bauteil.

Die Fläche oder Fahne zur Wärmeableitung auf der Unterseite von HF-Bauelementen sorgt auch für eine solide elektrische Masseanbindung des Chips. Sie sollte idealerweise schon auf der Komponentenseite an Masse führen, welche wiederum über mehrere Vias mit der Haupt-Massefläche verbunden ist. Bild

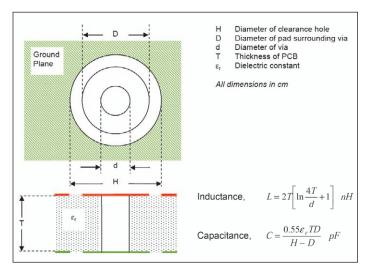


Bild 3: Wichtige Informationen zu einem typischen Via

hf-praxis 10/2015 25

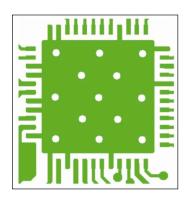


Bild 4: Mehrfache Via-Durchverbindung auf dem thermischen Weg

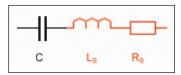


Bild 5: Einfaches Ersatzschaltbild eines keramischen Multilaver-Kondensators

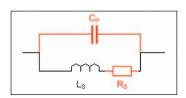


Bild 6: Einfaches Ersatzschaltbild einer realen Spule

4 skizziert, wie ungefähr die Vias platziert werden können, nämlich gut verteilt. Die recht hohe Anzahl an Vias sichert, dass die gesamte parasitäre Induktivität durch mehrere parallele Verbindungen sehr gering ausfällt.

Passive Komponenten

Wie das Board und die aktiven Bauelemente, so haben auch passive Bauteile parasitäre Anteile. In erster Linie sind Kondensatoren und Spulen zu nennen. Das Wissen um diese parasitären Anteile an der eigentlichen Kapazität bzw. Induktivität kann nützlich sein, um die Schaltung mit den richtigen Komponenten zu bestücken.

Bild 5 zeigt das einfache Ersatzschaltbild eines realen Keramikkondensators. Zur eigentlichen Kapazität treten die parasitäre Induktivität LS, verursacht vor allem durch die Anschlüsse, und

der Verlustwiderstand RS auf, den man auch als Parallelwiderstand RP eintragen könnte. Etwas kompliziertere Ersatzschaltbilder enthalten noch eine parallele parasitäre Kapazität und weitere resistive Elemente.

Für HF-Applikationen werden generell Multilayer-Typen oder monolithische keramische Kondensatoren empfohlen. Sie basieren auf dielektrischem Material mit den Kennzeichen COG oder NPO und sind daher sehr temperaturstabil. Diese Klasse I des dielektrischen Materials bietet einen linearen Temperaturgang, geringe Verluste und stabile elektrische Eigenschaften über der Zeit, über der Spannung und über der Frequenz.

Für HF-Entkopplungszwecke wähle man einen Kondensator, dessen Serienresonanzfrequenz nahe oder unter der geringsten zu entkoppelnde Frequenz liegt. Im Falle der Resonanz kompensiert die parasitäre Induktivität LS sich mit der eigentlichen Kapazität C, sodass nur der ohmsche Serienwiderstand (Effective Series Resistance, ESR), repräsentiert durch RS, wirksam bleibt.

Die bereits erwähnte kleine parallele parasitäre Kapazität direkt über den äußeren Anschlüssen bildet mit LS aufgrund des relativ großen Werts von C und des relativ kleinen Werts von RS mit LS noch einen Parallelschwingkreis. Als Daumenregel gilt, dass die Parallelresonanz etwa doppelt so hoch wie die Serienresonanz ist.

Nutzen Sie immer die empfohlene Entkoppelkapazität! Typische Bypass-Kondensatorwerte für verschiedene Baustufen in drahtlosen ISM-Band-ICs von Semtec haben beispielsweise Werte nach Tabelle 1.

Für die DC-Abblockung oder das Entkoppeln im HF-Bereich sind Kondensatoren mit geringer Einfügedämpfung bzw. hoher Güte erforderlich. Die Güte ist bekanntlich indirekt propoprtional zum ESR, daher wähle man Typen mit geringem ESR aus und sichere ab, dass die Serienresonanzfrequenz größer als die

Betriebsfrequenz ist. Andernfalls wird der Kondensator induktiv erscheinen! Wenn der Wert des Kondensators im Picofarad-Bereich liegt, dann sollte man einen Typ mit COG/NPO-Dielektrikum bevorzugen.

Bei einer Spule präsentieren sich die parasitären Elemente in einfacher Darstellung gemäß Bild 6. CP wird durch die Nähe der Windungen gebildet und ist mithin über die Spule verteilt. Bei Platzierung der Spule über der Massefläche entsteht gewissermaßen eine Reihenschaltung dieser von CP mit der Kapazität der Spule gegen Masse. RS kommt durch verschiedene Effekte zustande, wobei der rein ohmsche Widerstand der Wicklung eher eine untergeordnete Rolle spielt.

Auch hier sind Eigenresonanz-frequenz und Güte wichtige Parameter, die zu beachten sind, etwa beim Design eines Anpassnetzwerks für einen LNA oder Sender. In einem VCO reduziert eine Spule mit hoher Güter das Phasenrauschen. Nutzt man eine Spule mit der Bauform 0402, dann wird das magnetische Feld minimal. Die Eigenresonanz sollte höher liegen als die höchste Signalfrequenz.

Im Allgemeinen haben gewickelte Spulen eine höhere Güte

als Multilayer-Equivalente. Jedoch erzeugen sie ein größeres magnetisches Streufeld. Das kann zu Rückkopplungen und Selbsterregung etwa durch den Local Oscillator eines LNAs führen. Generell sind gewickelte Spulen und Multilayer-Typen nicht gegenseitig austauschbar, ohne die Schaltung für beste Performance zu modifizieren.

Betriebsverhalten

Wie bereits angemerkt, kann induktive Kopplung zu unvorhergesehenem und unerwünschtem Betriebsverhalten führen. Um induktive Rückkopplungen zu vermeiden oder zu minimieren, sollte man benachbarte Spulen immer in einem 90°-Winkel zueinander anordnen. Weil es auch Spulen mit symmetrischem Aufbau gibt, haben Multilayer-Typen mit horizontal angeordneter Wicklung eine Kennung an der Seite, wo die Windung beginnt oder endet (je nach Hersteller!). Daher sollte man die Spulen für ein Projekt vom selben Hersteller beziehen. In Tabelle 2 sind typische Spulen aufgeführt, die sich in erfolgreichen HF-Designs bewährt haben.

Teil 2 folgt in Heft 11. ◀

Einsatzbereich	Kapazität	Dielektrikum
HF-Stufen 869915 MHz	3368 pF	COG/NPO
HF-Stufen um 434 MHz	82150 pF	COG/NPO
39-MHz-Referenzoszillator	14,7 nF	COG/NPO oder X7R
digitale/niederfrequente Stufen	bis 1 mF	X7R oder Y5V

Tabelle 1: Typische Entkoppelkondensatoren und mögliche Einsatzbereiche

Einsatzbereich	Spulentyp	Entwicklungsziel
VCOs	Wirewound, Bauform 0402	für minimales Phasenrauschen
LNA Balun	Multilayer, Bauform 0603	für optimale RX-Empfindlichkeit
LO	Multilayer	für minimalen Selbstempfang
Sender	Multilayer, Bauform 0603	für geringste Verkopplungen

Tabelle 2: Typische Spulen und mögliche Einsatzbereiche

26 hf-praxis 10/2015