



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ «ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ»
КАФЕДРА «КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)»
НАПРАВЛЕНИЕ ПОДГОТОВКИ «09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ»

О т ч е т
по лабораторной работе № 3

Название: Исследование синхронных счетчиков

Дисциплина: Архитектура ЭВМ

Студент ИУ7-45Б
(Группа)

(Подпись, дата)

М. А. Семенчук
(И. О. Фамилия)

Преподаватель

(Подпись, дата)

А. Ю. Попов
(И. О. Фамилия)

2024 год

Оглавление

Исследование четырехразрядного суммирующего счетчика с параллельным переносом на Т-триггерах	3
Синтезирование двоично-десятичного счетчика с заданной последовательностью состояний.....	6
Десятичный счетчик на JK-триггерах	12
Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом на D-триггерах	18
Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом ИС К555ИЕ (74LS160)	21
Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций	23
Контрольные вопросы	24

Исследование четырехразрядного суммирующего счетчика с параллельным переносом на Т-триггерах

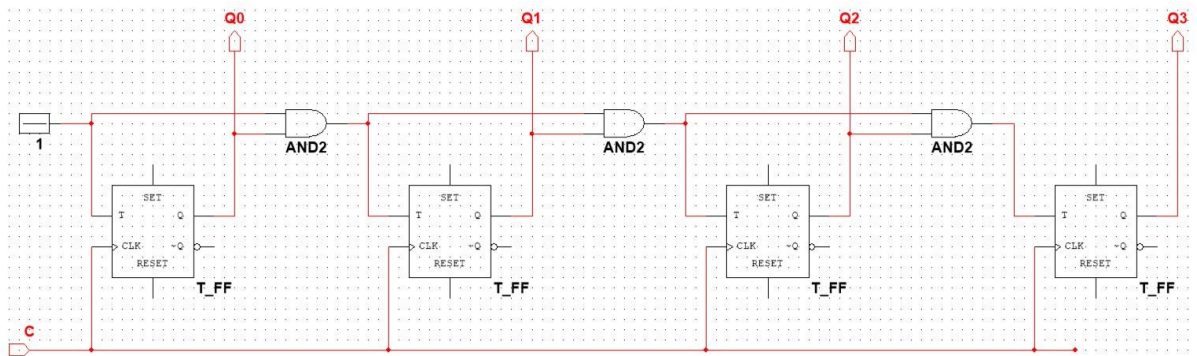


Рисунок 1. Схема

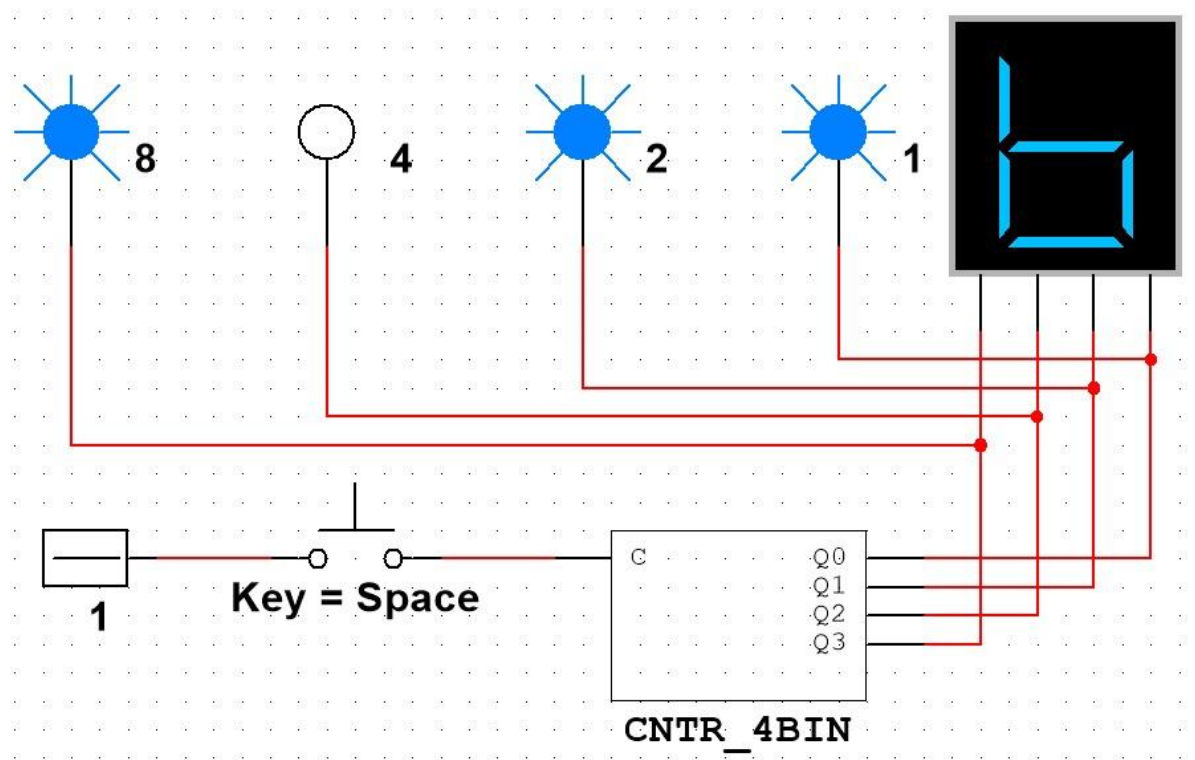


Рисунок 2. Подключение к выходам счетчика световых индикаторов

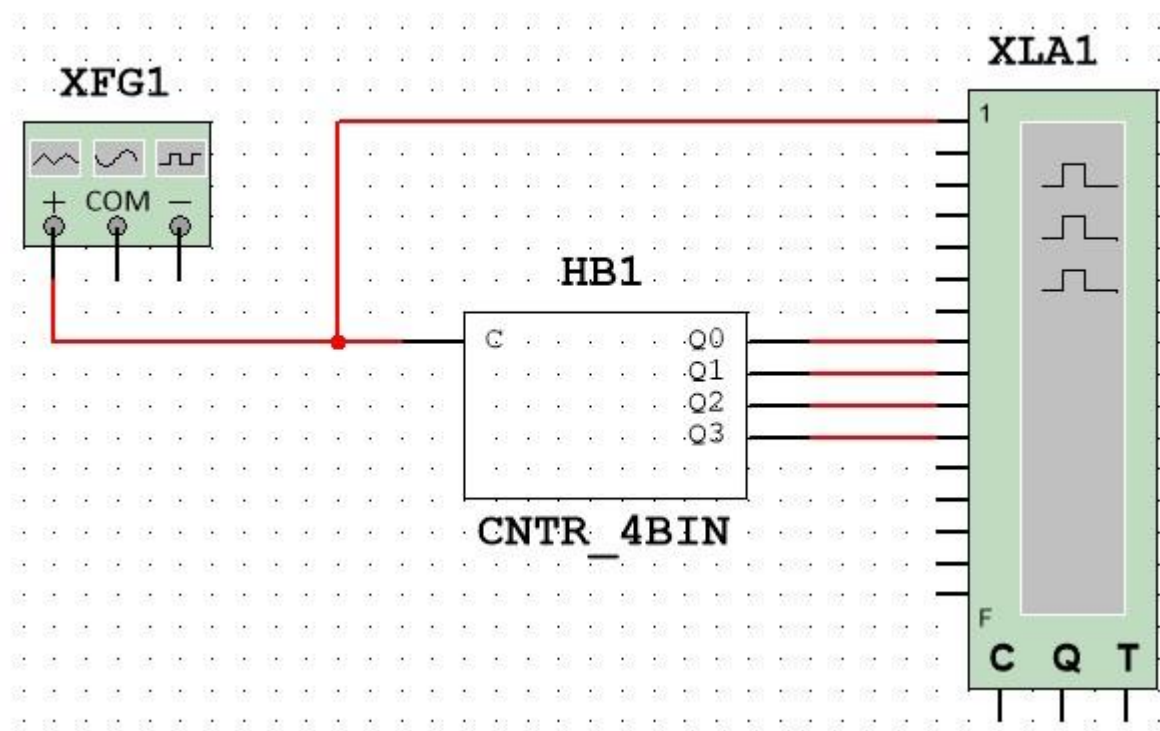


Рисунок 3. Подключение к выходам счетчика логического анализатора (осциллографа)

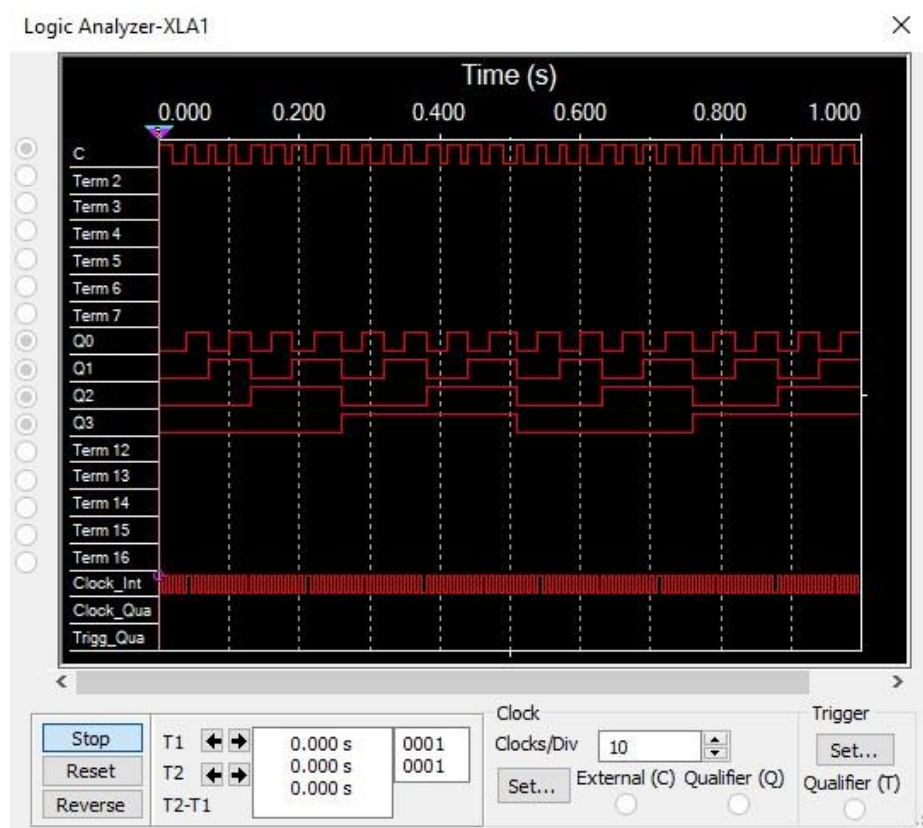


Рисунок 4. Временная диаграмма сигналов на входе и выходах четырехразрядного счетчика

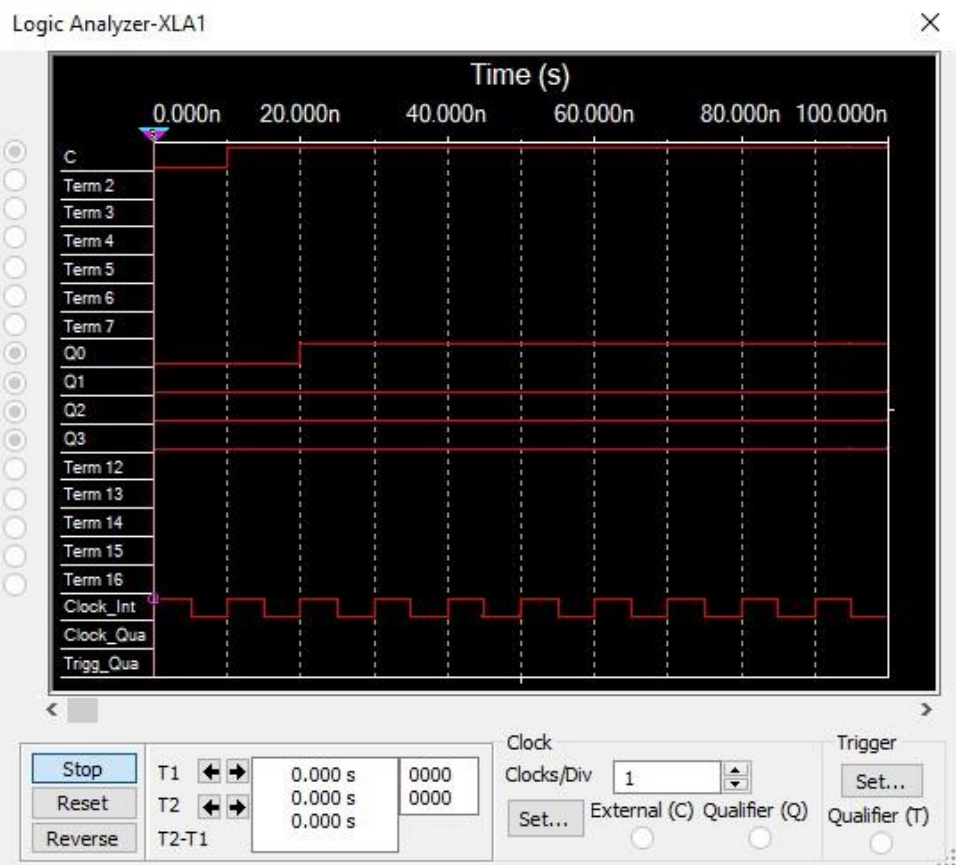


Рисунок 5

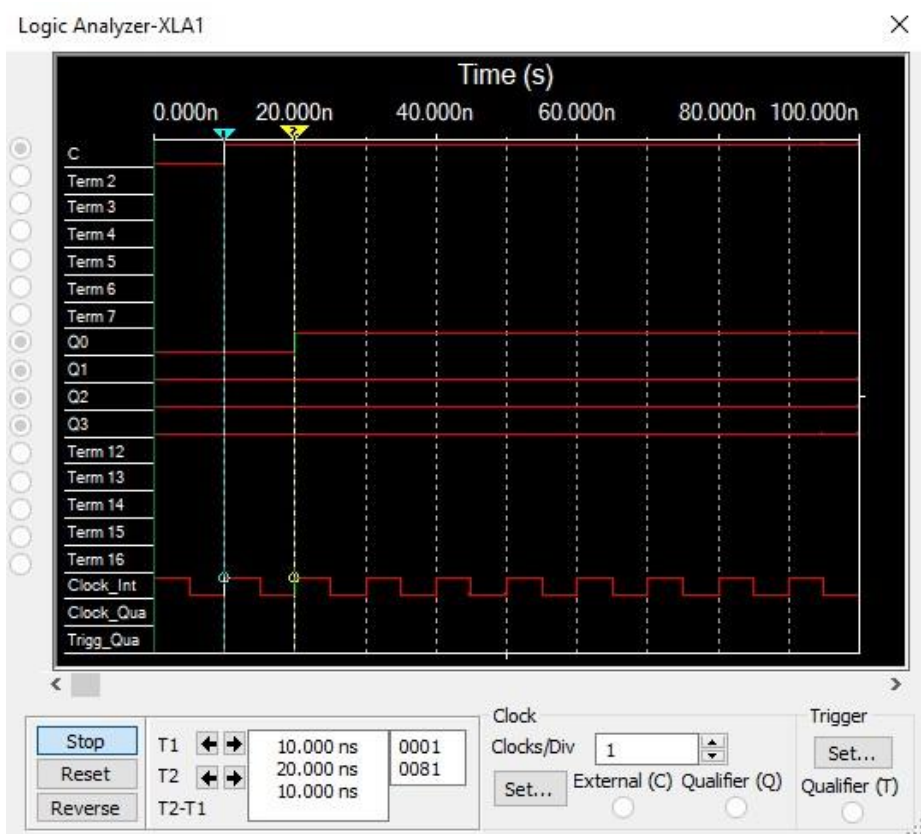


Рисунок 6

Рисунок 5-7. Измерение времени задержки распространения сигнала счетчика

Время задержки распространения сигнала счетчика составила **10 ns**.

Время, через которое завершатся все переходные процессы в счетчике, и он будет готов к следующему импульсу, составляет удвоенное время задержки, т.е. **20 ns**. Максимальная частота счета, таким образом, составляет $1 / (20 \text{ ns}) = 50 \text{ МГц}$.

Синтезирование двоично-десятичного счетчика с заданной последовательностью состояний

№ варианта двоично-десятичного кода	Десятичные номера двоичных наборов переменных, изображающих десятичные цифры 0, 1, ..., 9
17	0, 1, 2, 3, 6, 7, 8, 9, 10, 11

Q_t	Q_{t+1}	J	K
0	0	0	α
0	1	1	α
1	0	α	1
1	1	α	0

Таблица 1. Характеристическая таблица для JK-триггера

№	Время t				Время t + 1				Функции возбуждения JK-триггеров							
	Q_3	Q_2	Q_1	Q_0	Q_3^*	Q_2^*	Q_1^*	Q_0^*	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	0	0	0	1	0	α	0	α	0	α	1	α
1	0	0	0	1	0	0	1	0	0	α	0	α	1	α	α	1
2	0	0	1	0	0	0	1	1	0	α	0	α	α	0	1	α
3	0	0	1	1	0	1	1	0	0	α	1	α	α	0	α	1
4	0	1	0	0	0	1	0	1	α	α	α	α	α	α	α	α
5	0	1	0	1	0	1	1	0	α	α	α	α	α	α	α	α
6	0	1	1	0	0	1	1	1	0	α	α	0	α	0	1	α
7	0	1	1	1	1	0	0	0	1	α	α	1	α	1	α	1
8	1	0	0	0	1	0	0	1	α	0	0	α	0	α	1	α
9	1	0	0	1	1	0	1	0	α	0	0	α	1	α	α	1
10	1	0	1	0	1	0	1	1	α	0	0	α	α	0	1	α
11	1	0	1	1	0	0	0	0	α	1	0	α	α	1	α	1
12	1	1	0	0	1	1	0	1	α	α	α	α	α	α	α	α
13	1	1	0	1	1	1	1	0	α	α	α	α	α	α	α	α
14	1	1	1	0	1	1	1	1	α	α	α	α	α	α	α	α
15	1	1	1	1	0	0	0	0	α	α	α	α	α	α	α	α

Таблица 2. Обобщенная таблица функционирования счетчика

Выполним минимизацию функций возбуждения с помощью встроенного в Multisim программного средства *Logic Converter*.

Logic converter-XLC1

Out ☐

	<input type="radio"/> A	<input type="radio"/> B	<input type="radio"/> C	<input type="radio"/> D	<input checked="" type="radio"/> E	<input checked="" type="radio"/> F	<input checked="" type="radio"/> G	<input checked="" type="radio"/> H	
000	0	0	0	0					1
001	0	0	0	1					X
002	0	0	1	0					1
003	0	0	1	1					X
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					1
007	0	1	1	1					X
008	1	0	0	0					1
009	1	0	0	1					X
010	1	0	1	0					1
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

Conversions

\Rightarrow $\rightarrow \overline{1 \ 0 \ 1}$

$\overline{1 \ 0 \ 1} \rightarrow A|B$

$\overline{1 \ 0 \ 1} \xrightarrow{SIMP} A|B$

$A|B \rightarrow \overline{1 \ 0 \ 1}$

$A|B \rightarrow \Rightarrow$

$A|B \rightarrow NAND$

1

Рисунок 8. J0

Logic converter-XLC1

Out ☐

	<input type="radio"/> A	<input type="radio"/> B	<input type="radio"/> C	<input type="radio"/> D	<input checked="" type="radio"/> E	<input checked="" type="radio"/> F	<input checked="" type="radio"/> G	<input checked="" type="radio"/> H	
000	0	0	0	0					X
001	0	0	0	1					1
002	0	0	1	0					X
003	0	0	1	1					1
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					X
007	0	1	1	1					1
008	1	0	0	0					X
009	1	0	0	1					1
010	1	0	1	0					X
011	1	0	1	1					1
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

Conversions

\Rightarrow $\rightarrow \overline{1 \ 0 \ 1}$

$\overline{1 \ 0 \ 1} \rightarrow A|B$

$\overline{1 \ 0 \ 1} \xrightarrow{SIMP} A|B$

$A|B \rightarrow \overline{1 \ 0 \ 1}$

$A|B \rightarrow \Rightarrow$

$A|B \rightarrow NAND$

1

Рисунок 9. K0

Logic converter-XLC1

Out ☐

	A	B	C	D	E	F	G	H	
000	0	0	0	0					0
001	0	0	0	1					1
002	0	0	1	0					X
003	0	0	1	1					X
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					X
007	0	1	1	1					X
008	1	0	0	0					0
009	1	0	0	1					1
010	1	0	1	0					X
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

Conversions

\Rightarrow $\rightarrow \overline{10|1}$

$\overline{10|1} \rightarrow A|B$

$\overline{10|1} \xrightarrow{SIMP} A|B$

$A|B \rightarrow \overline{10|1}$

$A|B \rightarrow \Rightarrow$

$A|B \rightarrow NAND$

D

Рисунок 10. JI

Logic converter-XLC1

Out ☐

	A	B	C	D	E	F	G	H	
000	0	0	0	0					X
001	0	0	0	1					X
002	0	0	1	0					0
003	0	0	1	1					0
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					0
007	0	1	1	1					1
008	1	0	0	0					X
009	1	0	0	1					X
010	1	0	1	0					0
011	1	0	1	1					1
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

Conversions

\Rightarrow $\rightarrow \overline{10|1}$

$\overline{10|1} \rightarrow A|B$

$\overline{10|1} \xrightarrow{SIMP} A|B$

$A|B \rightarrow \overline{10|1}$

$A|B \rightarrow \Rightarrow$

$A|B \rightarrow NAND$

BD+AD

Рисунок 11. KI

Logic converter-XLC1

Out ☐

	<input type="radio"/> A	<input type="radio"/> B	<input type="radio"/> C	<input type="radio"/> D	<input checked="" type="radio"/> E	<input checked="" type="radio"/> F	<input checked="" type="radio"/> G	<input checked="" type="radio"/> H	
000	0	0	0	0					0
001	0	0	0	1					0
002	0	0	1	0					1
003	0	0	1	1					X
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					X
007	0	1	1	1					0
008	1	0	0	0					0
009	1	0	0	1					0
010	1	0	1	0					0
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

Conversions

☒ \rightarrow $\overline{1 \ 0 \ 1}$
 $\overline{1 \ 0 \ 1} \rightarrow A|B$
 $\overline{1 \ 0 \ 1} \xrightarrow{SIMP} A|B$
 $A|B \rightarrow \overline{1 \ 0 \ 1}$
 $A|B \rightarrow$ ☒
 $A|B \rightarrow$ NAND

A'CD

Рисунок 12. J2

Logic converter-XLC1

Out ☐

	<input type="radio"/> A	<input type="radio"/> B	<input type="radio"/> C	<input type="radio"/> D	<input checked="" type="radio"/> E	<input checked="" type="radio"/> F	<input checked="" type="radio"/> G	<input checked="" type="radio"/> H	
000	0	0	0	0					X
001	0	0	0	1					X
002	0	0	1	0					X
003	0	0	1	1					X
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					0
007	0	1	1	1					1
008	1	0	0	0					X
009	1	0	0	1					X
010	1	0	1	0					X
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

Conversions

☒ \rightarrow $\overline{1 \ 0 \ 1}$
 $\overline{1 \ 0 \ 1} \rightarrow A|B$
 $\overline{1 \ 0 \ 1} \xrightarrow{SIMP} A|B$
 $A|B \rightarrow \overline{1 \ 0 \ 1}$
 $A|B \rightarrow$ ☒
 $A|B \rightarrow$ NAND

D

Рисунок 13. K2

Logic converter-XLC1

Out ☐

	A	B	C	D	E	F	G	H	
000	0	0	0	0					0
001	0	0	0	1					0
002	0	0	1	0					0
003	0	0	1	1					0
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					0
007	0	1	1	1					1
008	1	0	0	0					X
009	1	0	0	1					X
010	1	0	1	0					X
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

BD

Conversions

- \oplus $\rightarrow \overline{1 \ 0 \ 1}$
- $\overline{1 \ 0 \ 1} \rightarrow A|B$
- $\overline{1 \ 0 \ 1} \xrightarrow{\text{SIMP}} A|B$
- $A|B \rightarrow \overline{1 \ 0 \ 1}$
- $A|B \rightarrow \oplus$
- $A|B \rightarrow \text{NAND}$

Рисунок 14. J3

Logic converter-XLC1

Out ☐

	A	B	C	D	E	F	G	H	
000	0	0	0	0					X
001	0	0	0	1					X
002	0	0	1	0					X
003	0	0	1	1					X
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					X
007	0	1	1	1					X
008	1	0	0	0					0
009	1	0	0	1					0
010	1	0	1	0					0
011	1	0	1	1					1
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

CD

Conversions

- \oplus $\rightarrow \overline{1 \ 0 \ 1}$
- $\overline{1 \ 0 \ 1} \rightarrow A|B$
- $\overline{1 \ 0 \ 1} \xrightarrow{\text{SIMP}} A|B$
- $A|B \rightarrow \overline{1 \ 0 \ 1}$
- $A|B \rightarrow \oplus$
- $A|B \rightarrow \text{NAND}$

Рисунок 15. K3

	J	K
3	$Q_2 Q_0$	$Q_1 Q_0$
2	$\bar{Q}_3 Q_1 Q_0$	Q_0
1	Q_0	$Q_2 Q_0 \vee Q_3 Q_0$
0	1	1

Рисунок 16. Результат минимизации функций возбуждения

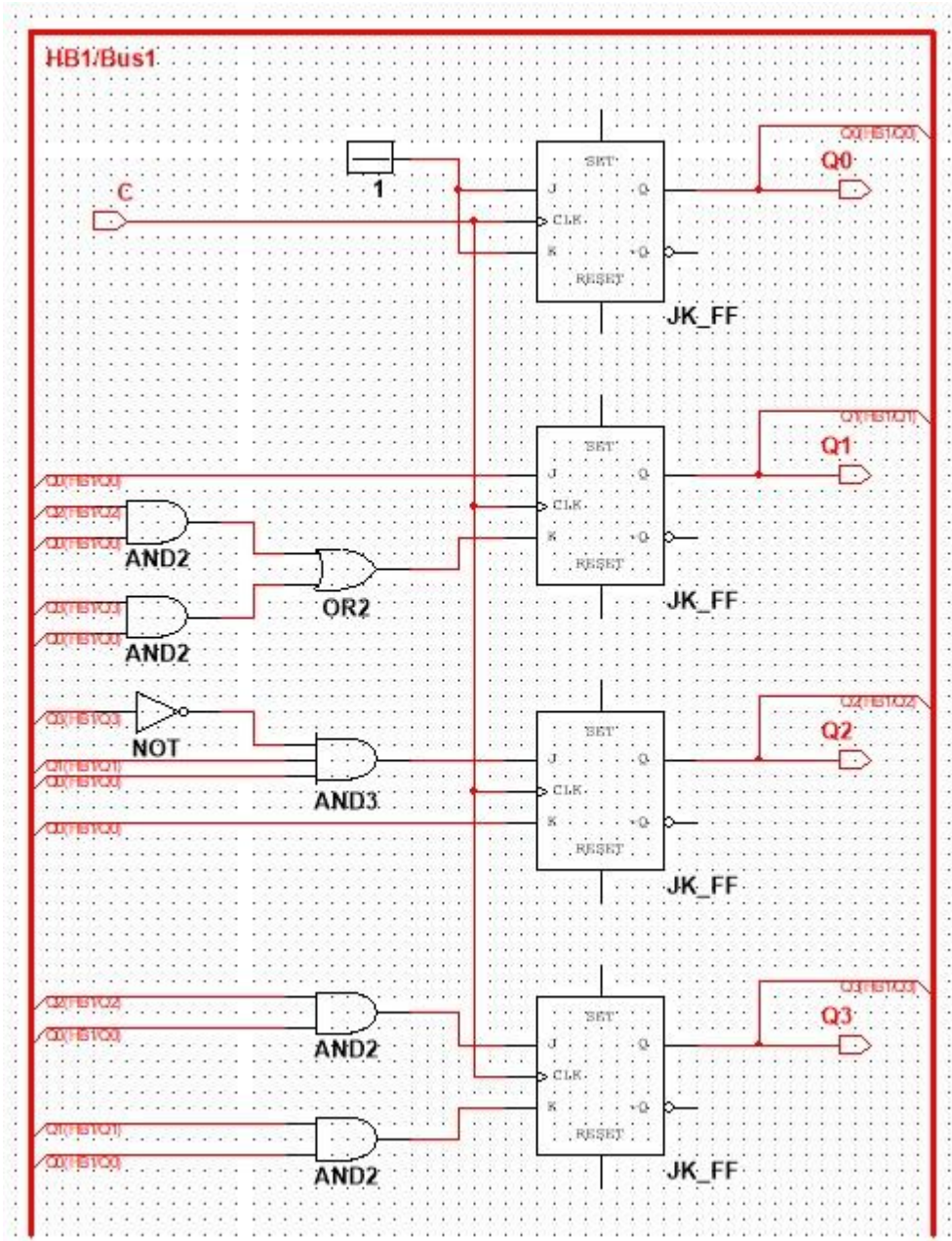


Рисунок 17. Схема двоично-десятичного счетчика с последовательностью состояний 0, 1, 2, 3, 6, 7, 8, 9, 10, 11

Десятичный счетчик на JK-триггерах

№	Время t				Время t + 1				Функции возбуждения JK-триггеров							
	Q ₃	Q ₂	Q ₁	Q ₀	Q ₃ *	Q ₂ *	Q ₁ *	Q ₀ *	J ₃	K ₃	J ₂	K ₂	J ₁	K ₁	J ₀	K ₀
0	0	0	0	0	0	0	0	1	0	α	0	α	0	α	1	α
1	0	0	0	1	0	0	1	0	0	α	0	α	1	α	α	1
2	0	0	1	0	0	0	1	1	0	α	0	α	α	0	1	α
3	0	0	1	1	0	1	0	0	0	α	1	α	α	1	α	1
4	0	1	0	0	0	1	0	1	0	α	α	0	0	α	1	α
5	0	1	0	1	0	1	1	0	0	α	α	0	1	α	α	1
6	0	1	1	0	0	1	1	1	0	α	α	0	α	0	1	α
7	0	1	1	1	1	0	0	0	1	α	α	1	α	1	α	1
8	1	0	0	0	1	0	0	1	α	0	0	α	0	α	1	α
9	1	0	0	1	0	0	0	0	α	1	0	α	0	α	α	1
10	1	0	1	0	1	0	1	1	α	α	α	α	α	α	α	α
11	1	0	1	1	0	0	0	0	α	α	α	α	α	α	α	α
12	1	1	0	0	1	1	0	1	α	α	α	α	α	α	α	α
13	1	1	0	1	1	1	1	0	α	α	α	α	α	α	α	α
14	1	1	1	0	1	1	1	1	α	α	α	α	α	α	α	α
15	1	1	1	1	0	0	0	0	α	α	α	α	α	α	α	α

Рисунок 18. Обобщенная таблица функционирования десятичного счетчика

Logic converter-XLC1

Out ☐

○ ○ ○ ○ ● ● ● ●
A B C D E F G H

000	0	0	0	0				1
001	0	0	0	1				X
002	0	0	1	0				1
003	0	0	1	1				X
004	0	1	0	0				1
005	0	1	0	1				X
006	0	1	1	0				1
007	0	1	1	1				X
008	1	0	0	0				1
009	1	0	0	1				X
010	1	0	1	0				X
011	1	0	1	1				X
012	1	1	0	0				X
013	1	1	0	1				X
014	1	1	1	0				X
015	1	1	1	1				X

1

Conversions

- \Rightarrow $\rightarrow \overline{1 \ 0 \ 1}$
- $\overline{1 \ 0 \ 1} \rightarrow A|B$
- $\overline{1 \ 0 \ 1} \xrightarrow{SIMP} A|B$
- $A|B \rightarrow \overline{1 \ 0 \ 1}$
- $A|B \rightarrow \Rightarrow$
- $A|B \rightarrow NAND$

Рисунок 19. J0

Logic converter-XLC1

Out ☐

○ ○ ○ ○ ● ● ● ●
A B C D E F G H

000	0	0	0	0				X
001	0	0	0	1				1
002	0	0	1	0				X
003	0	0	1	1				1
004	0	1	0	0				X
005	0	1	0	1				1
006	0	1	1	0				X
007	0	1	1	1				1
008	1	0	0	0				X
009	1	0	0	1				1
010	1	0	1	0				X
011	1	0	1	1				X
012	1	1	0	0				X
013	1	1	0	1				X
014	1	1	1	0				X
015	1	1	1	1				X

1

Conversions

- \Rightarrow $\rightarrow \overline{1 \ 0 \ 1}$
- $\overline{1 \ 0 \ 1} \rightarrow A|B$
- $\overline{1 \ 0 \ 1} \xrightarrow{SIMP} A|B$
- $A|B \rightarrow \overline{1 \ 0 \ 1}$
- $A|B \rightarrow \Rightarrow$
- $A|B \rightarrow NAND$

Рисунок 20. K0

Logic converter-XLC1

Out ☐

Conversions

- \Rightarrow $\rightarrow \overline{1 \ 0 \ 1}$
- $\overline{1 \ 0 \ 1} \rightarrow A \vee B$
- $\overline{1 \ 0 \ 1} \xrightarrow{\text{SIMP}} A \vee B$
- $A \vee B \rightarrow \overline{1 \ 0 \ 1}$
- $A \vee B \rightarrow \Rightarrow$
- $A \vee B \rightarrow \text{NAND}$

	A	B	C	D	E	F	G	H	
000	0	0	0	0					0
001	0	0	0	1					1
002	0	0	1	0					X
003	0	0	1	1					X
004	0	1	0	0					0
005	0	1	0	1					1
006	0	1	1	0					X
007	0	1	1	1					X
008	1	0	0	0					0
009	1	0	0	1					0
010	1	0	1	0					X
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

AD

Рисунок 21. J1

Logic converter-XLC1

Out ☐

Conversions

- \Rightarrow $\rightarrow \overline{1 \ 0 \ 1}$
- $\overline{1 \ 0 \ 1} \rightarrow A \vee B$
- $\overline{1 \ 0 \ 1} \xrightarrow{\text{SIMP}} A \vee B$
- $A \vee B \rightarrow \overline{1 \ 0 \ 1}$
- $A \vee B \rightarrow \Rightarrow$
- $A \vee B \rightarrow \text{NAND}$

	A	B	C	D	E	F	G	H	
000	0	0	0	0					X
001	0	0	0	1					X
002	0	0	1	0					0
003	0	0	1	1					1
004	0	1	0	0					X
005	0	1	0	1					X
006	0	1	1	0					0
007	0	1	1	1					1
008	1	0	0	0					X
009	1	0	0	1					X
010	1	0	1	0					X
011	1	0	1	1					X
012	1	1	0	0					X
013	1	1	0	1					X
014	1	1	1	0					X
015	1	1	1	1					X

D

Рисунок 22. K1

Logic converter-XLC1

Out ☐

	A	B	C	D	E	F	G	H
000	0	0	0	0				
001	0	0	0	1				
002	0	0	1	0				
003	0	0	1	1				
004	0	1	0	0				
005	0	1	0	1				
006	0	1	1	0				
007	0	1	1	1				
008	1	0	0	0				
009	1	0	0	1				
010	1	0	1	0				
011	1	0	1	1				
012	1	1	0	0				
013	1	1	0	1				
014	1	1	1	0				
015	1	1	1	1				

Conversions

☐ $\rightarrow \overline{1 \ 0 \ 1}$
 $\overline{1 \ 0 \ 1} \rightarrow A/B$
 $\overline{1 \ 0 \ 1} \xrightarrow{\text{SIMP}} A/B$
 $A/B \rightarrow \overline{1 \ 0 \ 1}$
 $A/B \rightarrow \text{XOR}$
 $A/B \rightarrow \text{NAND}$

CD

Рисунок 23. J2

Logic converter-XLC1

Out ☐

	A	B	C	D	E	F	G	H
000	0	0	0	0				
001	0	0	0	1				
002	0	0	1	0				
003	0	0	1	1				
004	0	1	0	0				
005	0	1	0	1				
006	0	1	1	0				
007	0	1	1	1				
008	1	0	0	0				
009	1	0	0	1				
010	1	0	1	0				
011	1	0	1	1				
012	1	1	0	0				
013	1	1	0	1				
014	1	1	1	0				
015	1	1	1	1				

Conversions

☐ $\rightarrow \overline{1 \ 0 \ 1}$
 $\overline{1 \ 0 \ 1} \rightarrow A/B$
 $\overline{1 \ 0 \ 1} \xrightarrow{\text{SIMP}} A/B$
 $A/B \rightarrow \overline{1 \ 0 \ 1}$
 $A/B \rightarrow \text{XOR}$
 $A/B \rightarrow \text{NAND}$

CD

Рисунок 24. K2

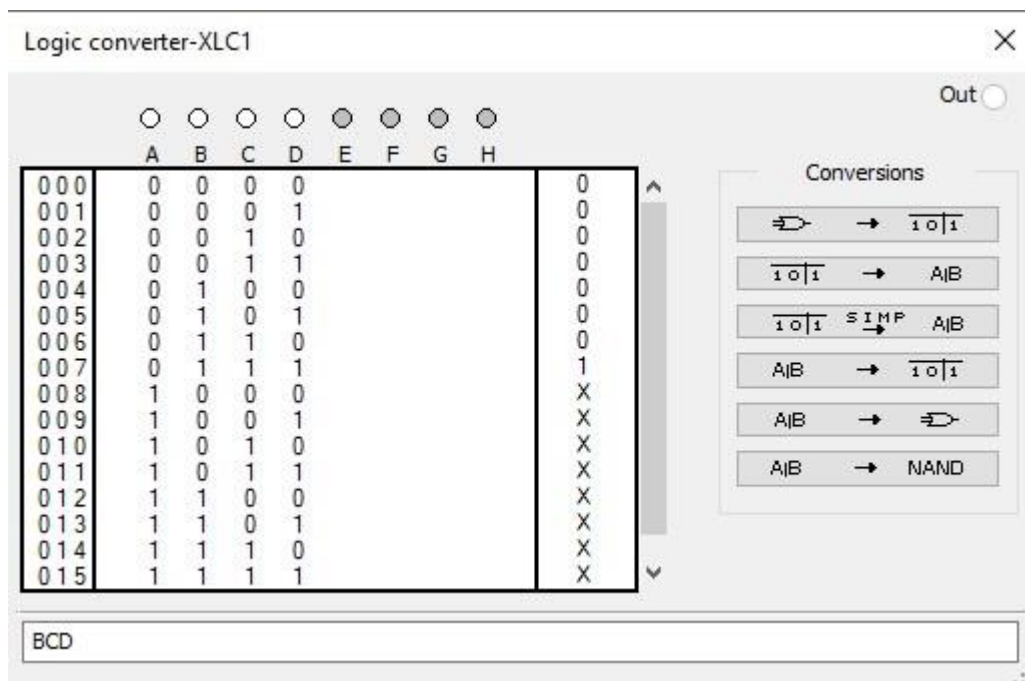


Рисунок 25. J3

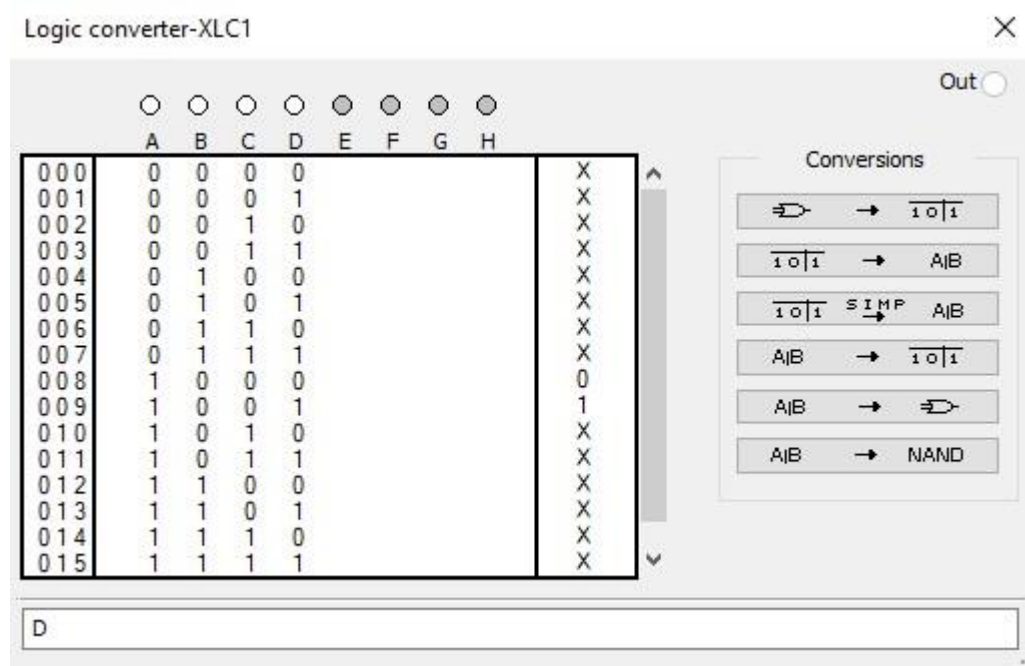


Рисунок 26. K3

	J	K
3	$Q_2 Q_1 Q_0$	Q_0
2	$Q_1 Q_0$	$Q_1 Q_0$
1	$Q_3' Q_0$	Q_0
0	1	1

Рисунок 27. Результат минимизации функций возбуждения

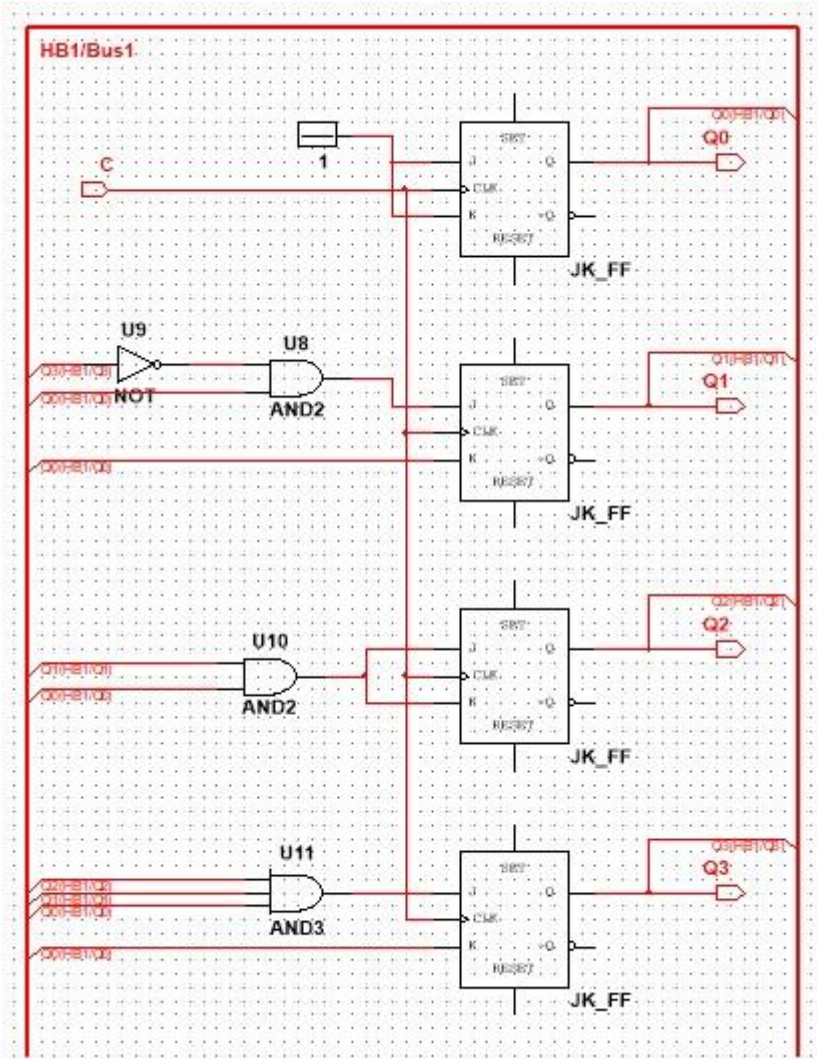


Рисунок 28. Схема десятичного счетчика на JK-триггерах

Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом на D-триггерах

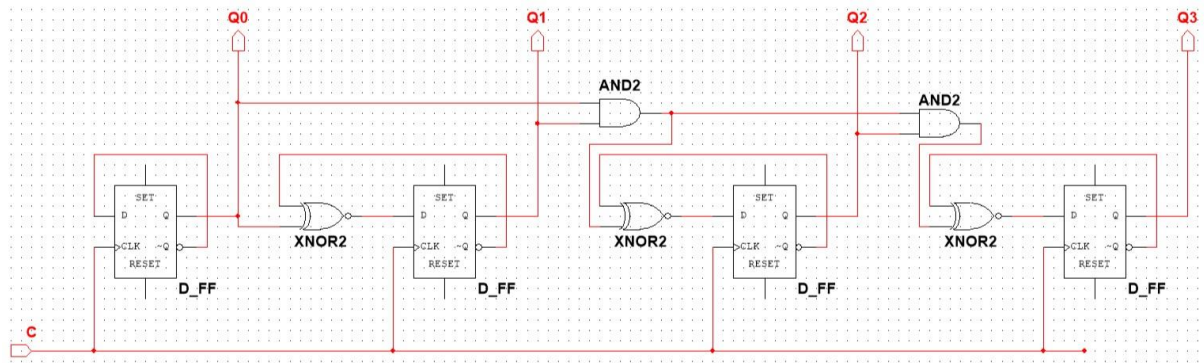


Рисунок 29. Схема четырехразрядного синхронного счетчика на D-триггерах

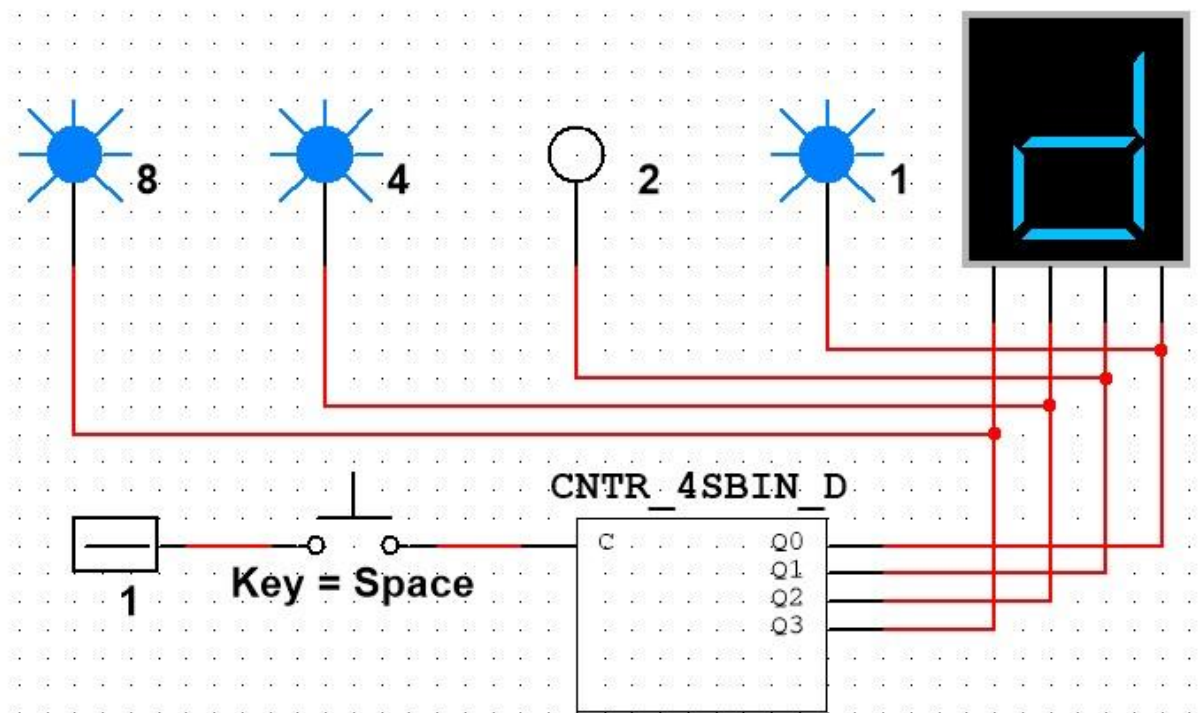


Рисунок 30. Подключение к выходам счетчика световых индикаторов

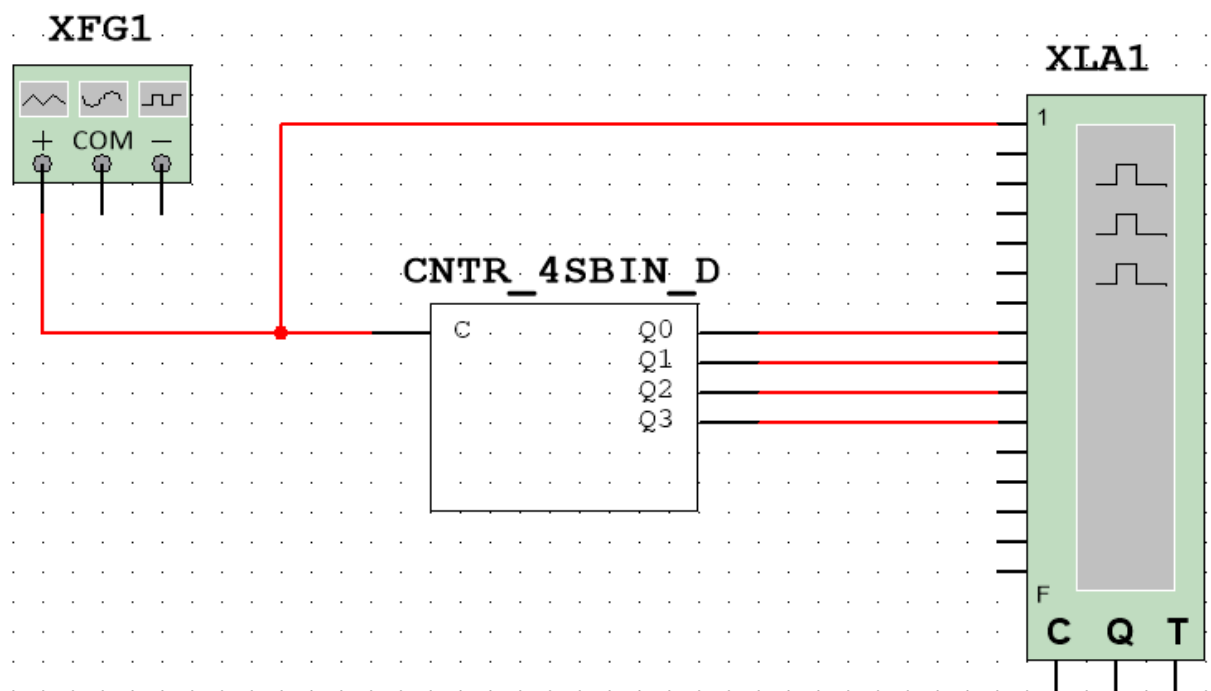


Рисунок 31. Подключение входов счетчика к “Function Generator”, а выхода к логическому анализатору (осциллографу)

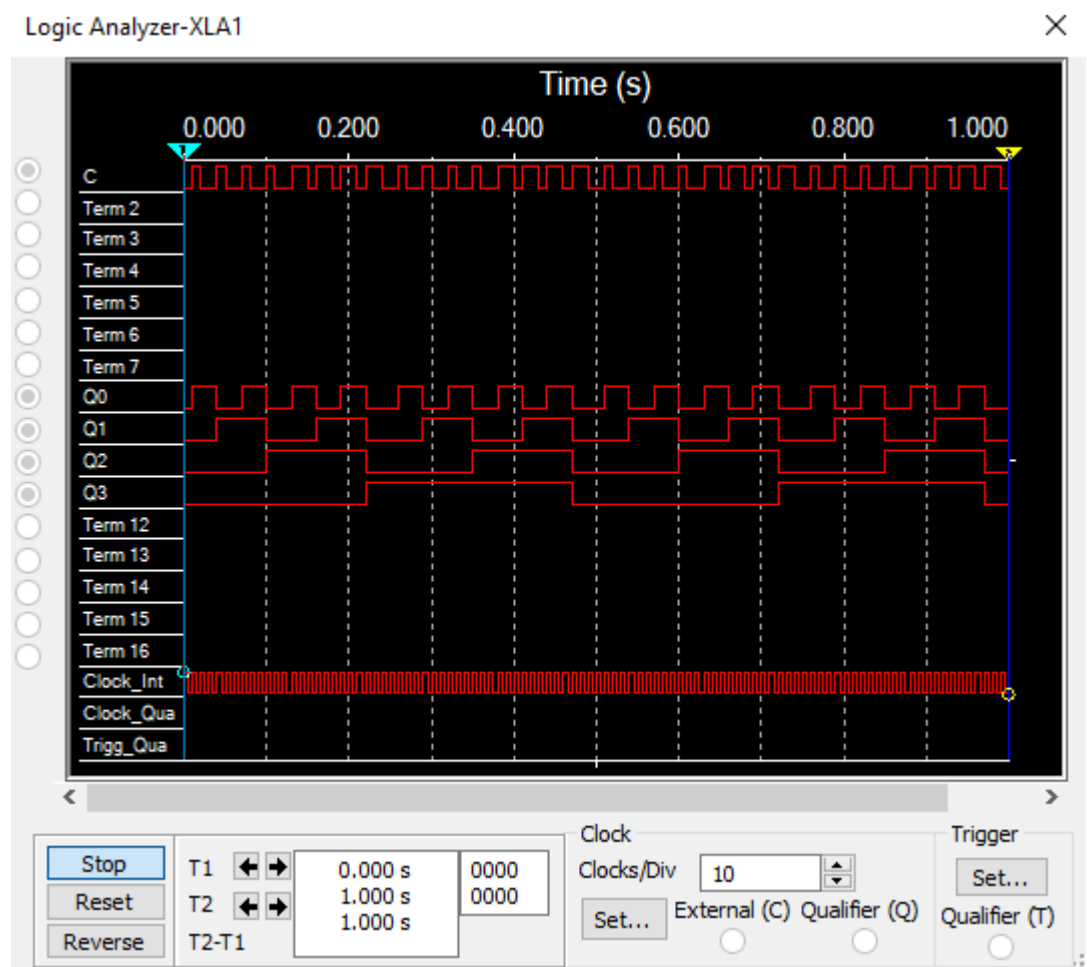


Рисунок 32. Временная диаграмма сигналов на входе и выходах четырехзначного счетчика

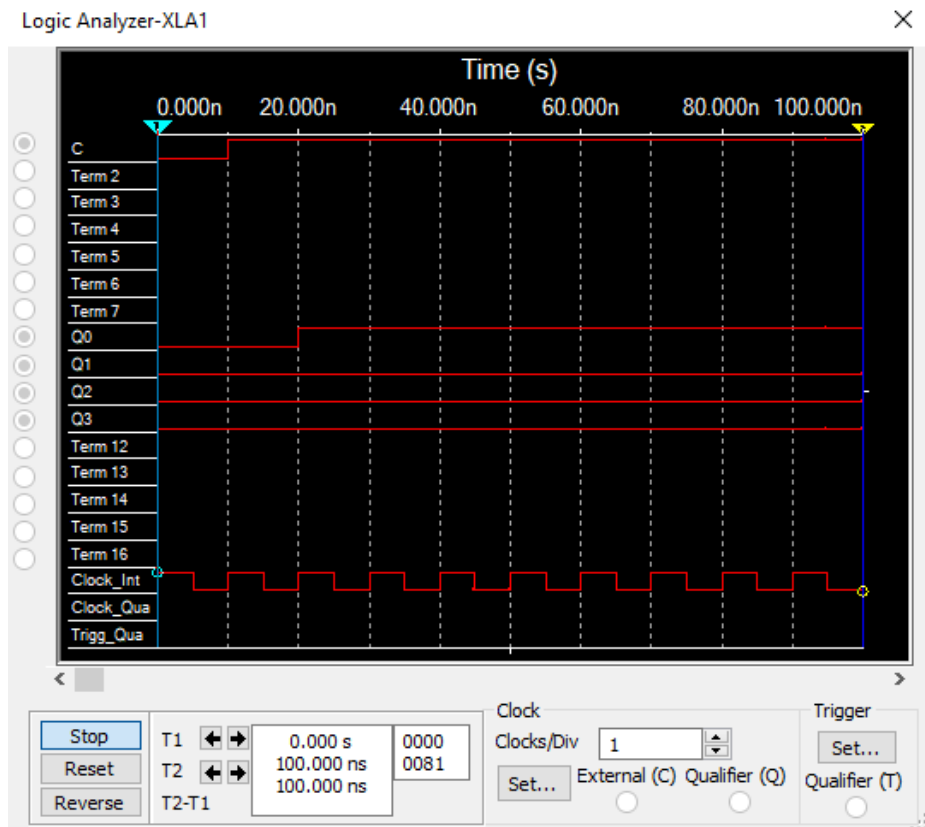


Рисунок 33

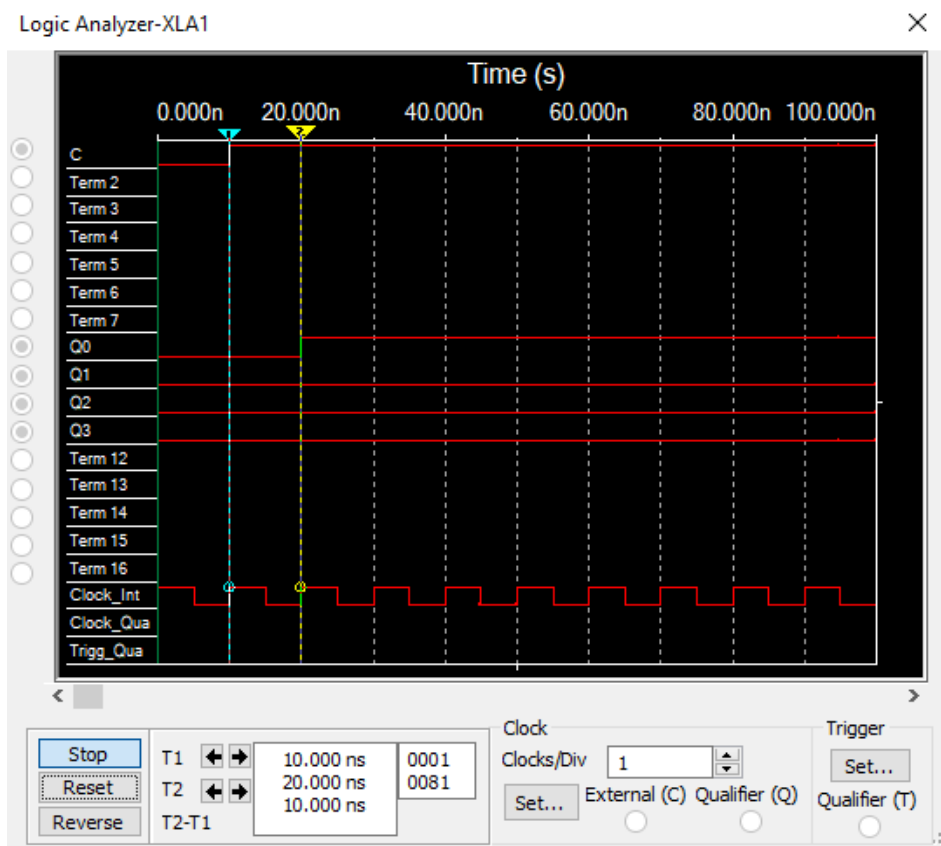


Рисунок 34

Рисунок 33-35. Измерение времени задержки распространения сигнала счетчика

Время задержки распространения сигнала счетчика составила **10 ns**.

Время, через которое завершатся все переходные процессы в счетчике, и он будет готов к следующему импульсу, составляет удвоенное время задержки, т.е. **20 ns**. Максимальная частота счета, таким образом, составляет $1 / (20 \text{ ns}) = 50 \text{ МГц}$.

Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом ИС K555IE (74LS160)

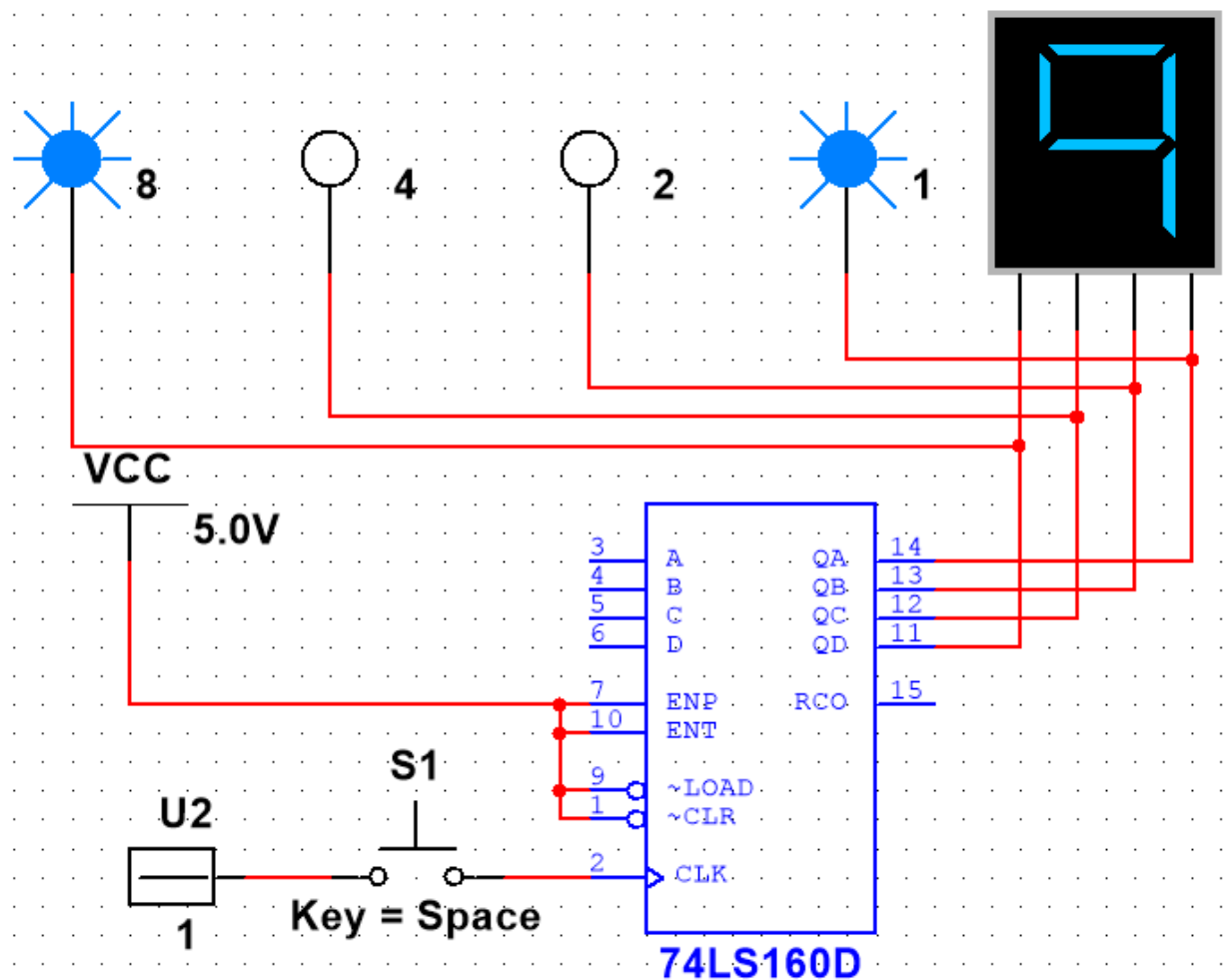


Рисунок 36. Подключение к выходам счетчика световых индикаторов

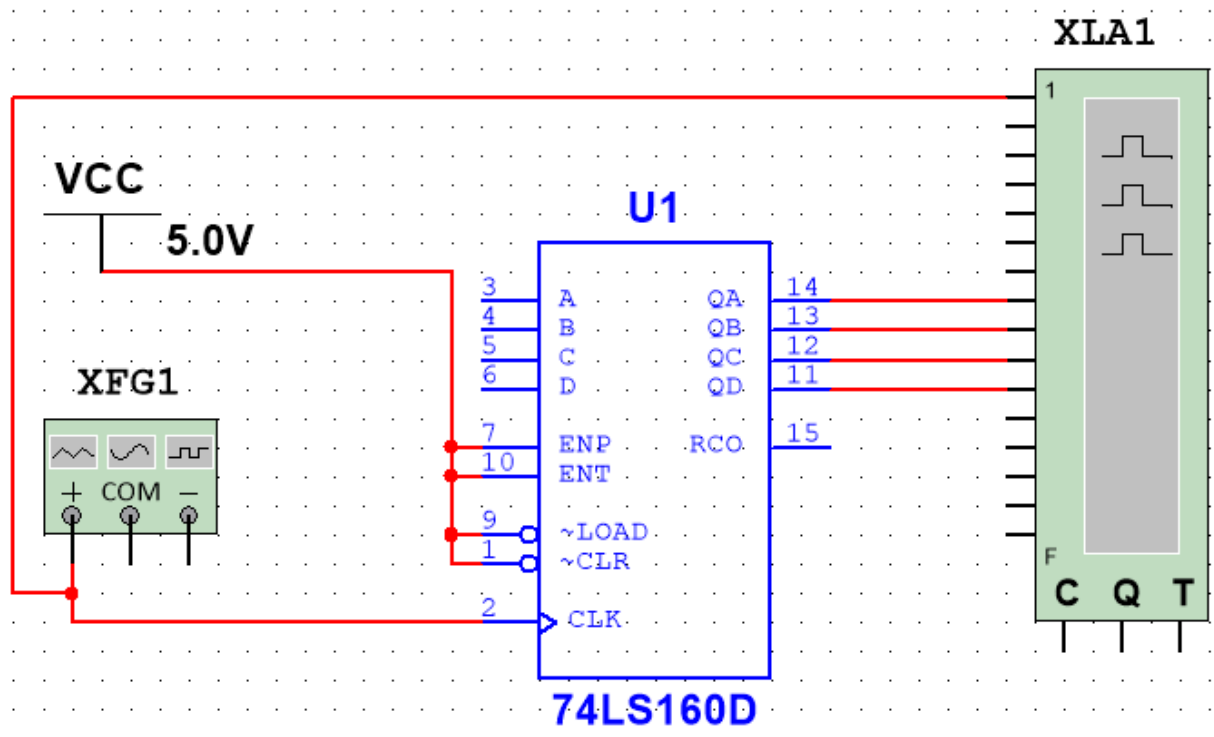


Рисунок 37. Подключение счетчика к “Function Generator”, а выхода к логическому анализатору (осциллографу)

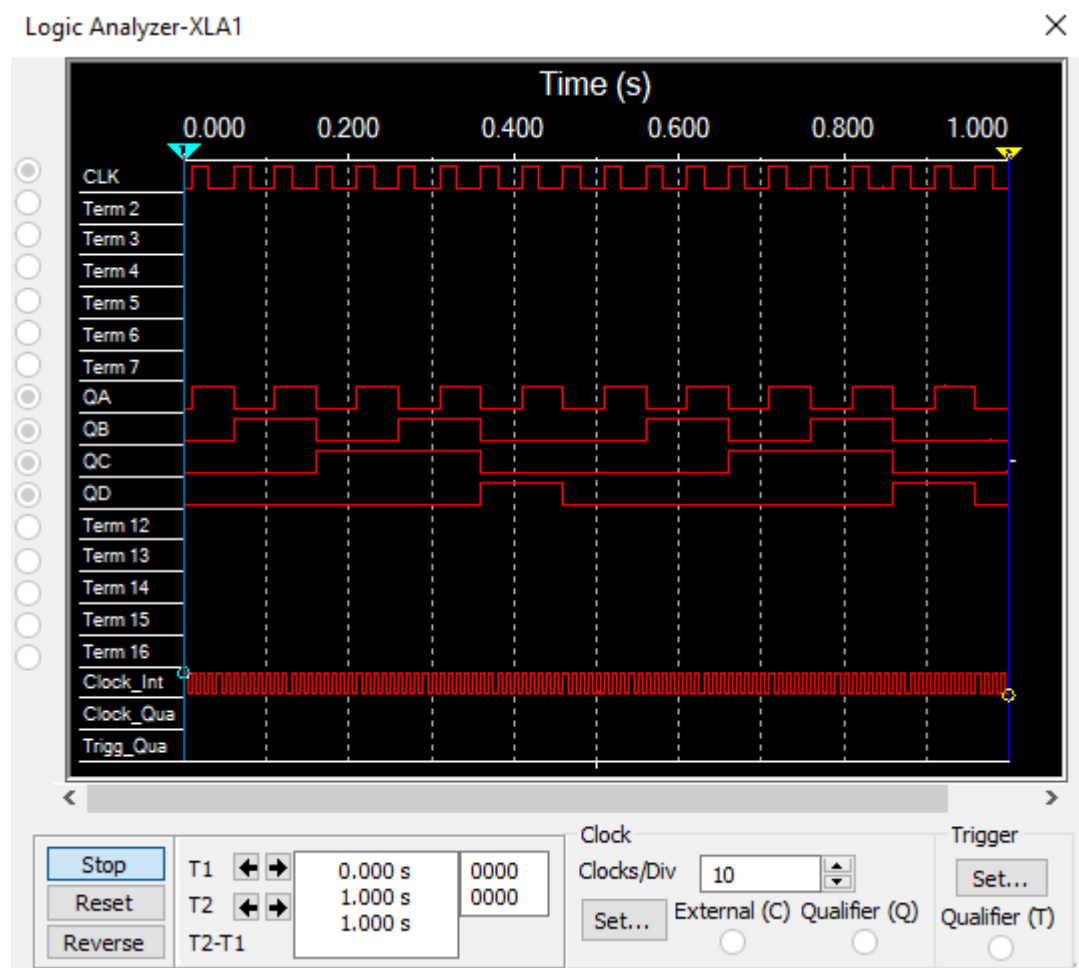


Рисунок 38. Временная диаграмма сигналов на входе и выходах счетчика 74LS160D

Исследование схем наращивания разрядности счетчиков ИЕ9 до четырех секций

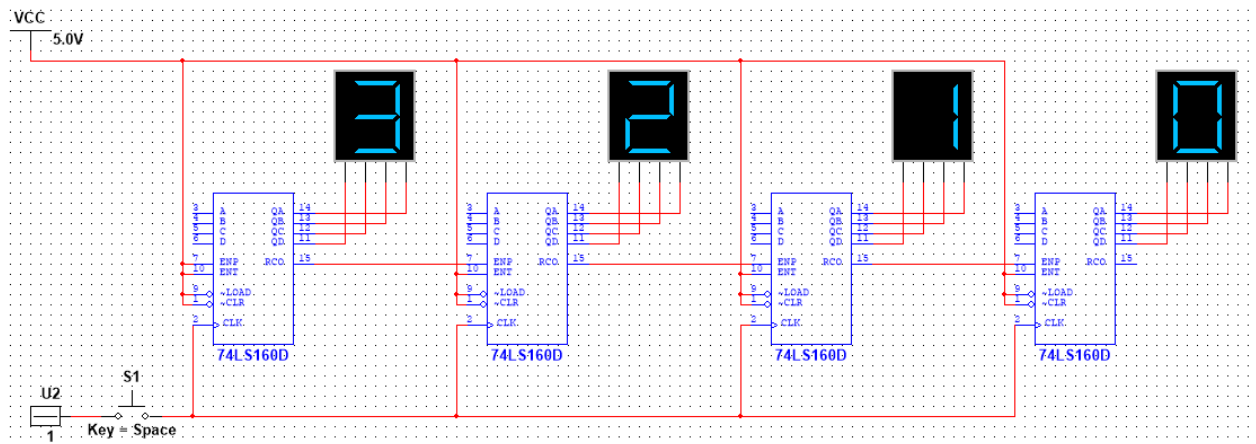


Рисунок 39. Схема четырехразрядного десятичного счетчика на основе 74LS160D

Logic Analyzer-XLA1

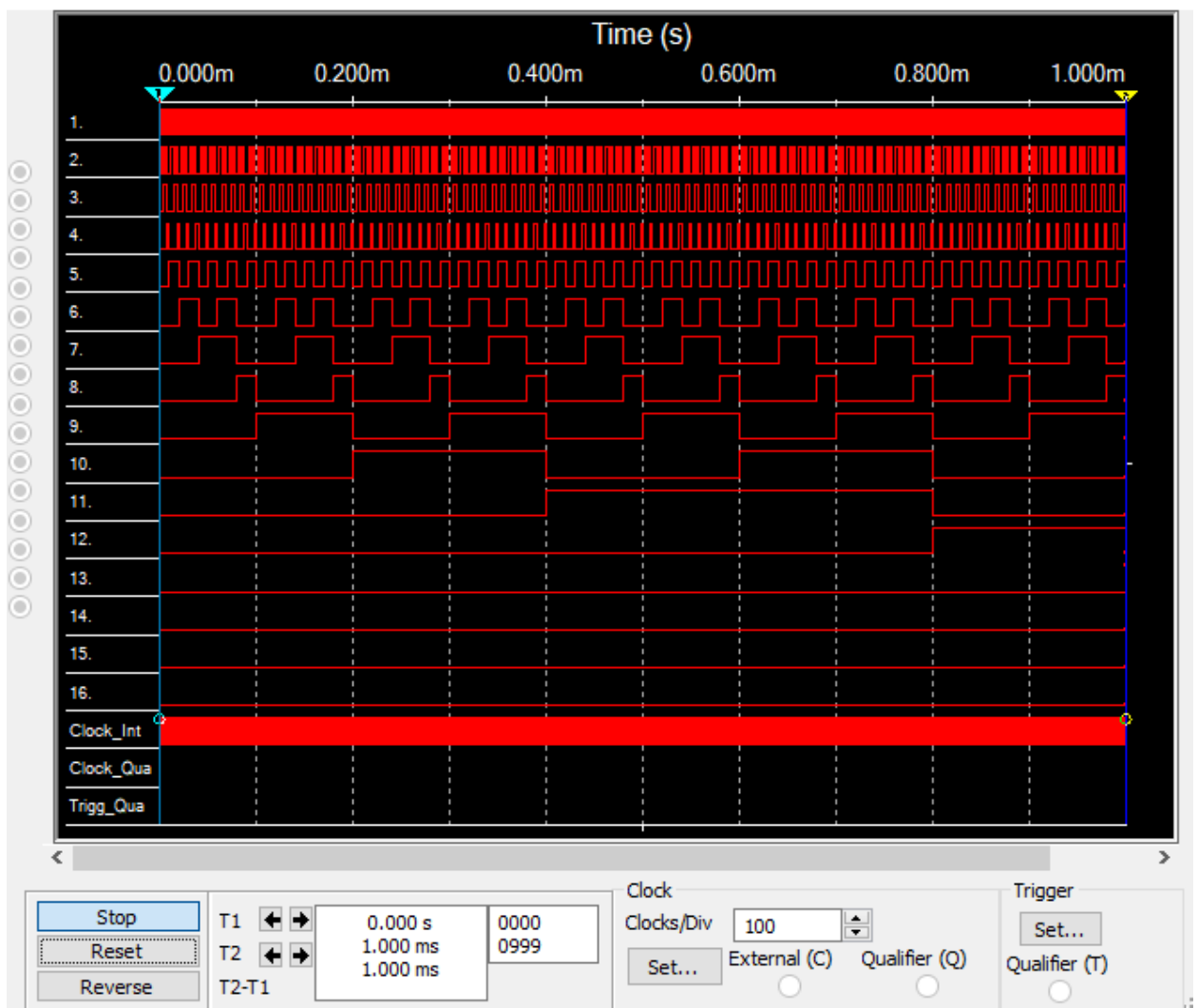


Рисунок 40. Временная диаграмма четырехразрядного десятичного счетчика на основе 74LS160D

Контрольные вопросы

1. Что называется счетчиком?

Счетчик – операционный узел ЭВМ, предназначенный для выполнения счета, кодирования в определенной системе счисления, хранения числа сигналов импульсного типа, поступающих на его счетный вход.

2. Что называется коэффициентом пересчета?

Коэффициент пересчета (модуль счета) – число входных сигналов, которое возвращает пересчетную схему в начальное состояние, в качестве которого может быть принято любое ее состояние.

3. Перечислить основные классификационные признаки счетчиков.

Счетчики классифицирует по следующим признакам:

- Значение модуля счета:
 - Двоичные
 - Двоично-кодированные (например, двоично-десятичные)
 - С одинарным кодированием (когда состояние представление местом расположения единственной единицы)
- Направление счета:
 - Суммирующие
 - Вычитающие
 - Реверсивные
- Способ организации межразрядных связей (способ переноса):
 - Последовательный
 - Сквозной
 - Параллельный
 - Групповой
- Порядок изменения состояний:
 - Естественный
 - Произвольный (пересчетные схемы)

- Способ управления переключением триггеров во время счета сигналов:
 - Асинхронные
 - Синхронные

4. Указать основные параметры счетчиков.

- Модуль счета
- Емкость счетчика
- Статические параметры ($U_{ВХ}^0$, $U_{ВХ}^1$, $U_{ВЫХ}^0$, $U_{ВЫХ}^1$, $I_{ВХ}^0$, $I_{ВХ}^1$, $K_{раз}$)
- Динамические параметры:
 - Максимальная частота счета
 - Времена задержек распространения трактов
 - Минимальные длительности импульсов счета, установки в 0, параллельной записи