

Министерство науки и высшего образования Российской Федерации Федеральное государственное бюджетное образовательное учреждение высшего образования

«Московский государственный технический университет имени Н.Э. Баумана (национальный исследовательский университет)»

(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ «<u>ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ»</u>
КАФЕДРА «<u>КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)»</u>
НАПРАВЛЕНИЕ ПОДГОТОВКИ «<u>09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ</u>»

Отчет

по лабораторной работе № 2

Название: Исследование дешифраторов

Дисциплина: Архитектура ЭВМ

Студент	<u>ИУ7-45Б</u>		М. А. Семенчук
	(Группа)	(Подпись, дата)	(И. О. Фамилия)
Преподав	атель		А. Ю. Попов
		(Подпись, дата)	(И. О. Фамилия)

Оглавление

Цель работы	3
Исследование линейного двухвходового дешифратора с инверсными выходами	3
Задание	3
Схема	4
Временная диаграмма	4
Таблица истинности	5
Исследование дешифраторов ИС К155ИД4 (74LS155)	5
Задание	5
Схема двухвходового	5
Временная диаграмма двухвходового	6
Схема трехвходового	6
Таблица истинности	7
Исследование дешифраторов ИС КР531ИД14 (74LS139)	7
Задание	7
Схема	8
Временная диаграмма	8
Исследовать работоспособность дешифраторов ИС 533ИД7 (74LS138)	9
Задание	9
Схема	9
Временная диаграмма	10
Контрольные вопросы	10

Цель работы

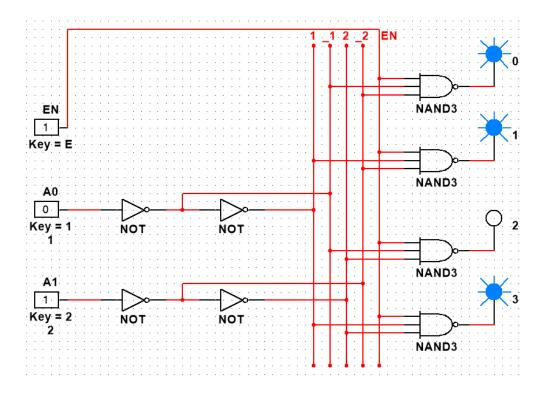
- Изучение принципов построения и методов синтеза дешифраторов;
- макетирование и экспериментальное исследование дешифраторов.

Исследование линейного двухвходового дешифратора с инверсными выходами

Задание

- а) собрать линейный стробируемый дешифратор на элементах 3И-НЕ; наборы входных адресных сигналов A_0 , A_1 задать с выходов Q_0 , Q_1 четырехразрядного счетчика; подключить световые индикаторы к выходам счетчика и дешифратора;
- б) подать на вход счетчика сигнал с выхода ключа (Switch) лог. 0 и 1 как генератора одиночных импульсов; изменяя состояние счетчика с помощью ключа, составить таблицу истинности нестробируемого дешифратора (т.е. при EN=1);
- в) подать на вход счетчика сигнала генератора и снять временные диаграммы сигналов дешифратора; временные диаграммы здесь и в дальнейшем наблюдать на логическом анализаторе;
- г) определить амплитуду помех, вызванных гонками, на выходах дешифратора;
- д) снять временные диаграммы сигналов стробируемого дешифратора; в качестве стробирующего сигнала использовать инверсный сигнал генератора, задержанный линией задержки логических элементов (повторителей и инверторов);
- е) опередить время задержки, необходимое для исключения помех на выходах дешифратора, вызванных гонками.

Схема



Временная диаграмма

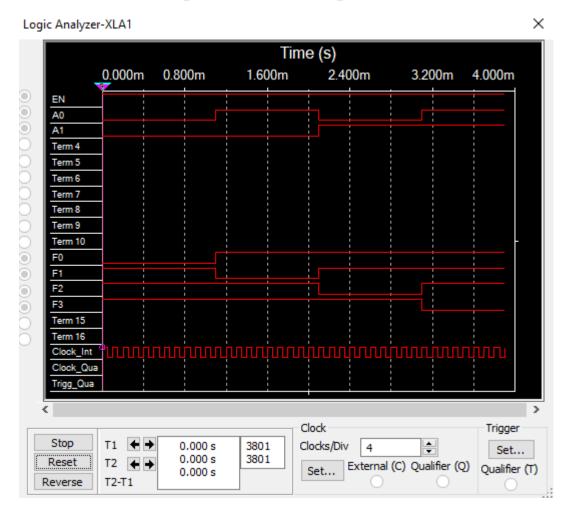


Таблица истинности

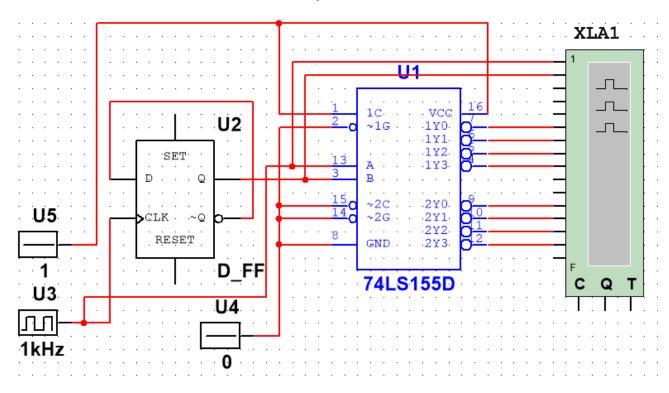
EN	$\mathbf{A_1}$	$\mathbf{A_0}$	$\mathbf{F_0}$	\mathbf{F}_1	\mathbf{F}_2	\mathbf{F}_3
0	*	*	1	1	1	1
1	0	0	0	1	1	1
1	0	1	1	0	1	1
1	1	0	1	1	0	1
1	1	1	1	1	1	0

Исследование дешифраторов ИС К155ИД4 (74LS155)

Задание

- а) снять временные диаграммы сигналов двухвходового дешифратора, подавая на его адресные входы 1 и 2 сигналы Q₀ и Q₁ выходов счетчика, а на стробирующие входы 3 и 4 – импульсы генератора, задержанные линией задержки;
- б) определить время задержки стробирующего сигнала, необходимое для исключения помех на выходах дешифратора;
- в) собрать схему трехвходового дешифратора на основе дешифратора K155 U Д4, задавая входные сигналы A_0 , A_1 , A_2 с выходов Q_0 , Q_1 , Q_2 счетчика; снять временные диаграммы сигналов дешифратора и составить по ней таблицу истинности.

Схема двухвходового



Временная диаграмма двухвходового

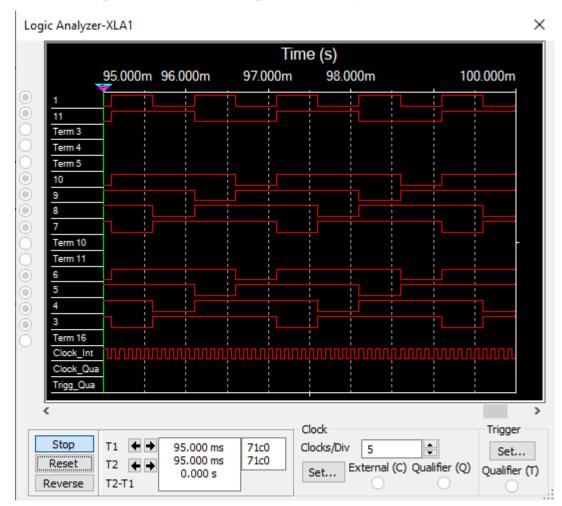
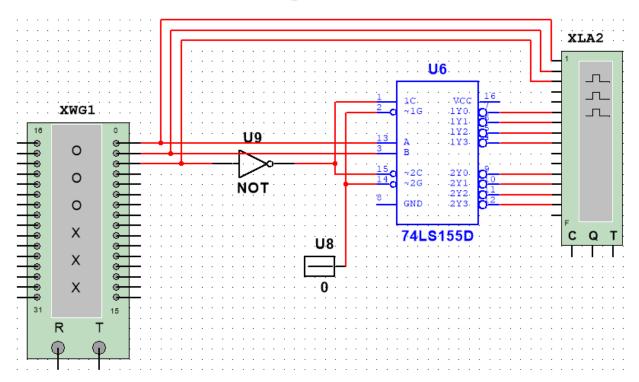


Схема трехвходового



Временная диаграмма трехвходового

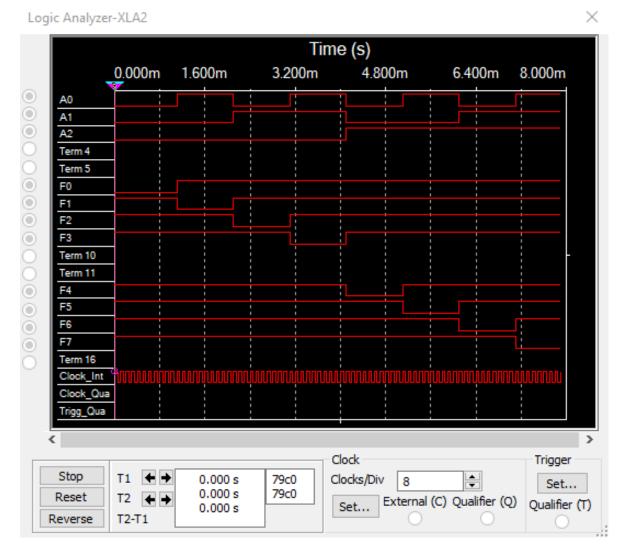


Таблица истинности

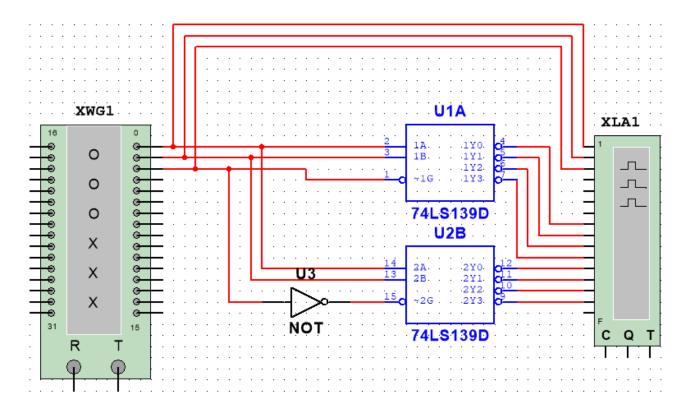
\mathbf{A}_2	$\mathbf{A_1}$	$\mathbf{A_0}$	$\mathbf{F_0}$	$\mathbf{F_1}$	$\mathbf{F_2}$	\mathbf{F}_3	$\mathbf{F_4}$	\mathbf{F}_5	$\mathbf{F_6}$	\mathbf{F}_7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

Исследование дешифраторов ИС КР531ИД14 (74LS139)

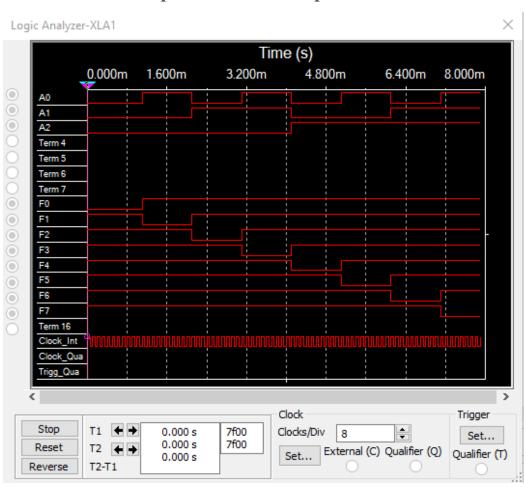
Задание

Задание аналогично предыдущему

Схема



Временная диаграмма

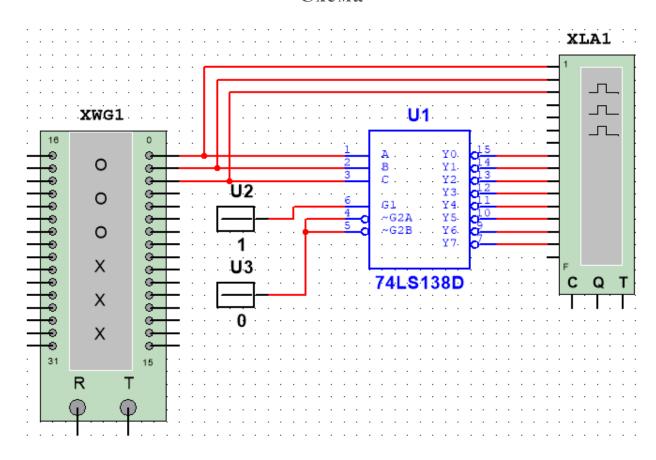


Исследовать работоспособность дешифраторов ИС 533ИД7 (74LS138)

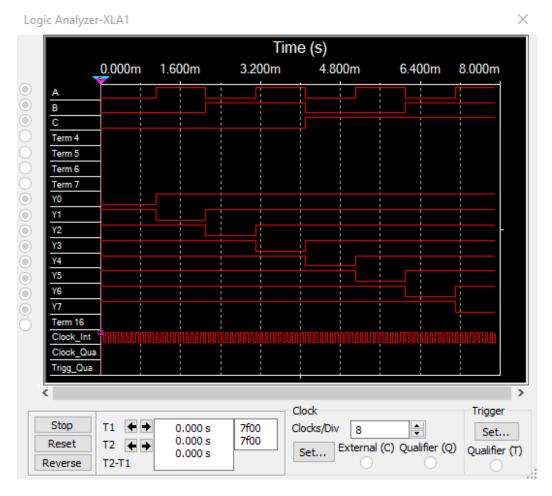
Задание

а) снять временные диаграммы сигналов нестробируемого дешифратора DC 3-8 ИС 533ИД7, подавая на его адресные входы 1, 2, 4 сигналы Q_0 , Q_1 , Q_2 с выходов счетчика, а на входы разрешения E_1 , E_2 , E_3 — сигналы лог. 1, 0, 0 соответственно; б) собрать схему дешифратора DC 5-32 согласно методике наращивания числа входов и снять временные диаграммы сигналов, подавая на его адресные входы сигналы Q_0 , Q_1 , Q_2 , Q_3 , Q_4 с выходов 5-разрядного счетчика, а на входы разрешения — импульсы генератора, задержанные линией задержки макета.

Схема



Временная диаграмма



Контрольные вопросы

- 1. **Дешифратор** комбинационный узел с n входами и N выходами, преобразующий каждый набор двоичных входных сигналов в активный сигнал на выходе, соответствующий этому набору.
- 2. Дешифратор с n входами, имеющий 2^n выходов, называется **полным**, при меньшем числе выходов **неполным**.