|  |  |
| --- | --- |
| **Gerb-BMSTU_01** | **Министерство науки и высшего образования Российской Федерации**  **Федеральное государственное бюджетное образовательное учреждение**  **высшего образования**  **«Московский государственный технический университет**  **имени Н.Э. Баумана**  **(национальный исследовательский университет)»**  **(МГТУ им. Н.Э. Баумана)** |

ФАКУЛЬТЕТ «ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ»

КАФЕДРА «КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)»

НАПРАВЛЕНИЕ ПОДГОТОВКИ «09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ»

**Отчет**

**по лабораторной работе № 4**

**Название: Исследование мультиплексоров**

**Дисциплина: Архитектура ЭВМ**

**Вариант: 17**

Студент ИУ7-45Б **\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_** М. А. Семенчук

(Группа) (Подпись, дата) (И. О. Фамилия)

Преподаватель **\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_** А. Ю. Попов

(Подпись, дата) (И. О. Фамилия)

2024 год

Оглавление

[Цель работы 3](#_Toc170077981)

[Исследование ИС ADG508 в качестве коммутатора MUX 8-1 цифровых сигналов 3](#_Toc170077982)

[Исследование ИС ADG508 в качестве коммутатора MUX 8-1 аналоговых сигналов 4](#_Toc170077983)

[Исследование ИС ADG508 как коммутатора MUX 8 – 1 цифровых сигналов в качестве формирователя ФАЛ 4-х переменных 9](#_Toc170077984)

[Построение схемы мультиплексора MUX 16 – 1 на основе простого мультиплексора MUX 8 – 1 и дешифратора DC 2 – 4 10](#_Toc170077985)

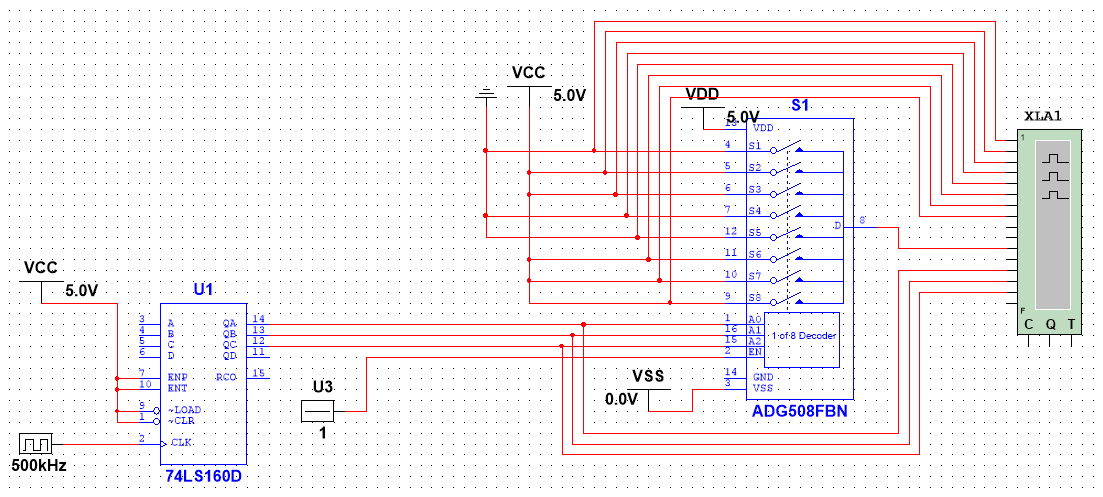
[Контрольные вопросы 12](#_Toc170077986)

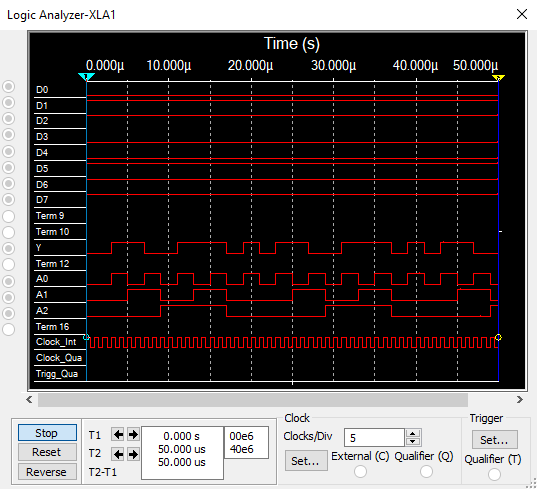
Цель работы

Изучение принципов построение, практического применения и экспериментального исследования мультиплексоров.

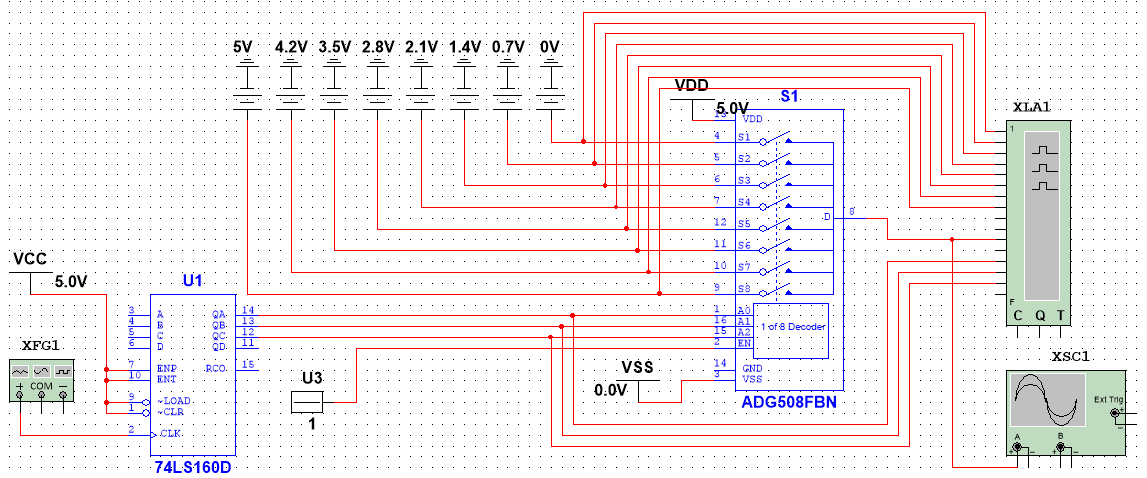
Исследование ИС ADG508 в качестве коммутатора MUX 8-1 цифровых сигналов

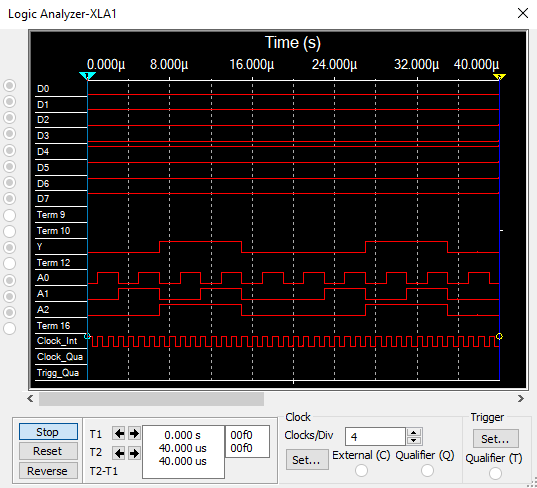
|  |  |
| --- | --- |
| № варианта | Входы D0, …, D7 |
| 17 | 01100111 |

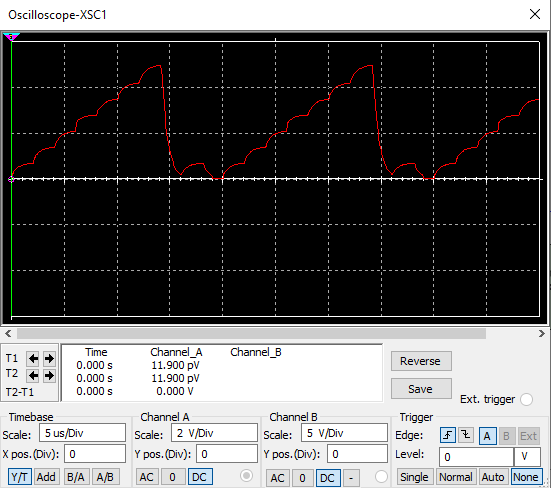


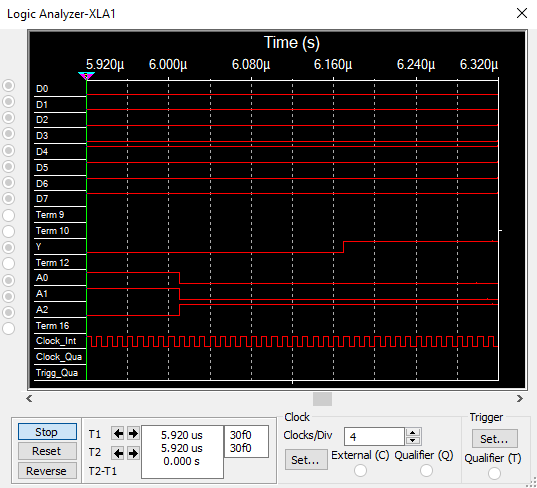


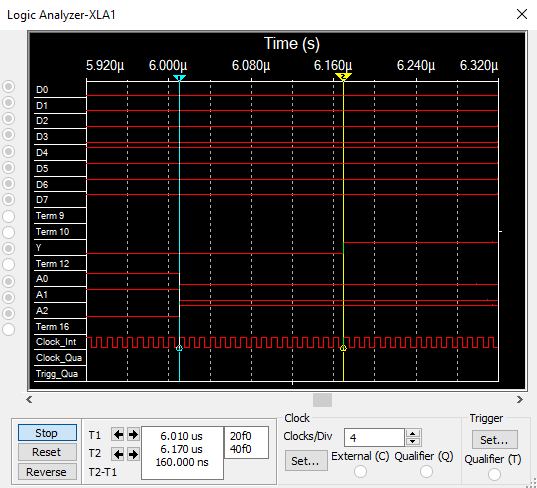
Исследование ИС ADG508 в качестве коммутатора MUX 8-1 аналоговых сигналов

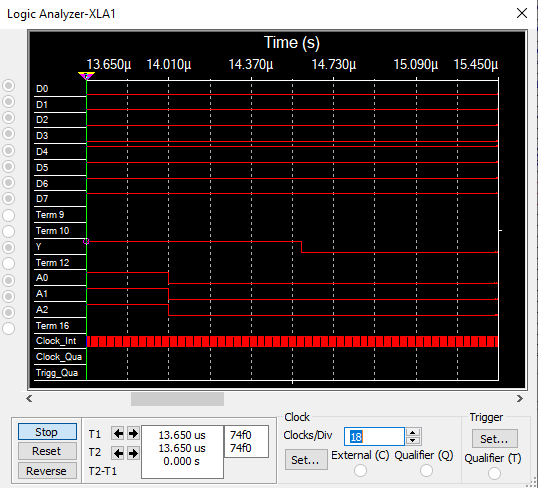


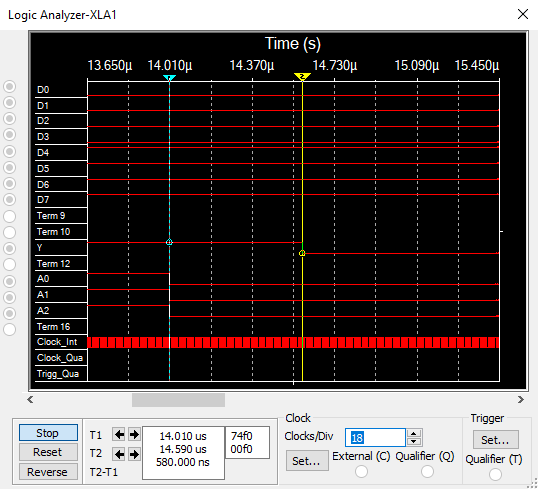








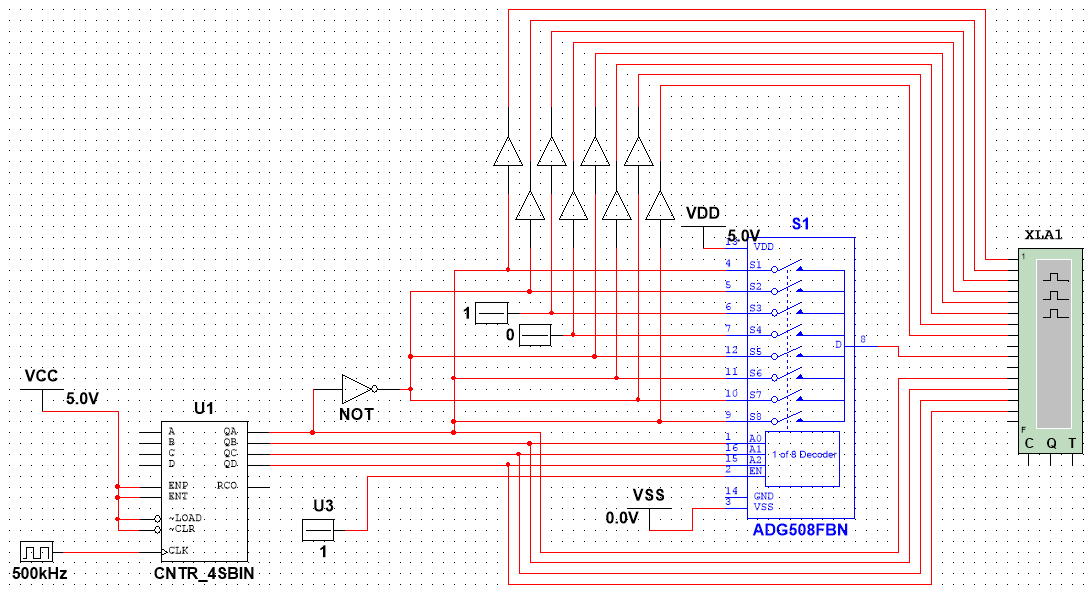


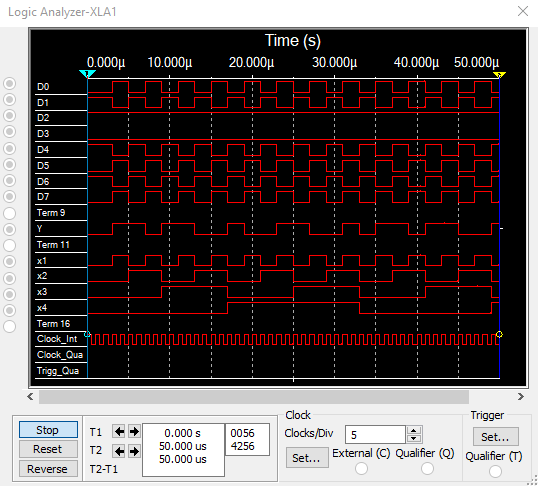


Исследование ИС ADG508 как коммутатора MUX 8 – 1 цифровых сигналов в качестве формирователя ФАЛ 4-х переменных

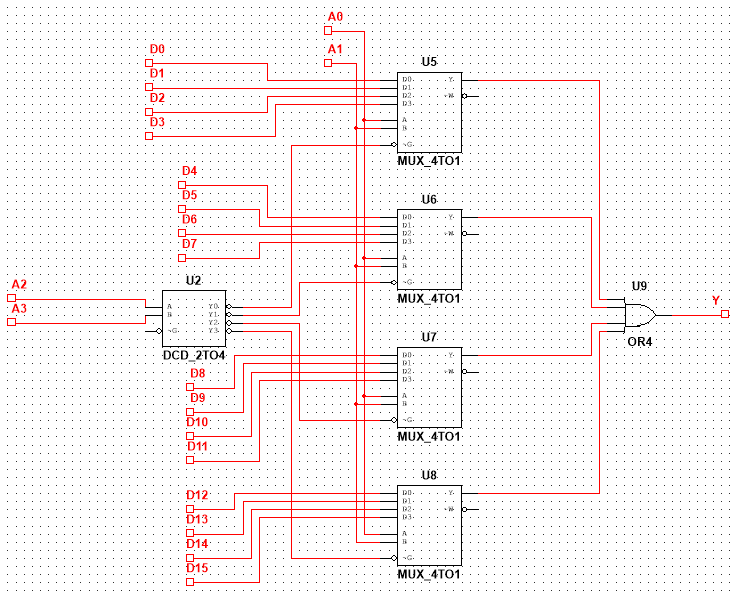
|  |  |
| --- | --- |
| № варианта | Логическая функция |
| 17 | 1, 2, 4, 5, 8, 11, 12, 15 |

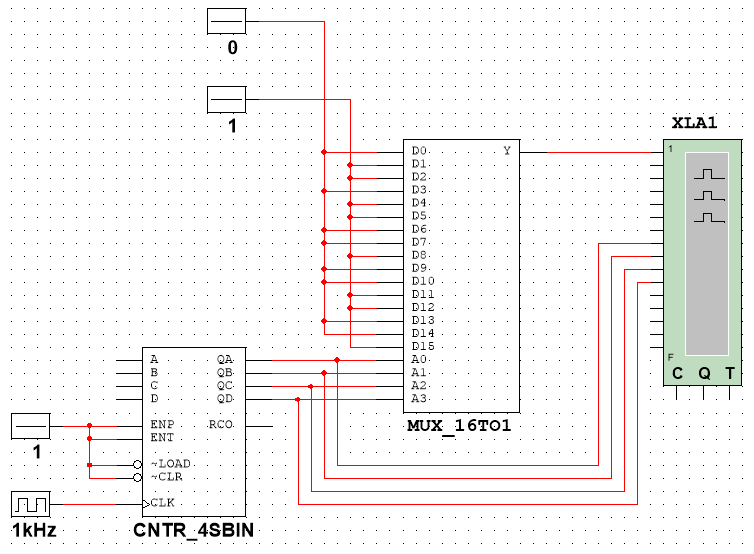
|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **№ набора** | **x4** | **x3** | **x2** | **x1** | **f** | **Примечание** |
| 0 | 0 | 0 | 0 | 0 | 0 | D0 = |
| 1 | 0 | 0 | 0 | 1 | 1 |
| 2 | 0 | 0 | 1 | 0 | 1 | D1 = |
| 3 | 0 | 0 | 1 | 1 | 0 |
| 4 | 0 | 1 | 0 | 0 | 1 | D2 = 1 |
| 5 | 0 | 1 | 0 | 1 | 1 |
| 6 | 0 | 1 | 1 | 0 | 0 | D3 = 0 |
| 7 | 0 | 1 | 1 | 1 | 0 |
| 8 | 1 | 0 | 0 | 0 | 1 | D4 = |
| 9 | 1 | 0 | 0 | 1 | 0 |
| 10 | 1 | 0 | 1 | 0 | 0 | D5 = |
| 11 | 1 | 0 | 1 | 1 | 1 |
| 12 | 1 | 1 | 0 | 0 | 1 | D6 = |
| 13 | 1 | 1 | 0 | 1 | 0 |
| 14 | 1 | 1 | 1 | 0 | 0 | D7 = |
| 15 | 1 | 1 | 1 | 1 | 1 |

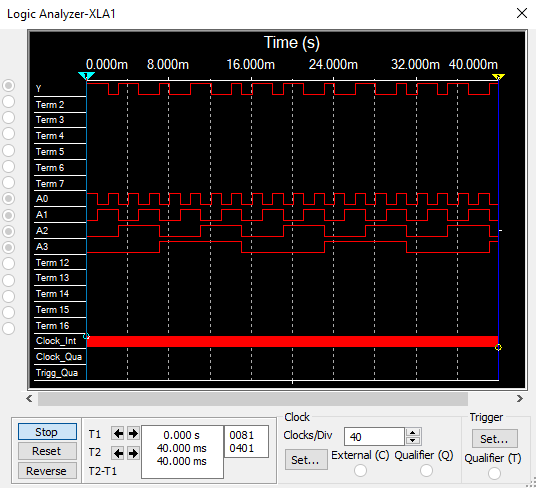




Построение схемы мультиплексора MUX 16 – 1 на основе простого мультиплексора MUX 8 – 1 и дешифратора DC 2 – 4







Контрольные вопросы

1. *Что такое мультиплексор?*

**Мультиплексор** – это функциональный узел, имеющий адресных входов и информационных входов и выполняющий коммутацию того информационного сигнала, адрес (т.е. номер) которого установлен на адресных входах.

1. *Какую логическую функцию выполняет мультиплексор?*

Мультиплексор реализует логическую функцию:

, где

– адресные входы и сигналы;

– информационные входы и сигналы;

– конституента единицы (конъюнкция всех переменных ), номер которого равен числу, образованному двоичным кодом сигналов на адресных входах;

– вход и сигнал разрешения (стробирования).

1. *Какого назначение и использование входа разрешения?*

Вход разрешения **EN** используется для:

* собственно, для разрешения работы мультиплексора;
* стробирования;
* наращивания числа информационных входов.

При EN=1 разрешается работа мультиплексора и выполнения им своей функции, при EN=0 работа мультиплексора запрещена и на его выходных устанавливаются неактивные уровни сигналов.

1. *Какие функции может выполнять мультиплексор?*

* Мультиплексоры широко применяются для построения:
* коммутаторов-селекторов;
* постоянных запоминающих устройств емкостью 2^n бит;
* комбинационных схем, реализующих функции алгебры логики;
* преобразователей кодов (например, параллельного кода в последовательный) и других узлов.