

آزمایش ۹ Shift Register

امیرحسام مرادی

سارا روحانی

برای پیاده سازی shift register ۴ بیتی به صورت رفتاری یک ورودی برای ریست در نظر می گیریم (clr) و تا وقتی که این ورودی ۱ باشد مقدار 0000 در خروجی نمایش داده می شود. برای گرفتن دیتا از ورودی input پایه load را قرار می دهیم که با ۱ شدن ورودی load و آمدن لبه کلاک مقدار input در یک سیگنال واسطه storage قرار می گیرد سپس برای برای شیفت دادن دیتای ورودی از یک پایه ۲ بیتی shift استفاده می کنیم.

اگر ورودی shift برابر 10 باشد با هر بار کلاک مقدار ذخیره شده در storage یک خانه به چپ شیفت پیدا می کند و هر بار در راست ترین بیت آن مقدار 0 نوشته می شود.

اگر ورودی shift برابر 01 باشد با هر بار آمدن کلاک مقدار ذخیره شده در storage یک خانه به راست شیفت پیدا می کند و در چپ ترین بیت آن مقدار 0 نوشته می شود.

در حالت های 00 و 11 نیز مقدار storage دست نخورده باقی می ماند.

و در نهایت بعد از تعیین تکلیف شدن سیگنال storage به وسیله ورودی کنترلی shift مقدار storage در خروجی نوشته می شود.