

امتحان میان ترم نیم‌سال دوم ۱۳۹۹-۱۴۰۰	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	معماری کامپیوتر مدرس: اسدی
--	---	-------------------------------

کل نمره: ۱۰۰
مدت امتحان: ۸۵ دقیقه

نام و نام خانوادگی:
شماره دانشجویی:

۱. مسیر داده زیر را در نظر بگیرید. توضیح دهید در صورت بروز هر کدام از مشکلات stuck-at-0 و stuck-at-1 برای سیگنال‌های زیر مسیر داده دچار چه مشکلاتی می‌شود؟

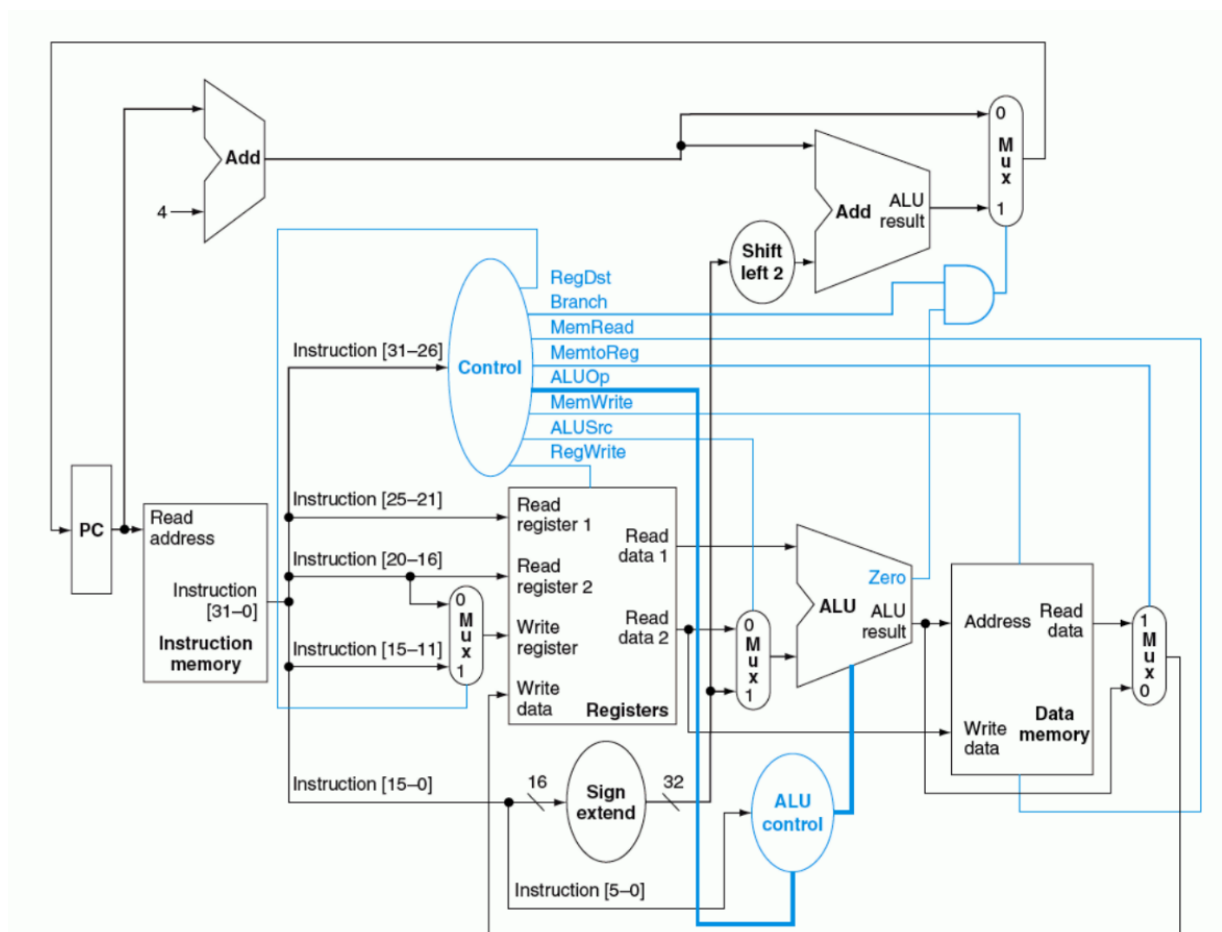
الف) RegWrite

ب) Branch

ج) MemRead

د) MemWrite

راهنمایی: خطای stuck-at-zero یعنی یک سیگنال به صفر و خطای stuck-at-one یعنی یک سیگنال به یک وصل شده باشد.



معمراری کامپیوتر مدرس: اسدی	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	امتحان میان ترم نیمسال دوم ۱۳۹۹-۱۴۰۰
--------------------------------	---	---

۲. در پردازنده‌ی Single Cycle فرض کنید هر یک از خطاهای stuck-at زیر به طور جداگانه در واحد کنترل پردازنده‌ی فوق رخ دهد. توضیح دهید که در هر حالت، کدام یک از دستورات کار نمی‌کند (beq, sw, lw, R-type) و چرا؟ توجه شود که مقدار ALUOp برای دستورات R-type, lw, sw و beq به ترتیب 10, 00, 01 و 01 است.

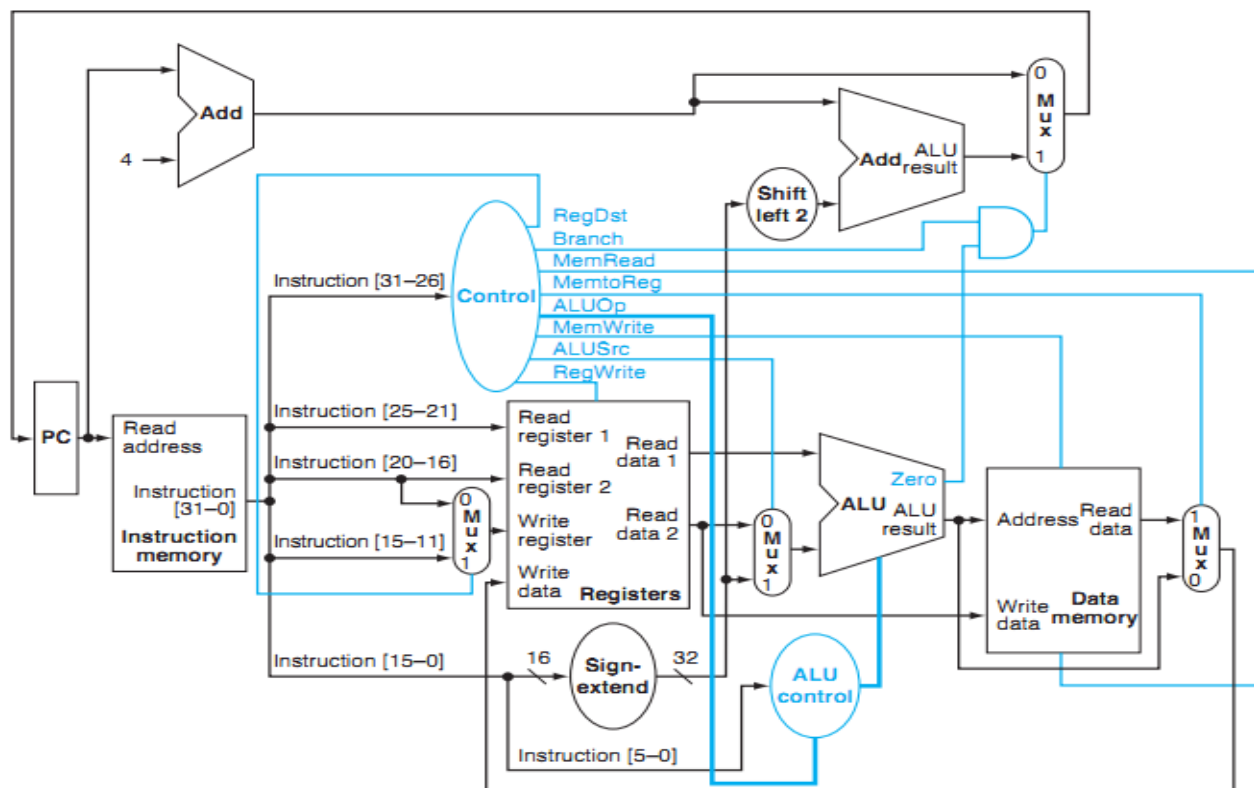
الف) $RegWrite = 1$

ب) $ALUOp1 = 0$ (بیت کم‌ارزش)

ج) $ALUOp0 = 0$ (بیت کم‌ارزش)

د) $MemRead = 1$

راهنمایی: خطای stuck-at-zero یعنی یک سیگنال به صفر و خطای stuck-at-one یعنی یک سیگنال به یک وصل شده باشد.



معمراری کامپیوتر مدرس: اسدی	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	امتحان میان ترم نیم سال دوم ۱۳۹۹-۱۴۰۰
--------------------------------	---	--

۳. پردازنده ی زیر را در نظر بگیرید.

Operation	Branch	StoreWord	LoadWord	ALU
Frequency	20%	15%	25%	40%
Clock Cycle	2	2	2	1

در این پردازنده دو دستور LW و Add را با هم ترکیب کرده و دستور Addm می سازیم. به مثال زیر توجه کنید:

از ترکیب دو دستور اول دستور سوم ایجاد می شود.

LW R1, 4(R3)

Add R2, R2, R1

Addm R2, R3

فرض کنید اضافه کردن این دستور باعث شود تعداد سیکل های لازم برای اجرای دستور Branch سه سیکل شود. اگر ۱۵٪ از

دستورات LoadWord را بتوان با دستور بالا جایگزین کرد آیا اعمال تغییر در این پردازنده مفید است یا خیر؟ توضیح دهید.

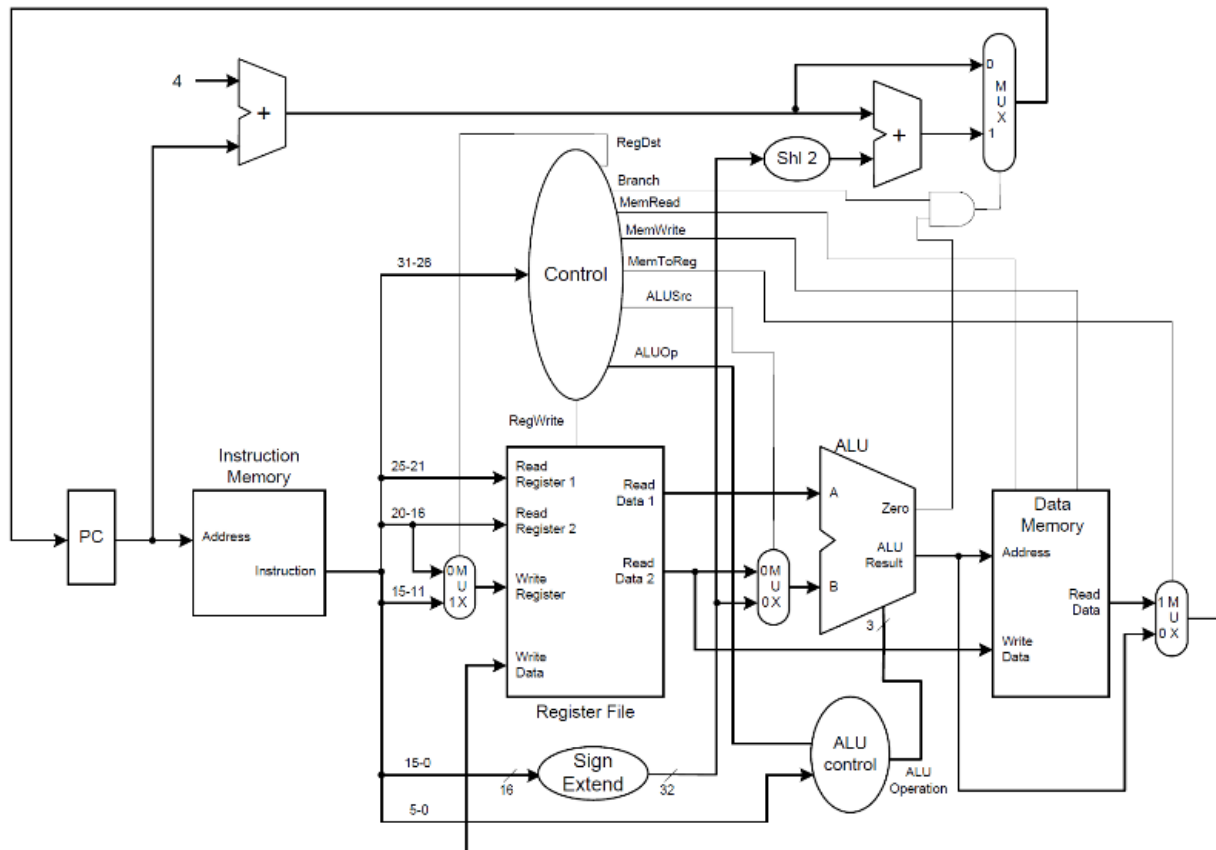
امتحان میان ترم نیم سال دوم ۱۳۹۹-۱۴۰۰	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	معماری کامپیوتر مدرس: اسدی
--	---	-------------------------------

۴. در یک سیستم ۸۲ درصد زمان اجرا صرف محاسبات و ۱۸ درصد صرف عملیات I/O می شود. CPI برای دستورات صحیح، ممیز شناور و سایر دستورات به ترتیب برابر ۱، ۵ و ۲ است. همچنین ۴۰ درصد دستورات محاسبات صحیح، ۳۰ درصد محاسبات ممیز شناور و ۳۰ درصد برای دیگر دستورات است. حال اگر CPI دستورات ممیز شناور از ۵ به ۳ تغییر کند، تسریع چه مقدار است؟

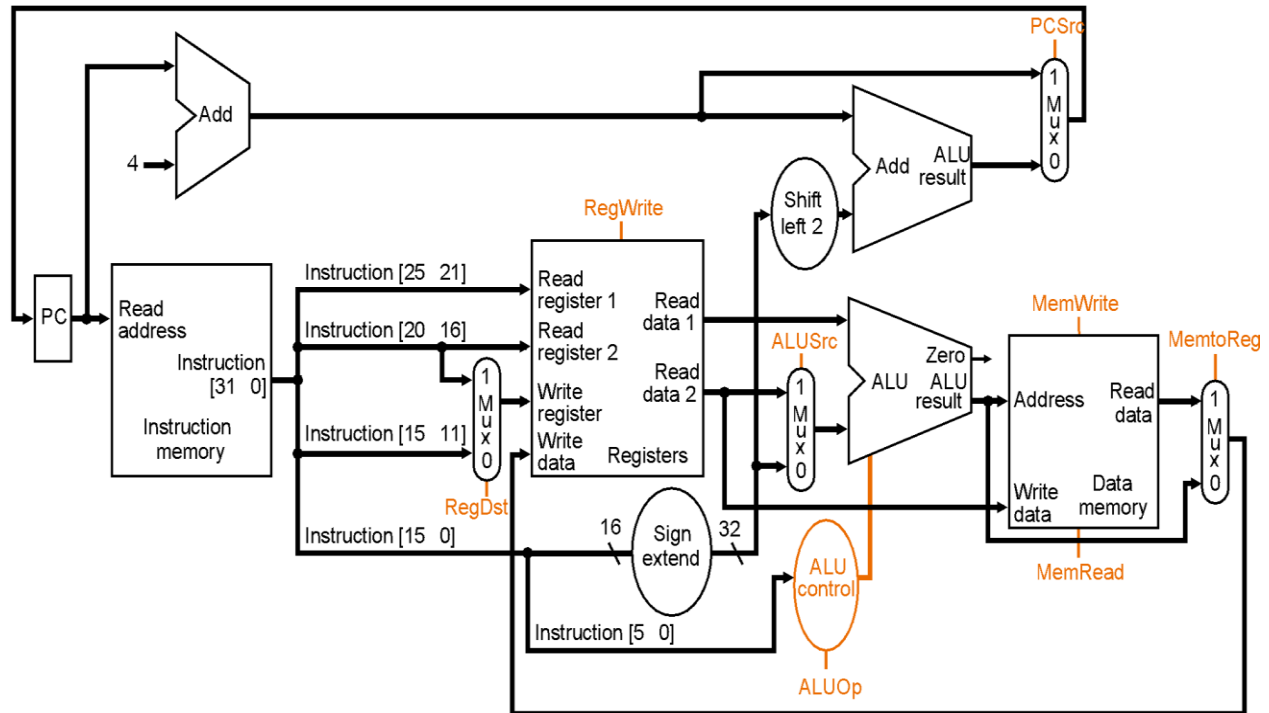
امتحان میان ترم نیمسال دوم ۱۳۹۹-۱۴۰۰	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	معماری کامپیوتر مدرس: اسدی
---	---	-------------------------------

۵. شکل زیر یک پردازنده تک مرحله‌ای را نشان می‌دهد. حداقل تغییرات لازم در مسیر داده و کنترل را اعمال کنید تا پردازنده توانایی اجرای دستور زیر را داشته باشد.

Skip-next \$i, \$j -> (if \$i = \$j skip next instruction)



۶. می‌خواهیم دستور i-type جدید $\$reg\ \$reg\ getpc$ را به پردازنده MIPS اضافه کنیم. این دستور مقدار ثبات PC را در ثبات $\$reg$ قرار می‌دهد. مسیر داده این دستور را تعیین کنید و مقدار سیگنال‌های کنترلی هنگام اجرای این دستور را مشخص کنید. (می‌توانید سیگنال‌های کنترلی جدید نیز اضافه کنید).



معمراری کامپیوتر مدرس: اسدی	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	امتحان میان ترم نیمسال دوم ۱۳۹۹-۱۴۰۰
--------------------------------	---	---

۸. یک بنچمارک (Benchmark) از سه برنامه A, B, C تشکیل شده است. جدول زیر نشان دهنده درصد هر دستور در هر برنامه است.

	A	B	C
r-type	0.12	0.4	0.33
i-type	0.35	0.43	0.22
branch	0.08	0.04	0.2
lw, sw	0.45	0.13	0.25

CPI مربوط به هر دستور در ۳ پردازنده مختلف در جدول زیر داده شده است.

	CPU1	CPU2	CPU3
r-type	4	3	5
i-type	4	5	5
branch	2	3	1
lw, sw	5	4	3

این بنچمارک به پردازنده‌ای که بتواند این سه برنامه را به طور میانگین در سریع‌ترین زمان اجرا کند، نمره‌ی ۱۰۰ و به بقیه‌ی پردازنده‌ها با توجه به عملکردشان نسبت به سریع‌ترین نمره می‌دهد. نمره‌ی سه پردازنده را بدست آورید.

امتحان میان ترم نیم سال دوم ۱۳۹۹-۱۴۰۰	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	معماری کامپیوتر مدرس: اسدی
--	---	-------------------------------

۹. در یک ضرب کننده Shift and Add با ورودی های ۳۲ بیتی و خروجی ۶۴ بیتی، برای انجام عملیات جمع از Carry Select Adder با $k = 16$ استفاده شده است. با داشتن مقادیر زیر، حداکثر فرکانس کاری این ضرب کننده را محاسبه کنید.

$$D_{FA} = 4, D_{MUX} = 5, D_{Control} = 10, D_{Shift\ Right} = 0$$

امتحان میان ترم نیمسال دوم ۱۳۹۹-۱۴۰۰	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	معماری کامپیوتر مدرس: اسدی
---	---	-------------------------------

۱۰. در یک جمع کننده ۱۶ بیتی Carry Select Adder به ازای کدام k حاصل ضرب تاخیر در هزینه مدار کمینه می شود؟ تاخیر و هزینه اجزای مدار بصورت زیر می باشد.

$$D_{FA} = 5, C_{FA} = 4, D_{MUX} = 10, C_{MUX} = 8$$

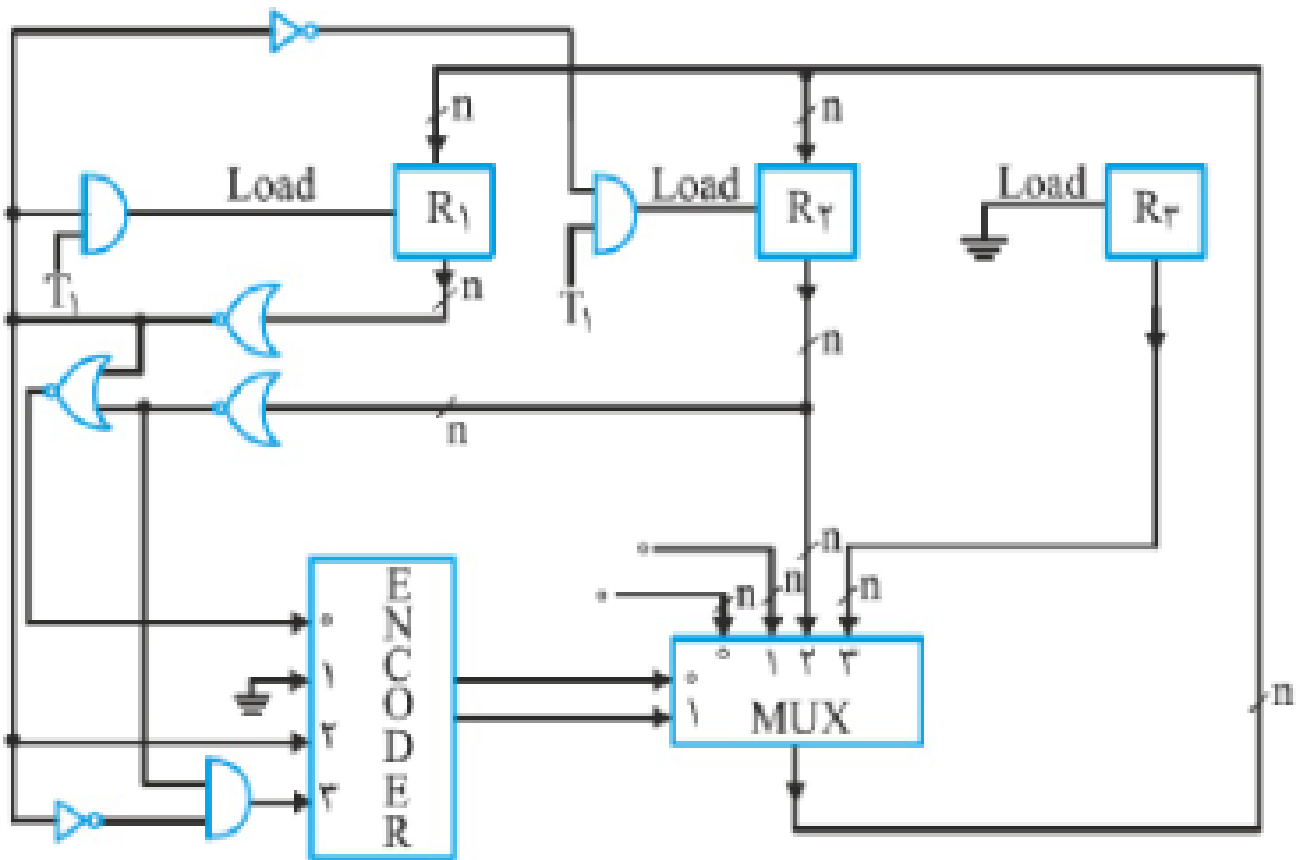
معماری کامپیوتر مدرس: اسدی	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	امتحان میان ترم نیم سال دوم ۱۳۹۹-۱۴۰۰
-------------------------------	---	--

۱۱. فرض کنید پنج ثبات ۸ بیتی R_0, R_1, R_2, R_3, R_4 داریم. قرار است به کمک سیگنال‌های کنترلی T_0, T_1, T_2, T_3 ، مقادیر ثباتهای R_0, R_1, R_2, R_3 به درون ثبات R_4 مطابق RTL زیر ریخته شوند.

- $T_0: R_5 \leftarrow R_0$
- $T_1: R_5 \leftarrow R_1$
- $T_2: R_5 \leftarrow R_2$
- $T_3: R_5 \leftarrow R_3$

می‌دانیم در هر زمان، تنها یکی از سیگنال‌های کنترلی فعال خواهد بود. به کمک یک مالتی‌پلکسر و گیت‌های پایه این مدار را طراحی کنید. ثبات‌ها دارای سیگنال Load هستند که در صورت ۱ بودن امکان بارگزاری (Load) سنکرون را فراهم می‌کند.

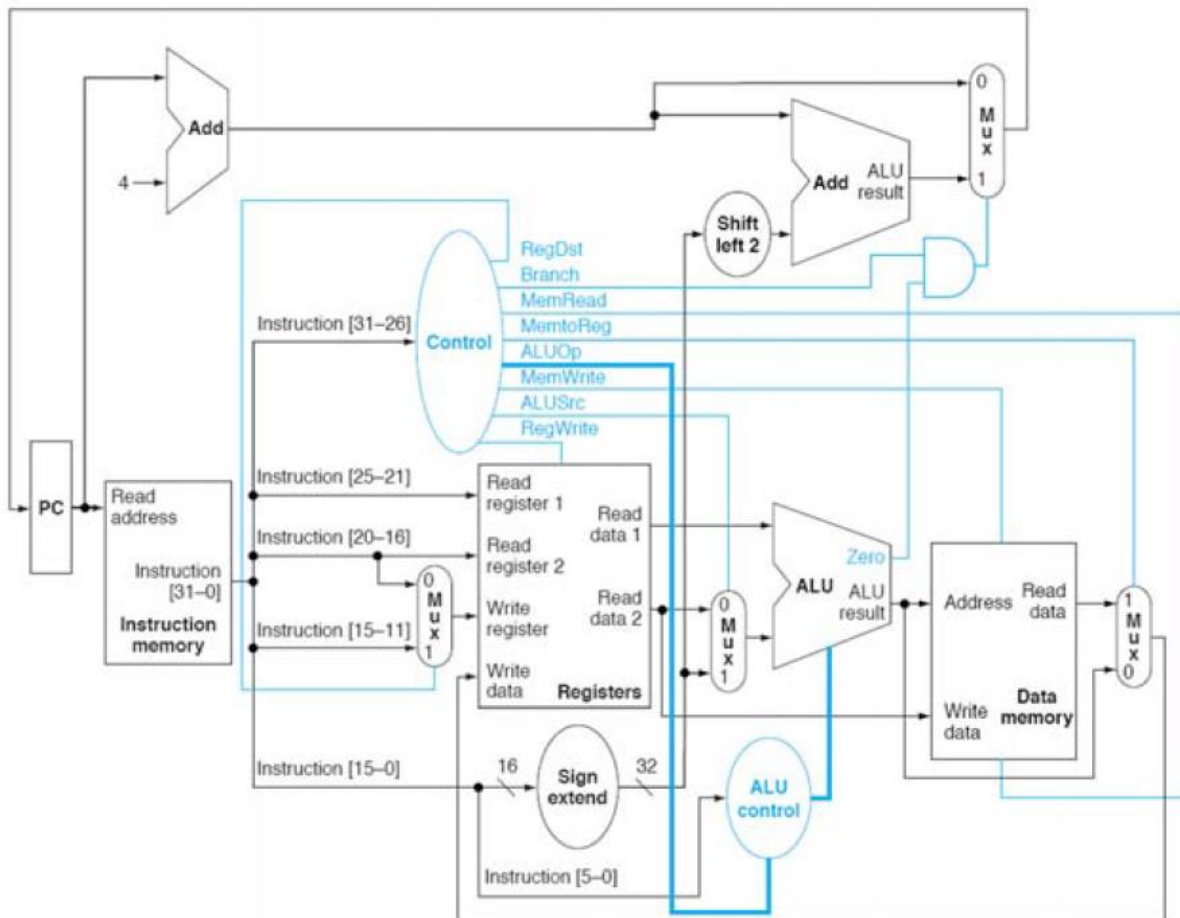
۱۲. کد RTL مدار زیر را بنویسید.



۱۳. معماری زیر را در نظر بگیرید و به سوالات زیر پاسخ دهید:

- ا) برای اضافه کردن دستور "j" چه سخت افزاری و خطوط کنترلی باید به معماری اضافه گردد.
- ب) خطوط مسير داده مربوط به دستور add کدامند و مقادير هر يك از خطوط كنترل چیست؟

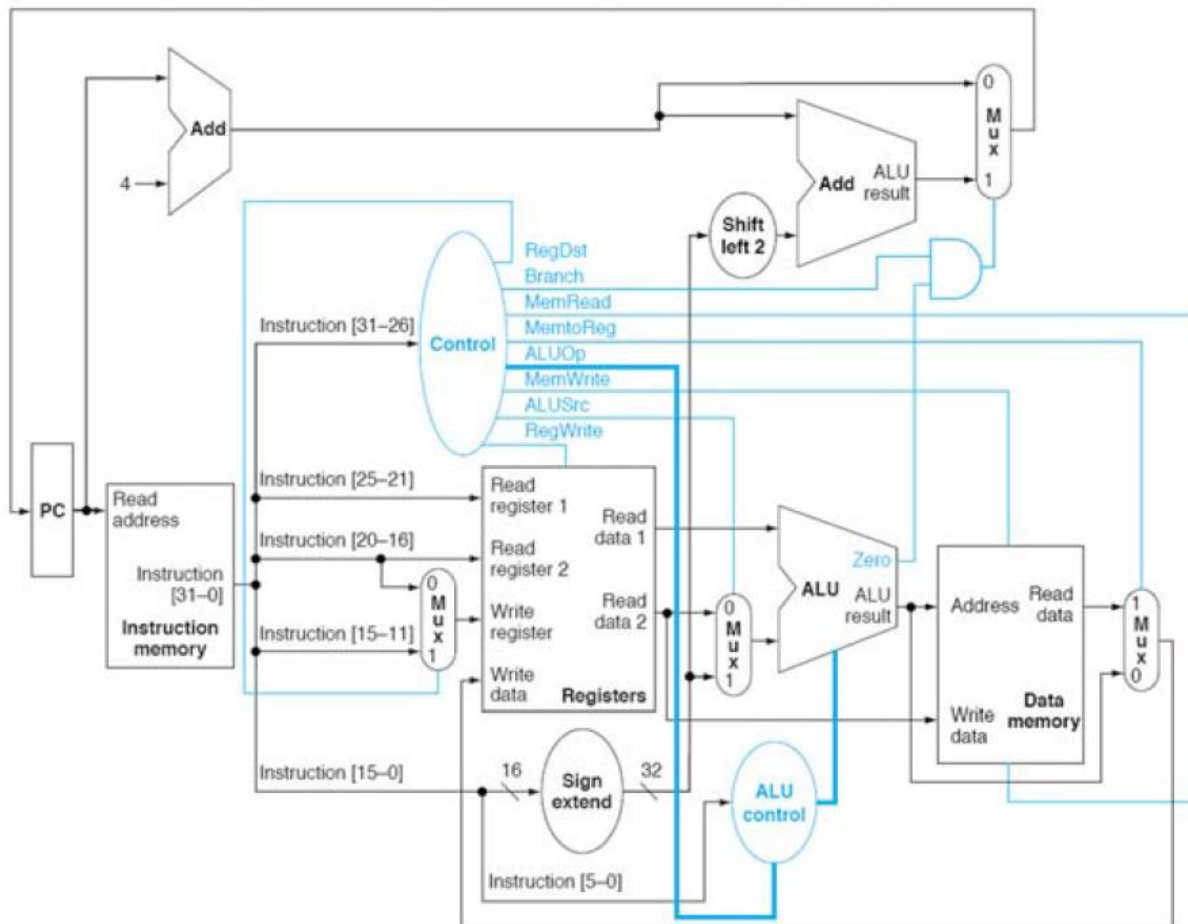
add \$rd, \$rs, \$rt



۱۴. معماری زیر را در نظر بگیرید و به سوالات زیر پاسخ دهید:

- ا) برای اضافه کردن دستور "j" چه سخت‌افزاری و خطوط کنترلی باید به معماری اضافه گردد.
- ب) خطوط مسیر داده مربوط به دستور beq کدامند و مقادیر هر یک از خطوط کنترل چیست؟

beq \$rs, \$rt, imm



معماري کامپیوتر مدرس: اسدي	دانشگاه صنعتي شريف دانشکده مهندسي کامپیوتر	امتحان ميان ترم نيم سال دوم ۱۳۹۹-۱۴۰۰
-------------------------------	---	--

۱۵. سه پردازنده P1, P2, P3 را در نظر بگيريد. وضعيت نرخ کلاک و CPI آن ها به صورت زير است:

Processor	Clock Rate	CPI
P1	3 GHz	1.5
P2	2.5 GHz	1.0
P3	4.0 GHz	2.2

الف) کدام يک از لحاظ تعداد دستور در ثانيه، کارايي بهتري دارد؟

ب) اگر هر کدام يک برنامه را در ۱۰ ثانيه اجرا کنند، تعداد کلاک سايکل ها و تعداد دستورات اجرا شده را بياييد.

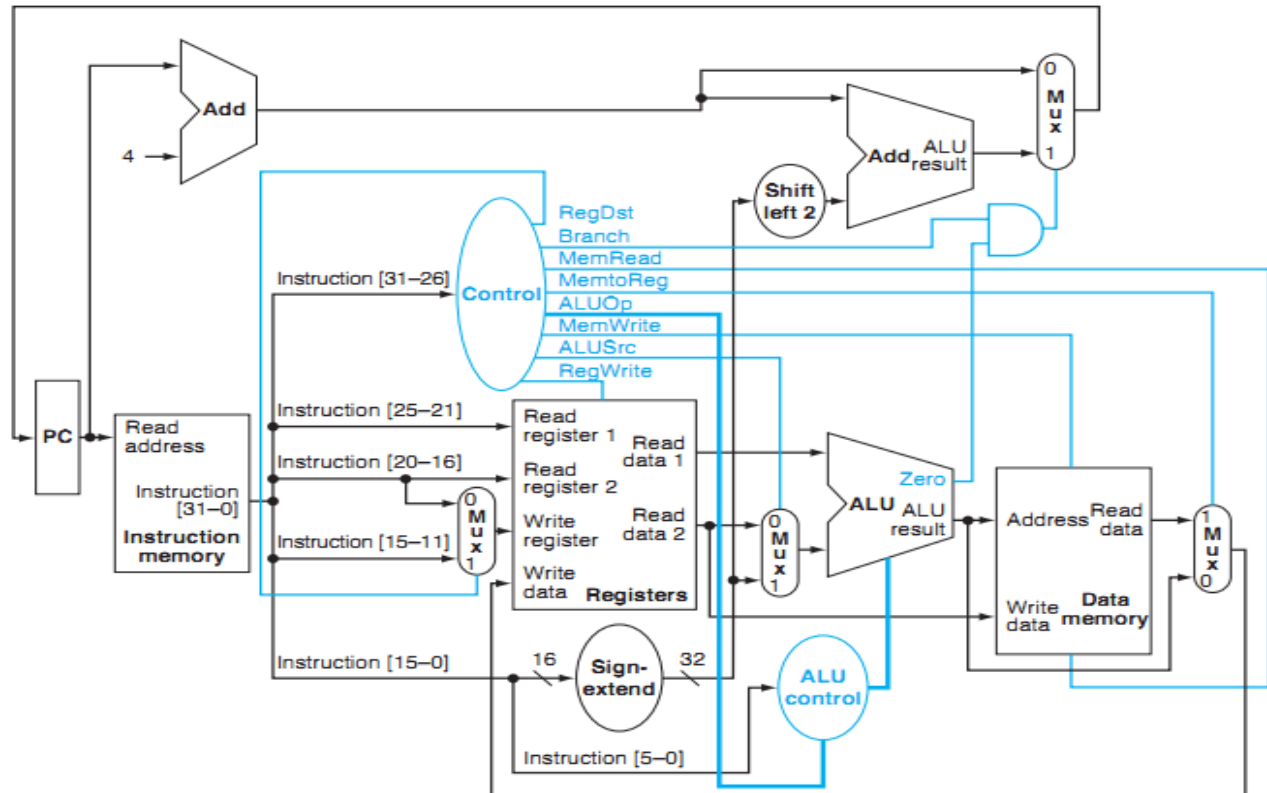
ج) مي خواهيم از افزايش نرخ کلاک، زمان اجرا را ۳۰ درصد کاهش بدهيم. اين کار منجر به افزايش ۲۰ درصدی CPI مي شود. براي هر پردازنده، نرخ کلاک بايد به چه عددي برسد تا بهبود مدنظر حاصل شود؟

معمراری کامپیوتر مدرس: اسدی	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	امتحان میان ترم نیمسال دوم ۱۳۹۹-۱۴۰۰
--------------------------------	---	---

۱۶. دو پردازنده P1 و P2 را در نظر بگیرید. پردازنده اول نرخ کلاک ۴ گیگاهرتز، میانگین CPI برابر ۰,۹ داشته و برای اجرای برنامه‌ای خاص، نیاز به اجرای ۵ میلیارد دستور دارد. پردازنده دوم نرخ کلاک ۳ گیگاهرتز، میانگین CPI برابر ۰,۷۵ داشته و برای اجرای همان برنامه نیاز به ۱ میلیارد دستور دارد. با محاسبه، گزاره‌های زیر را در مورد کارایی این دو پردازنده روی این برنامه خاص بررسی کنید:
- الف) پردازنده با نرخ کلاک بالاتر، کارایی بهتری دارد.
- ب) پردازنده‌ای که MIPS بالاتری دارد، کارایی بهتری دارد.
- ج) از دو بخش بالا چه نتیجه‌ای در مورد معیارهای کارایی می‌گیرید.

معمری کامپیوتر مدرس: اسدی	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	امتحان میان ترم نیمسال دوم ۱۳۹۹-۱۴۰۰
------------------------------	---	---

۱۷. در پردازنده‌ی با معماری Single Cycle همان طور که می‌دانیم، فرمت دستورات MIPS امکان بارگذاری اعداد ۳۲ بیتی (load immediate) در ثبات را ندارد. با اضافه کردن کمترین سخت‌افزار و دستور جدید (در صورت نیاز)، امکان بارگذاری یک عدد ۳۲ بیتی دلخواه را در پردازنده‌ی زیر فراهم کنید. دقت شود که ممکن است از بیش از یک دستور (جدید یا موجود) برای این منظور استفاده نمایید. چنانچه دستور جدیدی اضافه شده است، فیلدهای آن و مقادیر سیگنال‌های کنترلی را شرح دهید. مقدار ALUOp برای دستورات R-type، lw، sw، beq به ترتیب 00، 10، 01 و 01 است. راهنمایی: از دستور lui (مخفف load upper immediate) استفاده نمایید.

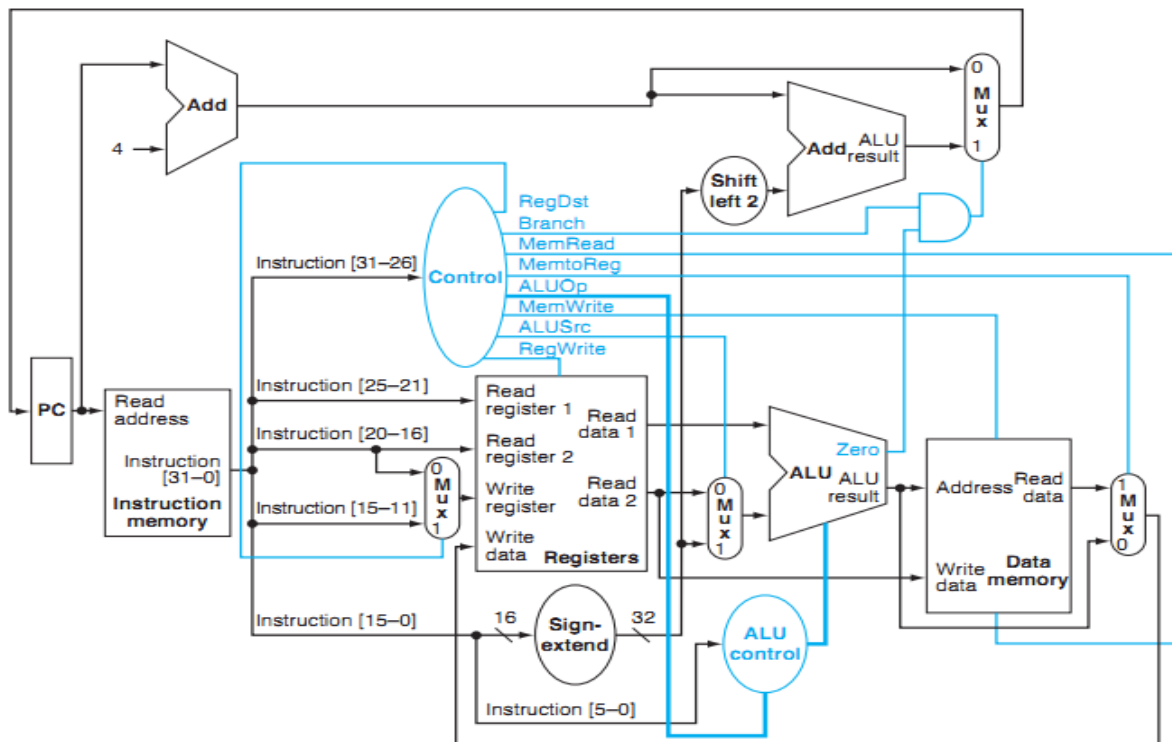


امتحان میان ترم نیم‌سال دوم ۱۳۹۹-۱۴۰۰	دانشگاه صنعتی شریف دانشکده مهندسی کامپیوتر	معماری کامپیوتر مدرس: اسدی
--	---	-------------------------------

۱۸. در پردازنده‌ی Single Cycle:

الف) در این پردازنده، امکان حذف سیگنال کنترلی MemtoReg را بررسی کنید. آیا می‌توان از سیگنال(های) دیگر به جای MemtoReg استفاده کرد؟ توضیح دهید.

ب) به همین ترتیب، بررسی کنید RegDst با کدام یک از سیگنال‌های دیگر می‌تواند جایگزین کند. در این مورد فرض کنید معکوس سیگنال‌های کنترلی هم موجود است. مقدار ALUOp برای دستورات R-type، lw، sw و beq به ترتیب 10، 00، 00 و 01 است.



موفق باشید.

اسدی