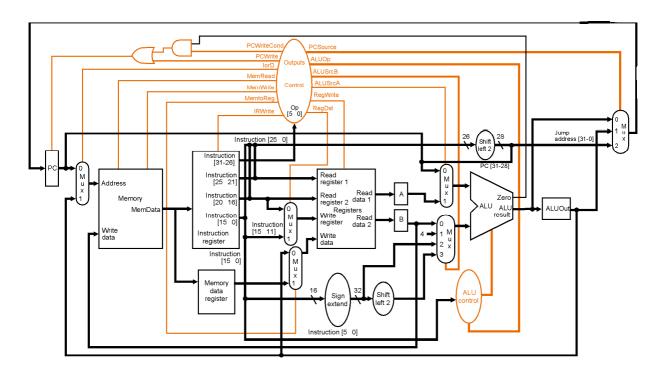
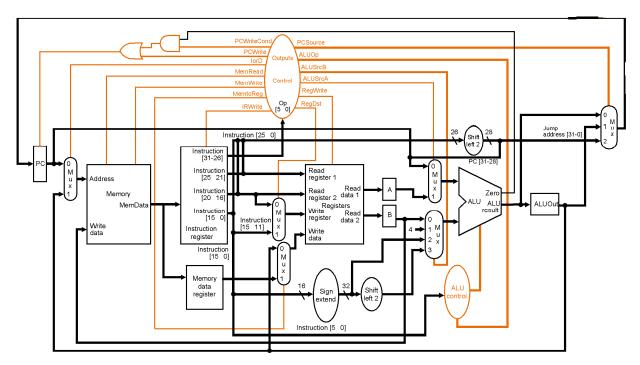
امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

7۱. مسیرداده و واحد کنترلی پردازندهی Multi-Cycle زیر را به گونهای تغییر دهید تا این پردازنده قابلیت اجرای دستور jalr پردازنده و واحد کنترلی پردازنده و Multi-Cycle زیر را به گونهای تغییر دهید تا این پردازنده قابلیت اجرای این دستور از بکشید. (یادآوری دستور jalr پر و مقدار آمده و مقدار آمده در ثبات sr پرش می کند.) پرش می کند.)



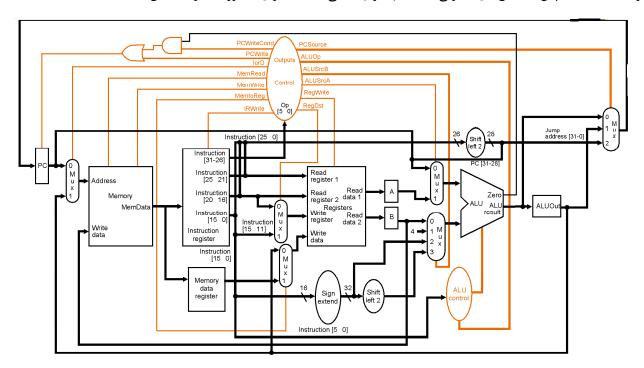
امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

bne ،beq و واحد کنترل پردازنده ی زیر را به گونه ای تغییر دهید که به صورت همزمان قابلیت اجرای هر سه دستور bne ،beq و bt را داشته باشد، سپس سیگنال های کنترلی به هنگام اجرای تمامی کلاکها برای دستور bt را مشخص کنید.



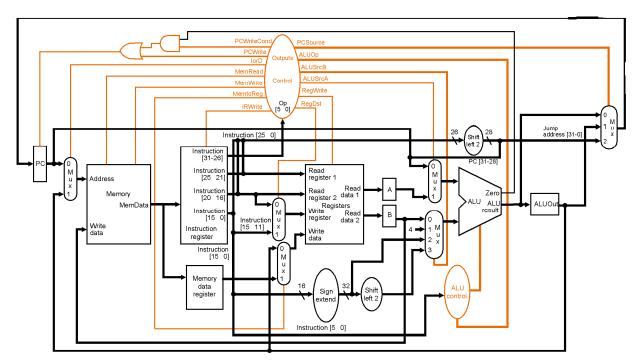
امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

TT. مسیر داده و واحد کنترل پردازنده ی زیر را به گونه ای تغییر دهید که به صورت همزمان قابلیت اجرای هر سه دستور bhe وbld وbhe و واحد کنترل پردازنده ی زیر را به هنگام اجرای تمامی کلاکها برای دستور bhe را مشخص کنید.



امتحان پایانترم	دانشگاه صنعتی شریف	معماري كامپيوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

bne ،beq و واحد کنترل پردازنده ی زیر را به گونه ای تغییر دهید که به صورت همزمان قابلیت اجرای هر سه دستور bt را داشته باشد، سپس سیگنال های کنترلی به هنگام اجرای تمامی کلاکها برای دستور bt را مشخص کنید.



امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

onn-user-visible برای هر یک از دستورات زیر، در هر cycle مقدار ذخیره شده در ثباتهای multi-cycle برای هر ۲۵. با توجه به معماری را در صورت نیاز ذکر کنید.

lw \$s1, \$s2(12)

\$s0: 0x00000002 \$s1: 0x00000004 \$s2: 0x00000006

 $Mem[0x00000ij] = 2* hex_to_decimal(ij)$

امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيم سال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

non-user-visible برای هر یک از دستورات زیر، در هر cycle مقدار ذخیره شده در ثباتهای multi-cycle برای هر یک از دستورات زیر، در هر صورت نیاز ذکر کنید.

add \$s3, \$s0, \$s2

\$s0: 0x00000002 \$s1: 0x00000004 \$s2: 0x00000006

 $Mem[0x00000ij] = 2* hex_to_decimal(ij)$

امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

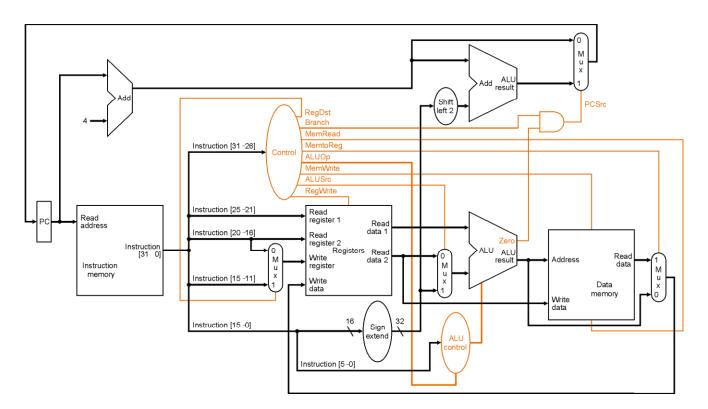
۲۷. مسیر داده ذیل را در نظر بگیرید. فرض کنید که تأخیرها در آن به صورت زیر باشد: (واحد اعداد پیکوثانیه است)

I-Mem	Add	MUX	ALU	Regs	D-Mem	Sign-Ext	Shift-Left-2
200	70	20	90	90	250	15	10

با توجه به این به موارد به سوالات زیر پاسخ دهید:

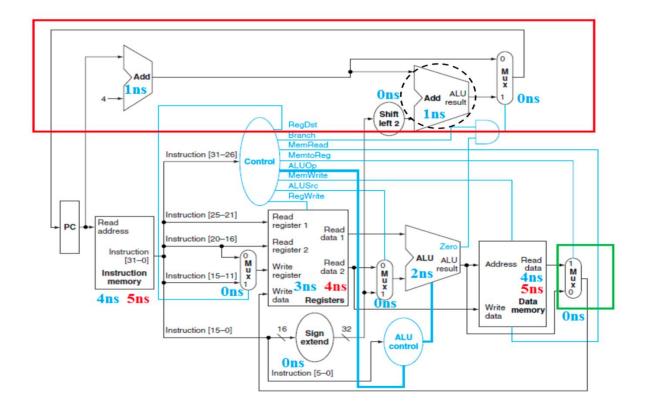
الف) اگر فقط بخواهیم از دستور Fetch پشتیبانی کنیم، زمان هر کلاک باید چند باشد؟

ب) فرض کنید قرار است از PC-Relative Branch غیرشرطی پشتیبانی کنیم. در این صورت زمان هر کلاک چند میشود؟ ج) فرض کنید تنها قرار است PC-Relative Branch شرطی پشتیبانی کنیم. در این صورت زمان هر کلاک چند میشود؟



امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۲۸. فرض کنید طول دستورات MIPS از ۳۲ بیت به ۸ بیت تغییر یافته است. توضیح دهید این تغییر بر قسمتهای مشخص شده با رنگ قرمز چگونه و به چه دلیل تاثیر خواهد گذاشت؟



امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيم سال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۲۹. در این سؤال جدولی از سه دنباله از دسترسیهای متوالی برای یک حافظه نهان و نرخ برخورد (Hit Rate) نهایی آن دنباله نوشته شده است. بر این اساس، باید مشخصات این حافظه نهان شامل اندازه بلاک، Associativity، اندازه نهایی حافظه نهان و همچنین سیاست جایگزینی FIFO را تعیین کنید. دنبالههای داده شده به صورت زیر هستند:

Sequence				Address A	Accessed				Hit Rate
1	31	٨١٩٢	۶۳	18874	4.98	۸۱۹۲	84	18714	3/8
2	32768	0	129	1024	3072	8192			0
3	0	4	8	4096	64	128			1

برای دنبالههای بالا، فرض کنید که در ابتدا حافظه نهان خالی است اما دنبالهها پشت سر هم اجرا میشوند. یعنی در هنگام اجرای درخواستهای دنباله ۲ و ۳، دادهها از مراحل قبلی روی حافظه نهان هستند.

با توجه به دنبالههای داده شده در بالا، موارد زیر را مشخص کنید. لازم است توضیحی نیز در مورد عدد انتخاب شده بدهید. Associativity حافظه نهان (1-2-4 or 8-way)

امتحان پایان ترم	دانشگاه صنعتی شریف	معماري كامپيوتر
نیم سال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۰. یک سیستم از حافظه ۸ گیگابایتی با کلمات 64 بیتی استفاده می کند. هر بلاک حافظه ۱۶ کلمه را در خود قرار می دهد. اگر قرار باشد از یک حافظه نهان از Direct-Map متشکل از ۱۲۸ بلاک استفاده کنیم، نحوه آدرس دهی را مشخص کنید. اگر به جای این حافظه نهان از یک حافظه نهان 4-way set associative استفاده کنیم، آدرس دهی به چه صورت خواهد بود؟

امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيم سال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۱. برنامهای برای اجرای خود نیاز به بایتهایی که آدرس آنها به ترتیب از چپ به راست در پایین آمدهاند، دارد. در صورتی پردازنده دارای حافظه ی نهان یک سطحی باشد و آدرس خانههای حافظه ی اصلی ۹ بیتی باشند، در هر یک از حالتهای زیر hit/miss شدن آدرسها را مشخص کنید و میزان hit-rate حافظه ی نهان را بدست آورید.

 $9,\, 23,\, 24,\, 8,\, 30,\, 15,\, 78,\, 75,\, 79,\, 16,\, 14,\, 73,\, 80,\, 83,\, 85$

الف) حافظهی نهان به صورت direct mapped باشد و اندازهی این حافظه ۶۴ بایت، اندازهی هر بلوک آن ۸ بایت باشد.

ب) حافظهی نهان به صورت 4-way associative باشد و اندازهی این حافظه ۶۴ بایت، اندازهی هر بلوک آن ۴ بایت و سیاست جایگذاری LRU باشد.

امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيمسال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۲. در این سؤال جدولی از سه دنباله از دسترسیهای متوالی برای یک حافظه نهان و Hit Rate نهایی آن دنباله نوشته شده است. بر این اساس باید مشخصات این حافظه نهان شامل اندازه بلاک، Associativity، اندازه نهایی حافظه نهان و همچنین سیاست جایگزینی FIFO یا FIFO را تعیین کنید. دنبالههای داده شده به صورت زیر هستند:

Sequence				Address A	Accessed				Hit Rate
1	31	۸۱۹۲	۶۳	18874	4.98	٨١٩٢	84	18714	3/8
2	32768	0	129	1024	3072	8192			0
3	0	4	8	4096	64	128			1

برای دنبالههای بالا، فرض کنید که در ابتدا حافظه نهان خالی است اما دنبالهها پشت سر هم اجرا میشوند. یعنی در هنگام اجرای درخواستهای دنباله ۲ و ۳، دادهها از مراحل قبلی روی حافظه نهان هستند.

با توجه به دنباله های داده شده در بالا، موارد زیر را مشخص کنید. لازم است توضیحی نیز در مورد عدد انتخاب شده بدهید. اندازه هر بلوک حافظه نهان (8, 16, 32, 64, or 128B)

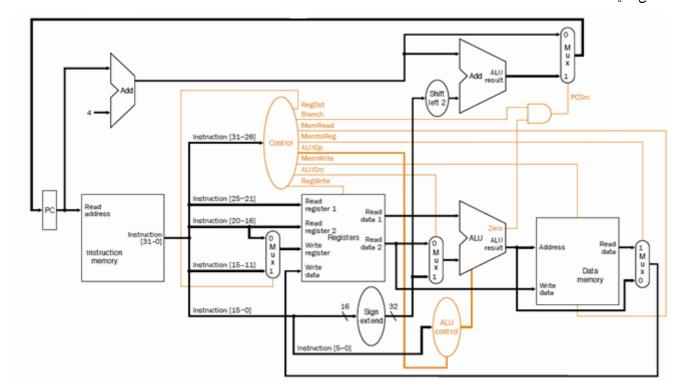
امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۳. قصد اضافه کردن دستور lw2 را به مسیر داده Single-Cycle پردازنده MIPS داریم. این دستور مانند lw است با این تفاوت که از جمع مقدار دو ثبات ورودی برای مشخص کردن آدرس استفاده می کند. در واقع می توان این دستور را به صورت زیر نمایش داد.

lw2: Rd <- Memory[Rs+Rt]

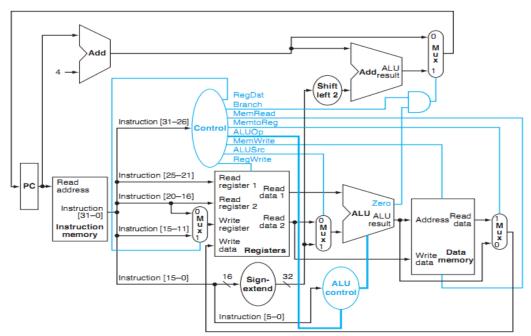
 $PC \leftarrow PC + 4$

با توجه به مسیر داده زیر، در صورت لزوم عناصر و سیمهای جدید را به مدار اضافه کرده و سیگنالهای کنترلی برای اجرای این دستور را مشخص کنید.



امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

Single Cycle در پردازندهی.۳۴



الف) در پردازندهی فوق امکان حذف سیگنال کنترلی MemtoReg را بررسی کنید. آیا میتوان از سیگنال(های) دیگر به جای MemtoReg استفاده کرد؟ توضیح دهید.

ب) به همین ترتیب، بررسی کنید RegDest با کدام یک از سیگنالهای دیگر می تواند جایگزین کند. در این مورد فرض کنید معکوس سیگنالهای کنترلی هم موجود است. مقدار ALUop برای دستورات sw ،lw ،R-type به ترتیب 00 ،00 ،00 و 00 است.

امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيم سال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۵. در پردازنده Single Cycle فرض کنید هر یک از خطاهای stuck-at زیر به طور جداگانه در واحد کنترل پردازنده فوق رخ Single Cycle فرض کنید هر یک از خطاهای beq ،sw ،lw ،R-type و چرا؟ توجه شود که مقدار beq ،sw ،lw ،R-type) و چرا؟ توجه شود که مقدار beq ،sw ،lw ،R-type و است. 00 ،00 ،00 ،00 و 00 است.

RegWrite = 1 (الف

بیت کمارزش) ALUop1 = 0

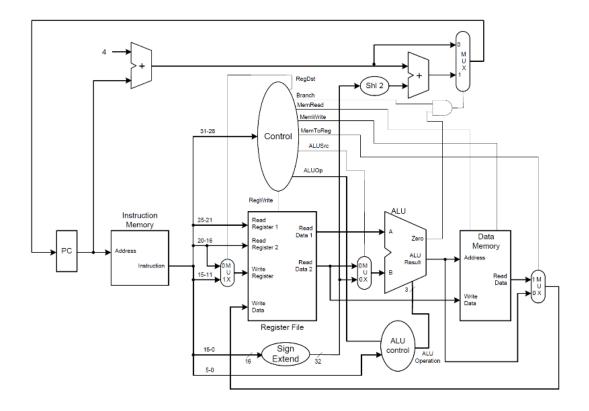
ج) ALUop0 = 0 (بیت کمارزش)

MemRead = 1 (s

امتحان پایان ترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۶. شکل زیر یک پردازنده تک مرحلهای را نشان میدهد. حداقل تغییرات لازم در مسیرداده و کنترلر را اعمال کنید تا پردازنده توانایی اجرای دستور زیر را داشته باشد.

Skip-next $i, j \rightarrow (if i = j skip next instruction)$



امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيمسال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۷. تفریق زیر را در نمایش ممیز شناور با استاندار IEEE 754 انجام دهید.

0.5-0.4375

امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۸. جمع زیر را در نمایش ممیز شناور با استاندار IEEE 754 انجام دهید.

45.6875 + 213.9375

امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نیمسال دوم ۱۳۹۹–۱۴۰۰	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۳۹. ضرب زیر را در نمایش ممیز شناور با استاندار IEEE 754 انجام دهید.

 23.1875×37.625

امتحان پایانترم	دانشگاه صنعتی شریف	معماری کامپیوتر
نيمسال دوم ١٣٩٩ –١۴٠٠	دانشکده مهندسی کامپیوتر	مدرس: اسدی

۴۰. تفریق زیر را در نمایش ممیز شناور با استاندار IEEE 754 انجام دهید.

342.3125 - 78.375