

به نام خدا

معماری کامپیوتر

نیم سال دوم ۹۹-۰۰

استاد: دکتر اسدی



دانشکده مهندسی کامپیوتر

تمرین سری پنجم

- پاسخ تمرین های تئوری را به صورت فایل تایپ شده در فرمت PDF در قسمت مربوطه در سامانه CW بارگزاری نمایید.
- پرسش های خود را می توانید در فروم ایجاد شده در سایت درس مطرح کنید.
- هر دانشجو می تواند حداکثر دو تمرین را با دو روز تاخیر بدون کاهش نمره ارسال نماید.

سوال ۱. در یک پردازنده میپس تک چرخه‌ای^۱، اگر نخواهیم از سیگنال X استفاده کنیم، چه سیگنال‌های کنترلی دیگری را می‌توانیم به جای آن استفاده کنیم تا عملکرد پردازنده مختل نشود؟ هر دو حالت زیر را بررسی کنید. (فرض کنید معکوس سیگنال‌های کنترلی نیز موجودند).

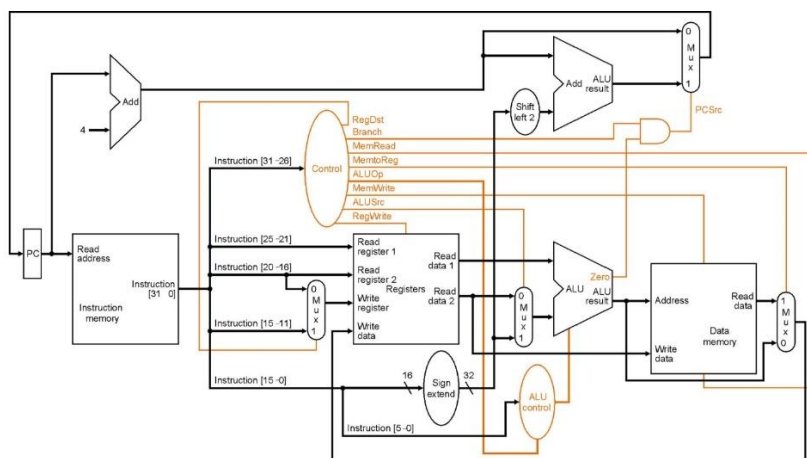
- X = RegDst
- X = MemtoReg

سوال ۲. در یک پردازنده تک چرخه‌ای توضیح دهید که اگر stuck-at-0 و stuck-at-1 برای هر کدام از سیگنال‌های زیر رخ دهد، چه مشکلاتی برای دستورات beq, lw, sw و R-format ایجاد می‌شود؟

Signal	Stuck-at-0 problems	Stuck-at-1 problems
Regwrite		
ALUop0		
ALUop1		
Branch		
Memread		
Memwrite		

سوال ۳. فرض کنید می‌خواهیم دستور زیر را در معماری زیر اجرا کنیم.

00011101001000001111101011111010



مقادیر موجود در رجیسترها به صورت زیر است:

R4	R3	R2	R1	R0
-10	10	-10	0	-10
R9	R8	R7	R6	R5
10	0	-10	10	0

^۱ Single-Cycle

الف) دستور را رمزگشایی^۲ کنید.

ب) مسیر داده^۳ این دستور را مشخص کنید.

ج) سیگنال‌های کنترلی اجرای این دستور را مشخص کنید.

د) مقدار PC را در انتهای این دستور مشخص کنید.

سوال ۴. مسیر داده و واحد کنترلی پردازنده‌ی سوال (۴) را به گونه‌ای تغییر دهید تا این پردازنده قابلیت اجرای دستور gpc را داشته باشد، این دستور مقدار PC را در ثبات \$rs ذخیره می‌کند، پس از اعمال این تغییرات سیگنال‌های کنترلی به هنگام اجرای این دستور را مشخص کنید.

سوال ۵. می‌خواهیم دستور load increment را به پردازنده‌ی تک چرخه‌ای میپس اضافه کنیم. این دستور در واقع متناظر با دو دستور زیر است:

Lw \$rt, L(\$rs)
Addi \$rs, \$rs, 4

تغییرات لازم را در این پردازنده ایجاد کنید و سیگنال‌های کنترلی لازم را نیز بنویسید.
آیا می‌توان بدون تغییر بانک ثبات، این دستور را اضافه کرد؟ توضیح دهید.

سوال عملی)

برای این سوال باید یک واحد ALU با دستورات زیر طراحی کنید:

Opcode	Instruction	Explanation
000	out = in1 + in2	Add
001	out = in1 - in2	Subtract
010	out = in1 >> shamt	Shift Right Logical
011	out = in1 << shamt	Shift Left Logical
100	out = in1 ~&in2	NAND
101	out = in1 <in2? 1:0	set less than
110	out = min(in1 , in2)	Minimum

ورودی‌های این ماژول ۳۲ بیتی بوده و خروجی آن هم ۳۲ بیتی است. همچنین علاوه بر خروجی اصلی، باید سیگنال‌های Sign و Overflow و Zero هم تولید شوند. مقدار سیگنال Overflow تنها برای عملیات جمع اهمیت دارد. سیگنال Zero هم مشخص می‌کند که خروجی تماماً صفر است یا خیر و در صورتی صفر بودن مقدار آن ۱ می‌شود. ضمناً بدیهی است که با توجه به ۳۲ بیتی بودن ورودی، Shamt به صورت ۵ بیتی خواهد بود. ضمناً محاسبات جمع و تفریق و عبارات مقایسه‌ای، به صورت signed انجام شوند.

^۲ Decode

^۳ Datapath